



(12) 实用新型专利

(10) 授权公告号 CN 202339463 U

(45) 授权公告日 2012. 07. 18

(21) 申请号 201120484146. X

(22) 申请日 2011. 11. 29

(73) 专利权人 北京京东方光电科技有限公司

地址 100176 北京市大兴区经济技术开发区
西环中路 8 号

(72) 发明人 陈希

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 黄志华

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

G02F 1/133 (2006. 01)

G02F 1/1335 (2006. 01)

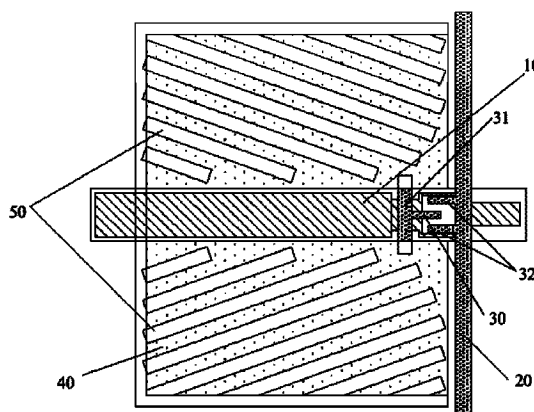
权利要求书 1 页 说明书 5 页 附图 6 页

(54) 实用新型名称

薄膜晶体管液晶显示器像素结构及液晶显示器

(57) 摘要

本实用新型公开了一种薄膜晶体管液晶显示器像素结构及液晶显示器,用以提高薄膜晶体管液晶显示器的画面质量。该像素结构,包括:栅线,数据线,薄膜晶体管,像素电极,以及公共电极,其中,所述像素电极与所述公共电极之间产生的第一畴液晶电场,以及第二畴液晶电场分别位于所述栅线的两侧,其中,所述第一畴液晶电场的方向与所述第二畴液晶电场的方向之间的夹角大于 0° 且小于 180° 。



1. 一种薄膜晶体管液晶显示器像素结构,包括:栅线,数据线,薄膜晶体管,像素电极,以及公共电极,其特征在于,

所述像素电极与所述公共电极之间产生的第一畴液晶电场,以及第二畴液晶电场分别位于所述栅线的两侧,其中,所述第一畴液晶电场的方向与所述第二畴液晶电场的方向之间的夹角大于 0° 且小于 180° 。

2. 如权利要求1所述的像素结构,其特征在于,所述公共电极分两畴,产生所述第一畴液晶电场的公共电极,以及产生所述第二畴液晶电场的公共电极分别位于所述栅线的两侧。

3. 如权利要求1所述的像素结构,其特征在于,所述像素电极分两畴,产生所述第一畴液晶电场的像素电极,以及产生所述第二畴液晶电场的像素电极分别位于所述栅线的两侧。

4. 如权利要求1所述的像素结构,其特征在于,所述薄膜晶体管的源电极的两端分别与像素电极连接。

5. 如权利要求4所述的像素结构,其特征在于,所述薄膜晶体管的源电极与所述栅线垂直,且关于所述栅线的中心线对称。

6. 如权利要求4-5所述的任一像素结构,其特征在于,所述薄膜晶体管的漏电极与数据线连接,且所述漏电极关于所述栅线的中心线对称。

7. 如权利要求1所述的像素结构,其特征在于,所述第一畴液晶电场,以及所述第二畴液晶电场分别位于所述数据线的同一侧。

8. 如权利要求1所述的像素结构,其特征在于,所述像素电极与公共电极之间包括:钝化层。

9. 如权利要求1所述的像素结构,其特征在于,还包括:黑矩阵,所述黑矩阵位于彩膜基板上与栅线对应的位置。

10. 一种薄膜晶体管液晶显示器,其特征在于,包括权利要求1-9任一权利要求所述的像素结构。

薄膜晶体管液晶显示器像素结构及液晶显示器

技术领域

[0001] 本实用新型涉及液晶显示器技术领域,特别涉及一种薄膜晶体管液晶显示器像素结构及液晶显示器。

背景技术

[0002] 薄膜晶体管液晶显示器(Thin Film Transistor-Liquid Crystal Display, TFT-LCD)因其体积小、重量轻、功耗低且无辐射等优点在目前的平板显示器市场占据了主导地位。TFT-LCD 显示屏是由阵列基板和彩膜基板对盒,其间抽真空后封灌液晶材料,这样,TFT-LC 显示屏形成几十万到上百万的像素阵列,每个像素通过 TFT 的控制来显示图形。

[0003] 目前,ADS 由于具有广视角的优点已被广泛应用。ADS 是 ADSDS (ADvanced Super Dimension Switch) 的简称,即高级超维场转换技术,通过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场,使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转,从而提高了液晶工作效率并增大了透光效率。高级超维场开关技术可以提高 TFT-LCD 产品的画面品质,具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹(push Mura)等优点。

[0004] 通常 ADS 模式的 TFT-LCD 的像素结构如图 1 所示,包括:栅线 10,数据线 20,薄膜晶体管 30,像素电极 40 (即为狭缝状电极),以及公共电极 50 (即为板状电极)。其中,薄膜晶体管 30 位于栅线上方,且薄膜晶体管 30 的栅电极与栅线 10 连接,薄膜晶体管 30 的漏电极与数据线 20 连接,薄膜晶体管 30 的源电极与像素电极 40 连接;像素电极 40,以及公共电极 50 位于栅线 10 与数据线 20 的交叉区域。公共电极 50 与像素电极 40 之间产生的液晶电场为多维电场,方向是一致的。这种像素结构为一畴结构,即 1-Domain 结构。这种结构中,由于公共电极 50 与像素电极之间产生的液晶电场方向一致,导致了在一个亚像素中液晶分子偏转方向一致,造成了颜色的偏差。

[0005] 为解决上述色偏问题,目前 ADS 模式的 TFT-LCD 的像素结构采用 2-Domain 结构,参见图 2,ADS 模式的 TFT-LCD 的像素结构同样包括:栅线 10,数据线 20,薄膜晶体管 30,像素电极 40,以及公共电极 50。与 1-Domain 结构的不同之处,公共电极 50 与像素电极 40 之间产生的液晶电场方向分为两畴,即公共电极 50 与像素电极 40 之间产生第一畴液晶电场方向以及第二畴液晶电场方向,第一畴液晶电场方向与第二畴液晶电场方向不一致。由于公共电极 50 与像素电极 40 之间产生的液晶电场方向分为两畴,这样液晶分子可在两个方向偏转,可以有效改善色偏问题。

[0006] 但是,由于在两畴的交界处液晶的偏转方向处于不均一的状态,在显示区域产生了暗区。

[0007] 可见,现有的 2-Domain 结构的 ADS 模式的 TFT-LCD 中易出现暗区,液晶显示器的画面质量还不是很好。

实用新型内容

[0008] 本实用新型实施例提供一种薄膜晶体管液晶显示器像素结构及液晶显示器,用以提高薄膜晶体管液晶显示器的画面质量。

[0009] 本实用新型实施例提供一种薄膜晶体管液晶显示器像素结构,包括:栅线,数据线,薄膜晶体管,像素电极,以及公共电极,其中,

[0010] 所述像素电极与所述公共电极之间产生的第一畴液晶电场,以及第二畴液晶电场分别位于所述栅线的两侧,其中,所述第一畴液晶电场的方向与所述第二畴液晶电场的方向之间的夹角大于 0° 且小于 180° 。

[0011] 本实用新型实施例提供一种薄膜晶体管液晶显示器,包括上述的像素结构。

[0012] 本实用新型实施例中,TFT-LCD 像素结构中的栅线位于两畴交界处,即栅线的一侧的第一畴液晶电场的方向,与栅线的另一侧的第二畴液晶电场的方向不同,在该交界处上方有遮光作用的黑矩阵,这样,两畴交界处在显示屏上形成的暗区与栅线在显示屏上形成的暗区重叠,减少了 TFT-LCD 显示屏上的暗区面积,提高了 2-Domain 结构的透过率,同时提高了画面质量。

附图说明

[0013] 图 1 为现有技术中 1-Domain 像素结构的示意图

[0014] 图 2 为现有技术中 2-Domain 像素结构的示意图;

[0015] 图 3 为本实用新型实施例中像素结构的示意图;

[0016] 图 4 为本实用新型另一实施例中像素结构的示意图;

[0017] 图 5 为本实用新型具体实施例中像素结构制作流程图;

[0018] 图 6 为本实用新型具体实施例中像素结构的截面示意图。

具体实施方式

[0019] 本实用新型实施例中,薄膜晶体管液晶显示器的像素结构为两畴结构,并且,栅线位于两畴交界处,即像素电极与公共电极之间产生的第一畴液晶电场以及第二畴液晶电场分别位于栅线的两侧。其中,第一畴液晶电场的方向与第二畴液晶电场的方向之间的夹角大于 0° 且小于 180° 。

[0020] 由于 2-Domain 结构中,在两畴的交界处,易在显示屏上形成暗区,而 TFT-LCD 的彩膜基板上与栅线对应的位置上有黑矩阵,即 TFT-LCD 显示屏上与栅线对应的位置也为暗区。当栅线位于两畴交界处时,即将上述两处暗区进行了重叠,这样,减少了 TFT-LCD 显示屏上的暗区面积,提高了 2-Domain 结构的透过率,同时提高了画面质量。

[0021] 参见图 3,本实用新型实施例中,TFT-LCD 的像素结构同样包括:栅线 10,数据线 20,薄膜晶体管 30,像素电极 40,以及公共电极 50。其中,

[0022] 像素电极 40 与公共电极 50 之间产生的第一畴液晶电场,以及第二畴液晶电场分别位于栅线 10 的两侧。

[0023] 具体地,公共电极 50 分两畴,且分别位于栅线 10 的两侧。即产生第一畴液晶电场的公共电极 50,以及产生第二畴液晶电场的公共电极 50 分别位于栅线 10 的两侧。

[0024] 可见,产生不同畴液晶电场的公共电极 50 分别位于栅线 10 的不同侧。即栅线 10 位于两畴交界处。

[0025] 其中,第一畴液晶电场的方向与第二畴液晶电场的方向不同,即该 TFT-LCD 的像素结构为 2-Domain 结构。因此,第一畴液晶电场的方向与第二畴液晶电场的方向的夹角大于 0° 且小于 180° 。这里,液晶电场的方向由公共电极 50 来决定,即第一畴公共电极 50 的方向与第二畴公共电极 50 的方向之间的夹角大于 0° 且小于 180° 。

[0026] 在上述像素结构中,薄膜晶体管 30 位于栅线 10 上方,且薄膜晶体管 30 的栅电极与栅线 10 连接,薄膜晶体管 30 的漏电极 32 与数据线 20 连接,薄膜晶体管 30 的源电极 31 与像素电极 40 连接。像素电极 40,以及公共电极 50 位于栅线 10 与数据线 20 的交叉区域。即第一畴液晶电场,以及第二畴液晶电场分别位于数据线 20 的同一侧。

[0027] 当然,彩膜基板上与栅线 10 对应的位置仍有黑矩阵。

[0028] 在本实用新型的像素结构中,栅线 10 位于两畴交界处,即产生的不同畴液晶电场分别位于栅线 10 的不同侧,在如图 3 所示的 TFT-LCD 的像素结构中,薄膜晶体管 30 位于栅线 10 上方,薄膜晶体管 30 的源电极 31 和漏电极 32 分别位于栅线 10 中心线上方的两侧,可见,薄膜晶体管 30 的源电极 31 只有一端与像素电极 40 连接。这样,在制作 TFT-LCD 时,当制作栅极层(Gate)与源漏级层(SD)时工艺发生了偏差,栅源寄生电容 C_{gs} 很容易发生变化,这样导致了不同显示区域的跳变电压有所不同,当跳变电压较大时,导致显示画面出现闪烁(Flicker)或者残像发生,影响了画面质量。

[0029] 因此,为进一步提高 TFT-LCD 的画面质量时,本实用新型的另一实施例中,将薄膜晶体管进行了改变,使得薄膜晶体管的源电极的两端都与像素电极连接。参见图 4,该 TFT-LCD 的像素结构同样包括:栅线 10,数据线 20,薄膜晶体管 30,像素电极 40,以及公共电极 50。

[0030] 图 4 所示的 TFT-LCD 的像素结构与图 3 所示的 TFT-LCD 的像素结构的不同之处在于薄膜晶体管 30,该薄膜晶体管 30 位于栅线 10 的上方,并且,薄膜晶体管 30 的源电极 31 的两端都与像素电极连接。

[0031] 这样,栅源寄生电容 C_{gs} 有自补偿的作用,当制作像素结构时, Gate 与 SD 两层工艺发生偏差,无论是往哪个方向偏差,因为这里的 C_{gs} 是分为上下两部分的,不管工艺如何改变,总的 C_{gs} 均不改变,这样稳定了跳变电压 ΔV_p ,减少了显示画面出现闪烁(Flicker)或者残像发生的几率,保证了画面品质。

[0032] 如图 4 所示的薄膜晶体管 30 中,源电极 31 与栅线 10 垂直,并且关于栅线 10 的中心线为对称。这样,进一步保证了 C_g 自补偿。

[0033] 由于图 4 所示的薄膜晶体管 30 的源电极 31 与栅线 10 垂直,因此,薄膜晶体管 30 的漏电极 32 也发生了变化,如图 4 所示,漏电极 32 也位于栅线 10 的中心线上方的两侧,较佳地,漏电极 32 也关于栅线 10 的中心线为对称。

[0034] 当然,图 4 所示的仅为一种较佳的薄膜晶体管 30 的结构,在其他实施例中,只要薄膜晶体管的源电极的两端分别与像素电极连接,则该薄膜晶体管就可对栅源寄生电容 C_{gs} 进行自补偿。例如:薄膜晶体管的源电极位于栅线的上方,源电极与栅线之间存在 60° 的夹角,并且源电极的两端分别与像素电极连接,则该薄膜晶体管可对栅源寄生电容 C_{gs} 进行自补偿。其他的薄膜晶体管结构就不再类举了。

[0035] 下面结合说明书附图对本实用新型实施例作进一步详细描述。

[0036] 本实施例中, TFT-LCD 的像素结构为 2-Domain 结构。第一畴液晶电场的方向与

第二畴液晶电场的方向不同,掩膜 MASK 工艺包括:制图,光刻胶涂覆、曝光、显影、刻蚀等工艺。

[0037] 参见图 5,该 TFT-LCD 的像素结构的制作过程包括:

[0038] 步骤 501:在基板上形成栅线。

[0039] 这里,采用 MASK 工艺在基板上形成栅线。与现有的 2-Domain 结构不同,本实施例中栅线位于两畴交界处,即产生两畴液晶电场方向的公共电极分别位于栅线的两侧,因此,在 MASK 工艺的制图过程中,变更栅线位置,使得栅线位于两畴交界处。然后根据设计的图纸,进行后续的光刻胶涂覆、曝光、显影、刻蚀等工艺。

[0040] 本实施例中像素结构截面以图 3 中 TFT 处 A-A 截面为例,如图 6 所示。图 6 上的 1 为基板,10 为栅线。

[0041] 步骤 502:连续沉积 GI, a-Si, n+-Si 多层膜,形成栅极绝缘层以及有源层。

[0042] 图 6 上的 2 为栅极绝缘层,3 为有源层。

[0043] 步骤 503:在有源层上形成数据线以及薄膜晶体管的源电极,漏电极以及 TFT 沟道。

[0044] 这里,仍旧采用 MASK 工艺,由于薄膜晶体管位于栅线的上方,数据线 with 漏电极连接,因此,当薄膜晶体管的结构不改变时,仍旧只需在 MASK 工艺的制图过程中根据栅线的位置设计数据线以及薄膜晶体管的源电极,漏电极以及 TFT 沟道的位置,然后,根据设计的图纸,进行后续的光刻胶涂覆、曝光、显影、刻蚀等工艺。

[0045] 若这里改变了薄膜晶体管的结构,则需在 MASK 工艺中使薄膜晶体管的源电极的两端分别与像素电极连接,较佳地,还可使得源电极与栅线垂直,且关于栅线的中心线对称。当然,漏电极仍与数据线连接,较佳地,使得漏电极也关于栅线的中心线对称。

[0046] 图 6 上 31 为源电极,32 为漏电极。

[0047] 步骤 504:沉积透明导电薄膜,形成像素(Pixel)电极。

[0048] 同样采用 MASK 工艺,形成像素(Pixel)电极。像素(Pixel)电极与漏电极相连。

[0049] 这里,透明导电薄膜可以使用氧化铟锡(ITO)和氧化铟锌(IZO)单层膜,或上述材料的多层膜。即导电薄膜的材质包括:氧化铟锡(ITO),氧化铟锌(IZO)中的一种或两种。

[0050] 图 6 上 50 为 Pixel 电极。

[0051] 步骤 505:形成钝化层,以及钝化层上的过孔。

[0052] 图 6 上 4 为钝化层。这里,虽然在像素中没有过孔,但在屏的周边区域要有过孔,因此在钝化层沉积后,仍然需要做一次 Mask 工艺。

[0053] 步骤 506:沉积透明导电薄膜,形成公共(Vcom)电极。

[0054] 同样采用 MASK 工艺,形成公共(Vcom)电极。透明导电薄膜可与步骤 504 中的一致。

[0055] 这样 Vcom 电极与 Pixel 电极之间包括钝化层。

[0056] 图 6 上 50 为 Vcom 电极。

[0057] 根据上述 1+4MASK 工艺可以制作出 TFT-LCD 像素结构。当然本实用新型不限于此,还可以采用 1+5MASK 工艺制作出 TFT-LCD 像素结构。由于只是栅线的位置发生了改变,或,栅线的位置和薄膜晶体管发生了改变,因此,只需要在 MASK 工艺中修改制图,其他的步骤都不需要进行改变,可见,现有技术中的 TFT-LCD 像素结构的形成工艺都可以用于制作

本实用新型中的 TFT-LCD 像素结构。

[0058] 上述所有实施例的 TFT-LCD 像素结构中,每畴液晶电场的方向由公共电极决定,但是本实用新型不限于此,每畴液晶电场的方向还可有像素电极决定,此时,像素电极分两畴,分别位于栅线的两侧,即产生第一畴液晶电场的像素电极,以及产生第二畴液晶电场的像素电极分别位于栅线的两侧。第一畴液晶电场的方向与第二畴液晶电场的方向不同,即第一畴像素电极的方向与第二畴像素电极的方向之间的夹角大于 0° 且小于 180° 。这里,公共电极则不分畴,为一层 ITO 电极。

[0059] 在本实施例中,两畴像素电极仍需 TFT 中的源电极连接,可以只与源电极的一端连接,较佳地,为保证 C_g 自补偿,可与源电极的两端分别连接,即第一畴像素电极与源电极的一端连接,第二畴像素电极与源电极的另一端连接。

[0060] 因此,该 TFT-LCD 的像素结构中的其他的结构可与上述实施例中一样,不再具体描述。

[0061] 在上述所有实施例中,TFT-LCD 的像素结构中,TFT 位于栅线的上方,TFT 的源电极以及漏电极都位于栅线的上方,但是本实用新型不限于此,该 TFT-LCD 的像素结构中,TFT 的源电极以及漏电极可位于栅线的下方,或者,TFT 的源电极以及漏电极位于栅线的侧方。即本实用新型中的 TFT-LCD 的像素结构中,只要像素电极与公共电极之间产生的第一畴液晶电场,以及第二畴液晶电场分别位于栅线的两侧即可,而 TFT-LCD 的像素结构中的栅线、数据线、薄膜晶体管的具体位置关系可以是多样的。

[0062] 本实用新型实施例中,TFT-LCD 像素结构中的栅线位于两畴交界处,即栅线的一侧的有一畴液晶电场,栅线的另一侧有第二畴液晶电场,第一畴液晶电场的方向与第二畴液晶电场的方向不同,并且在该交界处上方有遮光作用的黑矩阵,这样,两畴交界处在显示屏上形成的暗区与栅线在显示屏上形成的暗区重叠,减少了 TFT-LCD 显示屏上的暗区面积,提高了 2-Domain 结构的透过率,提高画面质量。

[0063] 另外,由于薄膜晶体管发生了改变,薄膜晶体管的源电极的两端分别与像素电极连接,这样,可对栅源寄生电容 C_{gs} 进行自补偿,即时制作像素结构的工艺发生偏差时, C_{gs} 数值也不会发生改变,这样稳定了跳变电压 ΔV_p ,减少了显示画面出现闪烁(Flicker)或者残像发生的几率,保证了画面品质。

[0064] 显然,本领域的技术人员可以对本实用新型进行各种改动和变型而不脱离本实用新型的精神和范围。这样,倘若本实用新型的这些修改和变型属于本实用新型权利要求及其等同技术的范围之内,则本实用新型也意图包含这些改动和变型在内。

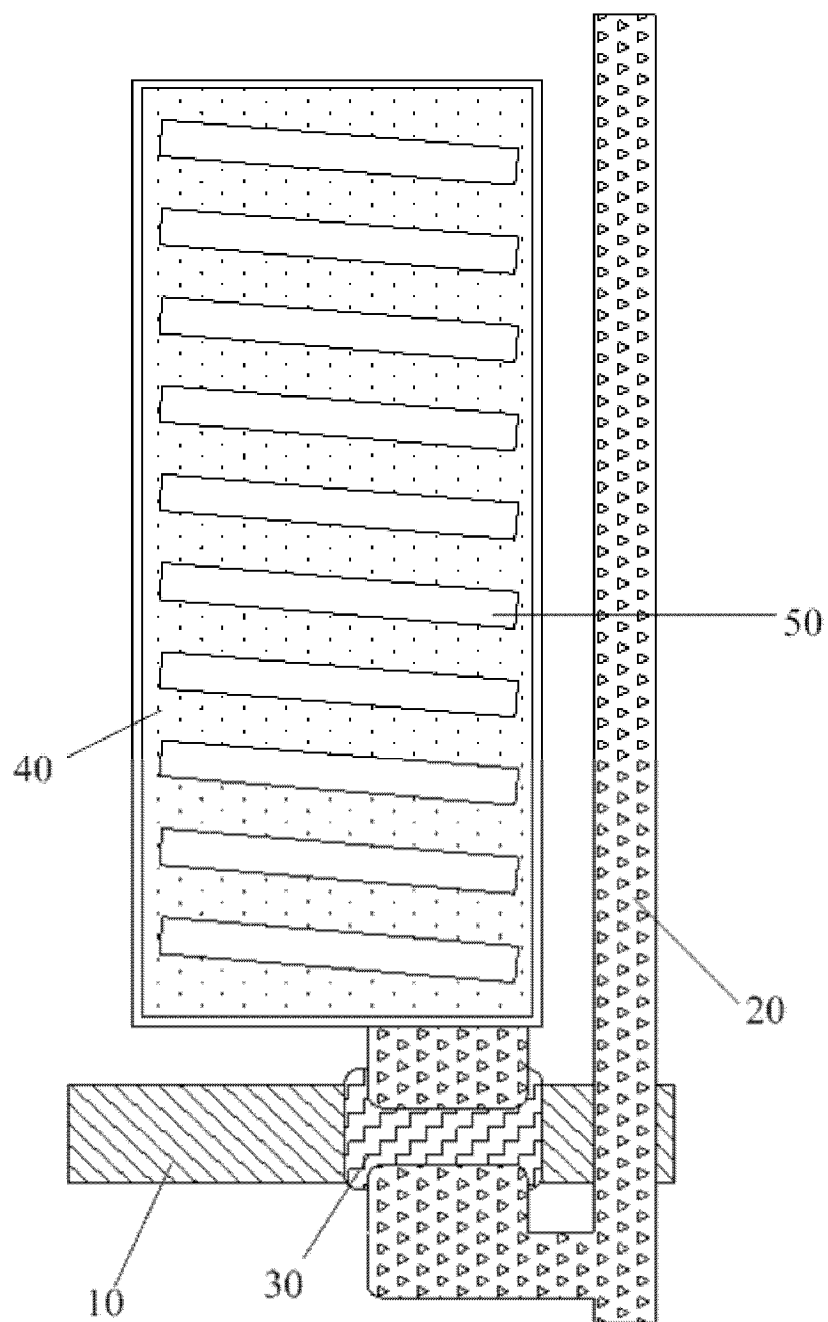


图 1

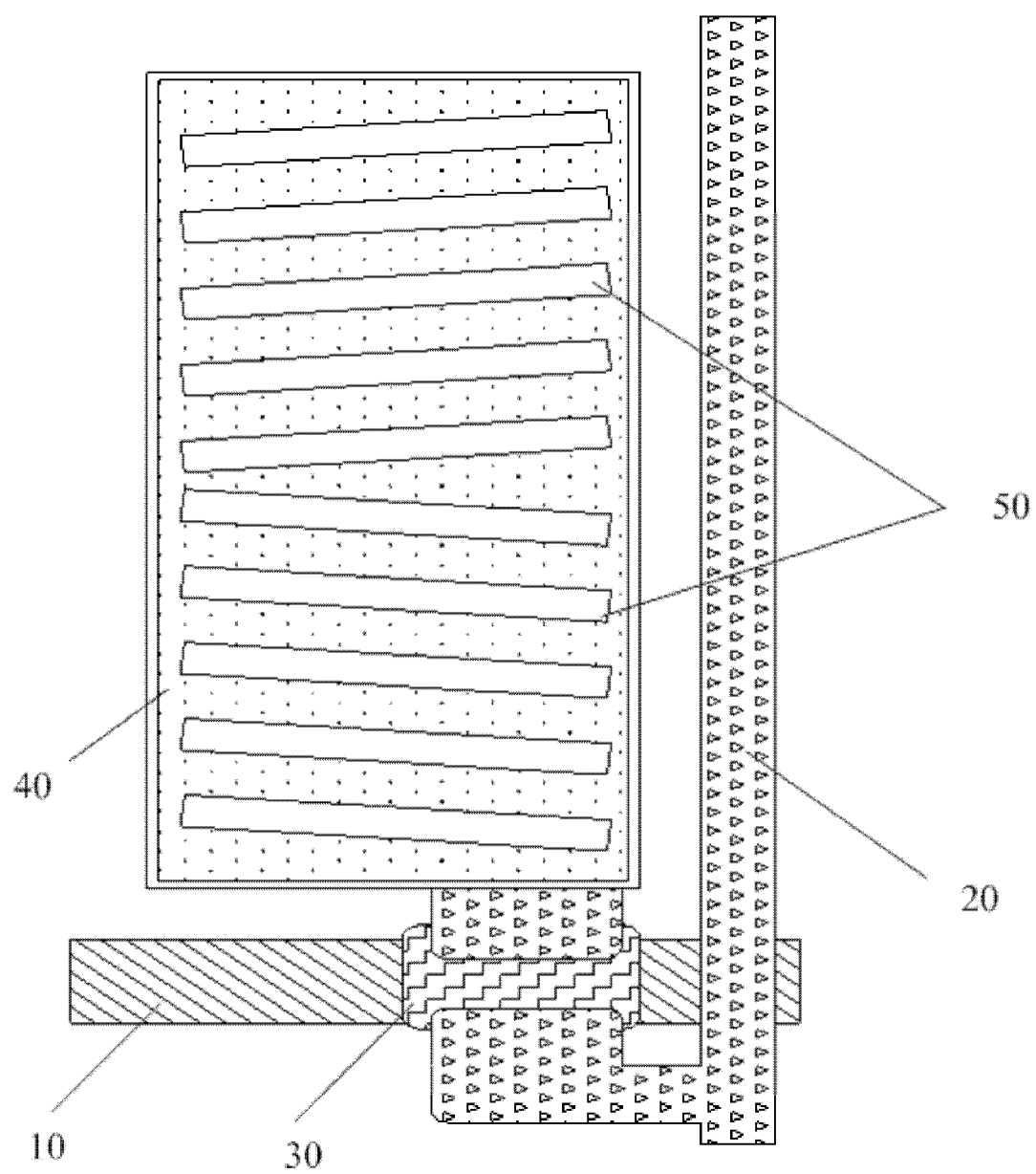


图 2

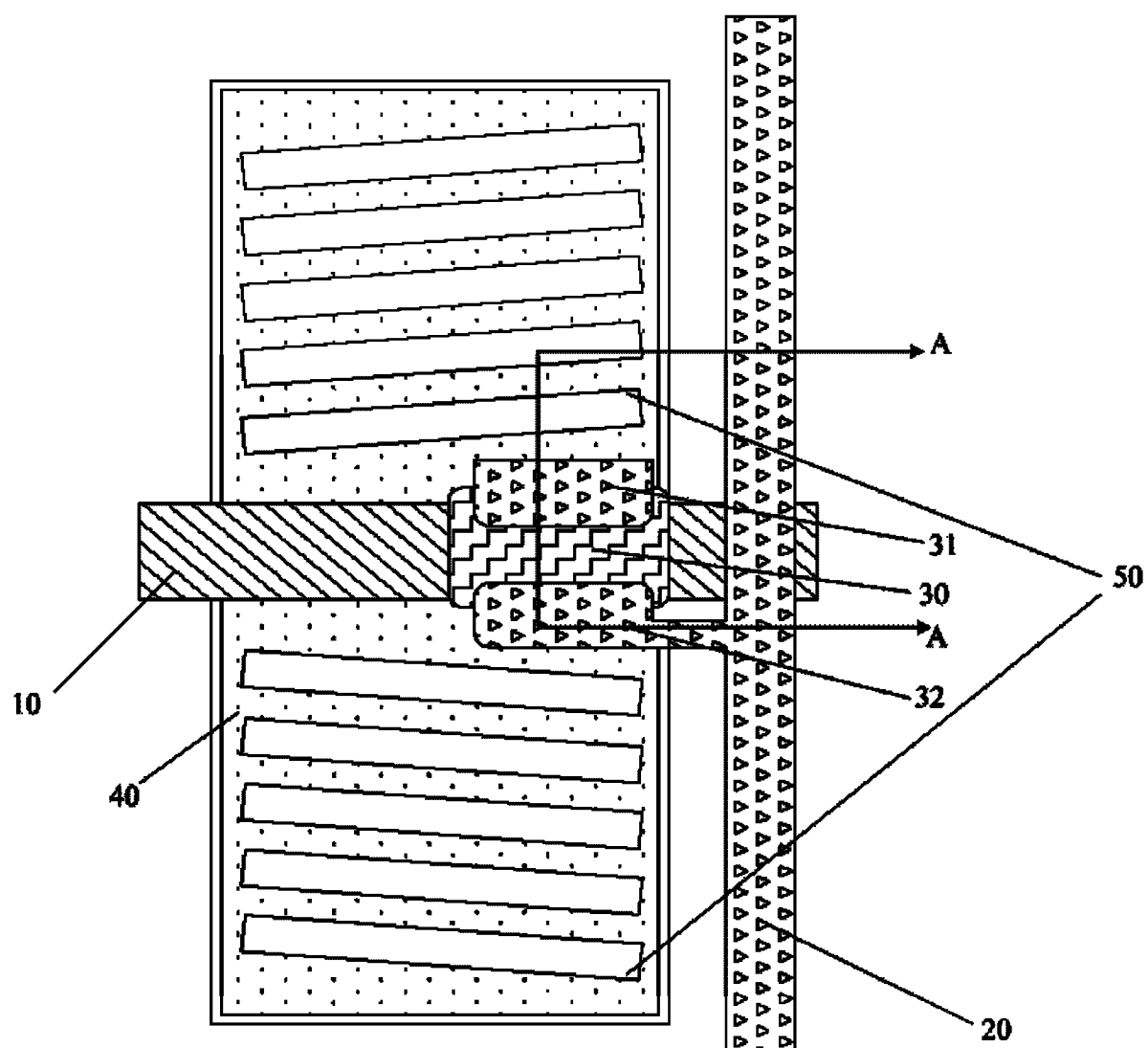


图 3

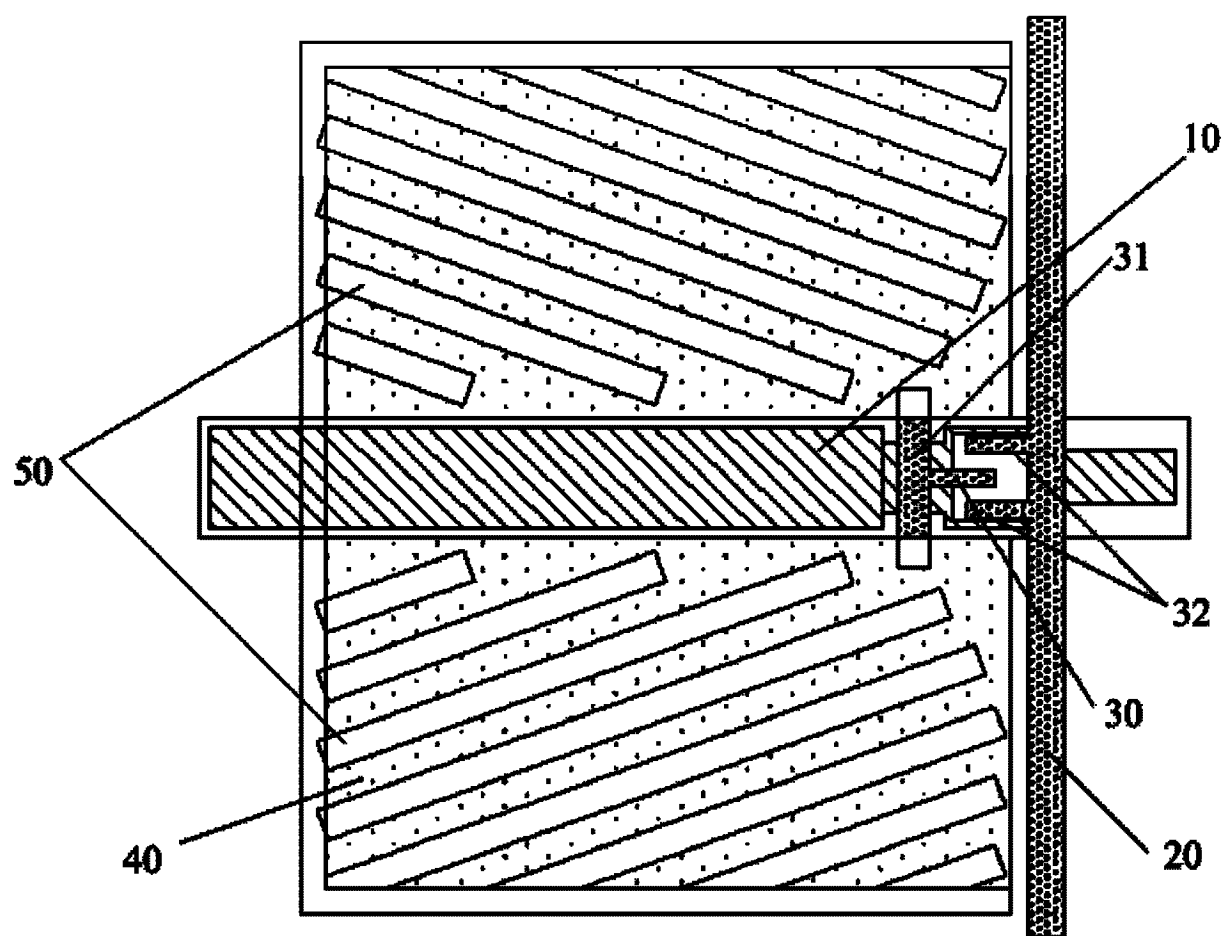


图 4

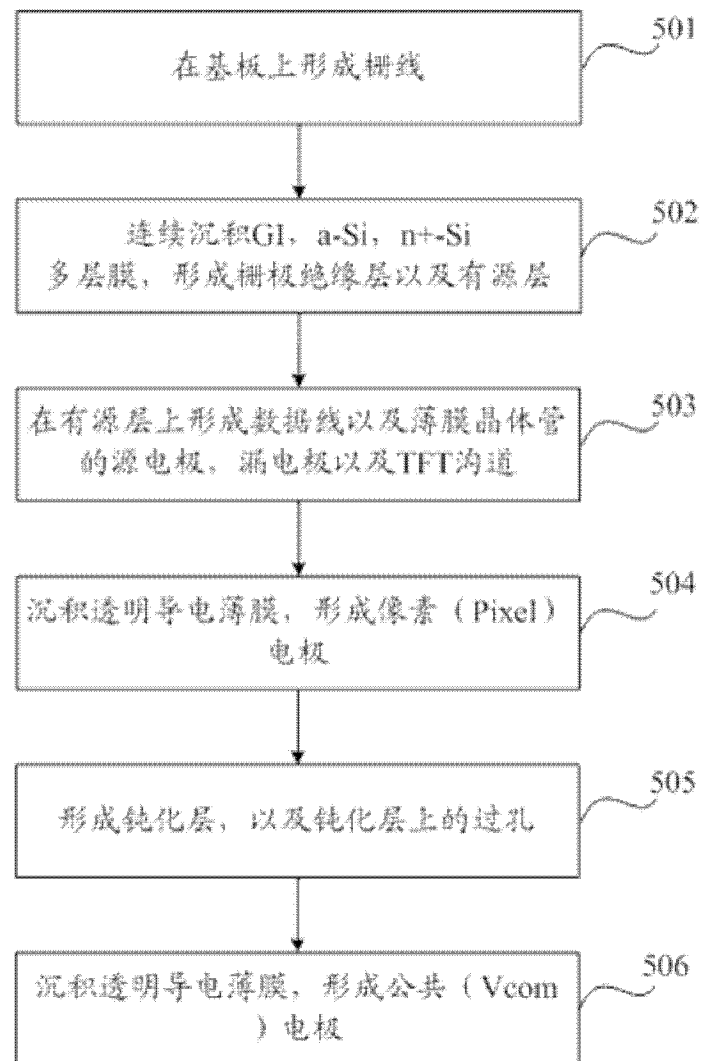


图 5

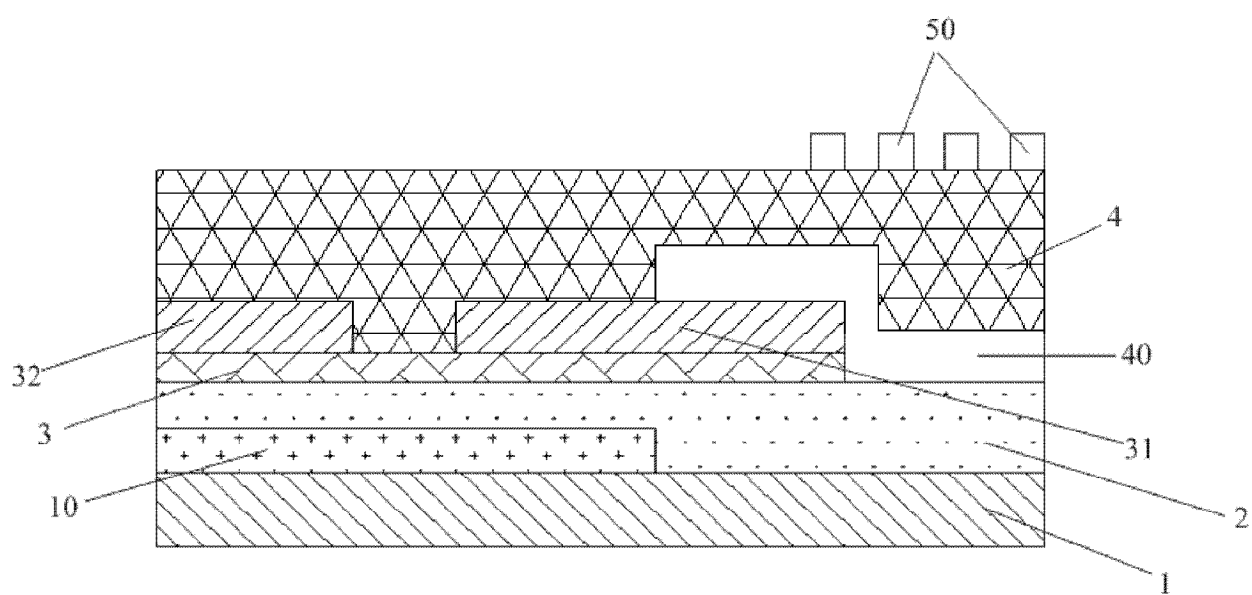


图 6

专利名称(译)	薄膜晶体管液晶显示器像素结构及液晶显示器		
公开(公告)号	CN202339463U	公开(公告)日	2012-07-18
申请号	CN201120484146.X	申请日	2011-11-29
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	陈希		
发明人	陈希		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/133 G02F1/1335		
CPC分类号	G02F2001/134345 G02F2001/134318 G02F1/134309 G02F1/136286 G02F2001/134381		
代理人(译)	黄志华		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型公开了一种薄膜晶体管液晶显示器像素结构及液晶显示器，用以提高薄膜晶体管液晶显示器的画面质量。该像素结构，包括：栅线，数据线，薄膜晶体管，像素电极，以及公共电极，其中，所述像素电极与所述公共电极之间产生的第一畴液晶电场，以及第二畴液晶电场分别位于所述栅线的两侧，其中，所述第一畴液晶电场的方向与所述第二畴液晶电场的方向之间的夹角大于 0° 且小于 180° 。

