



# (12) 实用新型专利

(10) 授权公告号 CN 201788341 U

(45) 授权公告日 2011.04.06

(21) 申请号 201020513092.0

(22) 申请日 2010.08.31

(73) 专利权人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路 10 号  
专利权人 成都京东方光电科技有限公司

(72) 发明人 李坤 玄明花 高永益

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1335(2006.01)

H01L 23/528(2006.01)

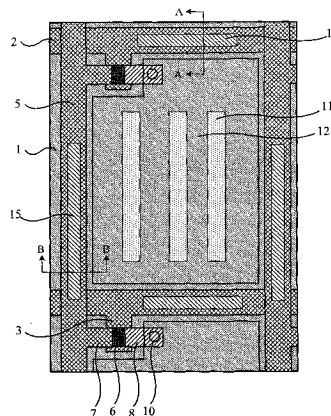
权利要求书 1 页 说明书 7 页 附图 14 页

## (54) 实用新型名称

阵列基板、液晶面板及液晶显示器

## (57) 摘要

本实用新型公开了一种阵列基板、液晶面板及液晶显示器。阵列基板包括：衬底基板，所述衬底基板上形成有栅线、数据线、像素单元和公共电极；所述公共电极与所述栅线和/或所述数据线的交叠区域设有狭缝。本实用新型的技术方案，公共电极与栅线和/或数据线交叠区域设有狭缝，通过设置该狭缝使得公共电极与栅线和/或数据线之间的交叠面积减小；由于交叠面积的减小使得公共电极与栅线和/或数据线之间的寄生电容降低，从而降低了由寄生电容导致的栅线和/或数据线上的信号传输延迟，提高了液晶显示器的画面显示质量。



1. 一种阵列基板,包括衬底基板,所述衬底基板上形成有栅线、数据线、像素单元和公共电极;其特征在于,所述公共电极与所述栅线和/或所述数据线的交叠区域设有狭缝。

2. 根据权利要求1所述的阵列基板,其特征在于,所述狭缝的宽度小于所述栅线和/或所述数据线的宽度。

3. 根据权利要求1所述的阵列基板,其特征在于,所述狭缝的宽度等于所述栅线和/或所述数据线的宽度。

4. 根据权利要求1所述的阵列基板,其特征在于:所述狭缝的宽度大于所述栅线和/或所述数据线的宽度。

5. 一种包括权利要求1所述的阵列基板的液晶面板,还包括:彩膜基板,所述彩膜基板上设有黑色矩阵;其特征在于,当所述狭缝的宽度大于所述栅线和/或数据线的宽度时,所述黑色矩阵的长度大于或等于所述狭缝的宽度。

6. 一种液晶显示器,包括:外框架、液晶面板、驱动电路和背光模组,其特征在于:所述液晶面板包括权利要求1~4任一所述的阵列基板。

## 阵列基板、液晶面板及液晶显示器

### 技术领域

[0001] 本实用新型涉及液晶显示技术,尤其涉及一种阵列基板、液晶面板及液晶显示器。

### 背景技术

[0002] 液晶显示器是目前常用的平板显示器,其中薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display; 简称为:TFT-LCD)是液晶显示器中的主流产品。而通过下层透明平面像素电极和上层栅状公共电极的组合形成的边缘场切换(Fringe Field Switching; 简称为:FFS)型的TFT-LCD,由于具有更高的亮度、对比度以及宽视角等性能,而又成为TFT-LCD中的主流产品。

[0003] 现有FFS型的TFT-LCD中的液晶面板也是由阵列基板和彩膜基板对盒而成,其间填充有液晶层。其中,图1A为现有阵列基板的局部俯视结构示意图,图1B为图1A中沿A-A线的侧视剖切结构示意图。如图1A和图1B所示,阵列基板包括衬底基板1,衬底基板1上形成有纵横交叉的数据线5和栅线2,以及公共电极12;数据线5和栅线2围设形成矩阵形式排列的像素单元;每个像素单元包括TFT开关、像素电极11和公共电极12;TFT开关包括栅电极3、源电极7、漏电极8和有源层6;栅电极3连接栅线2,源电极7连接数据线5,漏电极8连接像素电极11,有源层6形成在源电极7和漏电极8与栅电极3之间。进一步,栅线2和栅电极3上覆盖栅极绝缘层4,与TFT开关和数据线5保持绝缘;TFT开关和数据线5上覆盖有第一钝化层9,与像素电极11保持绝缘,像素电极11可通过钝化层过孔10与漏电极8相连。其中,在衬底基板1上还覆盖有第二钝化层13,公共电极12形成在该第二钝化层13上以与数据线5、栅线2和像素单元等保持绝缘。通常,公共电极12被设置为栅条形状,图1C-图1F示出公共电极常见的几种形式。其中,图1C为单畴竖向栅条,图1D为双畴竖向栅条,图1E为单畴横向栅条,图1F为双畴横向栅条。其中为便于描述公共电极的栅条结构,在图1C-图1F中均以阴影图案表示公共电极12,且除了栅条间隔处露出的像素电极11外,其他均为交叠区域。但露出图案并不仅限于此像素电极11,具体露出图案视栅条设置位置而定,此处仅以露出像素电极11为例。

[0004] 其中,FFS型的TFT-LCD由于采用了透明电极代替不透明金属电极,极大的提高了透光率;又由于通过将像素电极和公共电极同设在阵列基板上,使像素电极和公共电极之间产生边缘电场,使阵列基板和彩膜基板间的液晶分子都能在平面方向产生旋转转换,增大了视角。但是,在FFS型的TFT-LCD中,即使在采用栅条结构的情况下,公共电极与栅线和/或数据线之间也存在大量交叠区域,进而产生寄生电容,导致栅线和/或数据线上的信号传输延迟(RC Delay);并且随着液晶显示面板在大屏幕和高分辨率方向的逐步发展,栅线和数据线的长度会逐渐被加长,栅线和数据线的数量会被逐渐增加;上述栅线和数据线长度的增加和/或数量的增加都会使得其与公共电极的交叠区域增大,使寄生电容增大,使信号传输延迟更加严重。而当信号传输延迟超过一定限度时,将恶化液晶显示面板每个像素的充电特性,进而使TFT-LCD的画面品质出现明暗亮斑(例如Vertical Block Mura)等不良,引起图像恶化,降低画面品质。

[0005] 现有技术为解决上述信号传输延迟引起的图像质量恶化的问题,通常采用以下几种方式:一种是通过采用低电阻率的铜合金作为栅线和数据线,或者采用低电阻率的铝合金与高熔点金属组成的双层膜材作为栅线和数据线;但是由于低电阻率材料的稳定性较差,且工艺复杂,对实际工艺流程来说其实用性较差。一种是通过增加栅线和数据线的宽度和厚度来降低电阻,但是增加宽度不利于提高开口率,同时还增加了栅线、数据线和公共电极的交叠面积,造成寄生电容增加,反而无法达到降低信号传输延迟的目的。另一种是通过从栅线两端进行信号的驱动,以抵消信号传输延迟,但是该方式需要增加驱动电路的数目,不利于成本节约。因此,如何在不增加 TFT-LCD 的制造成本、以及不影响其他性能的情况下,稳定可靠的降低信号传输延迟成为急需解决的问题。

### 实用新型内容

[0006] 本实用新型提供一种阵列基板、液晶面板及液晶显示器,用以稳定可靠的降低栅线和 / 或数据线上的信号传输延迟,提高画面的显示质量。

[0007] 本实用新型提供一种阵列基板,包括:衬底基板,所述衬底基板上形成有栅线、数据线、像素单元和公共电极;所述公共电极与所述栅线和 / 或所述数据线的交叠区域设有狭缝。

[0008] 本实用新型提供一种液晶面板,包括本实用新型提供的阵列基板,还包括:彩膜基板,所述彩膜基板上设有黑色矩阵;当所述狭缝的宽度大于所述栅线和 / 或数据线的宽度时,所述黑色矩阵的长度大于或等于所述狭缝的宽度。

[0009] 本实用新型提供一种液晶显示器,包括外框架、液晶面板、驱动电路和背光模组,其中,液晶面板包括本实用新型提供的阵列基板。

[0010] 如上所述的阵列基板,其中,所述狭缝的宽度小于所述栅线和 / 或所述数据线的宽度。

[0011] 如上所述的阵列基板,其中,所述狭缝的宽度等于所述栅线和 / 或所述数据线的宽度。

[0012] 如上所述的阵列基板,其中,所述狭缝的宽度大于所述栅线和 / 或所述数据线的宽度。

[0013] 本实用新型提供的阵列基板、液晶面板及液晶显示器,其中公共电极与栅线和 / 或数据线交叠区域设有狭缝,通过设置该狭缝使得公共电极与栅线和 / 或数据线之间的交叠面积减小;由于交叠面积的减小使得公共电极与栅线和 / 或数据线之间的寄生电容降低,从而降低了由寄生电容导致的栅线和 / 或数据线上的信号传输延迟,提高了液晶显示器的画面显示质量。

### 附图说明

[0014] 图 1A 为现有阵列基板的局部俯视结构示意图;

[0015] 图 1B 为图 1A 中沿 A-A 线的侧视剖切结构示意图;

[0016] 图 1C 为现有阵列基板上公共电极栅条结构的一种局部俯视结构示意图;

[0017] 图 1D 为现有阵列基板上公共电极栅条结构的又一种局部俯视结构示意图;

[0018] 图 1E 为现有阵列基板上公共电极栅条结构的再一种局部俯视结构示意图;

- [0019] 图 1F 为现有阵列基板上公共电极栅条结构的另一种局部俯视结构示意图；
- [0020] 图 2A 为本实用新型实施例一的阵列基板的一种局部俯视结构示意图；
- [0021] 图 2B 为图 2A 中沿 A-A 线的侧视剖切结构示意图；
- [0022] 图 2C 为图 2A 中沿 B-B 线的侧视剖切结构示意图；
- [0023] 图 3A 为本实用新型实施例一的阵列基板的又一种局部俯视结构示意图；
- [0024] 图 3B 为图 3A 中沿 A-A 线的侧视剖切结构示意图；
- [0025] 图 3C 为图 3A 中沿 B-B 线的侧视剖切结构示意图；
- [0026] 图 4A 为本实用新型实施例一的阵列基板的另一种局部俯视结构示意图；
- [0027] 图 4B 为图 4A 中沿 A-A 线的侧视剖切结构示意图；
- [0028] 图 4C 为图 4A 中沿 B-B 线的侧视剖切结构示意图；
- [0029] 图 5 为本实用新型实施例二提供的阵列基板制作方法的流程图。
- [0030] 附图标记：
- [0031] 1- 衬底基板； 2- 栅线； 3- 栅电极；
- [0032] 4- 栅极绝缘层； 5- 数据线； 6- 有源层；
- [0033] 7- 源电极； 8- 漏电极； 9- 第一钝化层；
- [0034] 10- 钝化层过孔； 11- 像素电极； 12- 公共电极；
- [0035] 13- 第二钝化层； 14- 黑色矩阵； 15- 狭缝。

### 具体实施方式

[0036] 为使本实用新型实施例的目的、技术方案和优点更加清楚，下面将结合本实用新型实施例中的附图，对本实用新型实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本实用新型一部分实施例，而不是全部的实施例。基于本实用新型中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本实用新型保护的范围。

#### [0037] 实施例一

[0038] 图 2A 为本实用新型实施例一的阵列基板的局部俯视结构示意图；图 2B 为图 2A 中沿 A-A 线的侧视剖切结构示意图；图 2C 为图 2A 中沿 B-B 线的侧视剖切结构示意图。如图 2A、图 2B 和图 2C 所示，本实施例的阵列基板包括衬底基板 1；衬底基板 1 形成有栅线 2、数据线 5、像素单元和公共电极 12。其中，本实施例的公共电极 12 设置于第二钝化层 13 上，以与衬底基板 1 上的栅线 2、数据线 5 以及像素单元相互绝缘。

[0039] 其中，像素单元是由数据线 5 和栅线 2 围设形成的，且成矩阵形式排列。其中关于像素单元的结构可参见图 1A 和图 1B 所示的结构，在本实施例中不再详细论述。具体的，在阵列基板中，扫描信号通过栅线 2 被提供给像素单元的栅电极 3，以确定选择的像素单元；并通过数据线 5 将数据信号提供给选定的像素单元，使其产生控制液晶的亮度和色度的信号。但是，结合公共电极 12 的结构可知，公共电极 12 与栅线 2 和 / 或数据线 5 之间存在交叠区域，而该交叠区域会使公共电极 12 与栅线 2 和 / 或数据线 5 之间形成寄生电容，进而导致栅线 2 和 / 或数据线 5 上的信号产生延迟，并最终影响液晶显示器的画面品质。

[0040] 本实施例的阵列基板的公共电极 12 上设有狭缝 15，该狭缝 15 设置在公共电极 12 与栅线 2 和 / 或数据线 5 交叠的区域。通过设置狭缝 15 可以使得公共电极 12 与栅线 2 和

/或数据线 5 之间的交叠面积减小。

[0041] 具体的,公共电极 12 与栅线 2 和 / 或数据线 5 之间的寄生电容可采用如下公式 (1) 表示。

$$[0042] \quad C = \varepsilon S/D \quad (1)$$

[0043] 其中,  $\varepsilon$  是公共电极 12 与栅线 2 和 / 或数据线 5 之间的电介质的介电常数 ;S 是公共电极 12 与栅线 2 和 / 或数据线 5 之间的交叠面积 ;D 是公共电极 12 与栅线 2 和 / 或数据线 5 之间距离。

[0044] 通过上述公式 (1) 可以看出 :在保持公共电极 12 与栅线 2 和 / 或数据线 5 之间的介电常数  $\varepsilon$ 、距离 D 不变时,通过减小公共电极 12 与栅线 2 和 / 或数据线 5 之间的交叠面积 S 可以减小寄生电容 C,进而降低栅线 2 和数据线 5 上的信号延迟。

[0045] 本实施例的阵列基板通过在公共电极与栅线和 / 或数据线的交叠区域设置狭缝,减小了公共电极与栅线和 / 或数据线的交叠面积,进而减小了公共电极与栅线和 / 或数据线之间的寄生电容,降低了栅线和 / 或数据线上的信号延迟。

[0046] 下面进一步通过与各种现有技术相比,说明本实用新型技术方案的有益效果。与一种现有技术相比,本实施例的栅线和数据线无须刻意使用低电阻率的材料,因此,降低信号延迟的效果不会受低电阻率材料稳定性的限制,其稳定性较高 ;与另一种现有技术相比,本实施例的栅线和数据线无须增加宽度和厚度,不会变相增加与公共电极之间的交叠面积,因此,能够明显降低信号延迟。进一步,与第三种现有技术相比,通过本实施例的技术方案,无须增加驱动电路的数量,即可实现降低信号延迟的目的,因此,不会增加阵列基板以及液晶显示器的制造成本。

[0047] 其中,在本实用新型技术方案中,公共电极 12 与栅线 2 和 / 或数据线 5 之间是否存在交叠区域,与公共电极 12 的形状和设置位置有关。例如 :当公共电极 12 采用图 1C 所示结构和布设方式时,公共电极 12 与栅线 2 垂直,而与数据线 5 平行设置。因此,公共电极 12 与栅线 2 一定存在交叠区域 ;而公共电极 12 与数据线 5 之间可能存在交叠区域,例如 :可以通过设置公共电极 12 的栅条间的距离大于或等于数据线 5 的宽度,且在布设时正好使数据线 5 处于两栅条之间,这样就可以使公共电极 12 与数据线 5 之间没有交叠区域。即公共电极 12 与栅线 2 之间有交叠区域,而与数据线 5 之间没有交叠区域。当采用图 1E 所示结构和布设方式的公共电极 12 时,由于公共电极 12 与栅线 2 平行、而与数据线 5 垂直设置,因此,公共电极 12 与数据线 5 之间有交叠区域,而与栅线 2 之间可能存在交叠区域。当采用图 1D 或图 1F 所示结构和布设方式的公共电极 12 时,公共电极 12 与栅线 2、与数据线 5 之间都有交叠区域。

[0048] 本实施例中的狭缝 15 可适于设置在任何交叠区域。即本实施例可以仅在公共电极 12 与栅线 2 之间的交叠区域上设置狭缝 15,也可以仅在公共电极 12 与数据线 5 的交叠区域上设置狭缝 15,还可以在公共电极 12 与栅线 2、公共电极 12 与数据线 5 的交叠区域上同时设置狭缝 15。上述设置方式具体结合阵列基板的结构进行实施。在本实用新型各实施例中将以图 1C 所示结构为例,且以公共电极 12 与栅线 2 和数据线 5 之间同时具有交叠区域,且交叠区域上同时设置狭缝 15 为例进行说明。

[0049] 在本实施例中,并未限制狭缝 15 的设置宽度。其中,该狭缝 15 的宽度可以小于栅线 2 和 / 或数据线 5 的宽度,也可以等于栅线 2 和 / 或数据线 5 的宽度,还可以大于栅线 2

和 / 或数据线 5 的宽度。具体的,当狭缝 15 设置在公共电极 12 与栅线 2 之间的交叠区域时,狭缝 15 的宽度可以小于、等于或大于栅线 2 的宽度,但是优选为等于栅线 2 的宽度。当狭缝 15 设置在公共电极 12 与数据线 5 之间的交叠区域时,狭缝 15 可以小于、等于或大于数据线 5 的宽度,优选为等于数据线 5 的宽度。其中,图 2A- 图 2C 所示为狭缝宽度分别小于栅线和数据线的宽度的情况;图 3A- 图 3C 所示为狭缝宽度分别等于栅线和数据线的宽度的情况;图 4A- 图 4C 所示为狭缝宽度分别大于栅线和数据线的宽度的情况。在此需要说明,在本实施例的阵列基板中,狭缝与栅线的宽度关系与狭缝和数据线的宽度关系可以任意组合,并不限于图 2A- 图 4C 所示的情况。例如:设置于公共电极与栅线交叠区域的狭缝的宽度小于栅线的宽度,而设置于公共电极与数据线交叠区域的狭缝的宽度等于或大于数据线的宽度;还可以是设置于公共电极与栅线交叠区域的狭缝的宽度等于栅线的宽度,而设置于公共电极与数据线交叠区域的狭缝的宽度小于或大于数据线的宽度;以及设置于公共电极与栅线交叠区域的狭缝的宽度大于栅线的宽度,而设置于公共电极与数据线交叠区域的狭缝的宽度小于或等于数据线的宽度。

[0050] 其中,图 2A- 图 2C 所示结构去除了部分公共电极与栅线和数据线之间的交叠面积,减小了寄生电容,降低了栅线和数据线上的信号延迟。该结构制造简单易于实现,且可以保持液晶显示器中其他结构和工艺参数不变,例如可以保持彩膜基板上黑色矩阵的长度不变。

[0051] 图 3A- 图 3C 所示结构是对图 2A- 图 2C 所示结构的改进,去除了全部公共电极与栅线和数据线之间的交叠面积,可以在保持彩膜基板上黑色矩阵长度不变的情况下,最大程度地减小栅线、数据线上的信号延迟,因此成为一种优选实施方式。

[0052] 图 4A- 图 4C 所示结构是对图 3A- 图 3C 所示结构的进一步改进,不仅去除了全部公共电极与栅线和数据线之间的交叠面积,还使公共电极与栅线和数据线之间具有一定距离  $a$ ,进一步降低了寄生电容,降低了栅线和数据线上的信号延迟。其中由于距离  $a$  的出现,会存在漏光现象,因此,相应需要增加彩膜基板上黑色矩阵的长度。

[0053] 本实用新型上述技术方案,通过去除阵列基板上部分或全部与栅线和 / 或数据线交叠区域的公共电极,减小了栅线和 / 或数据线上的信号延迟,提高了液晶显示器的显示质量,有利于液晶面板向大尺寸、高分辨率的发展。

[0054] 进一步,基于上述技术方案,在本实施例中并未对狭缝的具体形状进行限制,例如可以是矩形、圆形或多边形等。而根据上述图 2A- 图 4C 所示可知,图 3A- 图 3C 所示狭缝宽度正好可以完全去除公共电极与栅线和 / 或数据线的交叠区域,且不需要改变液晶面板的其他组成部件的结构,因此是一种最佳选择。基于此,则本实施例的狭缝的结构具体可以结合公共电极与栅线和 / 或数据线的交叠区域的形状而定,且当狭缝的形状与交叠区域的形状完全吻合时是狭缝形状的最佳选择。

[0055] 实施例二

[0056] 本实用新型实施例二具体提供一种本实用新型实施例一中的阵列基板的制作方法。如图 5 所示,本实施例的制作方法包括:

[0057] 步骤 501、在衬底基板上沉积栅金属薄膜;

[0058] 步骤 502、采用单色调掩模板,通过构图工艺刻蚀所述栅金属薄膜,形成包括栅线和栅电极的图案;

[0059] 步骤 503、在形成上述图案的衬底基板上形成栅极绝缘层、有源层薄膜和数据线金属薄膜；

[0060] 步骤 504、采用双色调掩模板，通过构图工艺刻蚀所述数据线金属薄膜和有源层薄膜，形成包括数据线、源电极、漏电极和有源层的图案；

[0061] 步骤 505、在形成上述图案的衬底基板上形成第一钝化层；

[0062] 步骤 506、采用单色调掩模板，通过构图工艺刻蚀所述第一钝化层形成钝化层过孔的图案；

[0063] 步骤 507、在形成上述图案的衬底基板上沉积透明导电薄膜；

[0064] 步骤 508、采用单色调掩模板，通过构图工艺刻蚀所述透明导电薄膜形成包括像素电极的图案；

[0065] 步骤 509、在形成上述图案的衬底基板上形成在整个衬底基板上的第二钝化层；

[0066] 步骤 510、在形成上述图案的衬底基板上形成栅状且带狭缝的公共电极。本步骤 510 具体可以包括：沉积公共电极层；采用半色调或灰色调掩模板进行曝光显影后，刻蚀掉完全透光区域的公共电极，形成栅状公共电极；进一步通过曝光刻蚀等工艺去除部分或全部与栅线和 / 或数据线交叠区域的公共电极，形成具有狭缝的公共电极。

[0067] 其中，由于本实施例中各步骤均可以采用现有阵列基板的制作方法和工艺实施，因此，本实施例不再详细论述。且本实施例提供的生成阵列基板的过程也只是一种举例，例如还可以采用其他工艺生成本实施例步骤 509 之前的阵列基板的各图案。且在步骤 510 中，还可以通过光刻工艺同时形成公共电极的栅条结构和本实施例的狭缝。

[0068] 其中，在本实施例步骤 510 中，当刻蚀部分交叠区域的公共电极时，可以形成图 2A- 图 2C 所示的阵列基板结构；当刻蚀全部交叠区域的公共电极时，可形成图 3A- 图 3C 或图 4A- 图 4C 所示的阵列基板结构。

[0069] 通过本实施例提供的阵列基板制作方法生成的阵列基板，其通过在公共电极与栅线和 / 或数据线的交叠区域开设狭缝，减小公共电极与栅线和 / 或数据线之间的交叠面积，减小寄生电容，进而可以降低栅线和 / 或数据线上的信号延迟，提高了液晶显示器的显示质量，且有利于液晶面板向大尺寸、高分辨率方向发展。

[0070] 实施例三

[0071] 本实用新型实施例三提供一种液晶面板，其包括阵列基板和彩膜基板，具体有阵列基板和彩膜基板对盒而成，其间填充有液晶层。其中，本实施例的阵列基板可以采用本实用新型上述实施例提供的阵列基板，该阵列基板的公共电极上开设有狭缝，狭缝开设于公共电极与栅线和 / 或数据线的交叠区域。其中，本实施例的彩膜基板上设有黑色矩阵，用于遮挡阵列基板上的栅线、数据线和像素单元等部分，以防止漏光。其中，当狭缝的宽度小于或等于栅线和 / 或数据线的宽度时，本实施例的黑色矩阵在保持长度不变的情况下即可遮挡狭缝造成的透光；当狭缝宽度大于栅线和 / 或数据线的宽度时，本实施例的黑色矩阵可以增加长度，使其长度大于或等于狭缝的宽度，来遮挡狭缝防止漏光。对于本实施例的狭缝的结构可以见图 2B- 图 4C 所示。其中，图 2B、图 2C、图 3B、图 3C 中的黑色矩阵的宽度未发生变化；图 4B、图 4C 中的黑色矩阵的长度增加，并与狭缝的宽度相同。其中，在本实施例中提及黑色矩阵的长度保持不变时，均是以黑色矩阵的长度与栅线和 / 或数据线的宽度相同为例，如图 2B、图 2C、图 3B 以及图 3C 中所示；但是，在实际制作工艺中黑色矩阵的长度通常

要稍大于栅线和或数据线的宽度,以确保完全不漏光。

[0072] 本实施例的液晶面板可通过增加黑色矩阵的长度以与本实用新型的阵列基板的结构相互适应。本实施例的液晶面板,通过彩膜基板上的黑矩阵与阵列基板的公共电极与栅线和 / 或数据线的交叠区域上的狭缝相应配合,使狭缝的设置宽度不受限制,可以根据工程实际最大限度的减少公共电极与栅线和 / 或数据线之间的交叠面积,降低公共电极与栅线和 / 或数据线之间的寄生电容,进而降低栅线和 / 或数据线上的信号延迟,最终提高液晶面板的画面的显示品质。

[0073] 实施例四

[0074] 本实用新型实施例四提供一种液晶显示器,其包括外框架、液晶面板、驱动电路和背光模组。其中,液晶面板包括本实用新型上述实施例提供的阵列基板,以及与阵列基板相适应的本实用新型提供的彩膜基板。

[0075] 具体的,由阵列基板和彩膜基板对盒而成液晶面板;然后在液晶面板之间填充液晶层;将驱动电路和背光源与液晶面板进行组装,并封装外框架,最终形成液晶显示器。

[0076] 本实用新型的液晶显示器由于具有本实用新型提供的阵列基板,因此,通过阵列基板的公共电极与栅线和 / 或数据线之间的交叠区域上设置的狭缝,可以减少公共电极与栅线和 / 或数据线之间的交叠面积,降低公共电极与栅线和 / 或数据线之间的寄生电容,进而降低栅线和 / 或数据线上的信号延迟,最终保证液晶显示器的画面的显示品质。

[0077] 最后应说明的是:以上实施例仅用以说明本实用新型的技术方案,而非对其限制;尽管参照前述实施例对本实用新型进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本实用新型各实施例技术方案的精神和范围。

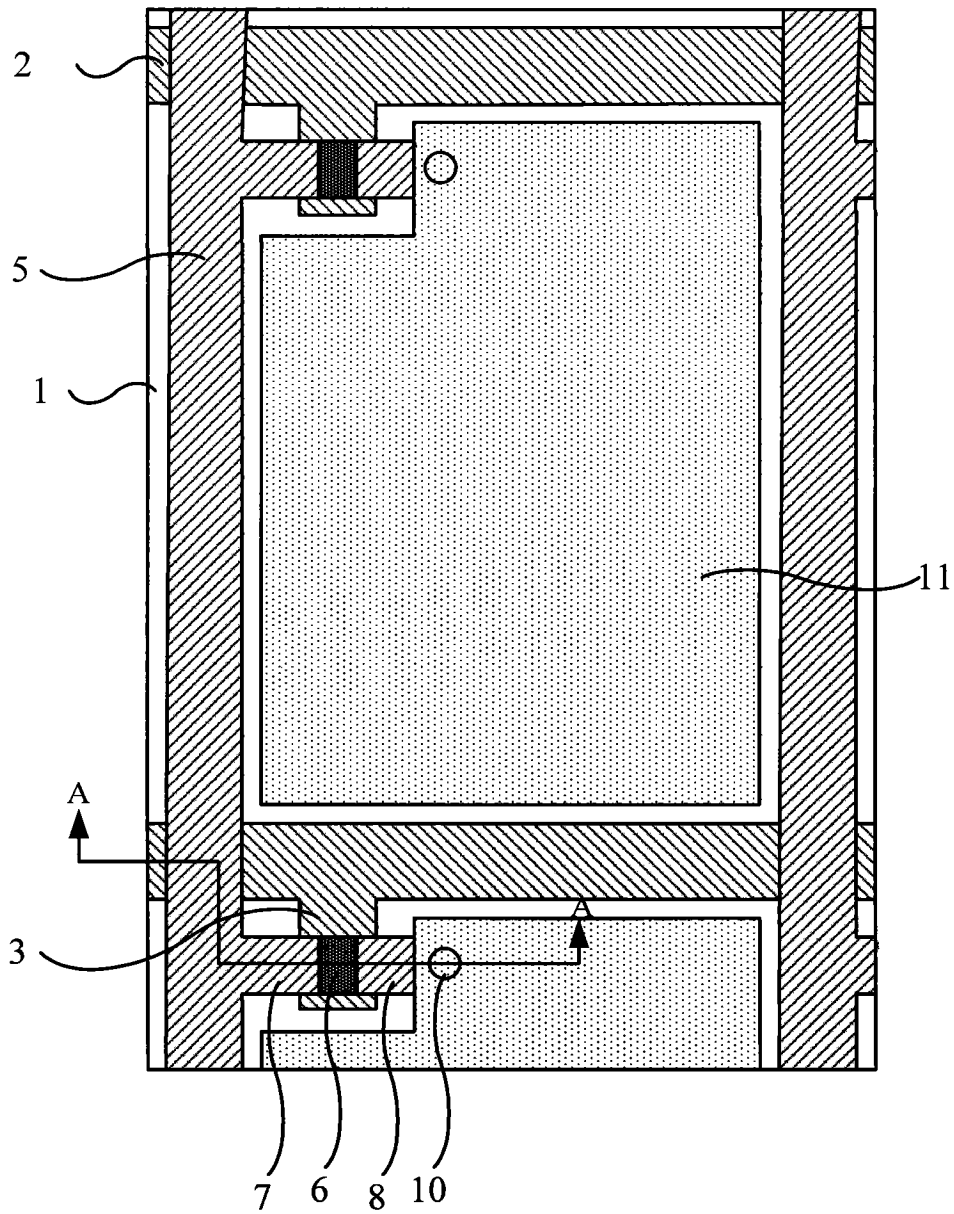


图 1A

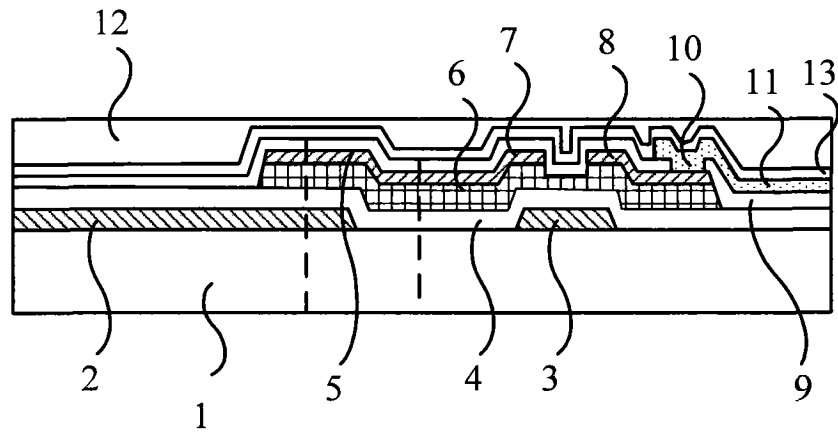


图 1B

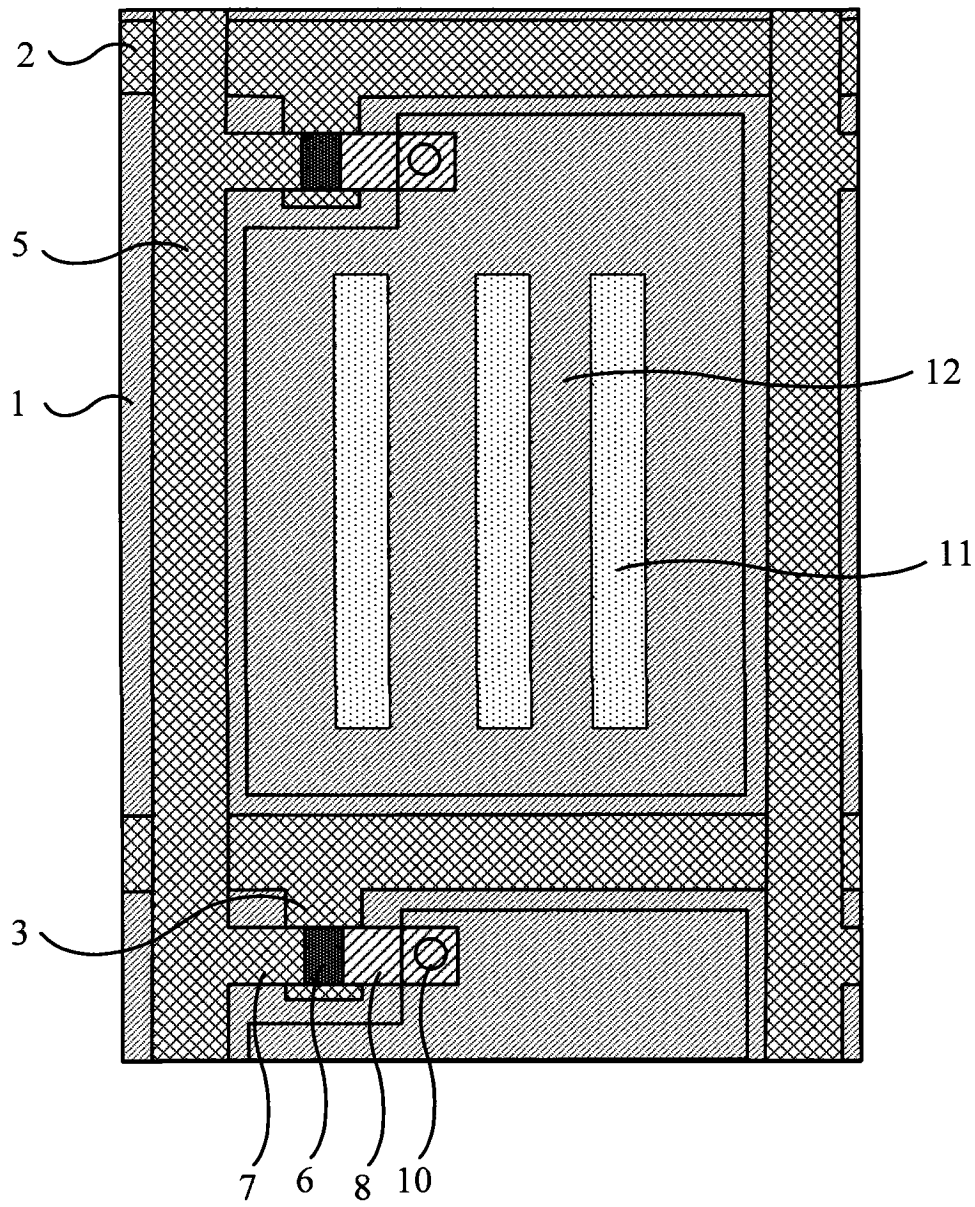


图 1C

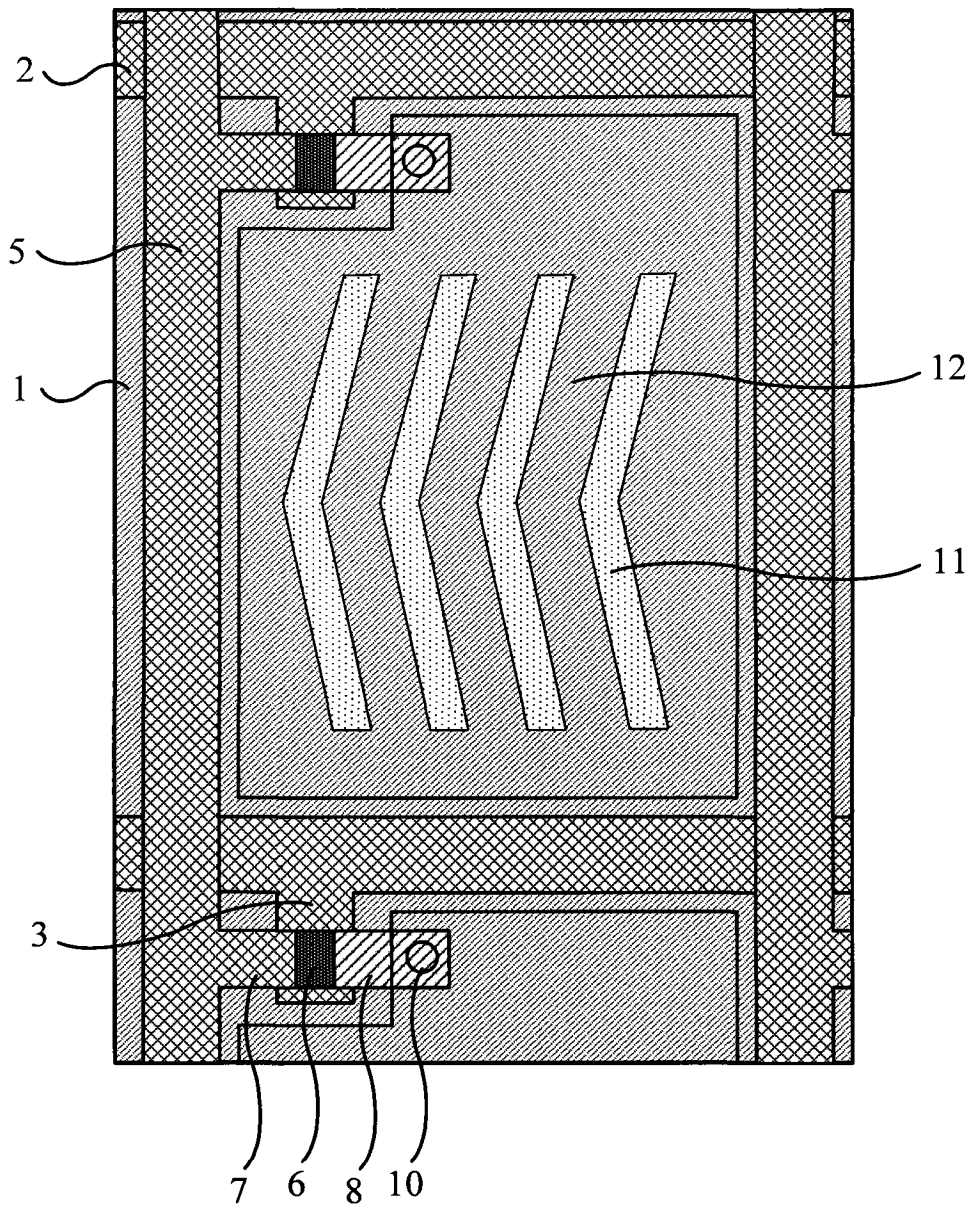


图 1D

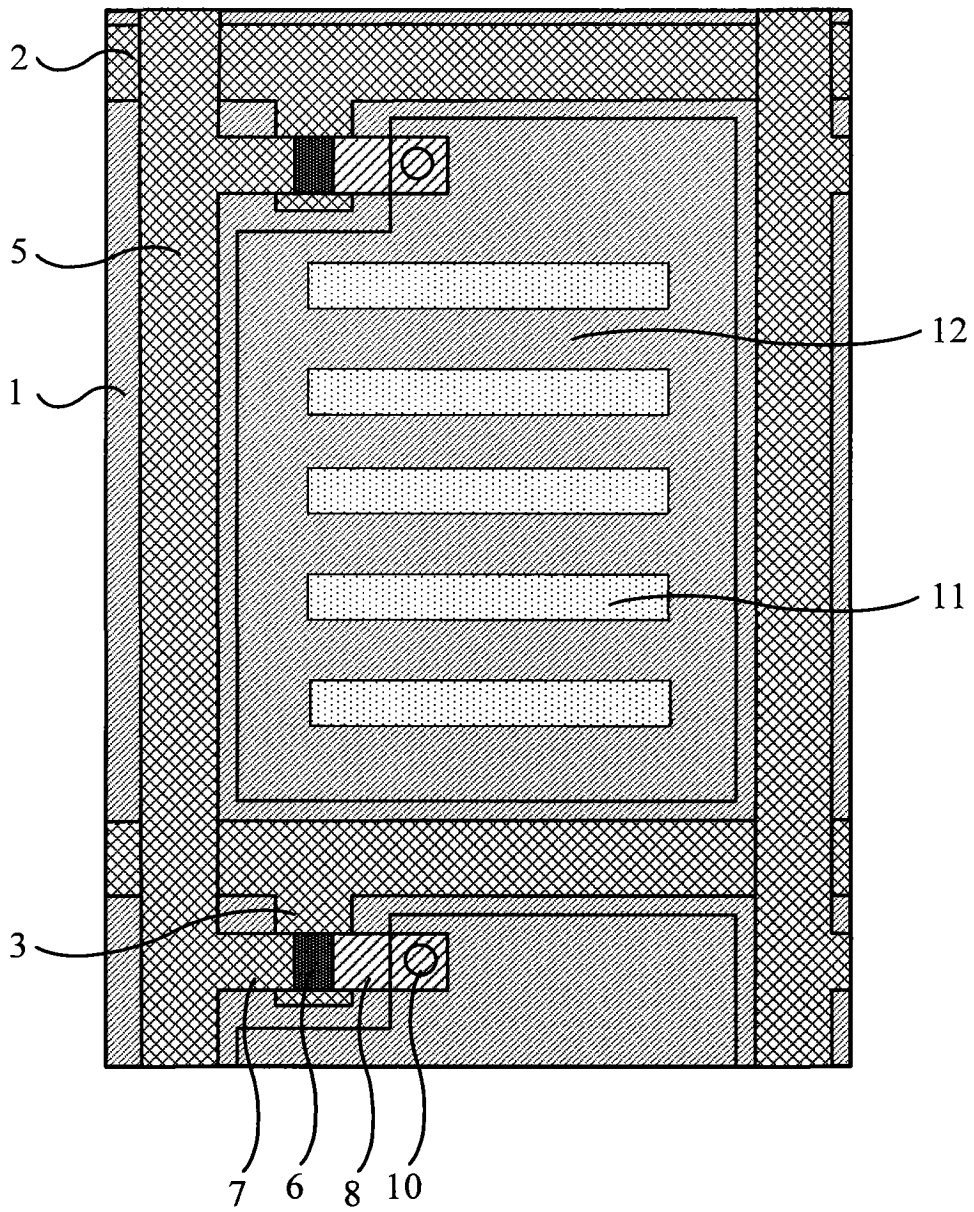


图 1E

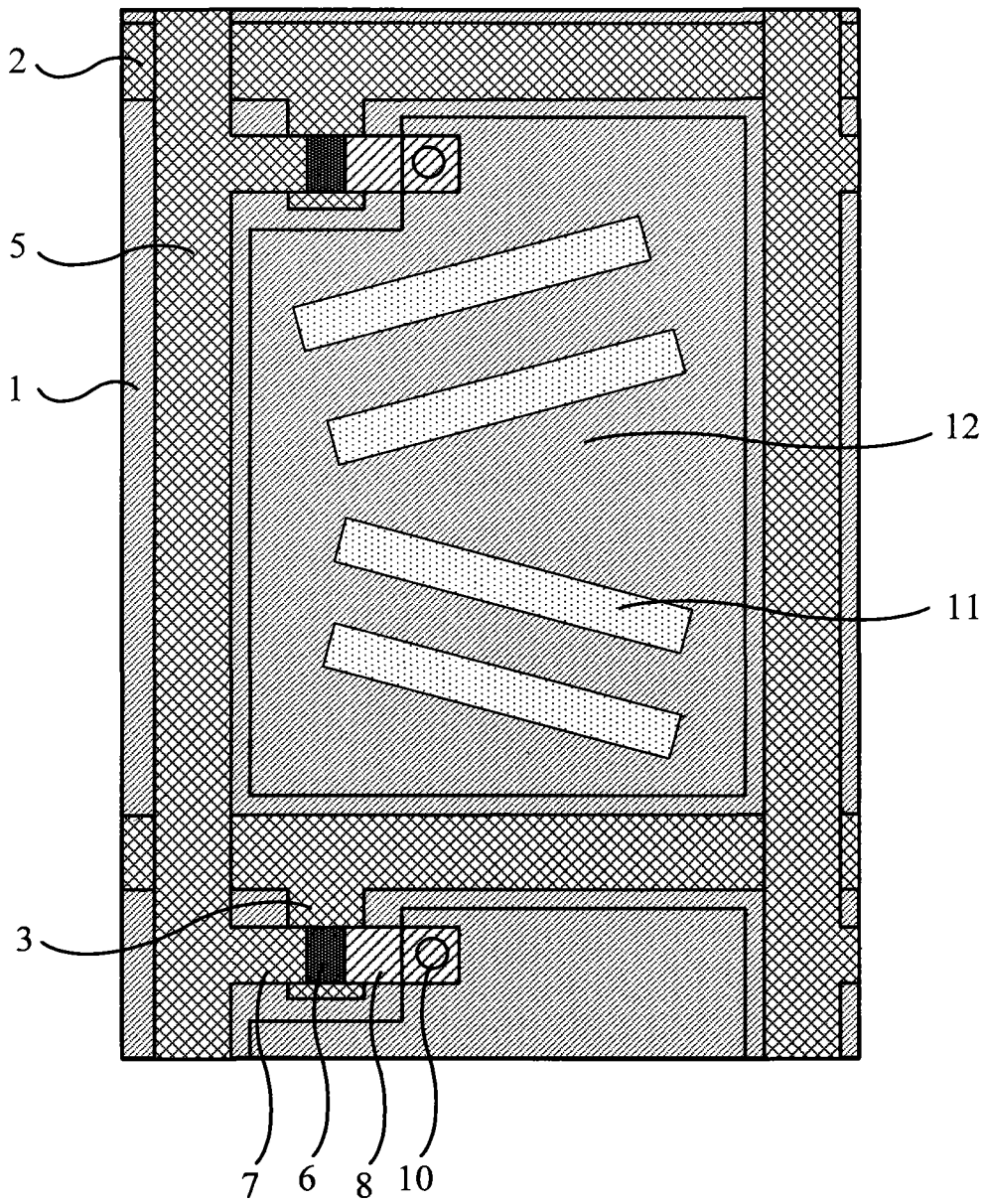


图 1F

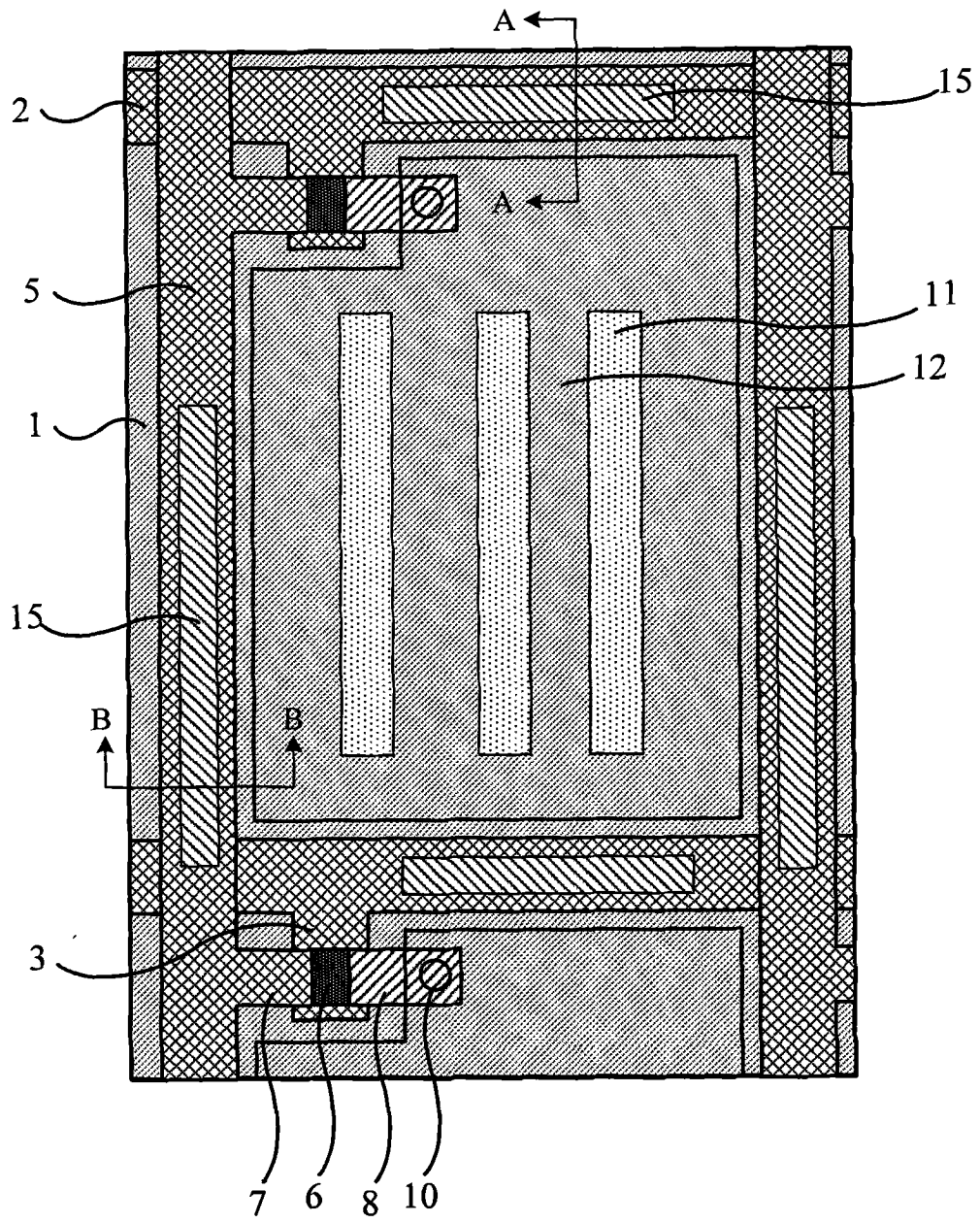


图 2A

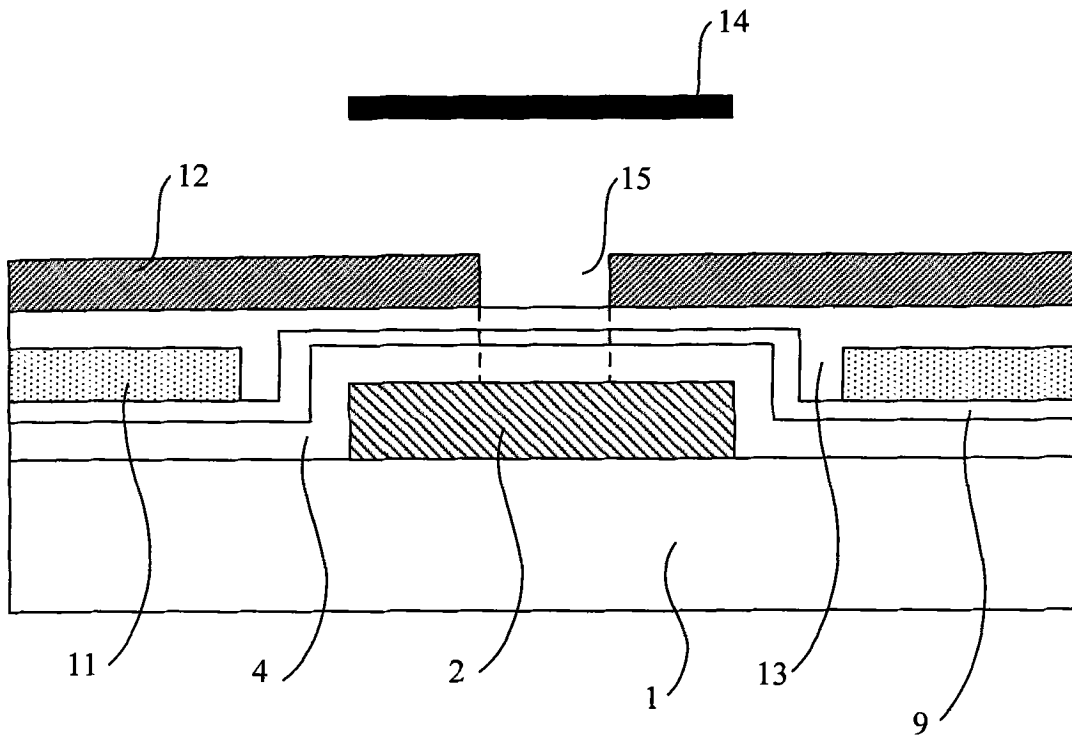


图 2B

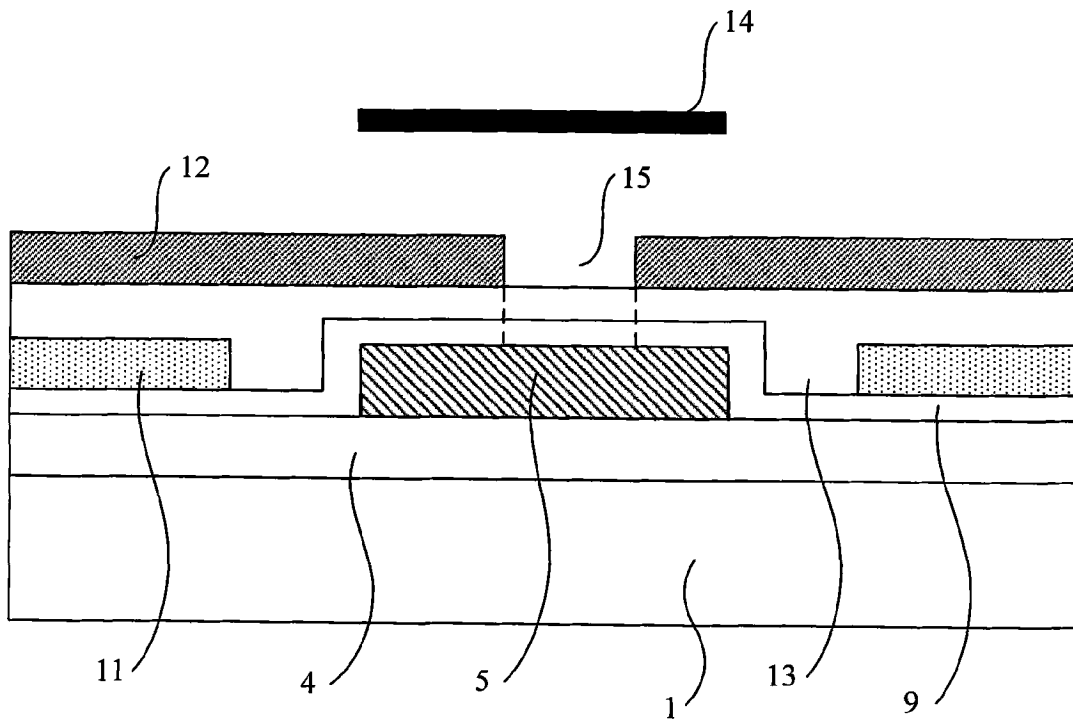


图 2C

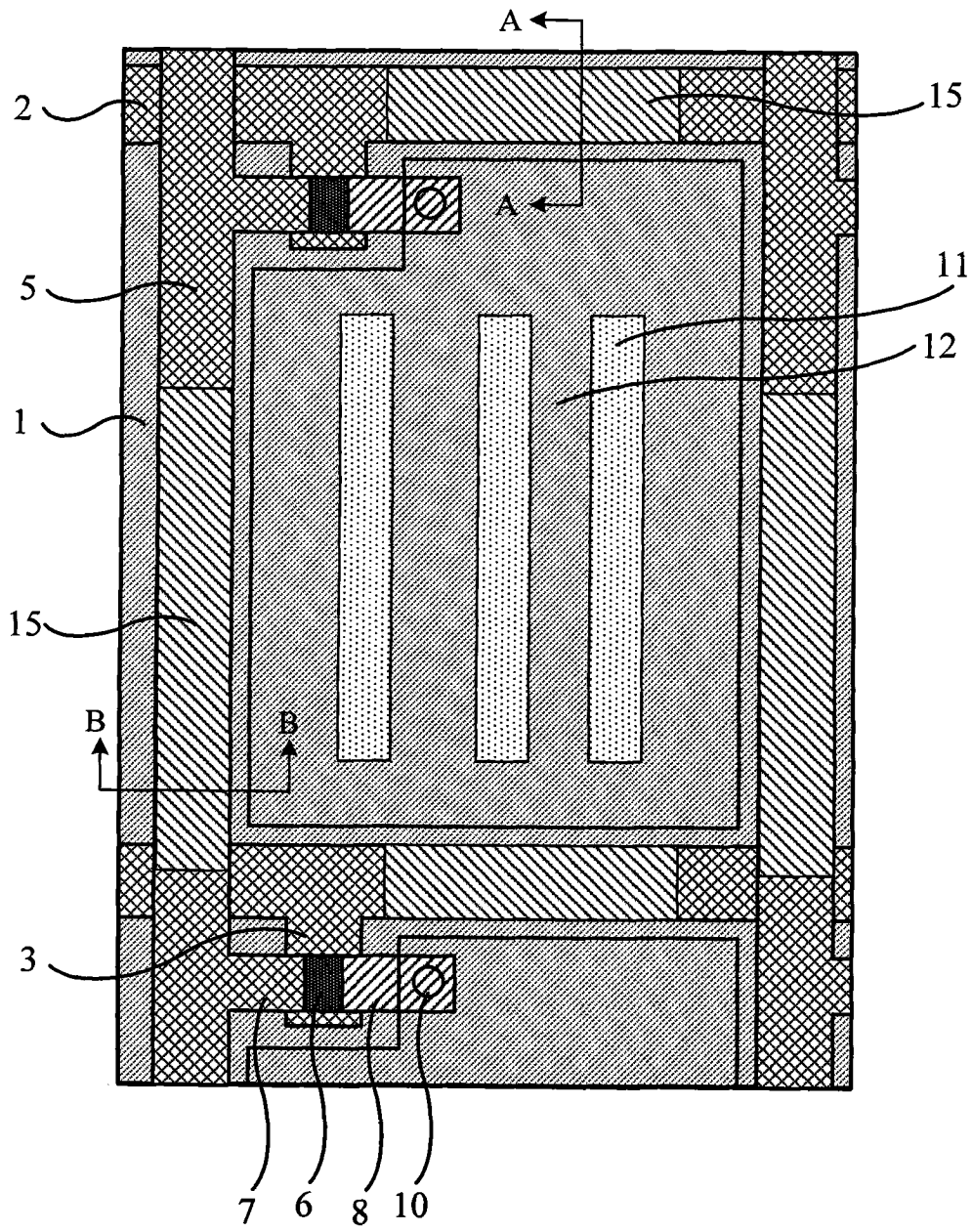


图 3A

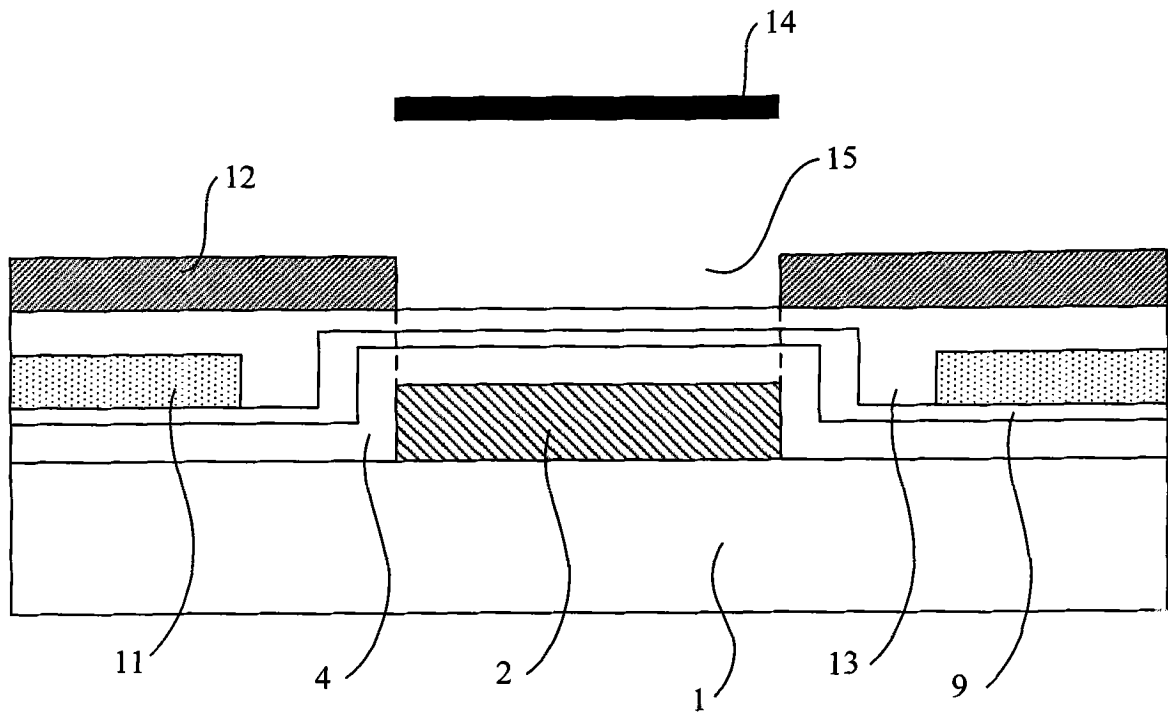


图 3B

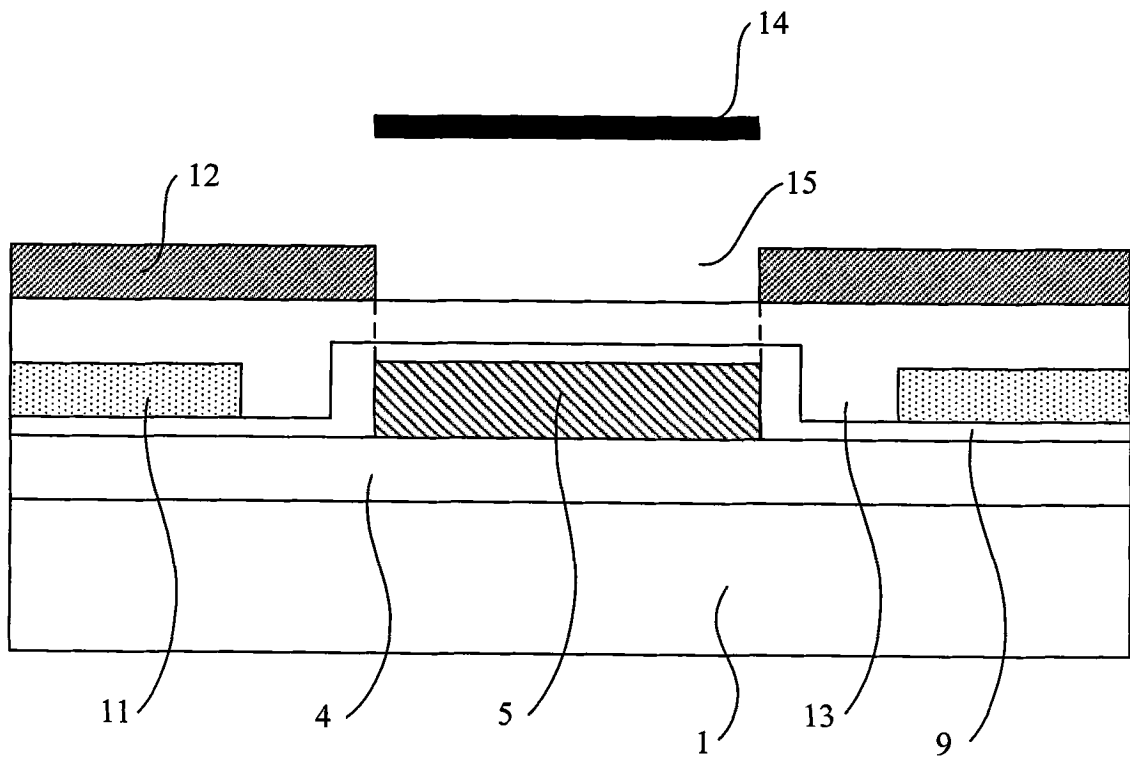


图 3C

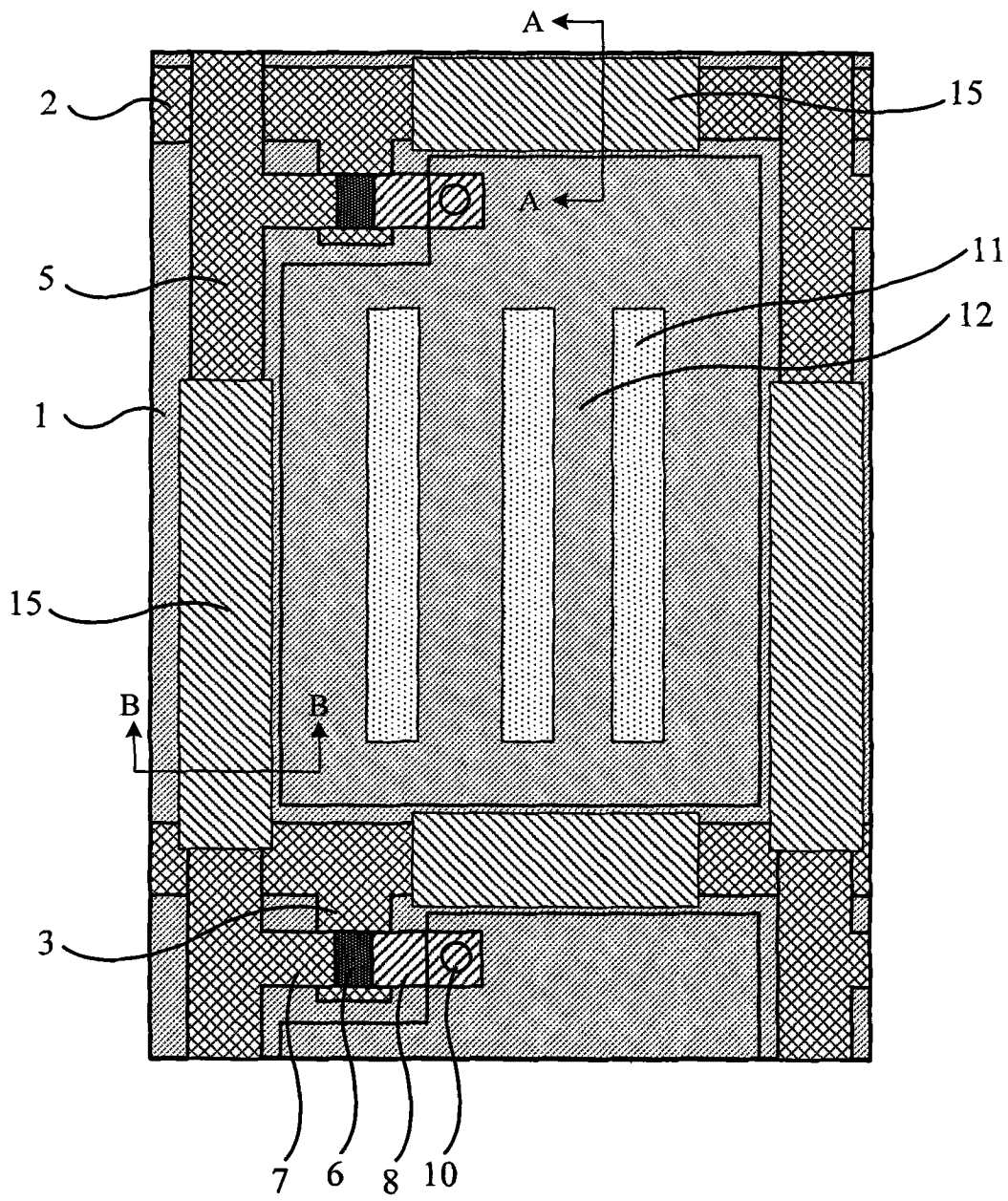


图 4A

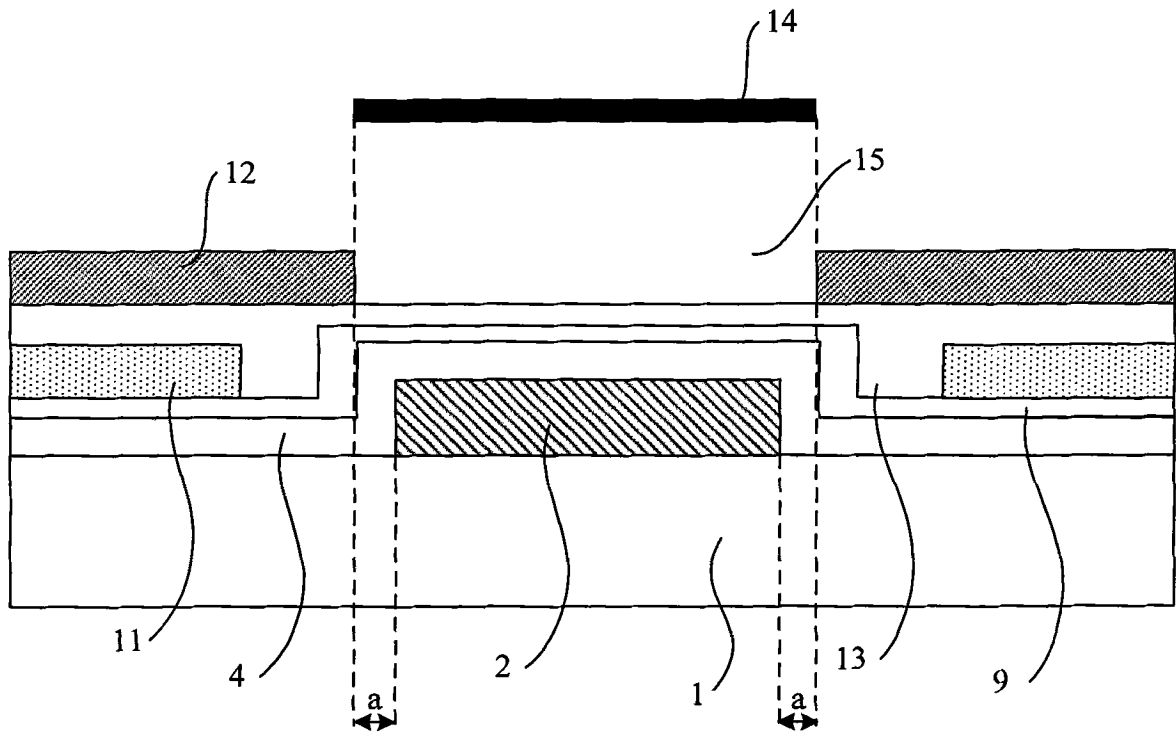


图 4B

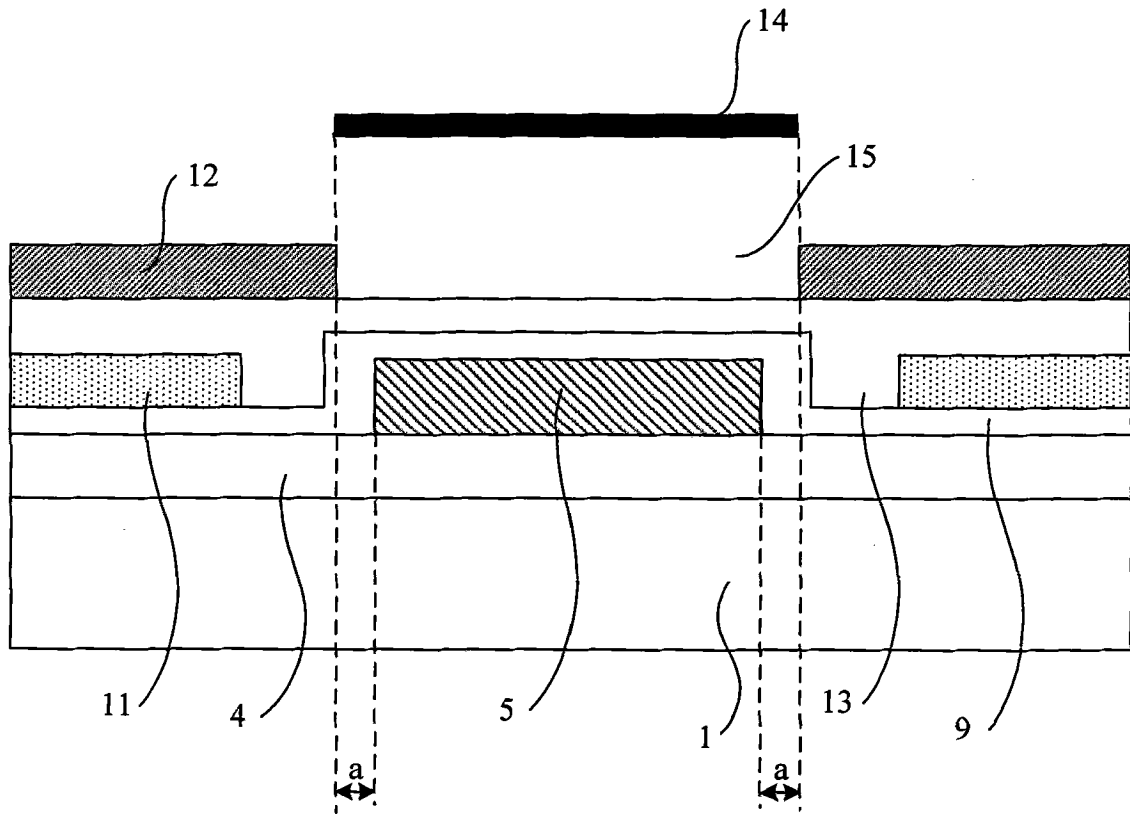


图 4C

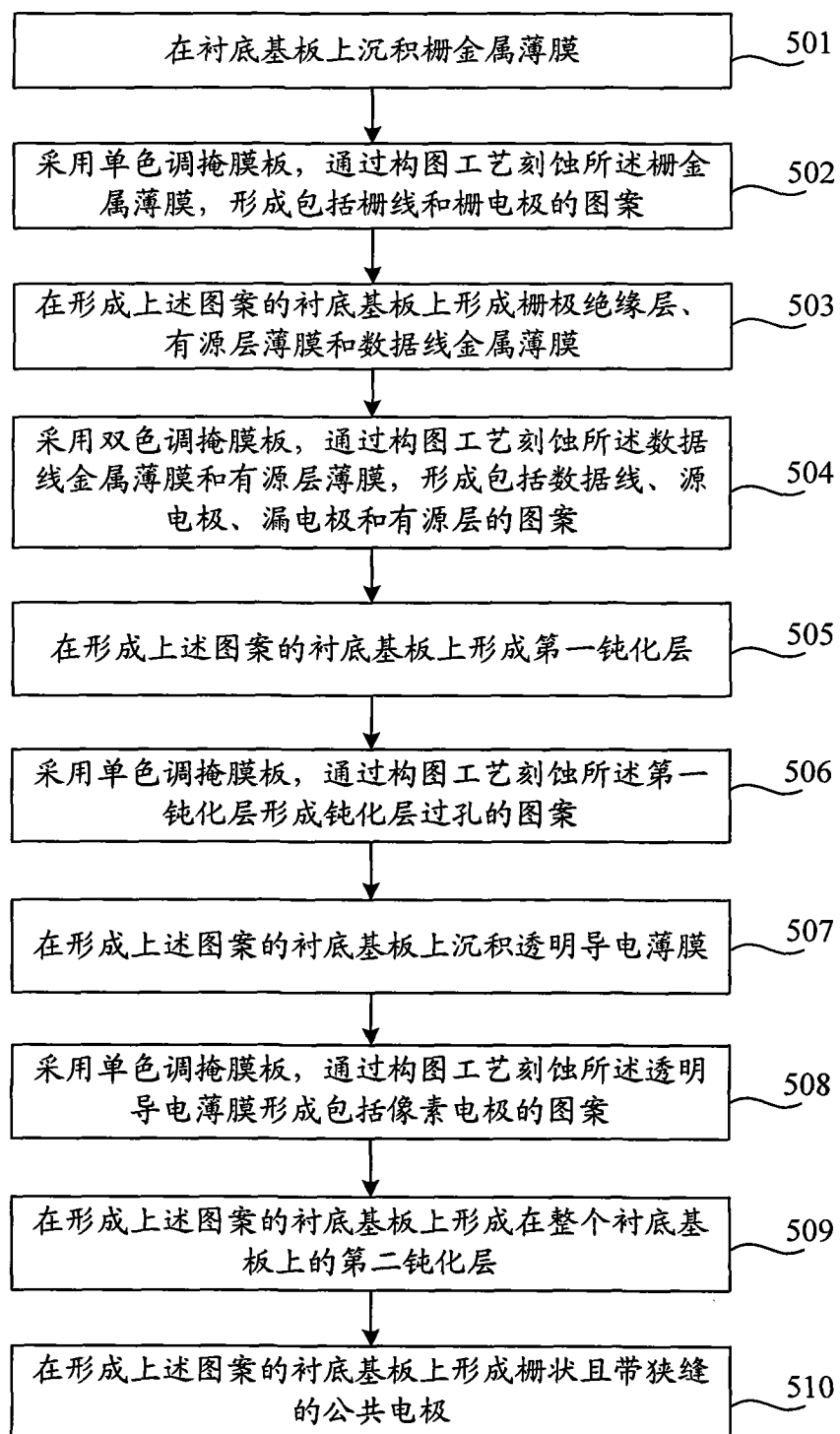


图 5

|                |   |         |            |
|----------------|---|---------|------------|
| 专利名称(译)        | 阵列基板、液晶面板及液晶显示器   |         |            |
| 公开(公告)号        | <a href="#">CN201788341U</a>  | 公开(公告)日 | 2011-04-06 |
| 申请号            | CN201020513092.0  | 申请日     | 2010-08-31 |
| [标]申请(专利权)人(译) | 京东方科技集团股份有限公司<br>成都京东方光电科技有限公司  |         |            |
| 申请(专利权)人(译)    | 京东方科技集团股份有限公司<br>成都京东方光电科技有限公司  |         |            |
| 当前申请(专利权)人(译)  | 京东方科技集团股份有限公司<br>成都京东方光电科技有限公司  |         |            |
| [标]发明人         | 李坤<br>玄明花<br>高永益  |         |            |
| 发明人            | 李坤<br>玄明花<br>高永益  |         |            |
| IPC分类号         | G02F1/1362 G02F1/1335 H01L23/528  |         |            |
| CPC分类号         | G02F1/136286 G02F2001/134372 G02F1/133512 G02F1/133707 H01L27/12 G02F2001/134318 H01L27/124 |         |            |
| 代理人(译)         | 刘芳  |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a>  |         |            |

摘要(译)

本实用新型公开了一种阵列基板、液晶面板及液晶显示器。阵列基板包括：衬底基板，所述衬底基板上形成有栅线、数据线、像素单元和公共电极；所述公共电极与所述栅线和/或所述数据线的交叠区域设有狭缝。本实用新型的技术方案，公共电极与栅线和/或数据线交叠区域设有狭缝，通过设置该狭缝使得公共电极与栅线和/或数据线之间的交叠面积减小；由于交叠面积的减小使得公共电极与栅线和/或数据线之间的寄生电容降低，从而降低了由寄生电容导致的栅线和/或数据线上的信号传输延迟，提高了液晶显示器的画面显示质量。

