



(12) 发明专利

(10) 授权公告号 CN 1858640 B

(45) 授权公告日 2013.09.11

(21) 申请号 200610076563.4

3 段。

(22) 申请日 2006.04.30

EP 0569601 B1, 1999.10.13, 说明书第 12 栏第 34- 第 14 栏第 35 行、附图 4, 17.

(30) 优先权数据

CN 1555506 A, 2004.12.15, 全文。

10-2005-0037519 2005.05.04 KR

同上。

(73) 专利权人 三星显示有限公司

US 2001/0035919 A1, 2001.11.01, 全文。

地址 韩国京畿道龙仁市

审查员 姚宇鹳

(72) 发明人 李白云

(74) 专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 韩明星 常桂珍

(51) Int. Cl.

G02F 1/136 (2006.01)

H01L 27/00 (2006.01)

(56) 对比文件

US 6707441 B1, 2004.03.16, 全文。

CN 1550854 A, 2004.12.01, 说明书第 4 页第 1-4 段、附图 3.

CN 1458546 A, 2003.11.26, 说明书第 3 页第

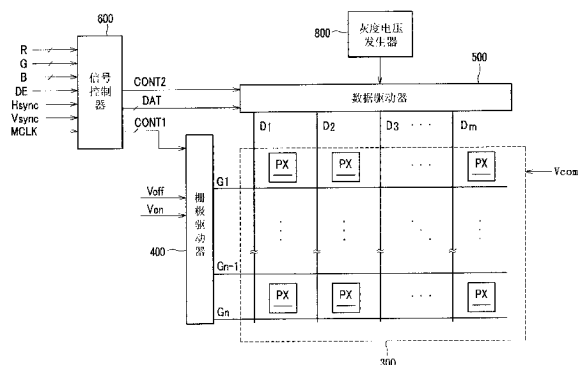
权利要求书 2 页 说明书 10 页 附图 12 页

(54) 发明名称

薄膜晶体管阵列面板和包括该阵列面板的液晶显示器

(57) 摘要

本发明提供了一种液晶显示器, 该液晶显示器包括: 多个像素, 包括第一薄膜晶体管和第二薄膜晶体管以及连接到第一薄膜晶体管和第二薄膜晶体管的像素电极; 第一栅极线, 传输第一栅极信号并连接到第一薄膜晶体管; 第二栅极线, 传输第二栅极信号并连接到第二薄膜晶体管; 数据线, 传输数据信号并连接到第一薄膜晶体管。第二薄膜晶体管接收统一的电压并根据第二栅极信号将所述统一的电压传输到像素电极。



1. 一种液晶显示器,包括:

n 条栅极线,包括沿着列方向依次布置的第 1 栅极线至第 n 栅极线, $n \geq 2$ 且 n 为整数;

m 条数据线,包括沿着行方向依次布置的第 1 数据线至第 m 数据线,传输数据信号, $m \geq 2$ 且 m 为整数;

由 n 条栅极线和 m 条数据线交叉而限定的 $m \times n$ 个像素, $m \times n$ 个像素排列成矩阵并且包括沿着列方向依次布置并与 n 条栅极线对应的第 1 像素行至第 n 像素行,每个像素行包括沿着行方向依次布置并与 m 条数据线对应的第 1 像素至第 m 像素,其中, $m \times n$ 个像素中的每个像素包括第一薄膜晶体管和第二薄膜晶体管以及连接到第一薄膜晶体管和第二薄膜晶体管的像素电极,第 i 像素行中的第 j 像素的第一薄膜晶体管和第 $i-1$ 像素行中的第 j 像素的第一薄膜晶体管均连接到第 j 数据线,其中, $2 \leq i \leq n$ 且 i 为整数, $1 \leq j \leq m$ 且 j 为整数,

其中,第 i 栅极线传输第 i 栅极信号并连接到第 i 像素行中的第 j 像素的第一薄膜晶体管;

第 $i-1$ 栅极线传输第 $i-1$ 栅极信号并连接到第 i 像素行中的第 j 像素的第二薄膜晶体管,第 $i-1$ 栅极信号被施加到第 $i-1$ 像素行中的第 j 像素的第一薄膜晶体管;

其中,第 i 像素行中的第 j 像素的第二薄膜晶体管接收统一的电压并根据所述第 $i-1$ 栅极信号将所述统一的电压传输到第 i 像素行中的第 j 像素的像素电极。

2. 如权利要求 1 所述的液晶显示器,其中,第 i 像素行中的第 j 像素的第二薄膜晶体管比第 i 像素行中的第 j 像素的第一薄膜晶体管更快地导通。

3. 如权利要求 1 所述的液晶显示器,还包括:

公共电极,面对像素电极;

液晶层,形成于所述公共电极和像素电极之间。

4. 如权利要求 3 所述的液晶显示器,其中,所述统一的电压是供给到所述公共电极的电压。

5. 一种薄膜晶体管阵列面板,包括:

栅极线,形成在绝缘基底上;

数据线,与所述栅极线交叉;

屏蔽电极,形成在所述数据线上;

第一薄膜晶体管,连接到所述栅极线和所述数据线;

第二薄膜晶体管,连接到另一栅极线和所述屏蔽电极;

像素电极,连接到所述第一薄膜晶体管和所述第二薄膜晶体管,其中,所述像素电极设置在与所述屏蔽电极相同的层上并与所述屏蔽电极分隔开;

钝化层,形成在所述屏蔽电极和所述像素电极的下方,并且形成在所述数据线的上方,

其中,第二薄膜晶体管从屏蔽电极接收共电压并根据所述另一栅极线传输的栅极信号将所述共电压传输到所述像素电极。

6. 如权利要求 5 所述的薄膜晶体管阵列面板,其中,所述屏蔽电极具有沿所述数据线延伸的开口。

7. 如权利要求 5 所述的薄膜晶体管阵列面板,其中,所述第一薄膜晶体管包括:

第一栅电极,连接到所述栅极线;

第一半导体,与所述第一栅电极叠置;

第一源电极,连接到所述数据线并与所述第一半导体叠置;

第一漏电极,与所述第一半导体叠置并连接到所述像素电极。

8. 如权利要求 7 所述的薄膜晶体管阵列面板,其中,所述第二薄膜晶体管包括:

第二栅电极,连接到所述另一栅极线;

第二半导体,与所述第二栅电极叠置;

第二源电极,连接到所述屏蔽电极并与所述第二半导体叠置;

第二漏电极,与所述第二半导体叠置并连接到所述像素电极。

9. 如权利要求 8 所述的薄膜晶体管阵列面板,其中,所述屏蔽电极包括向所述第二半导体延伸的突出,其中,所述第二源电极连接到所述突出。

10. 如权利要求 8 所述的薄膜晶体管阵列面板,其中,所述屏蔽电极具有将邻近的屏蔽电极彼此连接的连接处,并且所述屏蔽电极至少与所述另一栅极线叠置。

11. 如权利要求 10 所述的薄膜晶体管阵列面板,其中,所述第二源电极设置在所述另一栅极线上,并且在所述另一栅极线上与所述连接处连接。

薄膜晶体管阵列面板和包括该阵列面板的液晶显示器

技术领域

[0001] 本发明涉及一种薄膜晶体管阵列面板和包括该薄膜晶体管阵列面板的液晶显示器。

背景技术

[0002] 液晶显示器 (LCD) 是广泛使用的平板显示器。LCD 包括两个面板, 所述两个面板包括场发生电极, 液晶 (LC) 层置于所述两个面板之间。

[0003] LCD 通过向场发生电极施加电压从而在 LC 层中产生电场来显示图像。所述电场确定 LC 层中的 LC 分子的取向, 从而调节入射光的偏振。

[0004] LCD 可在各个面板上包括场发生电极。在各个面板上包括场发生电极的一种类型的 LCD 包括在一个面板上以矩阵排列的多个像素电极和在另一面板上的公共电极。公共电极覆盖面板的整个表面。通过向各个像素电极施加单独的电压来实现 LCD 的图像显示。

[0005] 公共电极、像素电极和 LC 层形成液晶电容器, 每个像素包括液晶电容器和连接到液晶电容器的开关元件。

[0006] 当前, LCD 的驱动速度正被增加以提高运动画面的图像质量, 但是当速度被显著增加时, 难以对液晶电容器充分地充电。因此, 在液晶电容器接收它的数据电压之前, 在先数据电压被预充在液晶电容器中。

[0007] 然而, 因为每个像素的预充电容的量的改变取决于在先数据电压, 所以预充产生阴影 (shadow) 现象。

发明内容

[0008] 本发明提供了一种液晶显示器, 该液晶显示器包括: 多个像素, 包括第一薄膜晶体管和第二薄膜晶体管以及连接到第一薄膜晶体管和第二薄膜晶体管的像素电极; 第一栅极线, 传输第一栅极信号并连接到第一薄膜晶体管; 第二栅极线, 传输第二栅极信号并连接到第二薄膜晶体管; 数据线, 传输数据信号并连接到第一薄膜晶体管; 其中, 第二薄膜晶体管接收统一的电压并根据第二栅极信号将所述统一的电压传输到像素电极。

[0009] 第二薄膜晶体管可比第一薄膜晶体管更快地导通。

[0010] 所述液晶显示器还可包括面对像素电极的公共电极和形成于公共电极和像素电极之间的液晶层。

[0011] 所述统一的电压是供给到公共电极的电压。

[0012] 本发明提供了一种薄膜晶体管阵列面板, 该薄膜晶体管阵列面板包括: 栅极线, 形成在绝缘基底上; 数据线, 与栅极线交叉; 屏蔽电极, 形成在数据线上; 第一薄膜晶体管, 连接到栅极线和数据线; 第二薄膜晶体管, 连接到栅极线和屏蔽电极; 像素电极, 连接到第一薄膜晶体管和第二薄膜晶体管; 钝化层, 形成在屏蔽电极与数据线之间以及像素电极与数据线之间。

[0013] 屏蔽电极可具有沿数据线延伸的开口。

[0014] 第一薄膜晶体管可包括：第一栅电极，连接到栅极线；第一半导体，与第一栅电极叠置；第一源电极，连接到数据线并与第一半导体叠置；第一漏电极，与第一半导体叠置并连接到像素电极。

[0015] 第二薄膜晶体管可包括：第二栅电极，连接到栅极线；第二半导体，与第二栅电极叠置；第二源电极，连接到屏蔽电极并与第二半导体叠置；第二漏电极，与第二半导体叠置并连接到像素电极。

[0016] 屏蔽电极可包括向第二半导体延伸的突出，其中，第二源电极连接到所述突出。

[0017] 屏蔽电极可具有将邻近的屏蔽电极彼此连接的连接处，并且屏蔽电极至少与栅极线叠置。

[0018] 第二源电极可设置在栅极线上，并且在栅极线上与所述连接处连接。

附图说明

[0019] 通过参照附图详细描述本发明的优选实施例，本发明将变得更加清楚，附图中：

[0020] 图 1 是根据本发明实施例的显示装置的框图；

[0021] 图 2 是作为根据本发明实施例的显示装置的示例的 LCD 的像素的等效电路图；

[0022] 图 3 是用于根据本发明实施例的 LCD 的下面板的布局图；

[0023] 图 4 是沿线 IV-IV 截取的包括图 3 中示出的下面板的 LCD 的剖视图；

[0024] 图 5 是用于根据本发明另一实施例的 LCD 的薄膜晶体管阵列面板的布局图；

[0025] 图 6 是沿线 VI-VI 截取的在图 5 中示出的薄膜晶体管阵列面板的剖视图；

[0026] 图 7 是用于根据本发明另一实施例的 LCD 的薄膜晶体管阵列面板的布局图；

[0027] 图 8 是沿线 VIII-VIII'-VIII" 截取的在图 7 中示出的薄膜晶体管阵列面板的剖视图；

[0028] 图 9 是用于根据本发明另一实施例的 LCD 的薄膜晶体管阵列面板的布局图；

[0029] 图 10 是沿线 X-X'-X" 截取的在图 9 中示出的薄膜晶体管阵列面板的剖视图；

[0030] 图 11 是用于根据本发明另一实施例的 LCD 的薄膜晶体管阵列面板的布局图；

[0031] 图 12 是沿线 XII-XII 截取的在图 11 中示出的薄膜晶体管阵列面板的剖视图。

具体实施方式

[0032] 下面，将参照附图更加全面地描述本发明，附图中示出了本发明的优选实施例。然而，本发明可以以多种不同的方式实施，而不应理解为限于这里提出的实施例。

[0033] 在附图中，为了清晰起见，夸大了层、膜和区域的厚度。相同的标号始终表示相同的元件。应该理解，当元件（诸如层、膜、区域或基底）被称为在另一元件“上”时，该元件可直接在另一元件上，或者也可能存在中间元件。相反，当元件被称为“直接”在另一元件“上”时，没有中间元件存在。

[0034] 参照图 1 和图 2，将详细描述根据本发明实施例的液晶显示器。

[0035] 图 1 是根据本发明实施例的显示装置的框图，图 2 是作为根据本发明实施例的显示装置的示例的 LCD 的像素的等效电路图。

[0036] 参照图 1，根据本实施例的显示装置包括：液晶面板组件 300、连接到液晶面板组件 300 的栅极驱动器 400 和数据驱动器 500、连接到数据驱动器 500 的灰度电压发生器 800

和控制上述元件的信号控制器 600。

[0037] 参照图 1, 液晶面板组件 300 包括多条显示信号线 G1-Gn 和 D1-Dm 以及连接到多条显示信号线 G1-Gn 和 D1-Dm 的多个像素 PX。像素 PX 基本排列成矩阵。

[0038] 在图 2 中示出的结构视图中, 液晶面板组件 300 包括下面板 100、上面板 200 以及置于下面板 100 和上面板 200 之间的 LC 层 3。

[0039] 显示信号线 G1-Gn 和 D1-Dm 包括传输栅极信号 (也称为“扫描信号”) 的多条栅极线 G1-Gn 和传输数据信号的多条数据线 D1-Dm。栅极线 G1-Gn 基本上在行方向上延伸且基本上彼此平行, 而数据线 D1-Dm 基本上在列方向上延伸且基本上彼此平行。

[0040] 参照图 2, 由液晶显示器的第“i”栅极线和第“j”数据线限定的各个像素 PX 包括主开关元件 Q1 和次开关元件 Q2 以及 LC (液晶) 电容器 C_{LC} 。显示信号线 Gi 和 Dj 设置在下面板 100 上。如果必要, 可添加存储电容器 (未示出)。

[0041] 各个主开关元件 Q1 和次开关元件 Q2 (诸如 TFT) 设置在下面板 100 上, 并且主开关元件 Q1 具有三个接线端: 控制接线端, 连接到栅极线 Gi; 输入接线端, 连接到数据线 Dj; 输出接线端, 连接到 LC 电容器 C_{LC} 。次开关元件 Q2 具有三个接线端: 控制接线端, 连接到前一栅极线 Gi-1; 输入接线端, 连接到共电压 Vcom; 输出接线端, 连接到 LC 电容器 C_{LC} 。

[0042] LC 电容器 C_{LC} 包括设置在下面板 100 上的像素电极 191 和设置在上面板 200 上的公共电极 270, 像素电极 191 和公共电极 270 作为两个电容器接线端。置于两个电极 191、270 之间的 LC 层 3 用作 LC 电容器 C_{LC} 的电介质。像素电极 191 连接到主开关元件 Q1 和次开关元件 Q2。公共电极 270 被供给共电压 Vcom 并且覆盖上面板 200 的整个表面。在其它实施例中, 公共电极 270 可设置在下面板 100 上, 电极 191 和电极 270 都可被设置成条状或带状。

[0043] 对于彩色显示器, 每个像素 PX 唯一地代表三原色之一 (即, 空分), 或者每个像素 PX 依次顺序地代表所有的三原色 (即, 时分), 使得三原色的空间或时间之和被识别为预期的颜色。图 2 示出空分型彩色显示器的示例, 其中各像素在上面板 200 的面对像素电极 191 的区域中设置有代表原色之一 (例如, 红色、绿色或蓝色) 的滤色器 230。可选择地, 滤色器 230 可设置在下面板 100 上的像素电极 191 上或设置在下面板 100 上的像素电极 191 的下方。

[0044] 用于使光偏振的一对偏振器 (未示出) 附在面板组件 300 的面板 100 和面板 200 的外表面上。

[0045] LCD 还可包括至少一个用于补偿 LC 层 3 的延迟的延迟膜 (未示出)。

[0046] 返回参照图 1, 灰度电压发生器 800 产生两组与像素 PX 的透射率相关的多个灰度电压。一组中的灰度电压相对于共电压 Vcom 具有正极性, 而另一组中的灰度电压相对于共电压 Vcom 具有负极性。

[0047] 栅极驱动器 400 连接到液晶面板组件 300 的栅极线 G1-Gn, 并且将来自外部装置的栅导通电压 Von 和栅截止电压 Voff 合成, 以产生应用于栅极线 G1-Gn 的栅极信号。栅极驱动器 400 可安装在液晶面板组件 300 上, 并且可包括多个 IC (集成电路) 芯片。栅极驱动器 400 的每个 IC 芯片分别连接到栅极线 G1-Gn, 并且包括多个薄膜晶体管。

[0048] 数据驱动器 500 连接到液晶面板组件 300 的数据线 D1-Dm, 并向数据线 D1-Dm 施加从灰度电压中选择的数据电压, 所述灰度电压由灰度电压发生器 800 供给。数据驱动器

500 也可安装在面板组件 300 上,且也可包括多个 IC 芯片。

[0049] 驱动器 400、500 的 IC 芯片可安装在柔性印刷电路 (FPC) 膜上作为 TCP (带载封装),并且附于液晶面板组件 300。可选择地,驱动器 400、500 可与显示信号线 G1-Gn 和 D1-Dm 以及 TFT 开关元件 Q1 和 Q2 一起集成到液晶面板组件 300 中。

[0050] 驱动器 400、500 的 IC 芯片或者柔性印刷电路 (FPC) 膜位于液晶面板组件 300 的外围区域。

[0051] 信号控制器 600 产生用于控制驱动器 400、500 的控制信号,并为驱动器 400、500 提供相应的控制信号。

[0052] 现在,将详细描述 LCD 的操作。

[0053] 信号控制器 600 被外部图形控制器 (未示出) 供给图像信号 R、G 和 B 以及用于控制图像信号 R、G 和 B 的显示的输入控制信号,输入控制信号诸如竖直同步信号 Vsync、水平同步信号 Hsync、主时钟信号 MCLK 和数据使能信号 DE。在基于输入控制信号产生栅极控制信号 CONT1 和数据控制信号 CONT2 并且将图像信号 R、G 和 B 处理成适于面板组件 300 的操作之后,信号处理器 600 为栅极驱动器 400 提供栅极控制信号 CONT1 并且为数据驱动器 500 提供处理了的图像数据 DAT 和数据控制信号 CONT2。

[0054] 栅极控制信号 CONT1 包括用于指示栅极驱动器 400 开始扫描的扫描起始信号 STV 和用于控制栅导通电压 Von 的输出时间的至少一个时钟信号。

[0055] 数据控制信号 CONT2 包括用于通知数据驱动器 500 一组像素的图像数据 DAT 的数据传输开始的水平同步起始信号 STH、用于指示数据驱动器 500 向数据线 D1-Dm 施加数据电压的加载信号 LOAD、数据时钟信号 HCLK。数据控制信号 CONT2 还可包括用于使数据电压 (相对于共电压 Vcom) 的极性反转的反转信号 RVS。

[0056] 数据驱动器 500 从信号控制器 600 接收像素行的图像数据 DAT 包,并响应来自信号控制器 600 的数据控制信号 CONT2 将图像数据 DAT 转换成从灰度电压中选择的模拟数据电压,所述灰度电压从灰度电压发生器 800 供给。

[0057] 响应来自信号控制器 600 的栅极控制信号 CONT1,栅极驱动器 400 向栅极线 G1-Gn 施加栅导通电压 Von。每条栅极线 G1-Gn 连接到相应像素行的主开关元件 Q1 和下一像素行的次开关元件 Q2,因而同时导通连接到其的所述主开关元件 Q1 和所述次开关元件 Q2。因此,施加到数据线 D1-Dm 的数据电压通过主开关元件 Q1 供给到一行像素,同时作为预充电电压的共电压通过次开关元件 Q2 供给到下一行像素。

[0058] 数据电压和共电压 Vcom 之差表示为 LC 电容器 C_{LC} 两端的电压,该电压称为像素电压。LC 电容器 C_{LC} 中的 LC 分子具有取决于像素电压的幅度的取向,分子取向决定穿过 LC 层 3 的光的偏振。偏振器将光偏振转换成光透射率。

[0059] 在一水平周期 (1H) 之后,通过次开关元件 Q2 施加有共电压的行像素通过主开关元件 Q1 接收相应的数据电压。

[0060] 通过以所述水平周期 (该水平周期以 1H 表示,并且等于水平同步信号 Hsync 和数据使能信号 DE 的一个周期) 为单位重复这个过程,在一帧期间所有的栅极线 G1-Gn 被顺次地供有栅导通电压 Von,从而将数据电压施加到所有像素。当一帧结束之后下一帧开始时,控制施加到数据驱动器 500 的反转控制信号 RVS,以使数据电压的极性反转 (这称为“帧反转”)。也可这样控制反转控制信号 RVS,以使一帧中在数据线中流动的数据电压的极性反

转（例如，线反转和点反转），或者在一数据包中的数据电压的极性反转（例如，列反转和点反转）。

[0061] 如上所述，作为预充电电压的共电压以相同的电压供给所有像素，因此所有像素的充电率可一致。

[0062] 现在将参照图 3 和图 4 以及图 1 和图 2 来详细描述根据本发明的一个实施例的 LCD 的液晶面板组件。

[0063] 图 3 是根据本发明实施例的在图 1 和图 2 中示出的液晶面板组件的下面板的布局图，图 4 是沿线 IV-IV 截取的包括图 3 中的下面板的液晶面板组件的剖视图。

[0064] 现在将详细描述公共电极面板 200。

[0065] 称为用于防止光泄漏的黑矩阵的挡光构件 220 形成在由材料诸如透明玻璃或塑料制成的绝缘基底 210 上。挡光构件 220 可以由铬制成的单层，或者是由铬和铬氮化物制成的双层，并且可以由包括黑色素的有机材料制成。

[0066] 多个滤色器 230 也形成在基底 210 上，并且它们基本上设置在由挡光构件 220 包围的区域中。滤色器 230 可基本上沿纵向方向延伸，并且相邻的滤色器 230 的边缘可彼此叠置。

[0067] 公共电极 270 形成在滤色器 230 上。公共电极 270 优选地由透明导电材料（诸如 ITO 和 IZO）制成。

[0068] 为了防止滤色器 230 暴露或者为了提供平坦的表面，可在滤色器 230 和公共电极 270 之间添加覆盖层（未示出）。

[0069] 现在将详细描述 TFT 阵列面板 100。

[0070] 多条栅极线 121 形成在绝缘基底 110 上。栅极线 121 用来传输栅极信号，并且栅极线 121 基本上在横向方向上延伸且彼此分开。每条栅极线 121 包括多个突出部分和端部 129，多个突出部分形成分别向下突出和向上突出的多个第一栅电极 124a 和多个第二栅电极 124b，端部 129 具有用来与另一层或外部器件接触的大的面积。当栅极驱动电路（未示出）集成在基底 110 上使得栅极线 121 直接与栅极驱动电路接触时，可不设置端部 129。

[0071] 栅极线 121 优选地由含 Al 金属诸如 Al 和 Al 合金、含 Ag 金属诸如 Ag 和 Ag 合金、含 Cu 金属诸如 Cu 和 Cu 合金、含 Mo 金属诸如 Mo 和 Mo 合金、Cr、Ta 或 Ti 制成。然而，栅极线 121 可具有包括双导电膜（未示出）的多层结构，所述双导电膜具有不同的物理特性。所述双膜之一优选地由包括用于减小信号延迟或电压降的含 Al 金属、含 Ag 金属和含 Cu 金属的低阻金属制成。另一膜优选地由材料诸如含 Mo 金属、Cr、Ta 或 Ti 制成，这些材料具有良好的物理特性、化学特性以及与其它材料诸如氧化铟锡（ITO）和氧化铟锌（IZO）的电接触特性。所述双膜组合的典型示例为下 Cr 膜和上 Al（合金）膜以及下 Al（合金）膜和上 Mo（合金）膜。然而，栅极线 121 可由各种金属或导体制成。

[0072] 此外，栅极线 121 的侧面相对于基底 110 的表面倾斜，并且其倾斜角度范围为大约 30 度至大约 80 度。

[0073] 优选地由硅氮化物（SiNx）制成的栅极绝缘层 140 形成在栅极线 121 上。

[0074] 优选地由氢化非晶硅（简称为“a-Si”）或多晶硅制成的多个半导体带 151 和多个半导体岛 154b 形成在栅极绝缘层 140 上。每个半导体带 151 基本上在纵向方向上延伸，并且周期性弯曲。每个半导体带 151 具有朝第一栅电极 124a 分支出来的多个突出部分 154a。

每个半导体岛 154b 设置在第二栅电极 124b 上。

[0075] 优选地由硅化物或以 N 型杂质重掺杂的 n⁺ 氢化 a-Si 制成的多个欧姆接触带 161 和欧姆接触岛 163b、165a、165b 形成在半导体带 151 和半导体岛 154b 上。每个欧姆接触带 161 具有多个突出部分 163a, 突出部分 163a 和欧姆接触岛 165a 成对地位于半导体带 151 的突出部分 154a 上。欧姆接触岛 163b 和欧姆接触岛 165b 成对地位于半导体岛 154b 上。

[0076] 半导体 151、154b 和欧姆接触 161、163b、165a、165b 的侧面相对于基底 110 的表面倾斜, 并且其倾斜角度优选地在大约 30 度至大约 80 度的范围内。

[0077] 多条数据线 171、多个第二源电极 173b 以及多个彼此分开的第一漏电极 175a 和第二漏电极 175b 形成在欧姆接触 161、163b、165a、165b 和栅极绝缘层 140 上。

[0078] 用于传输数据电压的数据线 171 基本上在纵向方向上延伸且与栅极线 121 交叉。每条数据线 171 具有端部 179 和第一源电极 173a, 端部 179 具有用来与另一层或外部器件接触的大的面积。每个第一源电极 173a 延伸至第一栅电极 124a, 并且以“U”形围绕第一漏电极 175a。

[0079] 第二源电极 173b 与数据线 171 分开, 并且至少与第二栅电极 124b 部分叠置。

[0080] 每个第一漏电极 175a 与数据线 171 分开, 每个第二漏电极 175b 与第二源电极 173b 分开, 并且第一漏电极 175a 与第一源电极 173a 关于第一栅电极 124a 相对地设置, 第二漏电极 175b 与第二源电极 173b 关于第二栅电极 124b 相对地设置。第一漏电极 175a 包括具有用来与另一层接触的大的区域的一端部和被第一源电极 173a 围绕的另一端部。

[0081] 每组第一栅电极 124a、第一源电极 173a、第一漏电极 175a 与半导体带 151 的突出部分 154a 一起形成 TFT Q1, TFT Q1 具有形成在设置在第一源电极 173a 和第一漏电极 175a 之间的半导体突出部分 154a 中的沟道。每组第二栅电极 124b、第二源电极 173b、第二漏电极 175b 与第二半导体岛 154b 一起形成 TFT Q2, TFT Q2 具有形成在设置在第二源电极 173b 和第二漏电极 175b 之间的第二半导体岛 154b 中的沟道。

[0082] 数据线 171、第二源电极 173b 和漏电极 175a、175b 优选地由难熔金属诸如 Cr、Mo、Ta、Ti 或其合金制成。然而, 它们可具有包括难熔金属膜 (未示出) 和低阻膜 (未示出) 的多层结构。所述多层结构的典型示例为包括下 Cr/Mo (合金) 膜和上 Al (合金) 膜的双层结构以及下 Mo (合金) 膜、中 Al (合金) 膜和上 Mo (合金) 膜的三层结构。然而, 数据导体 171、175 可由各种金属或导体制成。

[0083] 与栅极线 121 相似, 数据线 171、第二源电极 173 和漏电极 175a、175b 具有倾斜的侧面, 并且其倾斜角度范围为大约 30 度至大约 80 度。

[0084] 欧姆接触 161、163b、165a、165b 仅置于下埋半导体 151、154b 与在其上的上覆数据线 171、第二源电极 173b 和上覆漏电极 175a、175b 之间, 减小它们之间的接触电阻。虽然半导体带 151 在大多数地方比数据线 171 窄, 但是如上所述半导体带 151 的宽度在栅极线 121 附近变大, 以使表面的轮廓平滑, 从而防止数据线 171 断开。半导体 154a、154b 分别包括多个未覆盖有数据线 171、第一漏电极 175a、第二漏电极 175b 的暴露部分, 诸如分别位于第一源电极 173a 和第一漏电极 175a 之间以及第二源电极 173b 和第二漏电极 175b 之间的部分。

[0085] 钝化层 180 形成在数据线 171、第二源电极 173b、漏电极 175a 和 175b 以及半导体 151、154b 的未覆盖有数据线 171、第二源电极 173b、漏电极 175a 和 175b 的暴露部分上。钝

化层 180 优选地由具有良好的平坦化特性的光敏有机材料、低介电绝缘材料（诸如由等离子体增强化学气相沉积（PECVD）形成的 a-Si:C:O 和 a-Si:O:F）、或者无机材料（诸如硅氮化物和硅氧化物）制成。钝化层 180 可具有包括下无机膜和上有机膜的双层结构，以防止半导体 151、154b 的沟道部分直接接触有机材料。

[0086] 钝化层 180 具有分别暴露数据线 171 的端部 179、第二源电极 173b、漏电极 175a、175b 的多个接触孔 182、183、185a、185b。钝化层 180 和栅极绝缘层 140 具有暴露栅极线 121 的端部 129 的多个接触孔 181。

[0087] 优选地由透明导电材料诸如 ITO 或 IZO 制成的多个像素电极 191、多个接触辅助件 81 和 82、多个屏蔽电极 88 形成在钝化层 180 上。对于反射型 LCD，像素电极 191 可由不透明的反射材料诸如 Ag 或 Al 制成。

[0088] 像素电极 191 通过接触孔 185a 物理且电连接到第一漏电极 175a，通过接触孔 185b 物理且电连接到第二漏电极 175b，使得像素电极 191 从第一漏电极 175a 和第二漏电极 175b 接收数据电压 / 共电压。

[0089] 被供给有数据电压的像素电极 191 与公共电极 270 协作产生电场，所述电场使设置在像素电极 191 和公共电极 270 之间的 LC 层 3 的液晶分子重新取向。

[0090] 像素电极 191 和公共电极 270 形成称为“液晶电容器”的电容器，所述电容器在主 TFT Q1 截止后存储所施加的电压。为了提高电压存储能力，可设置称为“存储电容器”的额外电容器，所述电容器与液晶电容器并联连接。

[0091] 屏蔽电极 88 被供给共电压，并且屏蔽电极 88 包括沿数据线 171 延伸的纵向部分和沿栅极线 121 延伸以连接相邻的纵向部分的横向部分。纵向部分完全覆盖数据线 171，而各横向部分位于栅极线 121 的边界内，并且纵向部分包括通过接触孔 183 连接到第二源电极 173b 的多个突出部分。

[0092] 屏蔽电极 88 阻挡数据线 171 和像素电极 191 之间以及数据线 171 和公共电极 270 之间的电磁干扰，以减小像素电极 190 的电压失真和由数据线 171 携带的数据电压的信号延迟。

[0093] 此外，由于像素电极 191 需要与屏蔽电极 88 分隔开以防止像素电极 191 和屏蔽电极 88 之间短路，所以像素电极 191 离数据线 171 更远，这样减小了像素电极 191 和数据线 171 之间的寄生电容。

[0094] 此外，由于 LC 层 3 的介电常数大于钝化层 180 的介电常数，所以与数据线 171 和公共电极 270 之间没用屏蔽电极 88 相比减小了数据线 171 和屏蔽电极 88 之间的寄生电容。

[0095] 此外，由于像素电极 191 和屏蔽电极 88 制作在同一层上，所以像素电极 191 和屏蔽电极 88 之间的距离可保持均匀，因此像素电极 191 和屏蔽电极 88 之间的寄生电容可一致。

[0096] 接触辅助件 81 通过接触孔 181 连接到栅极线 121 的暴露的端部 129，接触辅助件 82 通过接触孔 182 连接到数据线 171 的暴露的端部 179。接触辅助件 81 保护暴露的端部 129，并且补充暴露的端部 129 和外部器件之间的附着力，接触辅助件 82 保护暴露的端部 179，并且补充暴露的端部 179 和外部器件之间的附着力。

[0097] 图 5 是用于根据本发明另一实施例的 LCD 的薄膜晶体管阵列面板的布局图，图 6 是沿线 VI-VI 截取的在图 5 中示出的薄膜晶体管阵列面板的剖视图。

[0098] 参照图 5 和图 6, 根据该实施例的面板 100 的分层的结构与图 3 和图 4 中示出的面板 100 的分层的结构几乎相同。

[0099] 包括多个栅电极 124a、124b 和多个端部 129 的多条栅极线 121 形成在基底 110 上, 栅极绝缘层 140、包括多个突出部分 154a 的多个半导体带 151 和多个半导体岛 154b、包括多个突出部分 163a 的多个欧姆接触带 161 以及多个欧姆接触岛 163b 和 165a 和 165b 顺次形成在其上。包括多个第一源电极 173a 的多条数据线 171、多个第二源电极 173b、多个第一漏电极 175a、多个第二漏电极 175b 形成在欧姆接触 161、163b、165a 和 165b 上, 并且钝化层 180 形成在其上。多个接触孔 181、182、183、185a、185b 设置在钝化层 180 和栅极绝缘层 140 中。多个像素电极 191、多个屏蔽电极 88、多个接触辅助件 81 和 82 形成在钝化层 180 上。

[0100] 不同于图 3 和图 4 中示出的 LCD, 在该实施例中, 屏蔽电极 88 包括设置在屏蔽电极 88 的纵向部分且延伸至数据线 171 的多个开口 89。

[0101] 在该实施例中, 数据线 171 和屏蔽电极 88 之间的寄生电容可由于屏蔽电极 88 的开口 89 而减小, 从而可减小施加到数据线 171 的信号的延迟。

[0102] 图 7 是用于根据本发明另一实施例的 LCD 的薄膜晶体管阵列面板的布局图, 图 8 是沿线 VIII-VIII' -VIII" 截取的在图 7 中示出的薄膜晶体管阵列面板的剖视图。

[0103] 参照图 7 和图 8, 根据该实施例的面板 100 的分层的结构与图 3 和图 4 中示出的面板 100 的分层的结构几乎相同。

[0104] 包括多个栅电极 124a、124b 和多个端部 129 的多条栅极线 121 形成在基底 110 上, 栅极绝缘层 140、包括多个突出部分 154a 的多个半导体带 151 和多个半导体岛 154b、包括多个突出部分 163a 的多个欧姆接触带 161 以及多个欧姆接触岛 163b 和 165a 和 165b 顺次形成在其上。包括多个第一源电极 173a 的多条数据线 171、多个第二源电极 173b、多个第一漏电极 175a、多个第二漏电极 175b 形成在欧姆接触 161、163b、165a 和 165b 上, 并且钝化层 180 形成在其上。多个接触孔 181、182、183、185a、185b 设置在钝化层 180 和栅极绝缘层 140 中。多个像素电极 191、多个屏蔽电极 88、多个接触辅助件 81 和 82 形成在钝化层 180 上。

[0105] 不同于图 3 和图 4 中示出的 LCD, 在该实施例中, 第二源电极 173b 与栅极线 121 和屏蔽电极 88 的横向部分叠置, 并且接触孔 183 设置在屏蔽电极 88 的横向部分的下方。因此, 可使像素的开口率最大化。

[0106] 图 9 是用于根据本发明另一实施例的 LCD 的薄膜晶体管阵列面板的布局图, 图 10 是沿线 X-X' -X" 截取的在图 9 中示出的薄膜晶体管阵列面板的剖视图。

[0107] 参照图 9 和图 10, 根据该实施例的面板 100 的分层的结构与图 7 和图 8 中示出的面板 100 的分层的结构几乎相同。

[0108] 包括多个栅电极 124a、124b 和多个端部 129 的多条栅极线 121 形成在基底 110 上, 栅极绝缘层 140、包括多个突出部分 154a 的多个半导体带 151 和多个半导体岛 154b、包括多个突出部分 163a 的多个欧姆接触带 161 以及多个欧姆接触岛 163b 和 165a 和 165b 顺次形成在其上。包括多个第一源电极 173a 的多条数据线 171、多个第二源电极 173b、多个第一漏电极 175a、多个第二漏电极 175b 形成在欧姆接触 161、163b、165a 和 165b 上, 并且钝化层 180 形成在其上。多个接触孔 181、182、183、185a、185b 设置在钝化层 180 和栅极绝缘层

140 中。多个像素电极 191、多个屏蔽电极 88、多个接触辅助件 81 和 82 形成在钝化层 180 上。

[0109] 不同于图 7 和图 8 中示出的 LCD, 在该实施例中, 屏蔽电极 88 包括设置在屏蔽电极 88 的纵向部分且与数据线 171 叠置的多个开口 89。

[0110] 在该实施例中, 数据线 171 和屏蔽电极 88 之间的寄生电容也会由于屏蔽电极 88 的开口 89 而减小, 从而可减小施加到数据线 171 的信号延迟。

[0111] 图 11 是用于根据本发明另一实施例的 LCD 的薄膜晶体管阵列面板的布局图, 图 12 是沿线 XII-XII 截取的在图 11 中示出的薄膜晶体管阵列面板的剖视图。

[0112] 参照图 11 和图 12, 根据该实施例的面板 100 的分层的结构与图 3 和图 4 中示出的面板 100 的分层的结构几乎相同。

[0113] 包括多个栅电极 124a、124b 和多个端部 129 的多条栅极线 121 形成在基底 110 上, 栅极绝缘层 140、包括多个突出部分 154a 的多个半导体带 151 和多个半导体岛 154b、包括多个突出部分 163a 的多个欧姆接触带 161 以及多个欧姆接触岛 163b 和 165a 和 165b 顺次形成在其上。包括多个第一源电极 173a 的多条数据线 171、多个第二源电极 173b、多个第一漏电极 175a、多个第二漏电极 175b 形成在欧姆接触 161、163b、165a 和 165b 上, 并且钝化层 180 形成在其上。多个接触孔 181、182、183、185a、185b 设置在钝化层 180 和栅极绝缘层 140 中。多个像素电极 191、多个屏蔽电极 88、多个接触辅助件 81 和 82 形成在钝化层 180 上。

[0114] 不同于图 3 和图 4 中示出的 LCD, 半导体带 151 的平面形状与数据线 171、漏电极 175a 和 175b 以及下埋的欧姆接触 161、165a 和 165b 的平面形状几乎相同。然而, 半导体带 151 的突出部分 154a 和半导体岛 154b 包括一些未覆盖有数据线 171 以及漏电极 175a 和 175b 的暴露部分, 诸如位于源电极 173a 和漏电极 175a 之间以及源电极 173b 和漏电极 175b 之间的部分。

[0115] 根据一个实施例的 TFT 阵列面板的制造方法利用一个光刻工艺同时形成数据线 171、第二源电极 173b、漏电极 175a 和 175b、半导体 151 和 154b、欧姆接触 161、163b、165a 和 165b。

[0116] 用于光刻工艺的光阻图案具有取决于位置的厚度, 具体地讲, 所述光阻图案具有第一部分和厚度减小的第二部分。第一部分位于将被数据线 171、第二源电极 173b 及漏电极 175a 和 175b 占用的线区, 第二部分位于 TFT Q1 和 TFT Q2 的沟道区。

[0117] 光阻的取决于位置的厚度可通过多种技术获得, 例如, 通过在曝光掩模上设置半透明区域和透明区域以及挡光不透明区域。半透明区域可具有缝隙图案、格子图案或者可以是具有中间透射率或中间厚度的薄膜。当使用缝隙图案时, 缝隙的宽度或缝隙之间的距离优选地小于光刻所使用的曝光机的分辨率。另一示例是使用可回流的光阻。详细地, 一旦通过使用只有透明区域和不透明区域的普通曝光掩模来形成由可回流的材料制成的光阻图案, 则所述光阻图案有赖于回流工艺来流到没有光阻的区域上, 从而形成薄部分。

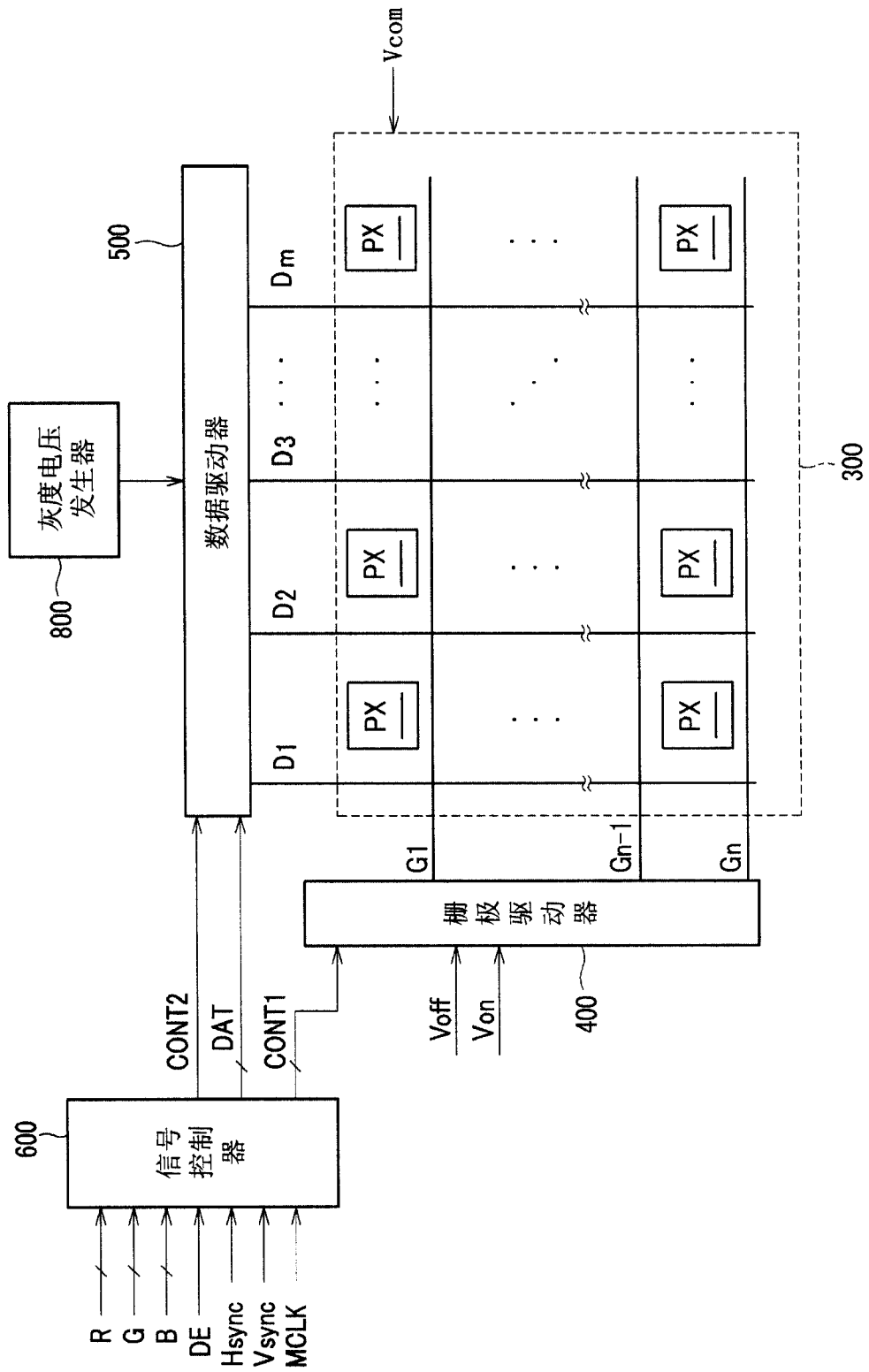
[0118] 结果, 通过省略光刻步骤而简化了制造工艺。

[0119] 在图 1 至图 10 中示出的 LCD 的许多上述特征可适用于图 11 和图 12 中示出的 LCD。

[0120] 如上所述, 对于预充操作, 通过使用屏蔽电极将作为预充电压的共电压以相同电压供给到所有像素, 因此, 显示装置的特性可一致且稳定。

[0121] 虽然已经参照优选实施例详细描述了本发明,但是本领域技术人员应该明白,在不脱离如权利要求所述的本发明的精神和范围的情况下,可对本发明作出各种修改和替换。

图 1



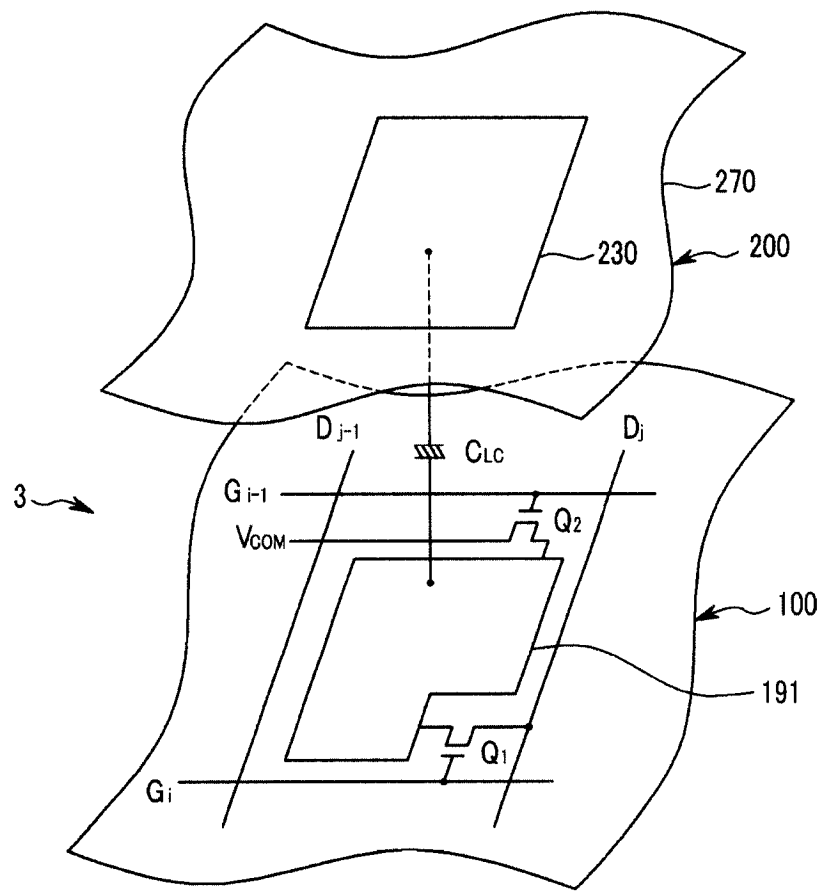
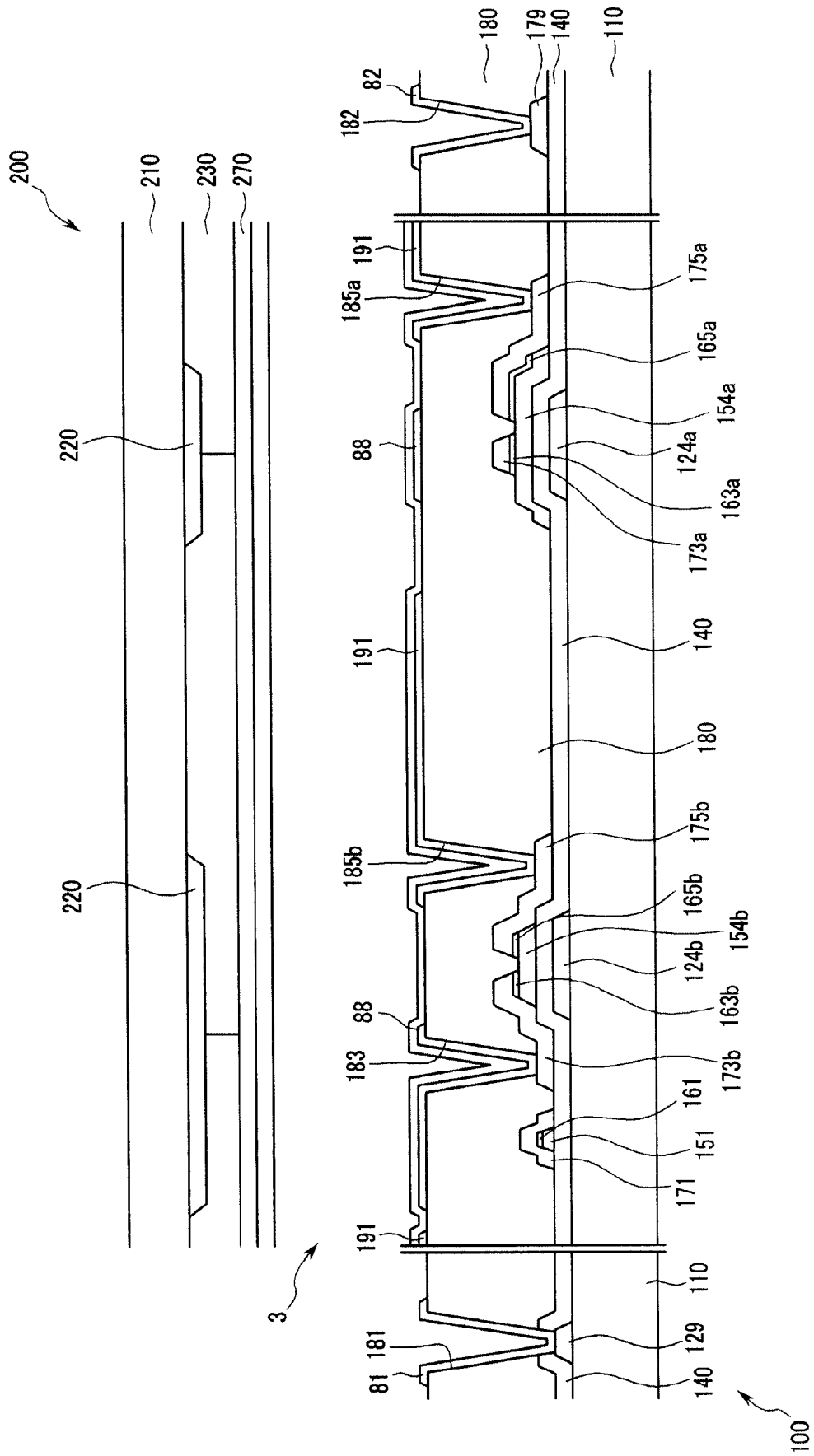


图 2

图 4



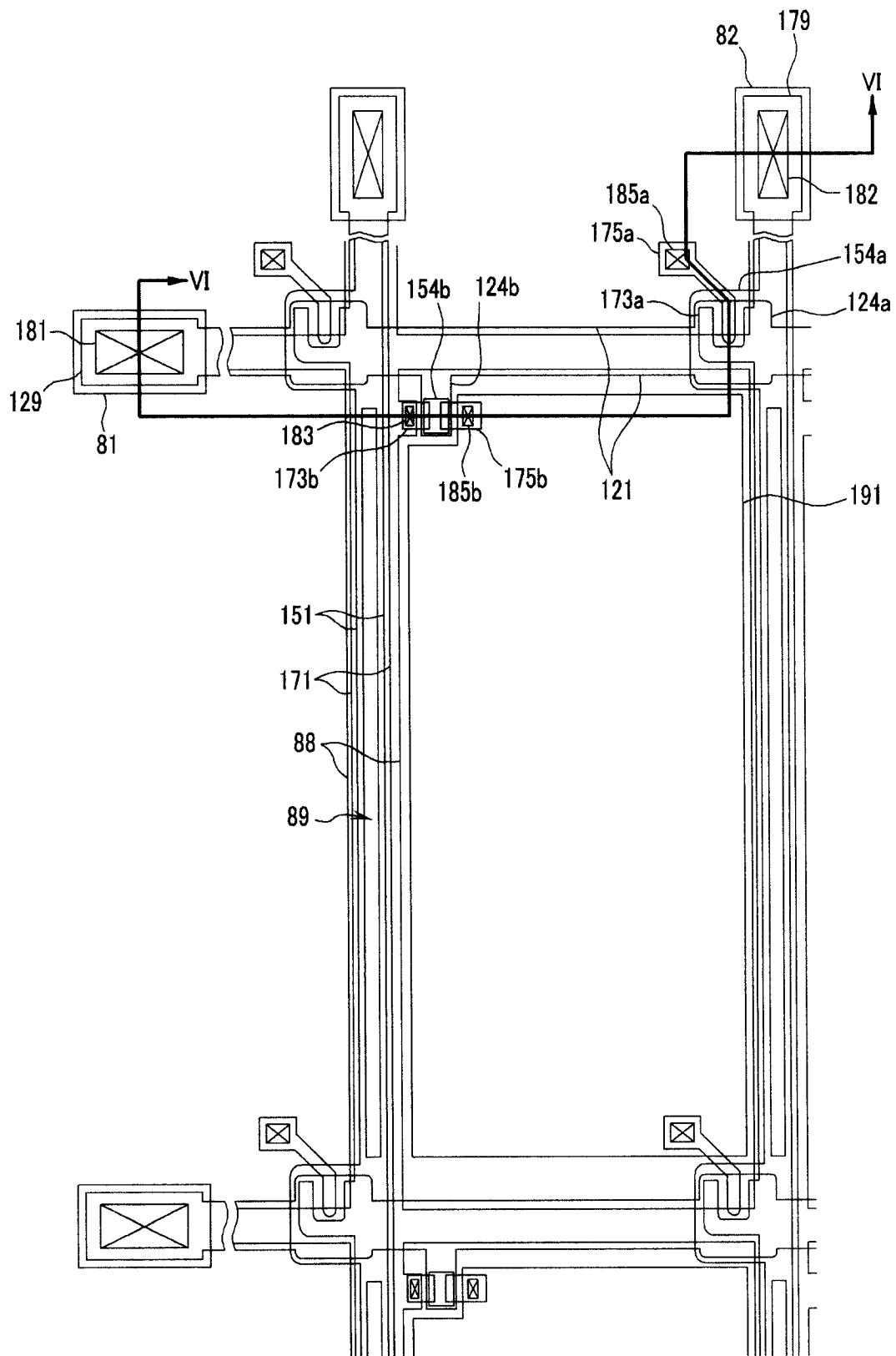
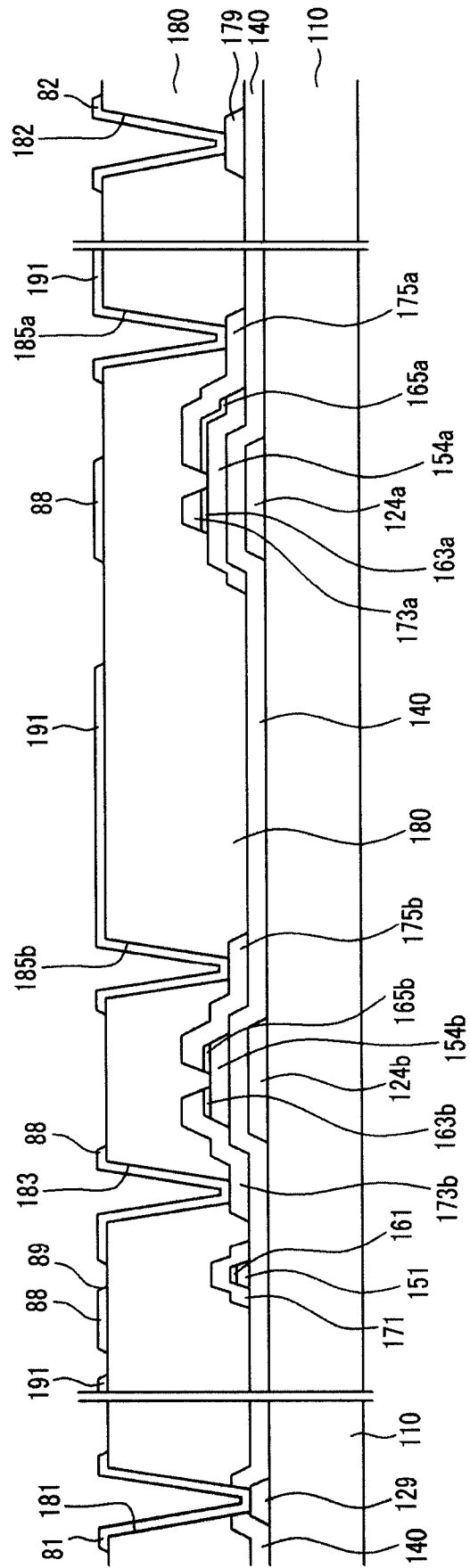


图 5

图 6



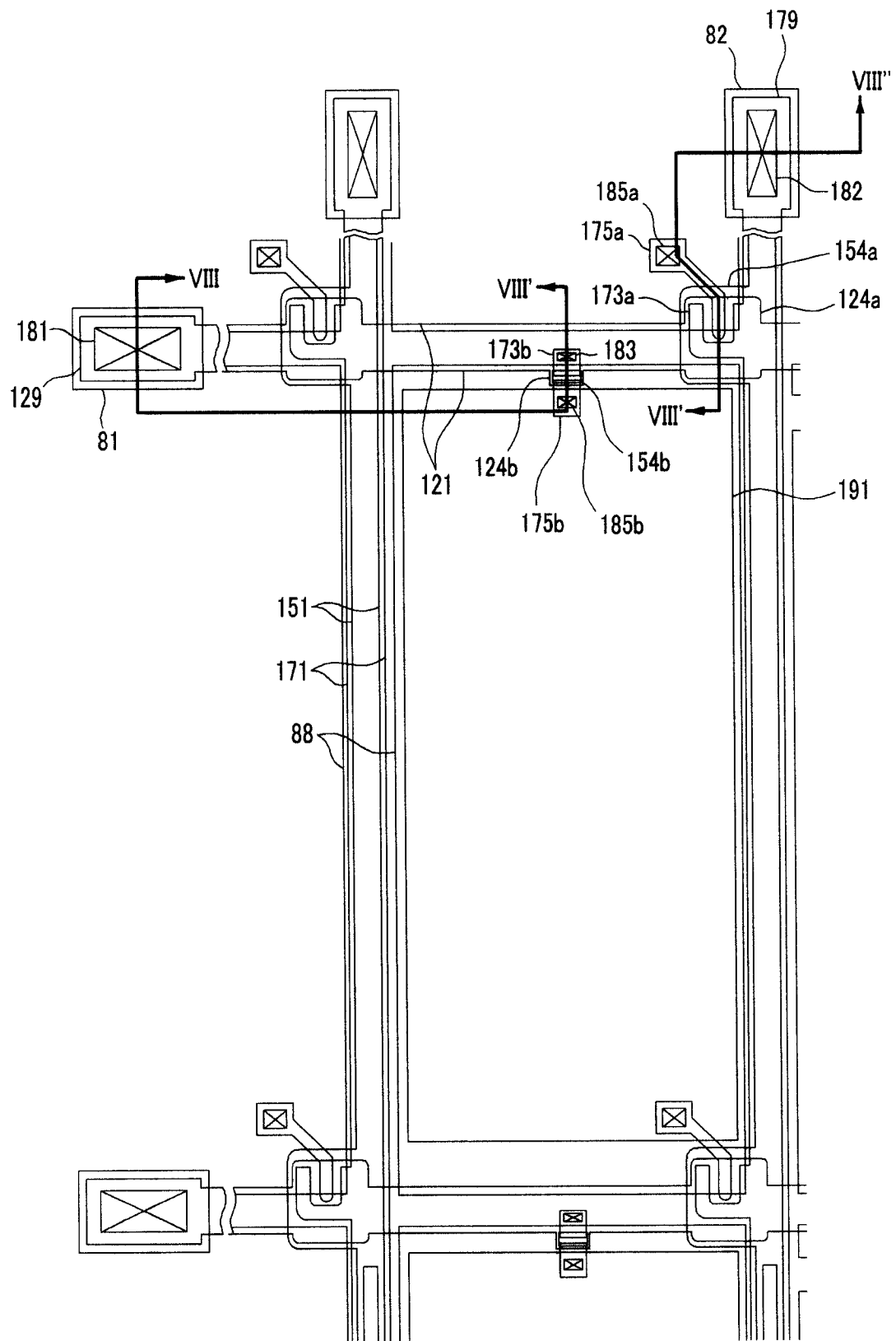
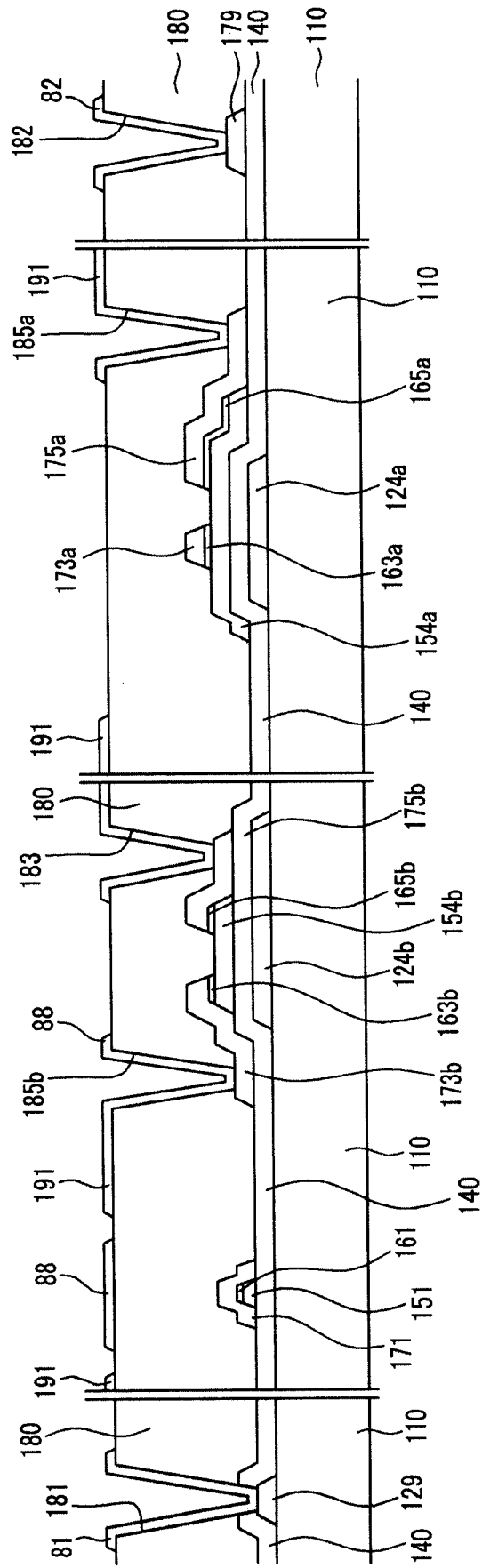


图 7

图 8



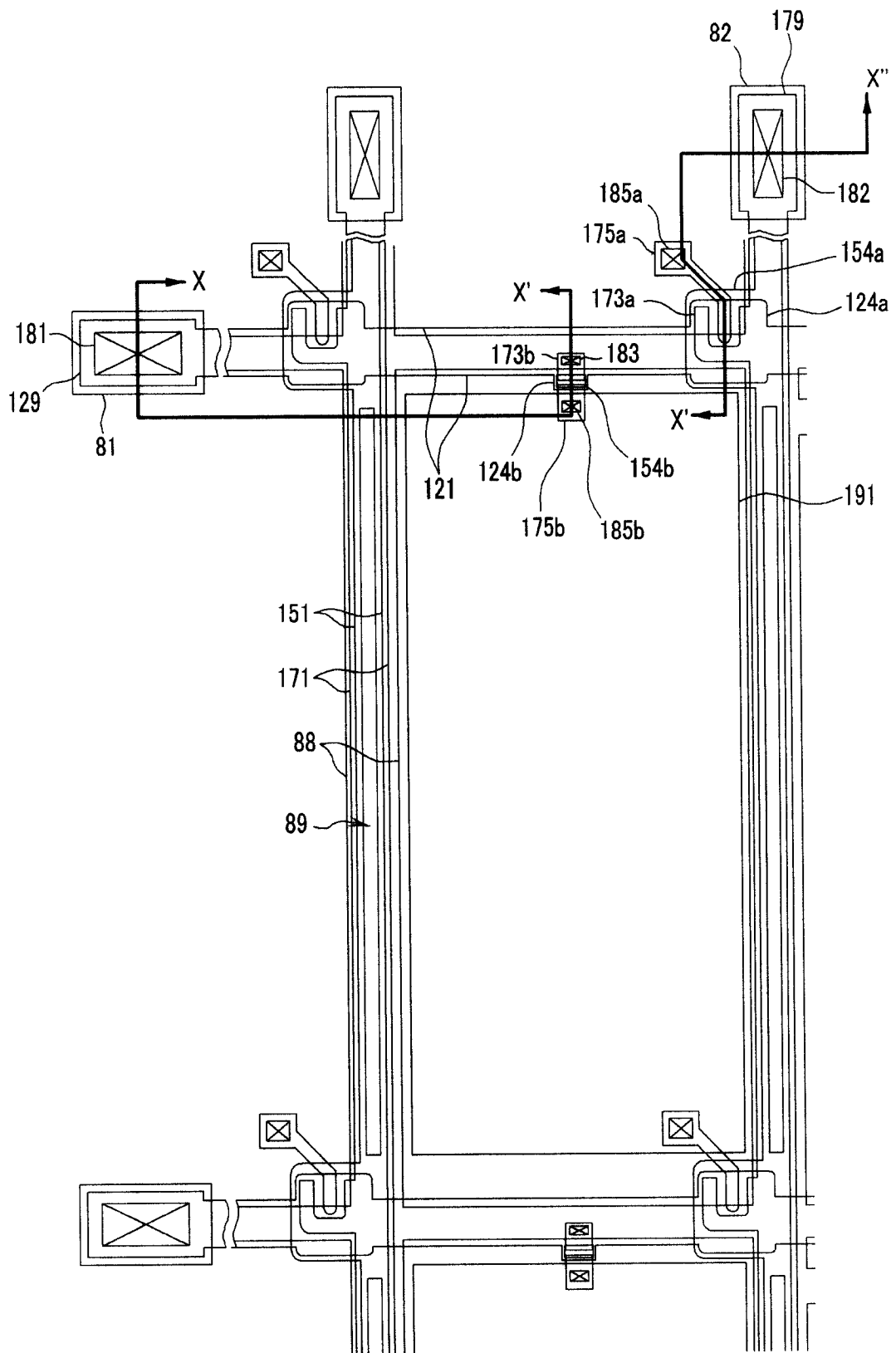
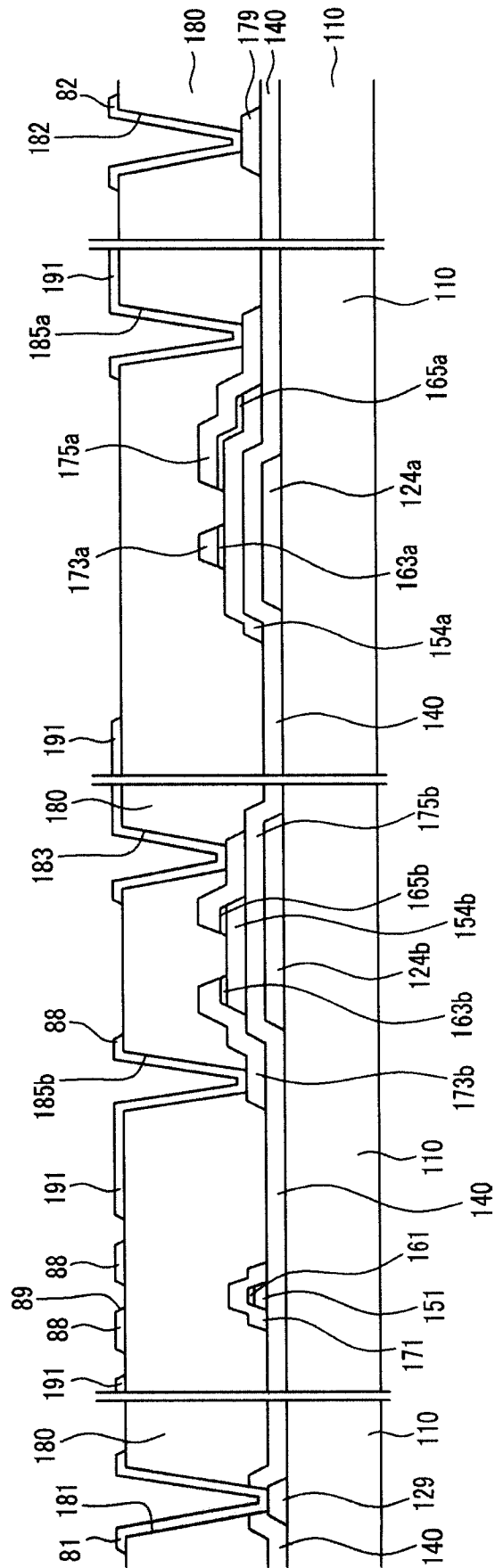


图 9



10

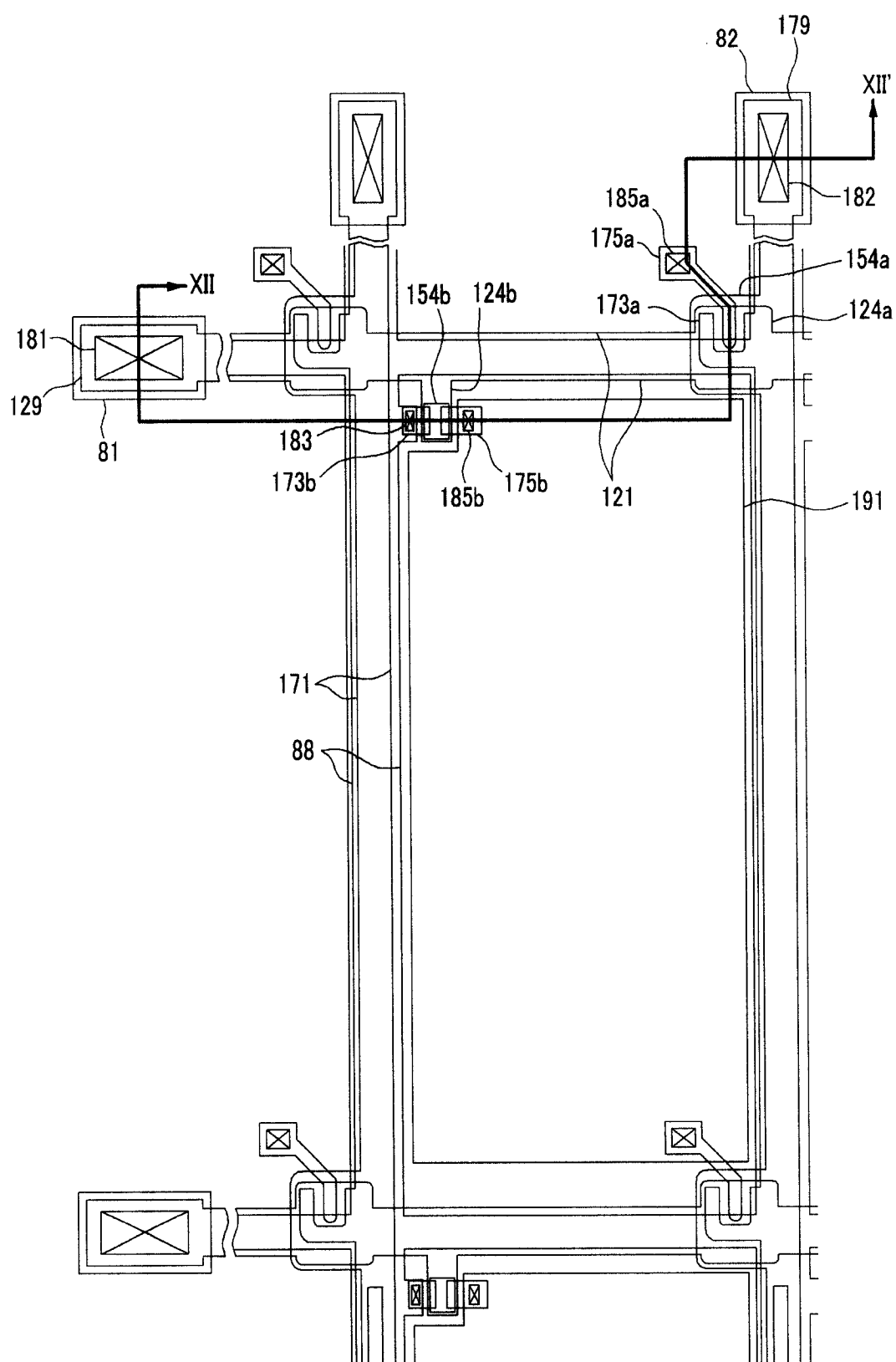
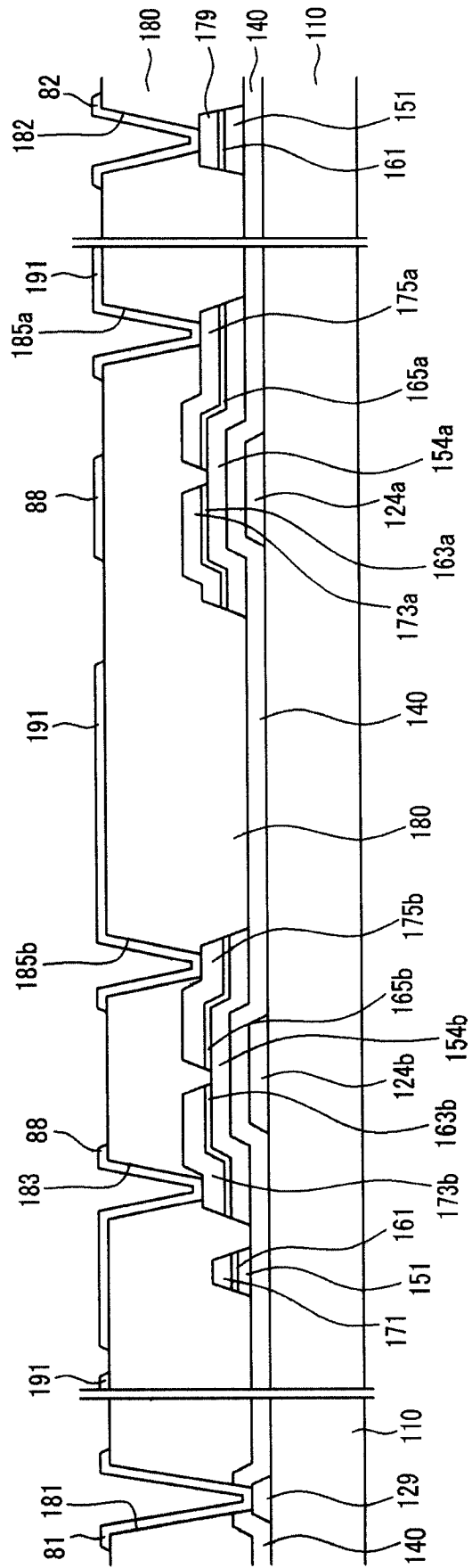


图 11

图 12



专利名称(译)	薄膜晶体管阵列面板和包括该阵列面板的液晶显示器		
公开(公告)号	CN1858640B	公开(公告)日	2013-09-11
申请号	CN200610076563.4	申请日	2006-04-30
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李白云		
发明人	李白云		
IPC分类号	G02F1/136 H01L27/00		
CPC分类号	G02F1/13624 G02F2001/136218		
代理人(译)	韩明星		
优先权	1020050037519 2005-05-04 KR		
其他公开文献	CN1858640A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种液晶显示器，该液晶显示器包括：多个像素，包括第一薄膜晶体管和第二薄膜晶体管以及连接到第一薄膜晶体管和第二薄膜晶体管的像素电极；第一栅极线，传输第一栅极信号并连接到第一薄膜晶体管；第二栅极线，传输第二栅极信号并连接到第二薄膜晶体管；数据线，传输数据信号并连接到第一薄膜晶体管。第二薄膜晶体管接收统一的电压并根据第二栅极信号将所述统一的电压传输到像素电极。

