

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G02F 1/136

G09F 9/00 H01L 29/786



[12] 发明专利申请公开说明书

[21] 申请号 200410028211.2

[43] 公开日 2004年9月8日

[11] 公开号 CN 1527117A

[22] 申请日 2004.3.8

[21] 申请号 200410028211.2

[30] 优先权

[32] 2003. 3. 7 [33] JP [31] 2003 - 61440

[32] 2003. 5. 15 [33] JP [31] 2003 - 137232

[71] 申请人 卡西欧计算机株式会社

地址 日本东京都

[72] 发明人 中村弥生 石井裕满 下牧伸一

渡边仁

[74] 专利代理机构 永新专利商标代理有限公司

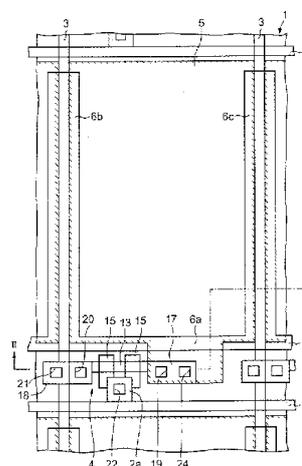
代理人 黄剑锋

权利要求书4页 说明书17页 附图24页

[54] 发明名称 液晶显示装置

[57] 摘要

本发明提供一种液晶显示装置，在与纸面垂直的方向上，通过在像素电极(5)和数据线(3)之间配置辅助电容线(6)，能防止在像素电极(5)和数据线(3)之间产生耦合电容。在此情况下，辅助电容线(6)与数据线(3)相平行地配置在数据线的整个配置区内。因此，能防止在像素电极和数据线之间产生耦合电容。



I S S N 1 0 0 8 - 4 2 7 4

1、一种液晶显示装置，其特征在于，包括：

基板（1、101）；

在上述基板（1、101）上以矩阵状设置的扫描线（2、102）和数据线（3、103）；

薄膜晶体管（4、104），设置在上述扫描线（2、102）和数据线（3、103）相交叉的各个交点附近，并具有：半导体薄膜（13、113）、与上述扫描线（2、102）连接的栅电极（15、102a）、源电极（17）、以及与上述数据线（3、103）相连接的漏电极（18）；

像素电极（5、105），设置成与上述薄膜晶体管（4、104）的源电极（17、57）相连接；

辅助电容电极（6、106），具有与上述像素电极（5、105）重合的重合区，由上述重合区和上述像素电极（5、105）构成辅助电容；

第1绝缘膜（16、59），被配置于上述辅助电容电极（6、106）和数据线（3、103）之间；以及

第2绝缘膜（23、113），被配置于上述像素电极和上述辅助电容电极之间。

2、如权利要求1所述的液晶显示装置，其特征在于，

上述辅助电容电极（6、106）的上述重合区，其宽度大于上述数据线（3、103）的宽度。

3、如权利要求1所述的液晶显示装置，其特征在于，

上述栅电极（15）和上述数据线（3）设置在同一平面上。

4、如权利要求3所述的液晶显示装置，其特征在于，

在上述栅电极（15）和上述数据线（3）上形成上述第1绝缘膜（16），在上述第1绝缘膜（16）上设置上述扫描线（2）、上述源电极（17）、上述漏电极（18）和上述辅助电容电极（6）。

5、如权利要求3所述的液晶显示装置，其特征在于，

上述薄膜晶体管(4)具有栅绝缘膜(14),上述栅电极(15)和上述数据线(3)形成在上述栅绝缘膜(14)上。

6、如权利要求5所述的液晶显示装置,其特征在于,

上述漏电极(18)形成在上述第1绝缘膜(16)上,通过在上述栅绝缘膜(14)和上述第1绝缘膜(16)上形成的接触孔(20)连接在上述半导体薄膜(4)上,而且,通过在上述第1绝缘膜(16)上形成的接触孔(21)连接在上述数据线(3)上。

7、如权利要求5所述的液晶显示装置,其特征在于,

上述源电极(17)形成在上述第1绝缘膜上,通过在上述栅绝缘膜(14)和上述第1绝缘膜(16)上形成的接触孔(19)连接在上述半导体薄膜(13)上,而且,上述像素电极(5)通过在上述第2绝缘膜(23)上形成的接触孔(24)连接在上述第2绝缘膜(23)上。

8、如权利要求1所述的液晶显示装置,其特征在于,

上述栅电极(15)设置在上述扫描线下。

9、如权利要求8所述的液晶显示装置,其特征在于,

上述栅电极(15)的宽度大于在其上设置的上述扫描线(2)的宽度。

10、如权利要求8所述的液晶显示装置,其特征在于,

多个上述栅电极(15)被设置在上述半导体薄膜的源电极和漏电极之间,分别通过共用连接部(15a)连接。

11、如权利要求8所述的液晶显示装置,其特征在于,

上述半导体薄膜(13)具有U字形的形状,形成的上述栅电极(15)横断上述U字形的半导体薄膜(13)的多个位置。

12、如权利要求1所述的液晶显示装置,其特征在于,

在上述第1绝缘膜(16)上,形成与上述半导体薄膜(13)重合的第2辅助电容电极(6e)。

13、如权利要求1所述的液晶显示装置,其特征在于,

在上述第1绝缘膜(16)上,形成与上述源电极(17)重合的第2

辅助电容电极 (6e)。

14、如权利要求 1 所述的液晶显示装置，其特征在于，
在上述第 1 绝缘膜 (16) 上，形成与上述半导体薄膜 (13) 及上述源电极 (17) 重合的第 2 辅助电容电极 (6e)。

15、如权利要求 14 所述的液晶显示装置，其特征在于，
上述第 2 绝缘膜 (23) 由树脂形成。

16、如权利要求 1 所述的液晶显示装置，其特征在于，
上述像素电极 (105)，其一部分重合在邻接的上述扫描线 (105) 上。

17、如权利要求 1 所述的液晶显示装置，其特征在于，
上述薄膜晶体管 (104) 具有栅绝缘膜 (51)；
在上述栅绝缘膜 (15) 上形成半导体薄膜 (113) 和上述数据线 (103)；

在上述半导体薄膜 (113) 上形成上述源电极 (57) 和上述漏电极 (58)；

在上述数据线 (103) 上、源电极 (57) 上、上述漏电极 (58) 上、
以及从上述数据线 (103)、源电极 (57) 和上述漏电极 (58) 露出的
上述栅绝缘膜 (51) 上，形成上述第 1 绝缘膜 (59)。

18、如权利要求 1 所述的液晶显示装置，其特征在于，
从上述辅助电容线 (106) 延伸出伸出部 (106a)，该伸出部 (106a) 与
上述像素电极 (105) 和上述薄膜晶体管 (104) 的栅电极 (102a) 之
间的间隙的至少一部分重合。

19、如权利要求 1 所述的液晶显示装置，其特征在于，
从上述辅助电容线 (106) 延伸出伸出部 (106b)，该伸出部 (106b)
与上述像素电极 (105) 和上述扫描线 (102) 之间的间隔重合。

20、如权利要求 1 所述的液晶显示装置，其特征在于，
至少在上述辅助电容线 (106) 的上述重合区，重合地设置比上述
辅助电容线 (106) 的宽度更宽的透射性辅助电容线 (106A)。

21、如权利要求 1 所述的液晶显示装置，其特征在于，
在互相邻接的上述辅助电容线（106）之间设置连结部（106c），
整体上形成格子状。

22、如权利要求 21 所述的液晶显示装置，其特征在于，
上述连结部（106c）具有上述像素电极（105）与上述扫描线（102）
之间的间隙、以及与上述扫描线（102）的整体对应的区域。

23、如权利要求 21 所述的液晶显示装置，其特征在于，
上述连结部（106c）与上述薄膜晶体管（104）的半导体薄膜（113）
重合。

24、如权利要求 21 所述的液晶显示装置，其特征在于，
上述扫描线（102），其一部分与上述辅助电容电极（106）的上述
连结部（106c）重合，一部分不与上述辅助电容电极（106）的上述连
结部（106c）重合、而与邻接的上述像素电极（105A）重合。

液晶显示装置

本发明涉及液晶显示装置，特别涉及利用辅助电容电极来提高显示质量的结构。

现有技术

例如，在有源矩阵型液晶显示装置中，在玻璃基板上将扫描线和数据线设置成矩阵状，在其各交点附近，设置了作为开关元件的薄膜晶体管并使其与两条线相连接，在这些上面设置绝缘膜。其上设置了像素电极，该像素电极通过设置在绝缘膜上的接触孔与薄膜晶体管相连接（例如参见专利文献 1）。在此情况下，为了提高开口率，像素电极的边缘部与两条线相重合。

专利文献 1

特开平 1-156725 号公报（图 1、图 4）

存在的问题

但是，上述结构的液晶显示装置，因为像素电极的边缘部与数据线相重合，所以，存在的问题是：在该重合部分产生耦合电容，由于该耦合电容而产生垂直串扰，造成显示特性劣化。也就是说，例如，图 24A 所示，1 个像素 81 的背景是灰色，在其中进行正方形的黑色显示 82 时，由于上述耦合电容，像素的电位被漏电压拉偏，所以如图 24B 中符号 83 所示，黑显示 82 的上下方的背景色稍稍变浓，黑显示 17 在上下方向上托长了尾部，使显示特性劣化。

发明内容

因此，本发明的目的在于提供一种能够不产生垂直串扰的液晶显示装置。

本发明的液晶显示装置，包括：基板（1、101）；在上述基板（1、

101) 上以矩阵状设置的扫描线 (2、102) 和数据线 (3、103); 薄膜晶体管 (4、104), 设置在上述扫描线 (2、102) 和数据线 (3、103) 相交叉的各个交点附近, 并具有: 半导体薄膜 (13、113)、与上述扫描线 (2、102) 连接的栅电极 (15、102a)、源电极 (17)、以及与上述数据线 (3、103) 相连接的漏电极 (18); 像素电极 (5、105), 设置成与上述薄膜晶体管 (4、104) 的源电极 (17、57) 相连接; 辅助电容电极 (6、106), 具有与上述像素电极 (5、105) 重合的重合区, 由上述重合区和上述像素电极 (5、105) 构成辅助电容; 第 1 绝缘膜 (16、59), 被配置于上述辅助电容电极 (6、106) 和数据线 (3、103) 之间; 以及第 2 绝缘膜 (23、113), 被配置于上述像素电极和上述辅助电容电极之间。

附图说明

图 1 是作为本发明第 1 实施方式的液晶显示装置中的薄膜晶体管板的主要部分的透视平面图。

图 2 是沿图 1 的 II-II 线的剖面图。

图 3A 至图 3C 是说明图 1 所示的薄膜晶体管部分的平面图。

图 4 是图 1 和图 2 所示的薄膜晶体管板制造时初期工序的剖面图。

图 5 是连接在图 4 后面的工序的剖面图。

图 6 是连接在图 5 后面的工序的剖面图。

图 7 是连接在图 6 后面的工序的剖面图。

图 8 是连接在图 7 后面的工序的剖面图。

图 9 是作为本发明第 2 实施方式的液晶显示装置中的薄膜晶体管板的主要部分的透视平面图。

图 10 是沿图 9 的 X-X 线的剖面图。

图 11 是沿图 9 的 XI-XI 线的剖面图。

图 12 是沿图 9 的 XII-XII 线的剖面图。

图 13A 至图 13C 是说明图 9 所示的薄膜晶体管部分的平面图。

图 14 是作为本发明第 3 实施方式的液晶显示装置中的薄膜晶体管

板的主要部分的透视平面图。

图 15 是沿图 9 的 XV—XV 线的剖面图。

图 16 是作为本发明第 4 实施方式的液晶显示装置中的薄膜晶体管板的、与图 15 相同的剖面图。

图 17 是本发明第 5 实施方式的有源矩阵型液晶显示装置中的薄膜晶体管板的主要部分的透视平面图。

图 18 是沿图 17 的 XVIII—XVIII 线的剖面图。

图 19 是本发明第 6 实施方式的薄膜晶体管板的、与图 17 相同的透视平面图。

图 20 是本发明第 7 实施方式的薄膜晶体管板的、与图 18 相同的透视平面图。

图 21 是本发明第 8 实施方式的薄膜晶体管板的、与图 17 相同的透视平面图。

图 22 是本发明第 9 实施方式的薄膜晶体管板的、与图 21 相同的透视平面图。

图 23 是本发明第 7 实施方式的薄膜晶体管板的、与图 22 相同的透视平面图。

图 24A 和图 24B 是用于说明现有液晶显示装置的问题的图。

最佳实施方式

[第 1 实施方式]

图 1 是作为本发明第 1 实施方式的液晶显示装置中的薄膜晶体管板的主要部分的透视平面图。该薄膜晶体管板具有玻璃基板 1。在玻璃基板 1 的上面侧以矩阵状设置了扫描线 2 和数据线 3，在其各交点附近，设置了双栅结构的薄膜晶体管 4、像素电极 5 和辅助电容电极 6。在此，为了使图 1 明确，在各像素电极 5 的边缘部标注了短斜实线组成的影线。

在此情况下，像素电极 5 的左右两侧的边缘部，被配置在与配置在其左右两侧的数据线 3 的边缘部从平面看相同的位置上，但也可以

与数据线 3 相重合。这样，在像素电极 5 的总面积中，除去其左右两侧的数据线 3 形成区和薄膜晶体管 4 形成区之外的区域成为实质的像素区，能增大开口率。

但是，在此情况下，在以对置状配置于薄膜晶体管板上的对置板（无图示）上，为了防止外光射入到薄膜晶体管 4 上，至少在与薄膜晶体管 4 相对应的部分上设置了黑掩模（black mask）。

在图 1 中，辅助电容电极 6 具有：配置成与扫描线 2 相平行的直线状的电极部 6a、配置成与左侧的数据线 3 相平行的窄长形状的电极部 6b、以及配置成与右侧的数据线 3 相平行的窄长形状的电极部 6c。在此情况下，电极部 6a 与像素电极 5 的下边相重合。电极部 6b、6c 与数据线 3 相重合，该数据线 3 配置在左右方向上邻接的像素电极 5 的相对置的边部以及它们之间。

并且，如后所述，电极部 6b、6c 在厚度方向上、即在图 1 中的纸面垂直方向上配置在像素电极 5 和数据线 3 之间。并且，电极部 6b、6c 的宽度（与扫描线 2 相平行的方向的长度）在一定程度上大于数据线 3 的宽度，这样，即使出现与扫描线 2 平行的方向上的位置偏差，也能确实地遮盖住数据线 3，以免数据线 3 直接与像素电极 5 相对置。

以下说明该薄膜晶体管板的具体结构。图 2 表示沿图 1 的 II—II 线的剖面图。在玻璃基板 1 的上面设置了第 1 和第 2 基底绝缘膜 11、12。在第 2 基底绝缘膜 12 的上面的规定部位设置了多晶硅薄膜 13。多晶硅薄膜 13 如图 3A 所示，几乎是直线状，几乎是把中央部作为 n 型杂质低浓度区 13a；其两侧作为由本征区构成的沟道区 13b；再其两侧作为 n 型杂质低浓度区 13c；再其两侧作为 n 型杂质高浓度区 13d。

在包括多晶硅薄膜 13 在内的基底绝缘膜 12 的上面，设置了栅绝缘膜 14。在多晶硅薄膜 13 的 2 个沟道区 13b 上的栅绝缘膜 14 上面的各规定部位，如图 3B 所示地设置了栅电极 15。在此情况下，栅电极 15 形成具有分支成两个的部分和对其进行连接的共用连接部分 15a 的“コ”字形的岛状。在此，所谓岛状是指从物理和电气上看均与其他

要素分离，以下采用同样的定义。在栅绝缘膜 14 的上面的规定部位，如图 3B 所示，也设置了数据线 3。在数据线 3 的规定部位设置了较宽的连接部 3a。

在包括栅电极 15 和数据线 3 在内的栅绝缘膜 14 的上面，设置了层间绝缘膜 16。在层间绝缘膜 16 的上面的各规定部位上，如图 3C 所示岛状地设置了源电极 17 和漏电极 18。源电极 17，通过设置在层间绝缘膜 16 和栅绝缘膜 14 上的接触孔 19，连接到多晶硅薄膜 13 的一边的 n 型杂质高浓度区 13d 上。

漏电极 18 的一端，通过设置在层间绝缘膜 16 和栅绝缘膜 14 上的接触孔 20，连接到多晶硅薄膜 13 的另一边的 n 型杂质高浓度区 13d 上。漏电极 18 的另一端，通过设置在层间绝缘膜 16 上的接触孔 21 连接到数据线 3 的连接部 3a 上。

如图 3C 所示，在层间绝缘膜 16 的上面的规定位置设置了扫描线 2。设置在扫描线 2 的规定部位的连接部 2a，通过设置在层间绝缘膜 16 上的接触孔 22，连接到栅电极 15 的共用连接部 15a 上。如图 2 和图 3C 所示，在层间绝缘膜 16 上面的规定部位，设置了辅助电容电极 6，在此情况下，辅助电容电极 6 的电极部 6b、6c 设置在数据线 3 上的层间绝缘膜 16 上。

在包括源电极 17 等在内的层间绝缘膜 16 的上面，设置了外层膜 23。在外层膜 23 的上面的规定部位设置了像素电极 5。像素电极 5 通过设置在外层膜 23 上的接触孔 24，与源电极 17 相连接。

形成在栅绝缘膜 14 上的栅电极的分支部分，分别覆盖在多晶硅薄膜 13 上，与 2 个沟道区 13b 相对应进行配置。这样，利用多晶硅薄膜 13、栅绝缘膜 14、栅电极 15、源电极 17 和漏电极 18，构成双栅结构的薄膜晶体管 4。

以下说明上述结构的薄膜晶体管板的制造方法的一例。首先，如图 4 所示，在玻璃基板 1 的上面，利用等离子 CVD 法连续地形成由氮化硅构成的第 1 基底绝缘膜 11、由氧化硅构成的第 2 基底绝缘膜 12

和非晶硅薄膜 31。然后，通过照射激光使非晶硅薄膜 31 多晶化，制成多晶硅薄膜 32。

以下如图 5 所示，在多晶硅薄膜 32 的上面，在与图 2 所示的多晶硅薄膜 13 的 n 型杂质高浓度区 13d 形成区相对应的部分，形成具有开口部 33a 的光致抗蚀剂图形 33。然后，以光致抗蚀剂图形 33 为掩模来注入高浓度的 n 型杂质。然后，把光致抗蚀剂图形 34 剥离下来。

其次，在多晶硅薄膜 32 上制作图形，如图 6 所示，在第 2 基底绝缘膜 12 上面的规定部位，形成多晶硅薄膜 13。然后，在包括多晶硅薄膜 13 在内的第 2 基底绝缘膜 12 的上面，利用等离子 CVD 法来形成由氧化硅构成的栅绝缘膜 14。接着，在栅绝缘膜 14 上面的各个规定部位，对由利用溅射法成膜的 A1 等构成的金属膜进行图形制作，以便形成图 3B 所示的具有共用连接部 15a 的栅电极 15 和具有连接部 3a 的数据线 3。

然后，如图 7 所示，以 2 个栅电极 15 为掩模以低浓度注入 n 型杂质。于是，多晶硅薄膜 13 的 2 个栅电极 15 之间的区变成 n 型杂质低浓度区 13a；2 个栅电极 15 正下面的区成为由本征区构成的沟道区 13b；其两侧成为 n 型杂质低浓度区 13c；再其两侧成为 n 型杂质高浓度区 13d。然后，在氮气环境中以 500℃左右的温度进行 1 小时左右的退火处理，使注入杂质活性化。

然后，如图 8 所示，在包括栅电极 15 和数据线 3 在内的栅绝缘膜 14 的上面，利用等离子 CVD 法来形成由氮化硅构成的层间绝缘膜 16。接着，在多晶硅薄膜 13 的 n 型杂质高浓度区 13d 上的层间绝缘膜 16 和栅绝缘膜 14 上形成开口部 19、20。并且，在数据线 3 的连接部 3a 上的层间绝缘膜 16 上形成开口部 21。进一步如图 3B 和 3C 所示，在 2 个栅电极 15 的共用连接部 15a 上的层间绝缘膜 16 上形成开口部 22。然后，在包括各开口部 19、20、21、22 在内的层间绝缘膜 16 的上面，用溅射法连续地形成 A1 膜和 ITO 接触用的 Cr 膜（或 Mo 膜），形成金属膜 34。

然后，通过对金属膜进行图形制成，如图 2 和图 3 所示，在层间绝缘膜 16 的上面的各个规定部位，形成源电极 17、漏电极 18、具有连接部 2a 的扫描线 2 和辅助电容电极 6。在此状态下，源电极 17，通过接触孔 19 连接到多晶硅薄膜 13 的一边的 n 型杂质高浓度区 13d，漏电极 18 的一端，通过接触孔 20 连接到多晶硅薄膜 13 的另一边的 n 型杂质高浓度区 13d 上。漏电极 18 的另一端通过接触孔 21 连接到数据线 3 的连接部 3a 上，扫描线 2 的连接部 2a，通过接触孔 22 连接到 2 个栅电极 15 的共用连接部 15a 上。

然后，在包括源电极 17 等在内的层间绝缘膜 16 的上面，利用等离子 CVD 法来形成由氮化硅构成的外层膜 23。其后，在源电极 17 上的外层膜 23 的规定部位形成接触孔 24。然后，在外层膜 23 的上面的各个规定部位，通过对利用溅射法形成的 ITO 膜进行图形制成，使像素电极 2 通过接触孔 24 与源电极 17 相连接。于是获得图 1 至图 3 所示的薄膜晶体管板。

具有这样获得的薄膜晶体管板的液晶显示装置，在像素电极 5 的边缘部和扫描线 3 之间，设置了宽度大于数据线 3 的宽度的辅助电容电极 6 的电极部 6b、6c，所以，利用该电极部 6b、6c 能防止在像素电极 5 的边缘部和数据线 3 之间产生耦合电容。因此，能做到不产生垂直串扰，能提高显示质量。

并且，在上述制造方法中，包括以下工序：第 1 工序，在栅绝缘膜 14 上形成数据线 3 和岛状的栅电极 15；第 2 工序，形成穿过层间绝缘膜 16 和栅绝缘膜 14 的接触孔 19、20；第 3 工序，在层间绝缘膜 16 上形成扫描线 2、辅助电容电极 6、岛状的源电极 17 和漏电极 18；第 4 工序，在外层膜 23 上形成接触孔 24；以及第 5 工序，在外层膜 23 上形成像素电极 5。另一方面，例如，在上述专利文献 1 的图 1 和图 4 所示的显示装置的情况下，也包括以下工序：第 1 工序，在栅绝缘膜上形成包含栅电极的扫描线；第 2 工序，在层间绝缘膜和栅绝缘膜上形成穿通到另一侧的源、漏区的接触孔；第 3 工序，在层间绝缘膜上

形成数据线；第4工序，在外层膜、层间绝缘膜和栅绝缘膜上形成穿通到另一侧的源、漏区的接触孔；以及第5工序，在外层膜上形成像素电极。所以，在上述制造方法中，即使把栅电极15、源电极17和漏电极18形成为岛状，也不会增加制造工序数。

[第2实施方式]

图9是作为本发明第2实施方式的液晶显示装置中的薄膜晶体管板的主要部分的透视平面图。在此情况下，也为了明确表示图9，在各像素电极5的边缘部标注了短斜实线组成的影线。在该薄膜晶体管板中，与图1至图3所示的情况的主要不同点是双栅结构的薄膜晶体管结构，其详细情况说明如下。从概念来看，是把多晶硅薄膜的平面形状制成“コ”字形，并且把栅电极制成直线状，以便把该“コ”字形的多晶硅薄膜的相对置部分连接起来。与第1实施方式一样，栅电极和扫描线通过形成在层间绝缘膜上的接触孔进行连接。在此情况下，能够把扫描线的宽度制成与栅电极的宽度相同，或者小于后者。栅电极的、分支成U字形的部分，与从扫描线上突出的双栅结构相比，能提高开口率。

以下说明该薄膜晶体管板的具体结构。图10表示沿图9的X—X线的剖面图；图11是沿图9的XI—XI线的剖面图；图12是沿图9的XII—XII线的剖面图。在玻璃基板1的上面设置了第1和第2基底绝缘膜11、12。在第2基底绝缘膜12的上面的各个规定部位设置了多晶硅薄膜13。多晶硅薄膜13也如图13A所示，几乎是以U字形左右对称，将两个大致中央部作为由本征区构成的沟道区13b；其两侧作为n型杂质低浓度区13c；再往两侧作为n型杂质高浓度区13d。

在包括多晶硅薄膜13在内的第2基底绝缘膜12上面，设置了栅绝缘膜14。在多晶硅薄膜13的2个沟道区13b上的栅绝缘膜14上面的各个规定部位，也如图13B所示，直线状的一个栅电极15被设置成岛状。在此情况下，一个栅电极15的两端部成为连接部15b。在栅绝缘膜14上面的各个规定部位，也如图13B所示地设置了数据线3。

在数据线 3 的规定部位，设置了宽的连接部 3a。

在包括栅电极 15 和数据线 3 在内的栅绝缘膜 14 的上面，设置了层间绝缘膜 16。在层间绝缘膜 16 的上面的各个规定部位，也如图 13c 所示，源电极 17 和漏电极 18 被设置成岛状。源电极 17，通过设置在层间绝缘膜 16 和栅绝缘膜 14 上的接触孔 19，连接在多晶硅薄膜 13 的一侧的 n 型杂质高浓度区 13d 上。

漏电极 18 的一个端部，通过设置在层间绝缘膜 16 和栅绝缘膜 14 上的接触孔 20，连接到多晶硅薄膜 13 的另一侧的 n 型杂质高浓度区 13d 上。漏电极 18 的另一端部，通过设置在层间绝缘膜 16 上的接触孔 21 连接在数据线 3 的连接部 3a 上。

在层间绝缘膜 16 的上面的各个规定部位，也如图 13c 所示，设置了扫描线 2。在此情况下，与除连接部 15b 外的栅电极 15 对应的部分上的扫描线 2，形成比栅电极 15 的宽度窄的窄条部 2b。这是为了确实地防止扫描线 2 从下层的栅电极 15 向横向露出，而使电场作用于沟道区。扫描线 2 的窄条部 2b 两侧的部分，通过设置在层间绝缘膜 16 上的接触孔 22 连接在栅电极 15 两端的连接部 15b 上。所以，上述栅电极 15 的窄条部 2b 也可以不存在。在层间绝缘膜 16 的上面的各个规定部位，设置了与上述第 1 实施方式时几乎相同的辅助电容电极 6。

在包括源电极 17 等在内的层间绝缘膜 16 的上面，设置了外层膜 23。在外层膜 23 的上面的各个规定部位，设置了像素电极 5。像素电极 5 通过设置在外层膜 23 上的接触孔 24 连接在源电极 17 上。

并且，利用具有 2 个沟道区 13b 的多晶硅薄膜 13、栅绝缘膜 14、栅电极 15、源电极 17 和漏电极 18，来构成双栅结构的薄膜晶体管 4。

而且，该第 2 实施方式的薄膜晶体管的制造方法，几乎和上述第 1 实施方式的情况相同，所以其说明从略。如上所述，该第 2 实施方式的薄膜晶体管板，使设置在栅绝缘膜 14 上的直线状且岛状的栅电极 15 和设置在层间绝缘膜 16 上的扫描线 2 互相重合，所以，能减小与栅电极 15 的扫描线 2 相垂直的方向上的平面配置空间。其结果，能进一步

提高开口率。

[第3实施方式]

为了增大由辅助电容电极6和像素电极5构成的辅助电容,可以采用如下的结构:在栅绝缘膜14上形成栅电极15的工序中,在与多晶硅薄膜13及像素电极5相重合的区内同时形成下层的辅助电容电极,把该下层的辅助电容电极连接到第1实施方式和第2实施方式中的辅助电容电极6上。第3实施方式表示具有这种结构的液晶显示装置中的薄膜晶体管板,图14表示其主要部分的透视平面图。图15是表示沿图14的XV—XV线的剖面图。在该薄膜晶体管板中,与图1和图2所示的情况的不同点是:在层间绝缘膜16上的像素电极5的下边部所对应的区域,设置了电极部6d,该电极部6d从辅助电容电极6的电极部6a引出到与电极部6b、6c引出方向相反的一侧,在与该电极部6d的下侧和源电极17的下侧相对应的栅绝缘膜14的区域内设置岛状的电极部6e,电极部6d通过设置在层间绝缘膜16的规定部位的接触孔25与电极部6e相连接。

在这种情况下,还形成了电极部6d与其上侧的像素电极5之间的辅助电容Cs1、电极部6e与其上侧的像素电极5之间的辅助电容Cs2、电极部6d与其上侧的源电极17之间的辅助电容Cs3、以及电极部6e与其下侧的n型杂质高浓度区13d之间的辅助电容Cs4。所以,能确保更大的辅助电容。

[第4实施方式]

图16是作为本发明第4实施方式的液晶显示装置中的薄膜晶体管板的、与图15相同的剖面图。该薄膜晶体管板与图15所示情况的不同点是,利用由聚酰亚胺类树脂或环氧树脂等构成的比较厚的平坦化薄膜26,取代了由氮化硅构成的外层膜23。在这种情况下,由于平整膜26比较厚,所以,图1所示的辅助电容电极6和像素电极5之间的通常的辅助电容Cs0减小。如上所述,此外由于能确保辅助电容Cs1、Cs2、Cs3、Cs4,所以能充分确保必要的辅助电容。

[第5实施方式]

在第1实施方式至第4实施方式中，是顶栅型的薄膜晶体管，但本发明也可适用于底栅型的薄膜晶体管。并且，辅助电容电极若仅形成在与数据线相重合的部分，则能提高开口率。第5实施方式表示这种有源矩阵型液晶显示装置中的薄膜晶体管板。图17表示其主要部分的透视平面图。该薄膜晶体管板具有玻璃基板101。在该玻璃基板101的上面矩阵状地设置了扫描线102和数据线103。在其各交点附近，设置薄膜晶体管104和像素电极105，另外，与数据线103相平行地设置了辅助电容电极106。

在此情况下，像素电极105的左右边部与配置在其左右两侧的辅助电容电极106相重合。这样，在像素电极105中，除了其左右两侧的辅助电容电极106形成区和薄膜晶体管104形成区之外的区域成为实质上的像素区。但是，在薄膜晶体管板上配置成对置状的对置板（无图示）上，为了防止外光射入薄膜晶体管104，至少在与薄膜晶体管104对应的部分设置黑掩模。

辅助电容电极106与数据线103相重合。此外，虽然在后面说明，辅助电容电极106在厚度方向上、即图17中的纸面垂直方向上，分别通过绝缘膜设置在数据线103和像素电极105之间。并且，辅助电容电极106的宽度（与扫描线102相平行的方向上的长度）大于数据线103的宽度。这样，即使在与扫描线102相平行的方向上发生位置偏差，仍能完全覆盖住数据线103，使数据线103不直接与像素电极105相对置。

并且，辅助电容电极106配置在数据线103的几乎整个配置区内，这样，辅助电容电极106相即使对于像素电极5、在与扫描线102相垂直的方向上出现位置偏差，仍能确切地与像素电极105重合，能切实防止由对位偏差引起的辅助电容变化。

以下说明该薄膜晶体管板的具体结构。图18表示沿图17的XVIII—XVIII线的剖面图。在玻璃基板101的上面，设置了包括由铬或钼等

构成的栅电极 102a 在内的扫描线 102 (参见图 1)。在包括栅电极 102a 和扫描线 102 在内的玻璃基板 101 的上面, 设置了由氮化硅构成的栅绝缘膜 51。

在栅电极 102a 上的栅绝缘膜 51 上, 设置了由本征非晶硅构成的半导体薄膜 113。在栅电极 102a 上的半导体薄膜 113 上面的规定部位, 设置了由氮化硅构成的沟道保护膜 52。

在沟道保护膜 52 的上面两侧、及其两侧的半导体薄膜 113 的上面, 设置了由 n 型非晶硅构成的欧姆接触层 53、54。在欧姆接触层 53、54 的上面, 设置了由铬或钼等构成的源电极 57 和漏电极 58。

并且, 利用栅电极 102a、栅绝缘膜 51、半导体薄膜 113、沟道保护膜 52、欧姆接触层 53、54、源电极 57 和漏电极 58, 共同构成薄膜晶体管 104。

在栅绝缘膜 51 的上面, 设置了数据线 103。在此情况下, 数据线 103 从下面起依次形成本征非晶硅层 103a、n 型非晶硅层 103b、由铬或钼等构成的金属层 103c 等 3 层结构。并且, 本征非晶硅层 103a、n 型非晶硅层 103b 和金属层 103c, 连接到漏电极 58 形成区内的半导体薄膜 113、欧姆接触层 53 和漏电极 58 上。

在包括薄膜晶体管 104 和数据线 103 在内的栅绝缘膜 51 的上面, 设置了由氮化硅构成的层间绝缘膜 59。在数据线 103 上的层间绝缘膜 59 的上面, 设置了由铬或钼等构成的辅助电容电极 106。

在包括辅助电容电极 106 在内的层间绝缘膜 59 的上面, 设置了由氮化硅构成的外层膜 123。在源电极 57 上的层间绝缘膜 59 和外层膜 123 上, 设置了接触孔 61。在外层膜 123 的上面, 由 ITO 和 ZnO 等透明导电材料构成的像素电极 105 通过接触孔 61 连接在源电极 57 上。

并且, 具有上述结构的薄膜晶体管板的有源矩阵型液晶显示装置, 在数据线 103 和像素电极 105 之间, 设置了其形状为比数据线 103 的宽度大的辅助电容电极 106, 所以, 利用该辅助电容电极 106, 能防止在数据线 103 和像素电极 105 之间产生耦合电容, 所以能防止发生垂

直串扰，能提高显示特性。

并且，如图 17 所示，扫描线 102 和数据线 103 的交叉部分附近，可以用辅助电容电极 106 进行遮光。所以，同利用设置在对置板上的、加工精度相对较差的黑掩膜对该附近进行遮光的情况相比较，能增大开口率。

再者，如图 17 所示，由于仅像素电极 105 的左右边部与配置在其左右两侧的辅助电容电极 106 相重合，所以同下述情况相比，能增大开口率。该情况是，将辅助电容电极与扫描线 102 相平行地配置，并且，由从该辅助电容电极沿像素电极 105 的左右边部伸出的 2 个伸出部、和其根部之间的辅助电容电极构成的大致成 U 字形的部分，与像素电极 105 的 3 个边部相重合。

[第 6 实施方式]

图 19 是本发明第 6 实施方式的薄膜晶体管板的、与图 17 相同的透视平面图。在该图 19 中，与图 17 所示的情况的不同点是，延长像素电极 105 的上边部，使其与前级的扫描线 102 重合。在此情况下，为了确实防止像素电极 105 的上边部越过前级的扫描线 102 与前级的薄膜晶体管（无图示）产生干扰，使扫描线 103 的宽度稍大于图 17 所示的情况。

这样，该第 6 实施方式，由于延长像素电极 105 的上边部，使其与前级的扫描线 102 相重合，可以消除图 17 所示的情况下存在的、像素电极 105 和前级的扫描线 102 之间的间隙（漏光部）。所以，不需要利用设置在对置板上的黑掩模来对该间隙进行遮光，与用黑掩模进行遮光的情况相比，能增大开口率。

并且，由于延长像素电极 105 的上边部，使其与前级的扫描线 102 相重合，进一步增强了像素电极 105 的上边部和前级的扫描线 102 之间的电场。其结果，介于像素电极 105 的上边部和对置板之间的液晶受到前级的扫描线 102 的切断电位的较强限制。与图 17 所示的情况相比，能减小“分离性”。所以，为了掩盖“分离性”，可稍稍减小设置

在对置板上的黑掩模，从而能提高开口率。

[第7实施方式]

图20是本发明第7实施方式的薄膜晶体管板的、与图19相同的透视平面图。在该图20中，与图19所示的情况的不同点是，从在像素电极105的左侧配置的辅助电容电极106的薄膜晶体管附近处起，向右方向使第1伸出部106a在与扫描线102相平行的方向上伸出，该第1伸出部106a在薄膜晶体管104的栅电极102a的上侧与像素电极105的下边部左侧相重合，并且，在像素电极105的右侧配置的辅助电容电极106的扫描线102附近处，向左方向使第2伸出部106b在与扫描线102相平行的方向上伸出，使第2伸出部106b与像素电极105的下边部右侧、扫描线102及后级像素电极105A的上边部右侧相重合。在此情况下，薄膜晶体管104的源电极57与像素电极105的连接部分（即图18的接触孔61部分），被设置在避开第2伸出部106b的位置。

这样，在第3实施方式中，从左侧的辅助电容电极106伸出的第1伸出部106a，配置在薄膜晶体管104的栅电极102a和像素电极105的下边部左侧之间，并且，从右侧的辅助电容电极106伸出的第2伸出部106b，配置在像素电极105的下边部右侧和扫描线102之间，所以，能减小像素电极105和薄膜晶体管104的栅电极102a及扫描线102之间的耦合电容（ C_{gs} ）。它表示在交流驱动中，用小的辅助电容即可抑制由栅电位的变化引起的像素电位变化（飞入电压 ΔV ），能够减小对显示质量有不良影响的闪烁以及对可靠性有不良影响的萤光屏图像保留现象。

并且，利用第2伸出部106b能覆盖像素电极105的下边部右侧和扫描线102之间的间隙，所以能消除来自间隙的漏光。因此，不需要利用设置在对置板上的黑掩模来遮盖该间隙，同利用黑掩模来遮光的情况相比，能增大开口率。

[第8实施方式]

图21是本发明第8实施方式的薄膜晶体管板的、与图17相同的

透视平面图。在图 21 中，与图 17 所示的情况的不同点是：在扫描线 106 附近，通过连结部 106c 来连结像素电极 105 的左右两侧的 2 个辅助电容电极 106，使该连结部 106c 同像素电极 105 的下边部及后级的像素电极 105A 的上边部重合。在此情况下，薄膜晶体管 104 的源电极 57 与像素电极 105 的连接部分（即图 18 的接触孔 61 部分），设置在避开连结部 106c 的位置。

这样，在第 8 实施方式中，由于使连结部 106c 与像素电极 105 下边部及后级的像素电极 105A 上边部重合，所以，利用包括连结部 106c 的辅助电容电极 106 能覆盖像素电极 105 的中央部（透射像素）以外的全区。因此，不必在对置板上设置防止漏光用的黑掩模，能显著增大开口率。

并且，具有由本征非晶硅构成的半导体薄膜 113（参见图 18）的薄膜晶体管 104 的情况下，容易发生漏光，但由于利用连结部 106c 能完全遮盖该薄膜晶体管 104（源电极 57 的一部分除外），所以能大大提高漏光抑制性能。

并且，由于用连结部 106c 来连结像素电极 105 左右两侧的 2 个辅助电容电极 106，所以，包括连结部 106c 的辅助电容电极 106 变成格子状。因此，即使包括连结部 106c 的辅助电容电极 106 的某处发生断线，仍能确保电流通路，能大大减小发生断线故障的危险度。

再者，当包括连结部 106c 的辅助电容电极 106 是格子状时，例如图 17 所示，同辅助电容电极 106 是条状时相比，电阻值减小，所以，随之时间常数减小，能使液晶起动灵敏。也就是说，虽然未图示，但辅助电容电极 106 连接到对置板上设置的对置电极上，与对置电极同步地驱动辅助电容电极 106。并且，为了对交流驱动中的飞入电压 ΔV 进行校正，所以与 1H 信号或 1V 信号同步地驱动对置电极，因此，通过降低电阻值减小时间常数，使液晶起动灵敏。

[第 9 实施方式]

图 22 是本发明第 9 实施方式的薄膜晶体管板的、与图 21 相同的

透视平面图。在图 22 中，与图 21 所示的情况的不同点是，形成辅助电容电极 106 的连结部 106c 与扫描线 102 重合、但不与像素电极 105 重合的形状，这样，像素电极 105 的一部分通过扫描线 102 和绝缘膜成直接对置。也就是说，在图 22 中，辅助电容电极 106 的连结部 106c 变成仅与扫描线 102 的上部侧重重合的形状，扫描线 102 中的记入点的区域，通过栅绝缘膜 51、层间绝缘膜 59 和外层膜 123（参见图 18）与像素电极 105 相对置，辅助电容电极 106 的连结部 106c 不介入两者之间。

这样，在第 9 实施方式中，其结构是：扫描线 102 中记入了点的区域，不通过辅助电容电极 106 的连结部 106c，而仅通过绝缘膜与像素电极 105 的一部分重合。所以，像素电极 105 和扫描线 102 之间的电场进一步增强。因此，介于像素电极 105 的一部分和对置板之间的液晶，受到前级的扫描线 102 的截止电位的较强限制，使分离性减小。所以，和上述第 6 实施方式时一样，为了掩盖分离性，可使对置板上设置的黑掩模一定程度上减小，因而能增大开口率。

[第 10 实施方式]

图 23 是本发明第 7 实施方式的薄膜晶体管板的、与图 22 相同的透视平面图。在图 23 中，与图 22 所示的情况的不同点是，在包括形成于层间绝缘膜 59（参见图 18）上的连结部 106c 在内的辅助电容电极 106 的正下面，设置了由 IT0 或 ZnO 等透明导电材料构成的透射性辅助电容电极 106A。

在此情况下，透射性辅助电容电极 106A，在与像素电极 105 的左右边部和下边部对应的区域内，设置到包括连结部 106c 在内的辅助电容电极 106 的、稍靠内侧的位置为止。并且，透射性辅助电容电极 106A 不设置在薄膜晶体管 104 的源电极 57 与像素电极 105 的连接部分（即图 18 的接触孔 61 部分）、以及与其附近相对应的区域内。另外，包括连结部 106c 在内的辅助电容电极 106，利用能与 IT0 和 ZnO 等透明导电材料所构成的透射性辅助电容电极 106A 直接电接触的铬或钼等所构

成的遮光性金属来形成。

这样，在该第 10 实施方式中，在像素电极 105 左右边部和下边部所对应的区域内，把透射性辅助电容电极 106A 设置在包括连结部 106c 在内的辅助电容电极 106 的稍靠内侧的位置，所以，利用位于该稍靠内侧的位置上的透射性辅助电容电极 106A 和像素电极 105 的重合部分与能形成辅助电容部。而且，由于位于稍靠内侧的位置上的透射性辅助电容电极 106 利用 IT0 或 ZnO 等透明导电材料来形成，所以不影响开口率，因此，适当选择位于稍靠内侧位置上透射性辅助电容电极 106A 的大小和形状，不影响开口率，能调整辅助电容的大小。

而且，透射性辅助电容电极 106A，若参照图 18 来说明，则也可以设置在包括辅助电容电极 106 在内的层间绝缘膜 59 的上面，并且，也可以在包括辅助电容电极 106 的层间绝缘膜 59 的上面所设置的上层层间绝缘膜（无图示）的上面，通过该上层层间绝缘膜上所设置的接触孔，设置成与辅助电容电极 106 连接。并且在上层层间绝缘膜下设置透射性辅助电容电极 106A，在上层层间绝缘膜上把辅助电容电极 106 设置成通过上层层间绝缘膜上所设置的接触孔而连接到透射性辅助电容电极 106A 上。

发明的效果

如上述说明的那样，若采用本发明，由于将辅助电容电极的一部分分别通过绝缘膜设置在像素电极和数据线之间，所以，利用该辅助电容电极的一部分，能防止在像素电极和数据线之间产生耦合电容，所以，能防止发生垂直串扰。

图 1

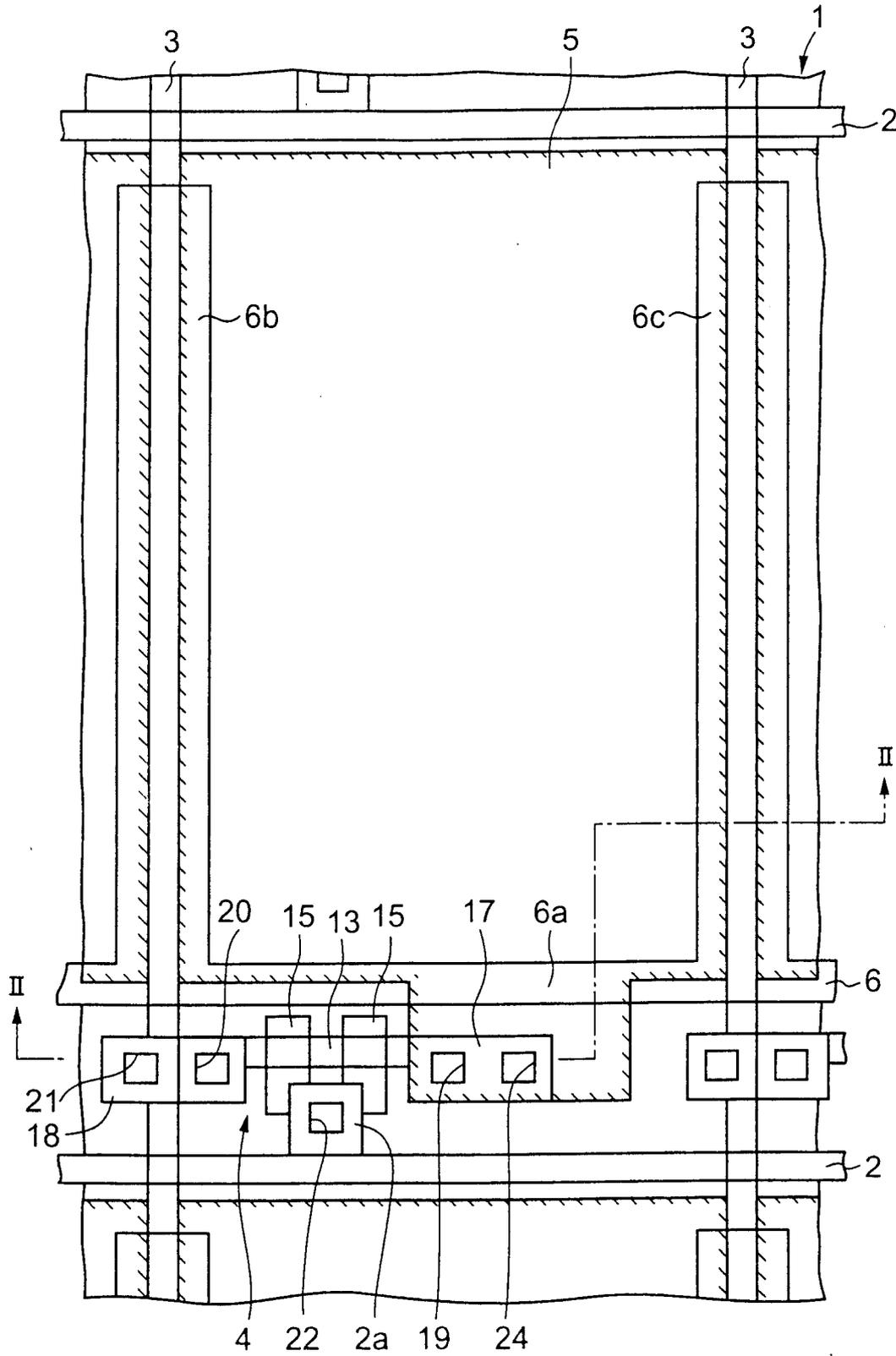


图2

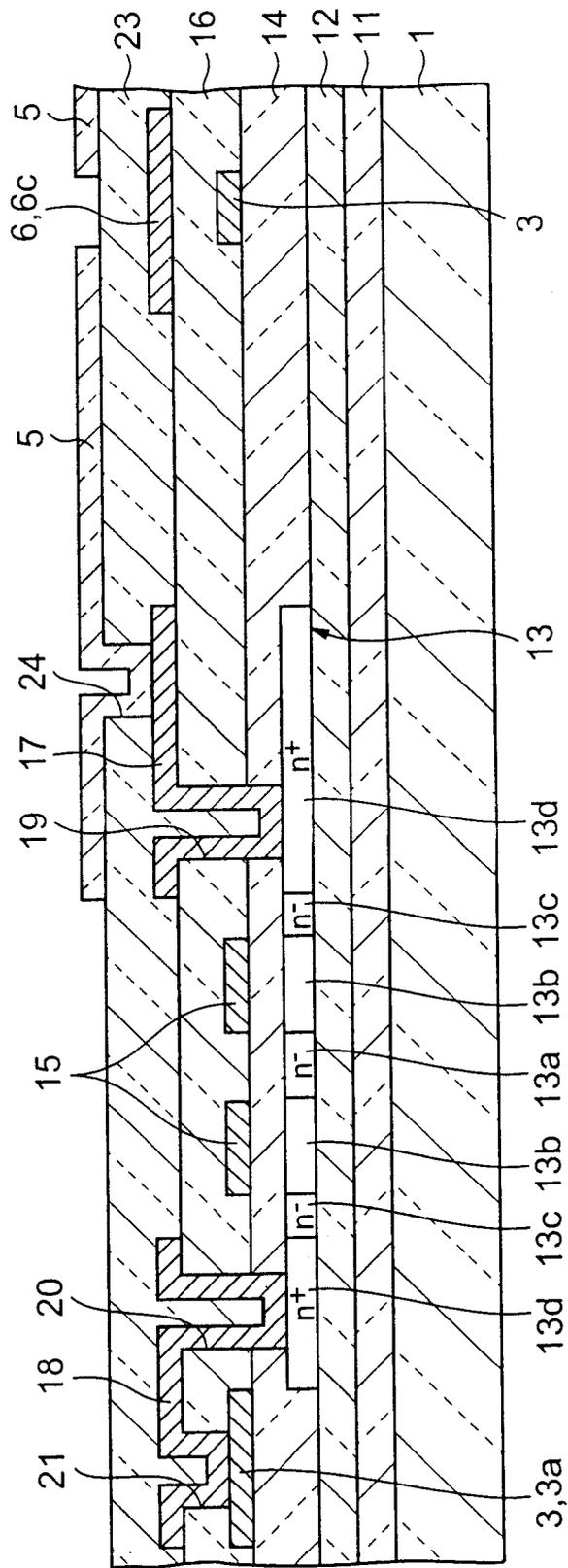


图 3A

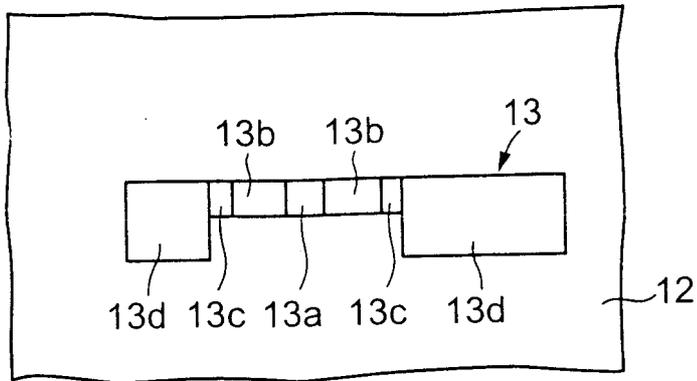


图 3B

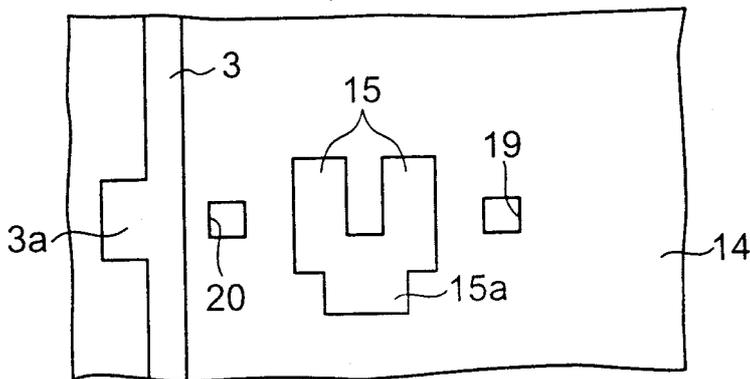


图 3C

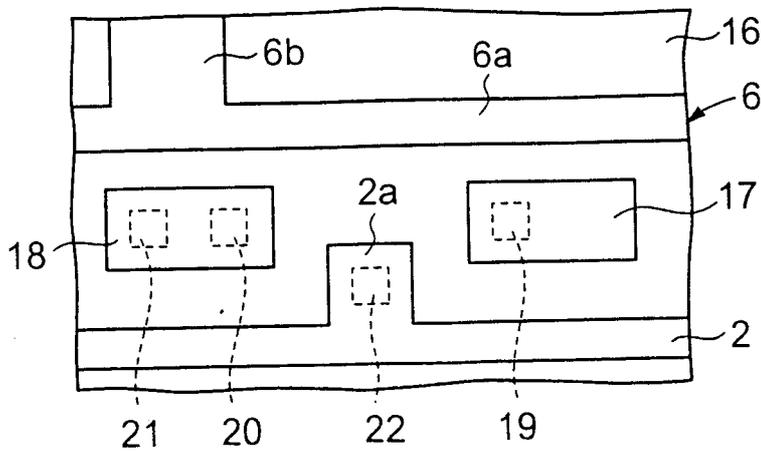


图 4

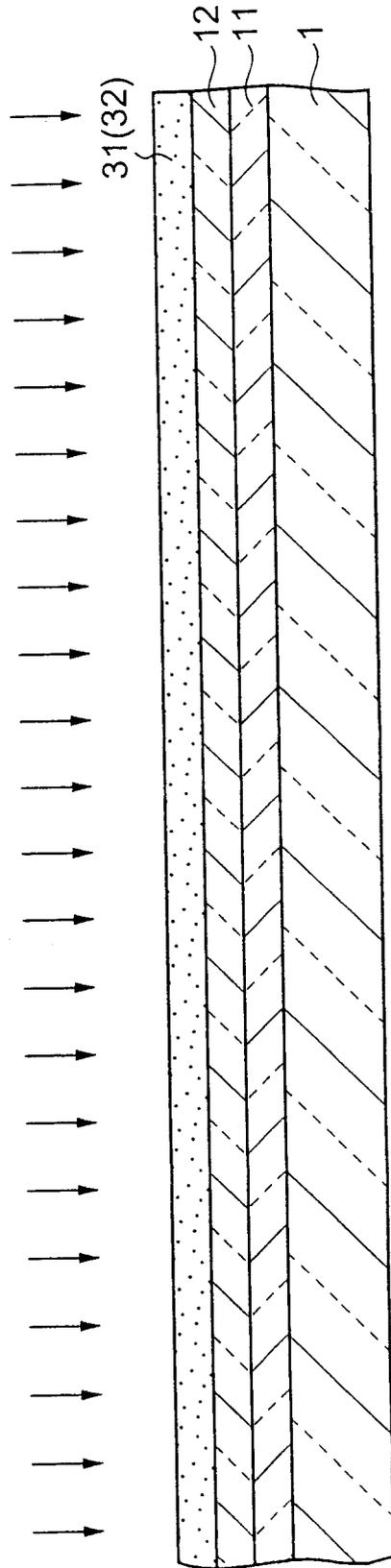


图 5

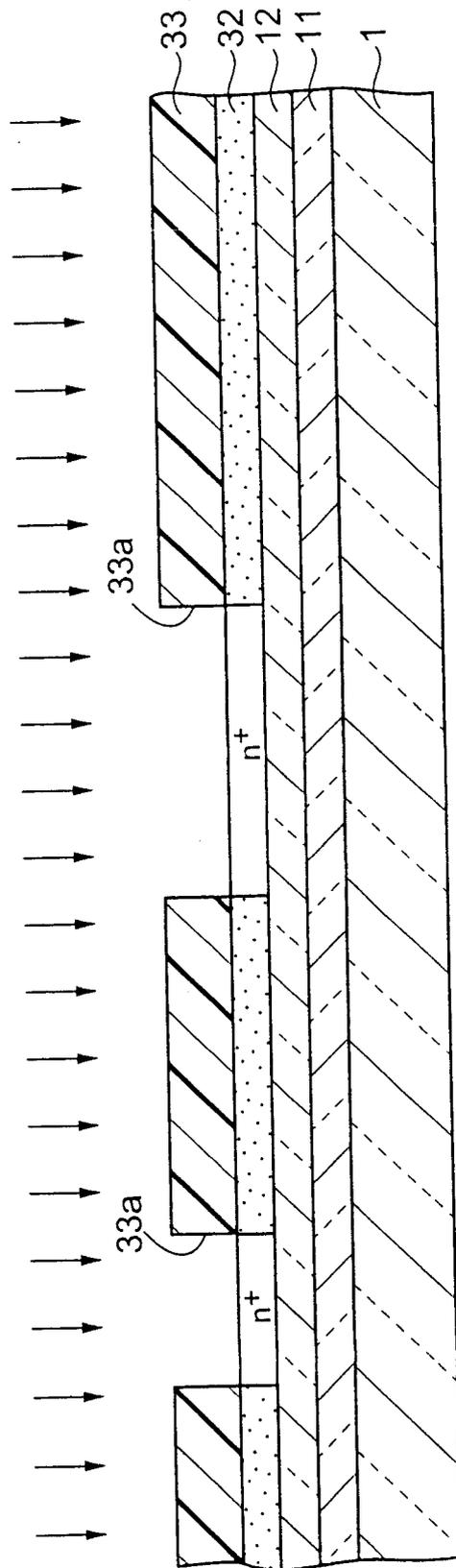


图 6

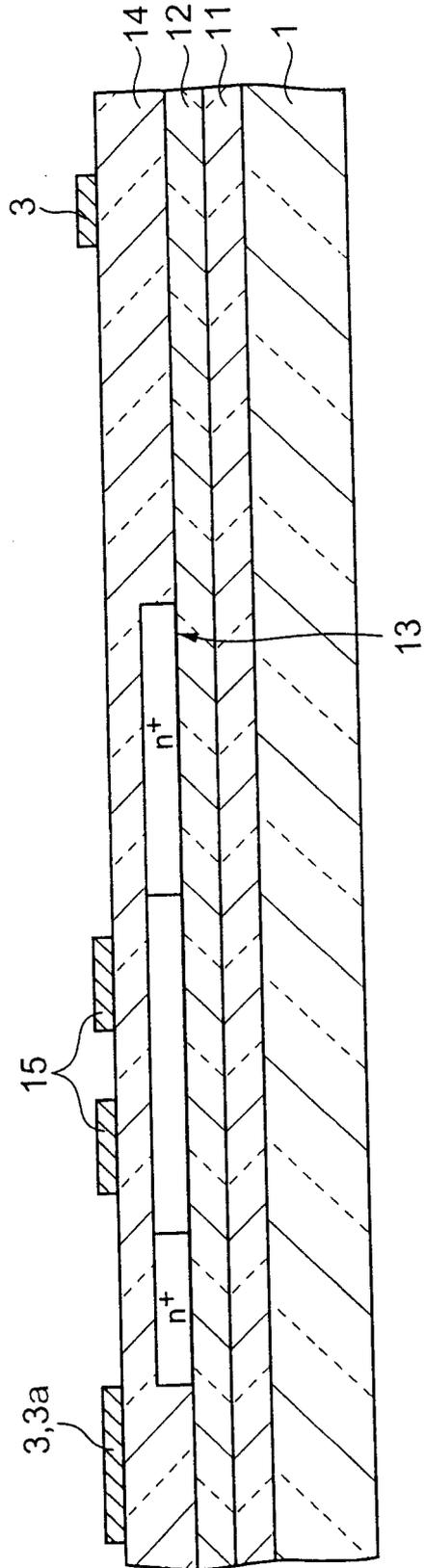


图 8

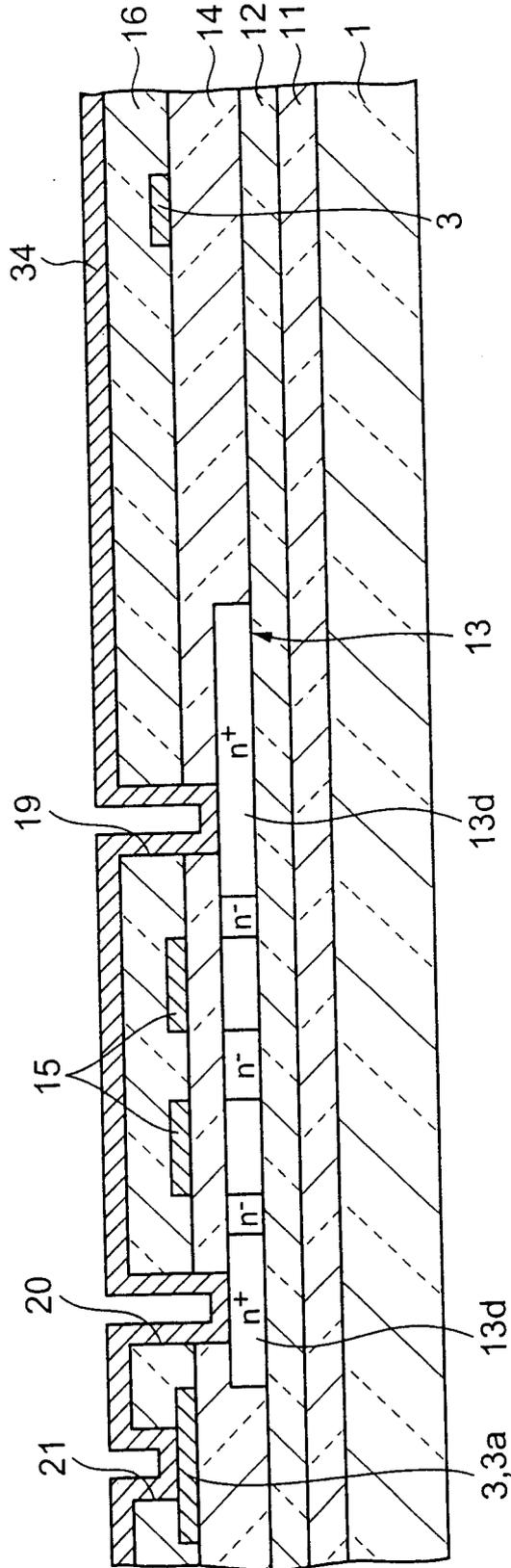


图 9

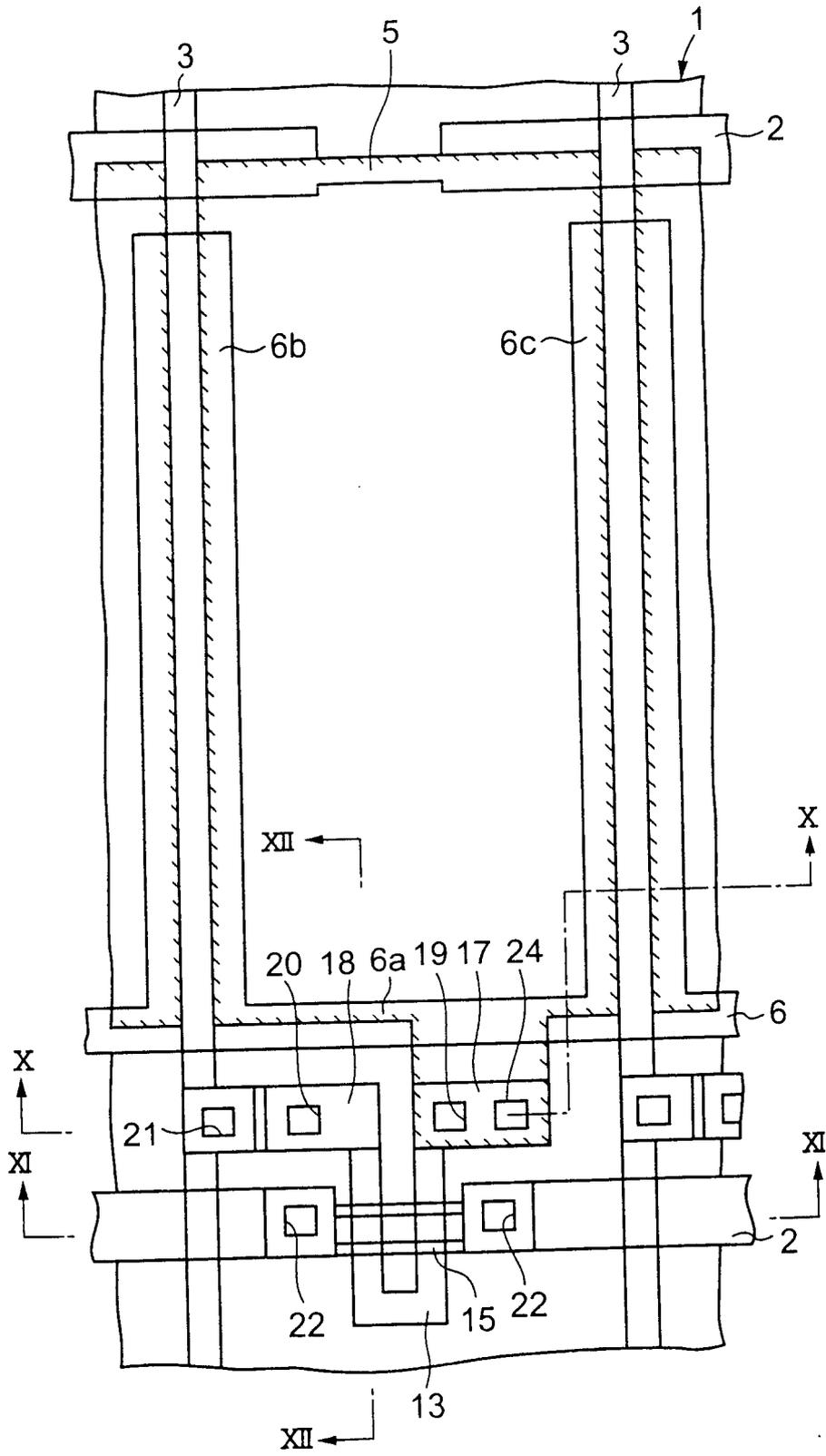


图 10

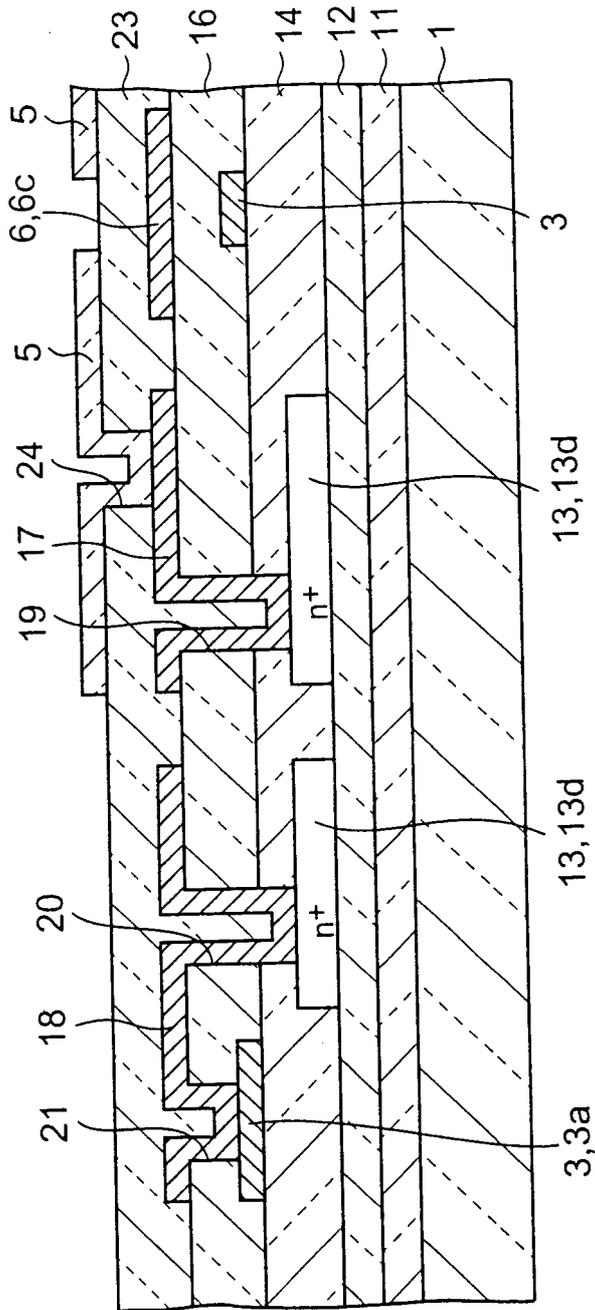


图 11

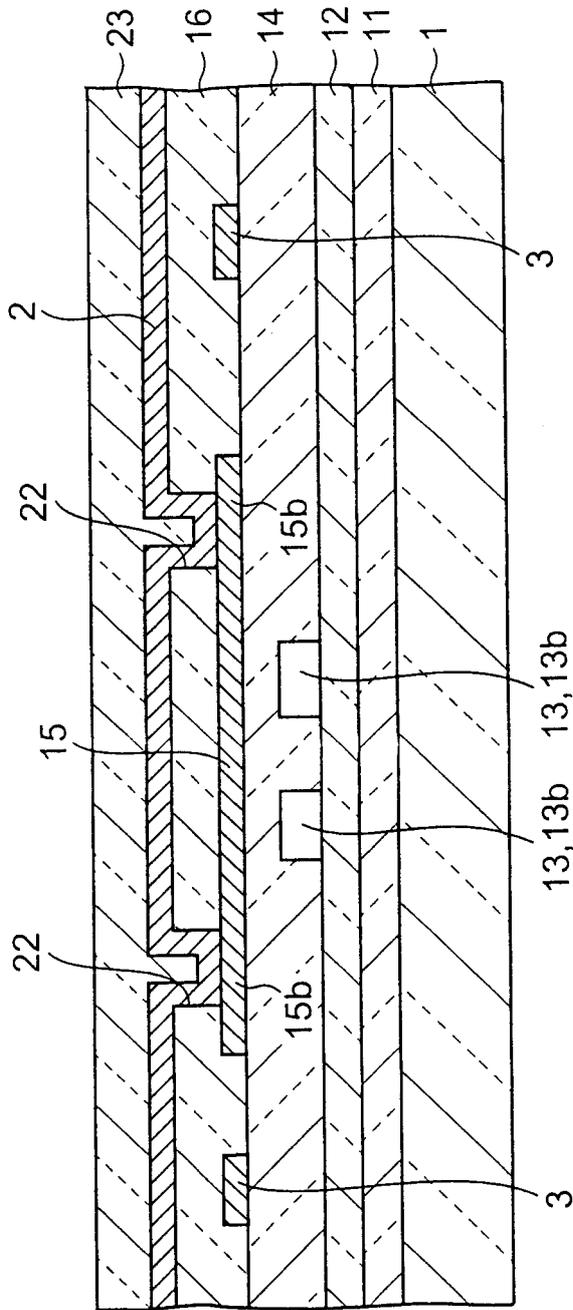


图12

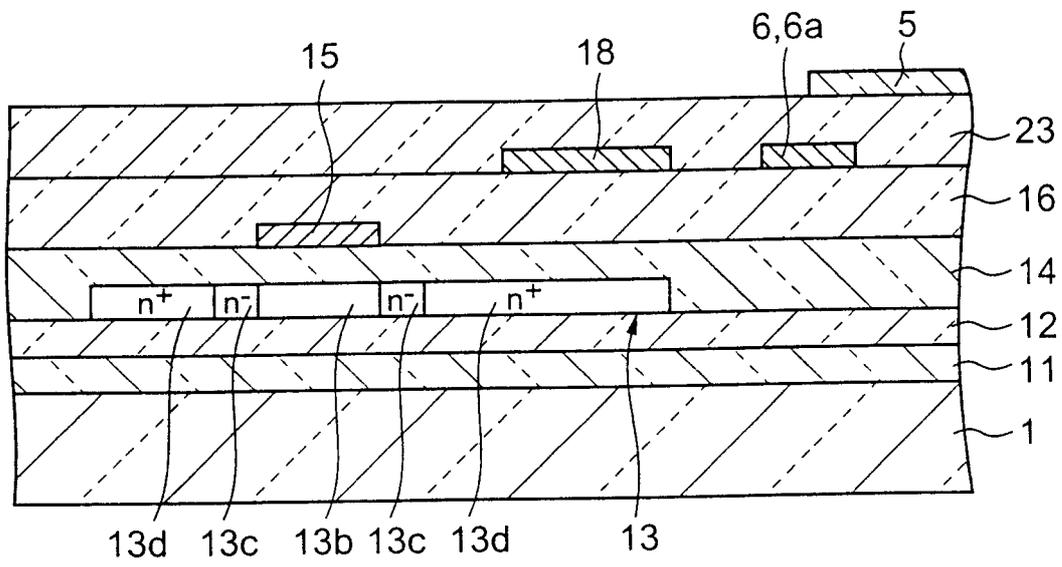


图13A

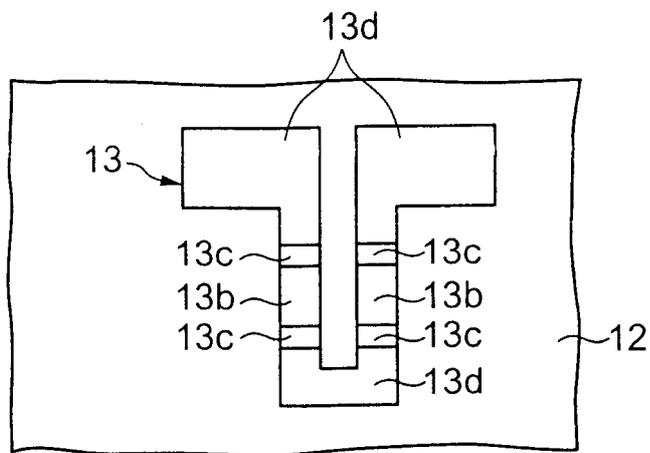


图13B

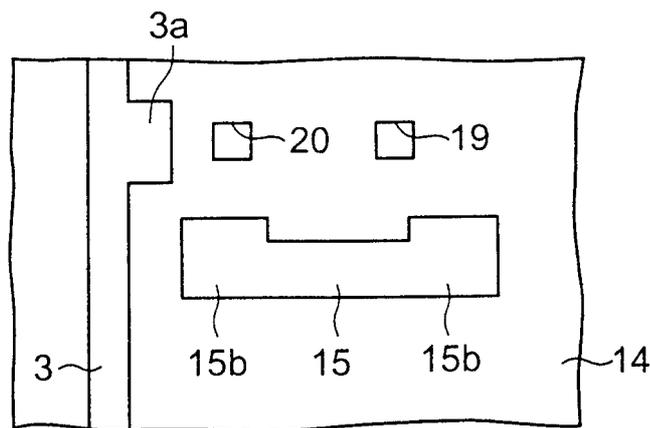


图13C

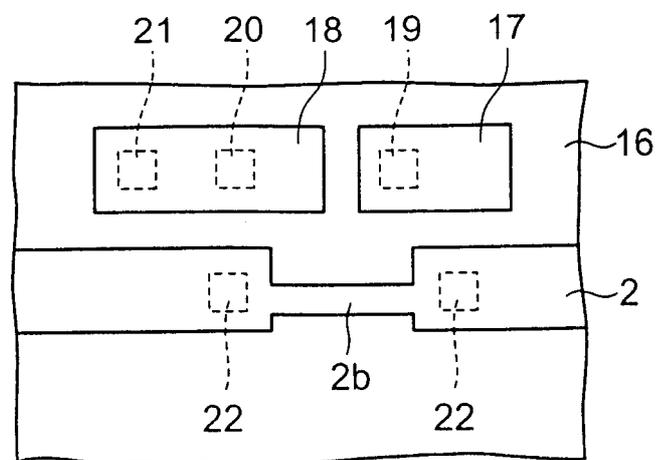


图14

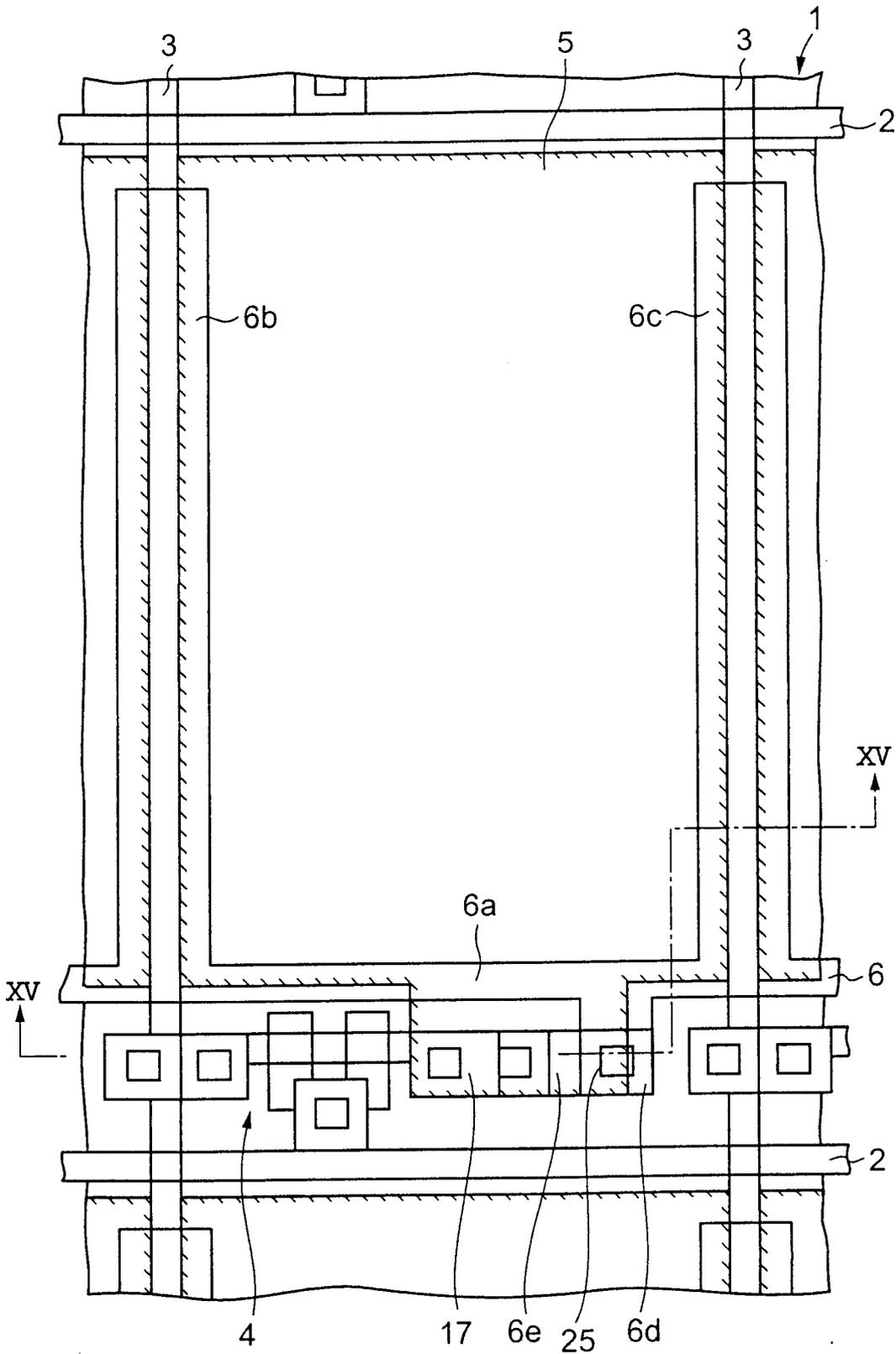


图 17

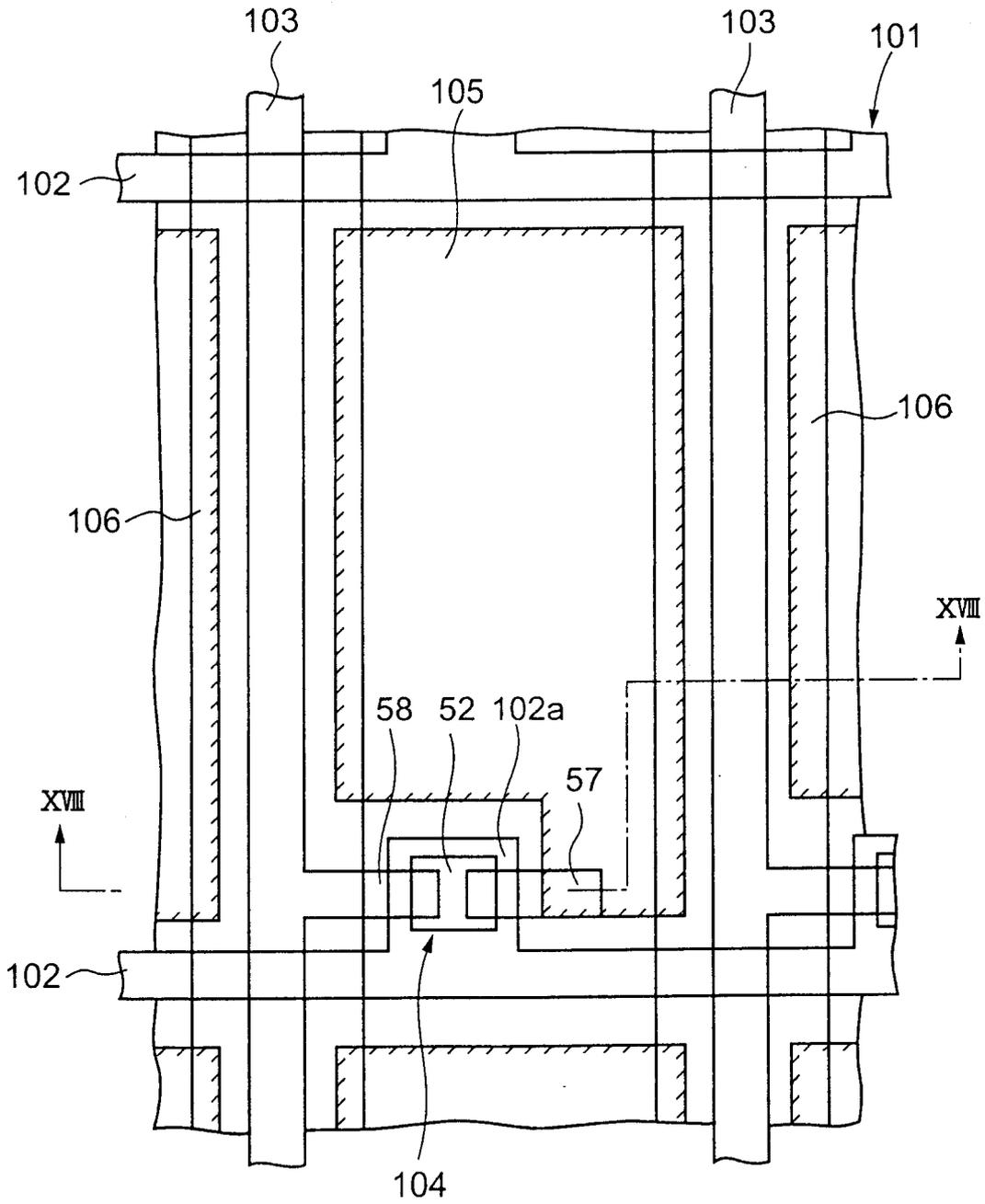


图 18

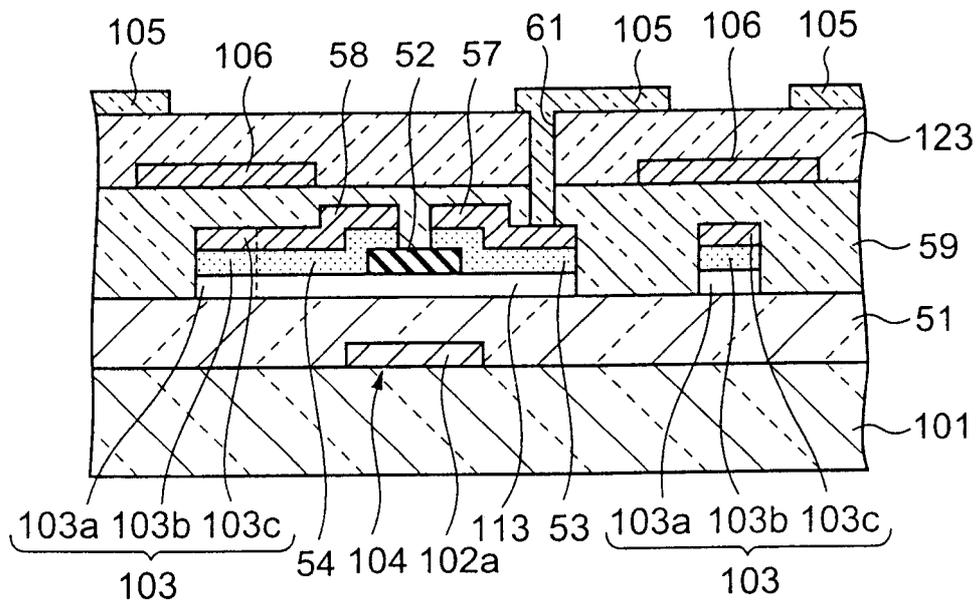


图19

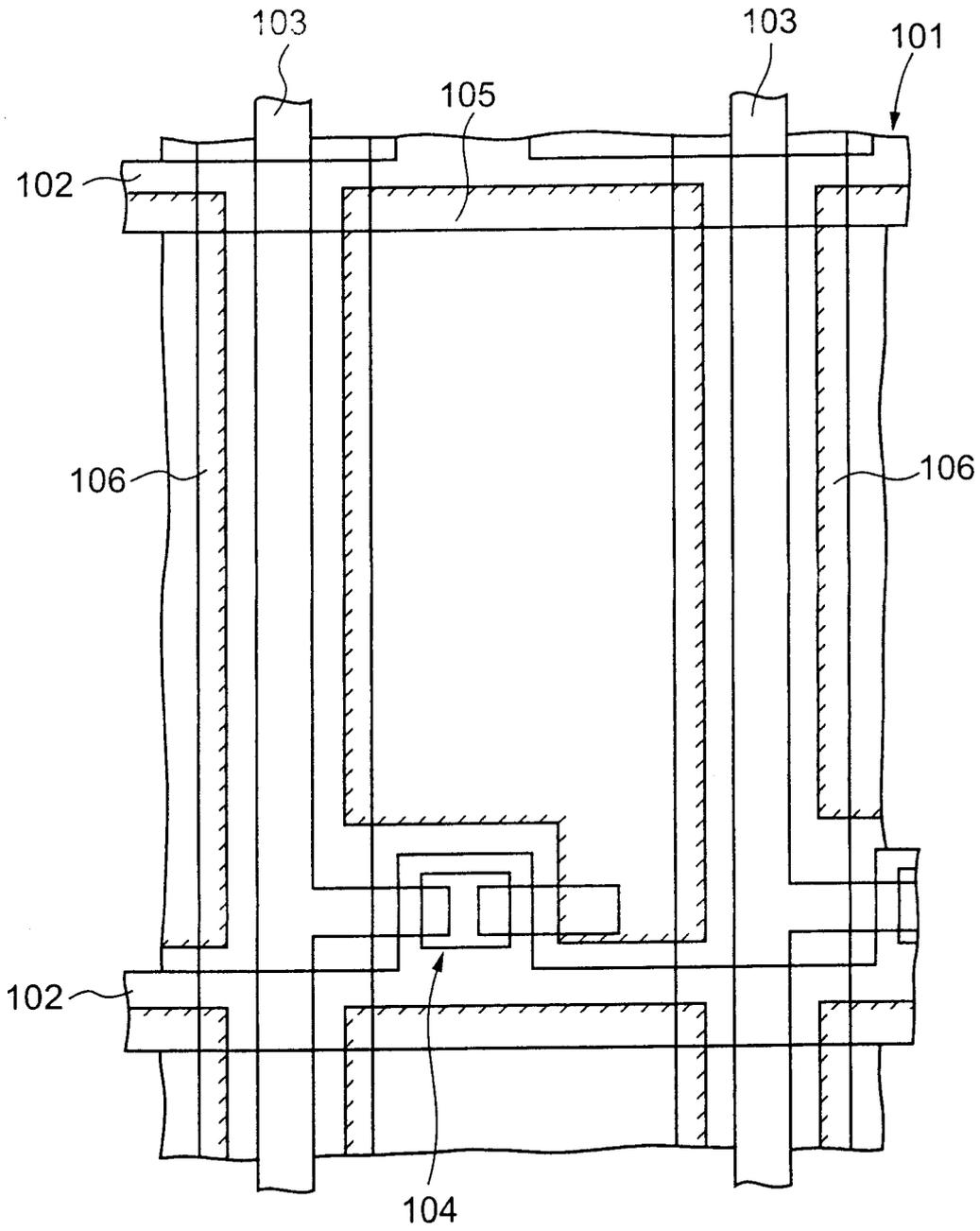


图20

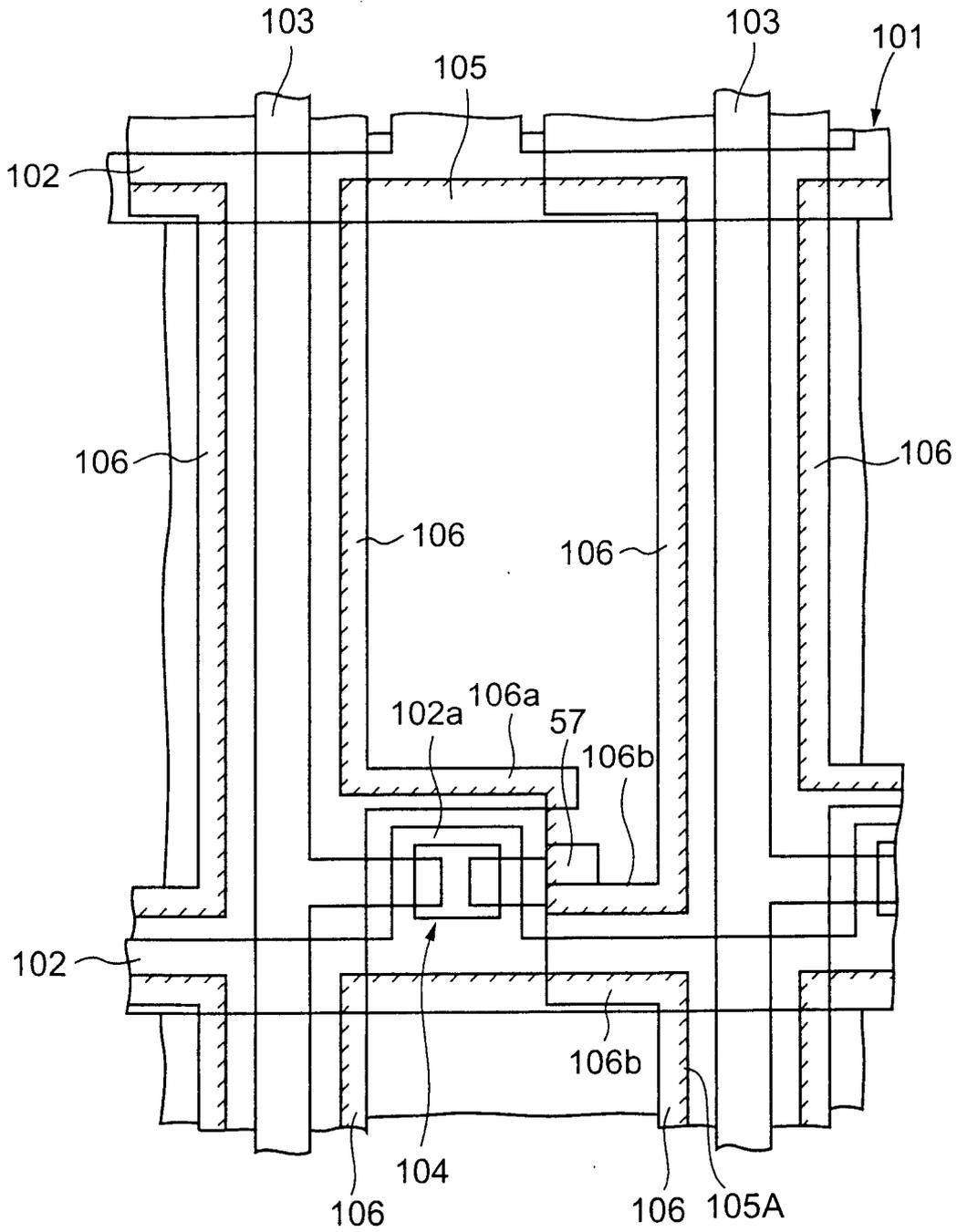


图21

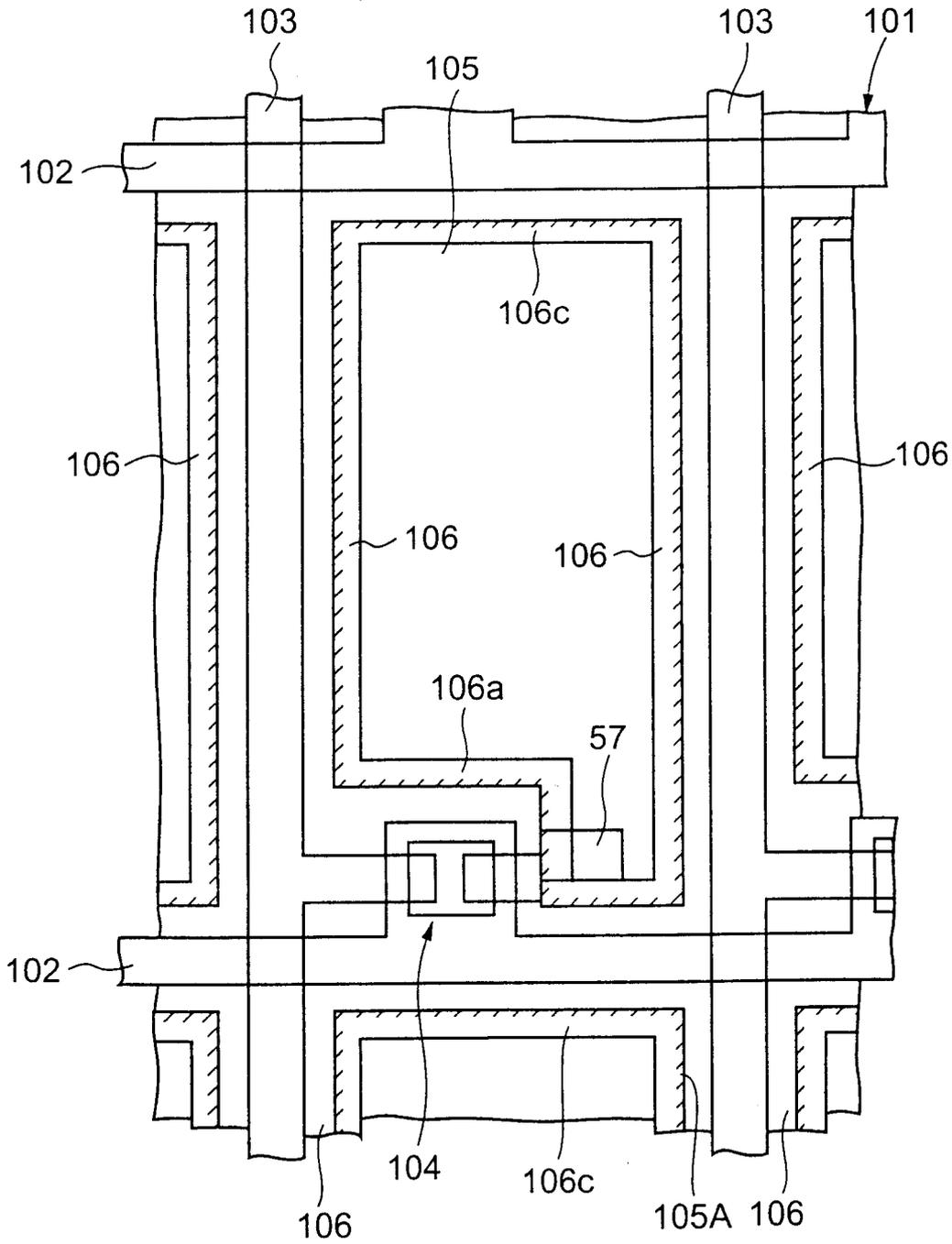


图 22

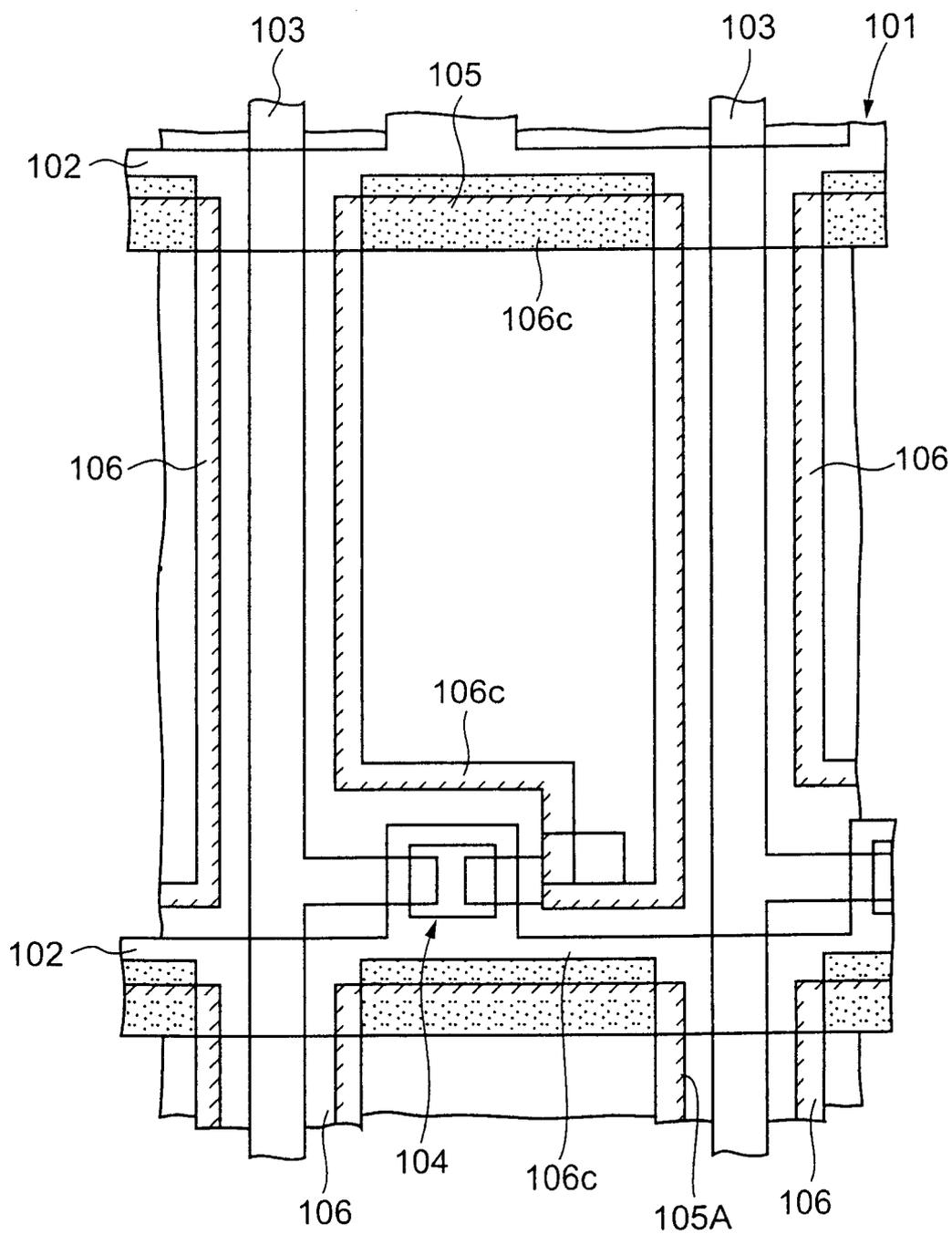


图 23

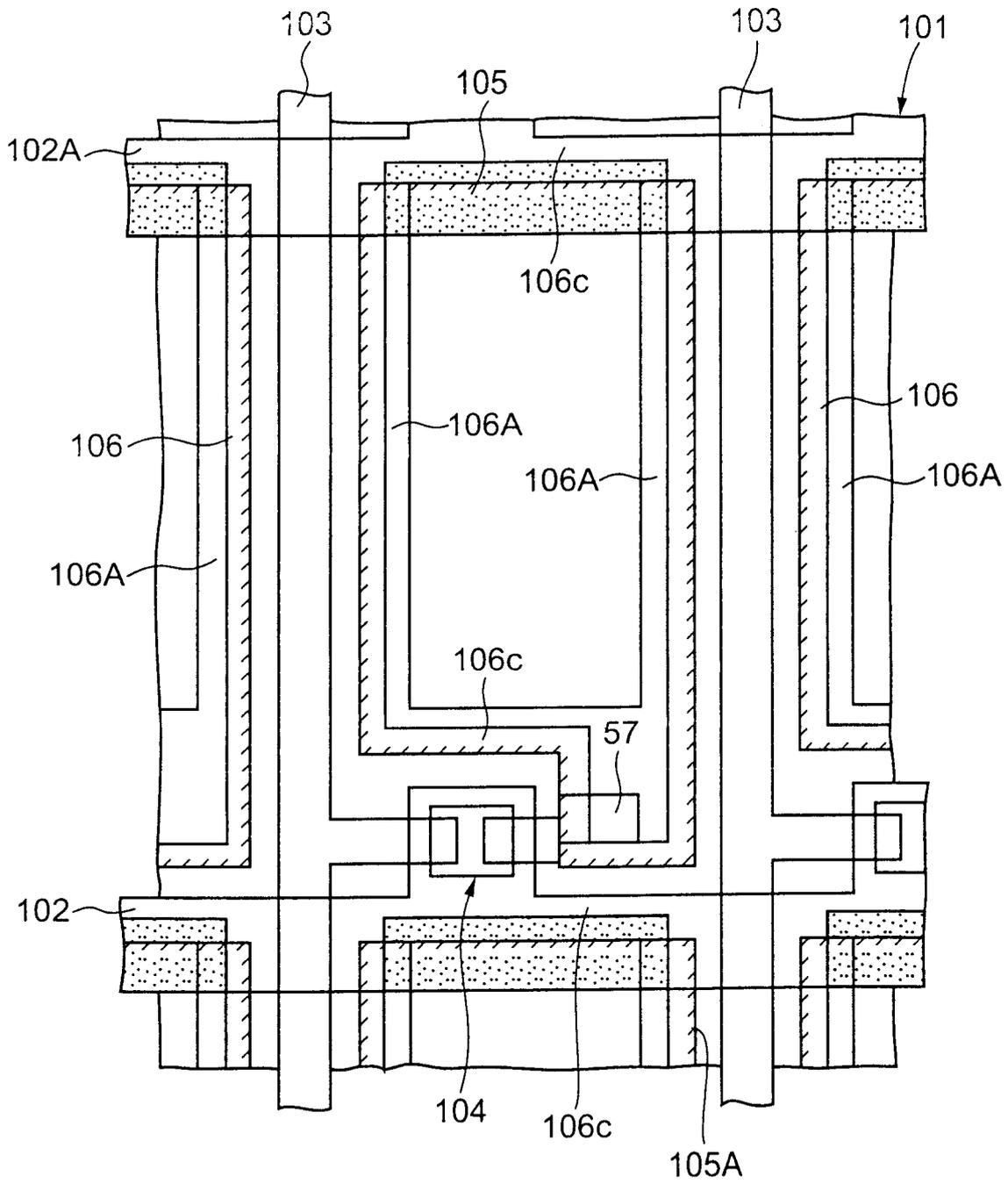


图 24A

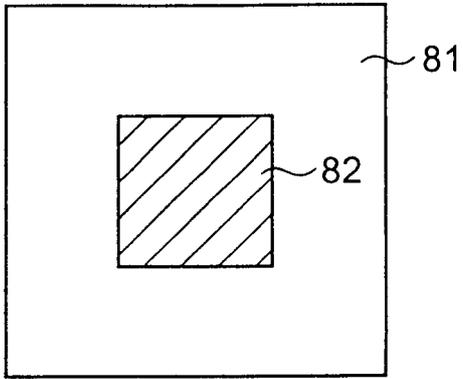
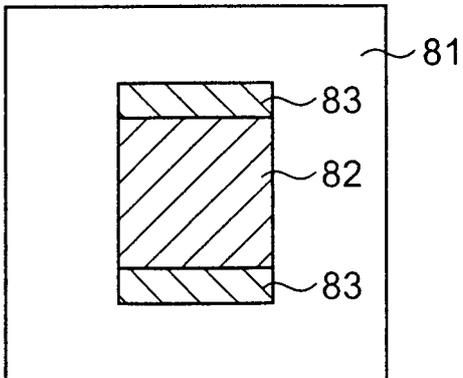


图 24B



| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 液晶显示装置 | | |
| 公开(公告)号 | CN1527117A | 公开(公告)日 | 2004-09-08 |
| 申请号 | CN200410028211.2 | 申请日 | 2004-03-08 |
| [标]申请(专利权)人(译) | 卡西欧计算机株式会社 | | |
| 申请(专利权)人(译) | 卡西欧计算机株式会社 | | |
| 当前申请(专利权)人(译) | 卡西欧计算机株式会社 | | |
| [标]发明人 | 中村弥生 石井裕满 下牧伸一 渡边仁 | | |
| 发明人 | 中村弥生 石井裕满 下牧伸一 渡边仁 | | |
| IPC分类号 | G02F1/1343 G02F1/136 G02F1/1362 G09F9/00 H01L29/786 | | |
| CPC分类号 | G02F1/136213 G02F2201/40 G02F1/136209 | | |
| 代理人(译) | 黄剑锋 | | |
| 优先权 | 2003137232 2003-05-15 JP 2003061440 2003-03-07 JP | | |
| 其他公开文献 | CN100351690C | | |
| 外部链接 | Espacenet SIPO | | |

摘要(译)

本发明提供一种液晶显示装置，在与纸面垂直的方向上，通过在像素电极(5)和数据线(3)之间配置辅助电容线(6)，能防止在像素电极(5)和数据线(3)之间产生耦合电容。在此情况下，辅助电容线(6)与数据线(3)相平行地配置在数据线(3)的整个配置区内。因此，能防止在像素电极和数据线之间产生耦合电容。

