



(12) 发明专利申请

(10) 申请公布号 CN 102629056 A

(43) 申请公布日 2012. 08. 08

(21) 申请号 201110362219. 2

H01L 27/02(2006. 01)

(22) 申请日 2011. 11. 15

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 合肥鑫晟光电科技有限公司

(72) 发明人 孙荣阁

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 王莹

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1343(2006. 01)

G02F 1/139(2006. 01)

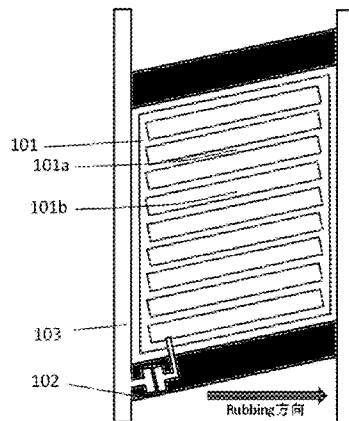
权利要求书 1 页 说明书 5 页 附图 5 页

(54) 发明名称

TFT 阵列基板及显示设备

(57) 摘要

本发明公开了一种 TFT 阵列基板,包括:形成在基板上的栅线和数据线;栅线和数据线交叉定义一个子像素单元,每个子像素单元包括薄膜晶体管器件、公共电极、第一像素电极层和第二像素电极层;第一像素电极层或第二像素电极层之一与公共电极连接,另一与薄膜晶体管的源极或漏极连接,第一像素电极层和第二像素电极层通过绝缘层隔开,第二像素电极层位于第一像素电极层的上方;第二像素电极层的条状像素电极的图形与第一像素电极层的图形上下重叠,条状像素电极与液晶初始取向具有倾斜角度,栅线或数据线与靠近自己的条状像素电极平行。本发明使得在像素边缘不会因为杂乱电场的影响而产生液晶取向紊乱现象。



1. 一种 TFT 阵列基板,包括:形成在基板上的栅线和数据线;栅线和数据线交叉定义的若干个子像素单元,每个所述子像素单元包括薄膜晶体管器件、公共电极、第一像素电极层和第二像素电极层;所述第一像素电极层和所述第二像素电极层之一与公共电极连接,另一像素电极层与薄膜晶体管的源极或漏极连接,第一像素电极层和第二像素电极层通过绝缘层隔开;第二像素电极层位于第一像素电极层的上方,第二像素电极层的条状像素电极的图形与第一像素电极层的图形上下重叠,其特征在于,所述条状像素电极与液晶初始取向具有倾斜角度,所述栅线或数据线与靠近自己的所述条状像素电极平行。

2. 如权利要求 1 所述的 TFT 阵列基板,其特征在于,所述倾斜角度为 $3^{\circ} \sim 15^{\circ}$ 。

3. 如权利要求 2 所述的 TFT 阵列基板,其特征在于,所述倾斜角度为 $7^{\circ} \sim 12^{\circ}$ 。

4. 如权利要求 1~3 中任一项所述的 TFT 阵列基板,其特征在于,所述第二像素电极层的若干条状像素电极相互平行。

5. 如权利要求 4 所述的 TFT 阵列基板,其特征在于,所述栅线与第二像素电极层的条状像素电极平行,所述数据线与所述液晶初始取向垂直。

6. 如权利要求 4 所述的 TFT 阵列基板,其特征在于,所述数据线与第二像素电极层的条状像素电极平行,所述栅线与所述液晶初始取向垂直。

7. 如权利要求 1~3 中任一项所述的 TFT 阵列基板,其特征在于,所述第二像素电极层的若干条状像素电极分为相互对称的两组。

8. 如权利要求 7 所述的 TFT 阵列基板,其特征在于,所述栅线与第二像素电极层中靠近自己的一组条状像素电极平行,所述数据线与所述液晶取向垂直。

9. 如权利要求 7 所述的 TFT 阵列基板,其特征在于,数据线的第一部分与第二像素电极层中靠近自己的一组条状像素电极平行,数据线的第二部分与第二像素电极层中靠近自己的另一组条状像素电极平行,所述栅线与所述液晶取向垂直。

10. 如权利要求 1 所述的 TFT 阵列基板,其特征在于,沿所述液晶初始取向的方向上,两个邻接的子像素结构中的条状像素电极相互对称,沿所述液晶初始取向的垂直方向上,两个邻接的子像素结构中的邻接的条状像素电极相互平行。

11. 一种显示设备,其特征在于,所述显示设备中的阵列基板为权利要求 1~10 中任一项所述的 TFT 阵列基板。

TFT 阵列基板及显示设备

技术领域

[0001] 本发明涉及薄膜晶体管液晶显示技术领域,特别涉及一种 TFT 阵列基板及显示设备。

背景技术

[0002] TN、IPS、VA、ADS 是液晶显示的几种模式,其中,ADS 是 ADSDS (ADvanced Super Dimension Switch) 的简称,即高级超维场转换技术,通过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场,使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转,从而提高了液晶工作效率并增大了透光效率。高级超维场开关技术可以提高 TFT 产品的画面品质,具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹 (push Mura) 等优点。

[0003] ADS 模式薄膜晶体管液晶显示器的阵列基板制作过程中,第一层为透明像素电极层(通常为 ITO),即为上述的板状电极,其后为栅金属层、源漏金属电极层、第二层像素电极层(通常为 ITO),即为上述的狭缝状电极,为了说明方便,将第二层像素电极层中多条具有一定宽幅和间距的条状结构称为条状像素电极。这些条状结构和条状结构之间的开口形成了狭缝状电极。

[0004] ADS 模式 TFT 像素结构一直在发生演变。早期结构为单畴结构,如图 1 所示,包括:栅线 102,数据线 103、第二像素电极层 101、及位于第二像素电极层 101 上的条状像素电极 101a 和第二像素电极层的开口 101b。数据线 103 连接 TFT 的漏极 103a, TFT 的源极 103b 与第二像素电极层 101 连接。图中同一个子像素内条状像素电极方向一致。后来一种两畴结构被提出,该结构中子像素分为左右两部分,两部分的条状像素电极左右对称,色差可以进一步降低,但子像素中央两畴交界处有竖长条黑纹产生。后来美国专利 US 2002/0041354 提出了一种像素结构设计,如图 2 所示,该像素同样具有两畴结构,分为上下两部分,两部分的条状像素电极上下对称,具备低色差效果的同时减少了畴交界处的黑纹区域,提升了穿透特性。

[0005] 但现有技术都未能解决像素边缘处的黑纹。ADS 模式 TFT 像素边缘处,由于栅线或数据线产生的扰动电场,并且由于像素电极边缘得影响,该处的电场方向与像素内部驱动液晶的边缘场方向不一致,使得像素边缘处出现液晶取向紊乱,图 1 和图 2 中的 A, B 分别为数据线和栅线附近的液晶取向紊乱区域。出现黑纹影响透过率和响应速度。为改善显示效果,一般在对向彩膜基板上制作较宽的黑矩阵来遮挡取向紊乱区域,这就造成了开口率的降低,因此降低了穿透率。

发明内容

[0006] (一) 要解决的技术问题

[0007] 本发明要解决的技术问题是:如何克服像素边缘黑纹区域过多的缺点,从而提高开口率和穿透率。

[0008] (二) 技术方案

[0009] 为解决上述技术问题,本发明提供了一种 TFT 阵列基板,包括:形成在基板上的栅线和数据线;栅线和数据线交叉定义的若干个子像素单元,每个所述子像素单元包括薄膜晶体管器件、公共电极、第一像素电极层和第二像素电极层;所述第一像素电极层和所述第二像素电极层之一与公共电极连接,另一像素电极层与薄膜晶体管的源极或漏极连接,第一像素电极层和第二像素电极层通过绝缘层隔开;第二像素电极层位于第一像素电极层的上方,第二像素电极层的条状像素电极的图形与第一像素电极层的图形上下重叠,所述条状像素电极与液晶初始取向具有 $3^{\circ} \sim 15^{\circ}$ 的倾斜角度,所述栅线或数据线与靠近自己的所述条状像素电极平行。

[0010] 其中,所述倾斜角度为 $3^{\circ} \sim 15^{\circ}$ 。

[0011] 其中,所述倾斜角度为 $7^{\circ} \sim 12^{\circ}$ 。

[0012] 其中,所述第二像素电极层的若干条状像素电极相互平行。

[0013] 其中,所述栅线与第二像素电极层的条状像素电极平行,所述数据线与所述液晶初始取向垂直。

[0014] 其中,所述数据线与第二像素电极层的条状像素电极平行,所述栅线与所述液晶初始取向垂直。

[0015] 其中,所述第二像素电极层的若干条状像素电极分为相互对称的两组。

[0016] 其中,所述栅线与第二像素电极层中靠近自己的一组条状像素电极平行,所述数据线与所述液晶取向垂直。

[0017] 其中,数据线的第一部分与第二像素电极层中靠近自己的一组条状像素电极平行,数据线的第二部分与第二像素电极层中靠近自己的另一组条状像素电极平行,所述栅线与所述液晶取向垂直。

[0018] 其中,沿所述液晶初始取向的方向上,两个邻接的子像素结构中的条状像素电极相互对称,沿所述液晶初始取向的垂直方向上,两个邻接的子像素结构中的邻接的条状像素电极相互平行。

[0019] 本发明还提供了一种显示设备,所述显示设备中的阵列基板为上述任一项所述的 TFT 阵列基板。

[0020] (三) 有益效果

[0021] 本发明通过使栅线或数据线的方向与附近的像素电极平行,使得栅线或数据线的扰动电场方向与像素内部边缘场的方向一致;同时栅线或者数据线附近的像素电极边缘与内部像素条状电极方向平行,使得像素边缘处的电场方向与像素内部边缘场方向一致,这样减少了像素边缘的液晶取向紊乱区域,提升了像素的开口率和穿透特性。本发明相对于现有技术,并不增加工艺步骤,既可实现更高的开口率和穿透率,提升了光学利用率,降低背光源的成本及能耗,达到更为绿色和环保的效果。

附图说明

[0022] 图 1 为现有技术的 TFT 阵列基板结构示意图;

[0023] 图 2 为现有技术的另一种 TFT 阵列基板结构示意图;

[0024] 图 3 为本发明实施例的一种 TFT 阵列基板中子像素结构示意图;

[0025] 图 4 为含有 9 个图 3 所示的子像素结构的阵列基板示意图；

[0026] 图 5 为本发明实施例的另一种 TFT 阵列基板中子像素结构示意图；

[0027] 图 6 为含有 9 个图 5 所示的子像素结构的阵列基板示意图；

[0028] 图 7 为本发明实施例的另一种 TFT 阵列基板中子像素结构示意图；

[0029] 图 8 为含有 9 个图 7 所示的子像素结构的阵列基板示意图；

[0030] 图 9 为本发明实施例的另一种 TFT 阵列基板中子像素结构示意图；

[0031] 图 10 为含有 9 个图 9 所示的子像素结构的阵列基板示意图。

[0032] 附图标记说明：

[0033] 101：第二像素电极层，101a：条状像素电极，101b：第二像素电极层的开口，102：栅线，103：数据线，103a：漏极，103b：源极 A：数据线附近的液晶取向紊乱区域，B：栅线附近的液晶取向紊乱区域。

具体实施方式

[0034] 下面结合附图和实施例，对本发明的具体实施方式作进一步详细描述。以下实施例用于说明本发明，但不用来限制本发明的范围。

[0035] 实施例 1

[0036] 如图 3 所示，为本发明的一种 TFT 阵列基板结构中单个子像素结构示意图，包括：形成在基板（图中未示出）上的栅线 102 和数据线 103；栅线 102 和数据线 103 交叉定义若干个子像素单元，每个子像素单元包括薄膜晶体管器件、公共电极、第一像素电极层和第二像素电极层 101。第二像素电极层 101 上有条状像素电极 101a 和第二像素电极层 101 的开口 101b。第一像素电极层和第二像素电极层 101 其中之一与公共电极连接，另一像素电极层与薄膜晶体管的源极或漏极连接，第一像素电极层和第二像素电极层 101 通过绝缘层隔开。第二像素电极层 101 位于第一像素电极层的上方，第二像素电极层的条状像素电极 101a 的图形与第一像素电极层的图形上下重叠。本实施例中，液晶初始取向为水平，若干条状像素电极 101a 均相互平行，栅线 102 与条状像素电极 101a 平行，数据线的方向与液晶初始取向垂直，整个第二像素电极层 101 呈平行四边形。条状像素电极 101a 与液晶初始取向具有 $3^{\circ} \sim 15^{\circ}$ 的倾斜角度，优选为 $7^{\circ} \sim 12^{\circ}$ ，如 9° 、 10° 。

[0037] 这样的设计使得栅线 102 产生的扰动电场方向与像素内驱动液晶的边缘场方向一致，同时靠近栅线 102 处的像素电极边缘与内部的条状像素电极 101a 平行，在像素边缘不会杂乱电场的影响而产生液晶取向紊乱现象，且使得栅线 102 附近没有黑纹产生，彩膜基板对应位置处的黑矩阵宽幅可以减少，提升了开口率和穿透率。

[0038] 如图 4 所示，为利用图 3 中的 TFT 像素结构制成的 TFT 阵列基板，图中示出了 9 个图 3 所示的子像素结构。沿液晶初始取向的方向上，两个邻接的子像素结构中的条状像素电极相互对称，沿液晶初始取向的垂直方向上，两个邻接的子像素结构中的邻接的条状像素电极相互平行。

[0039] 实施例 2

[0040] 如图 5 所示，与实施例 1 不同的是液晶初始取向为竖直方向，数据线 103 与条状像素电极 101a 平行，栅线 102 的方向与液晶取向垂直，整个第二像素电极层 101 呈平行四边形。

[0041] 这样的设计使得数据线 103 产生的扰动电场方向与像素内驱动液晶的边缘场方向一致,同时靠近数据线 103 处的像素电极边缘与内部的条状像素电极 101a 平行,在像素边缘不会杂乱电场的影响而产生液晶取向紊乱现象,且使得数据线 103 附近没有黑纹产生,彩膜基板对应位置处的黑矩阵宽幅可以减少,提升了开口率和穿透率。

[0042] 如图 6 所示,为利用图 5 中的 TFT 像素结构制成的阵列基板,图中示出了 9 个图 5 所示的子像素结构。沿液晶初始取向的方向上,两个邻接的子像素结构中的条状像素电极相互对称,沿液晶初始取向的垂直方向上,两个邻接的子像素结构中的邻接的条状像素电极相互平行。

[0043] 实施例 3

[0044] 如图 7 所示,与实施例 1 不同的是,第二像素电极层 101 上的若干条状像素电极 101a 被分为对称的两组,每一组中各自的条状像素电极 101a 平行。栅线 102 与第二像素电极层中靠近自己的一组条状像素电极 101a 平行,整个第二像素电极层 101 呈梯形。

[0045] 这样的设计使得栅线 102 产生的扰动电场方向与像素内驱动液晶的边缘场方向一致,同时靠近栅线 102 处的像素电极边缘与内部的条状像素电极 101a 平行,在像素边缘不会杂乱电场的影响而产生液晶取向紊乱现象,且使得栅线 102 附近没有黑纹产生,彩膜基板对应位置处的黑矩阵宽幅可以减少,提升了开口率和穿透率。与实施例 1 和 2 相比,将条状像素电极 101a 分为两组,相对于一组条状像素电极 101a 具有更低色差的劣势。

[0046] 如图 8 所示,为利用图 7 中的 TFT 像素结构制成的阵列基板,图中示出了 9 个图 7 所示的子像素结构。沿液晶初始取向的方向上,两个邻接的子像素结构中的条状像素电极相互对称,沿液晶初始取向的垂直方向上,两个邻接的子像素结构中的邻接的条状像素电极相互平行。

[0047] 实施例 4

[0048] 如图 9 所示,与实施例 3 不同的是液晶初始取向为竖直方向,数据线 103 与条状像素电极 101a 平行,栅线 102 的方向与液晶取向垂直,由于两组条状像素电极 101a 对称分布,数据线 103 本分成了 2 段,使得整个第二像素电极层 101 呈六边形。

[0049] 这样的设计使得数据线 103 产生的扰动电场方向与像素内驱动液晶的边缘场方向一致,同时靠近数据线 103 处的像素电极边缘与内部的条状像素电极 101a 平行,在像素边缘不会杂乱电场的影响而产生液晶取向紊乱现象,且使得数据线 103 附近没有黑纹产生,彩膜基板对应位置处的黑矩阵宽幅可以减少,提升了开口率和穿透率。

[0050] 如图 10 所示,为利用图 9 中的 TFT 像素结构制成的阵列基板,图中示出了 9 个图 9 所示的子像素结构。沿液晶初始取向的方向上,两个邻接的子像素结构中的条状像素电极相互对称,沿液晶初始取向的垂直方向上,两个邻接的子像素结构中的邻接的条状像素电极相互平行。

[0051] 实施例 5

[0052] 本发明还提供了一种显示设备,比如液晶面板、液晶电视、手机、液晶显示器、数码相框等,其还包括彩膜基板,但是有一些显示设备,比如电子纸并不需要彩膜基板,只需阵列基板即可,所以这些显示设备中的阵列基板为上述实施例 1 ~ 4 中的 TFT 阵列基板的任意一种。

[0053] 以上实施方式仅用于说明本发明,而并非对本发明的限制,有关技术领域的普通

技术人员,在不脱离本发明的精神和范围的情况下,还可以做出各种变化和变型,因此所有等同的技术方案也属于本发明的范畴,本发明的专利保护范围应由权利要求限定。

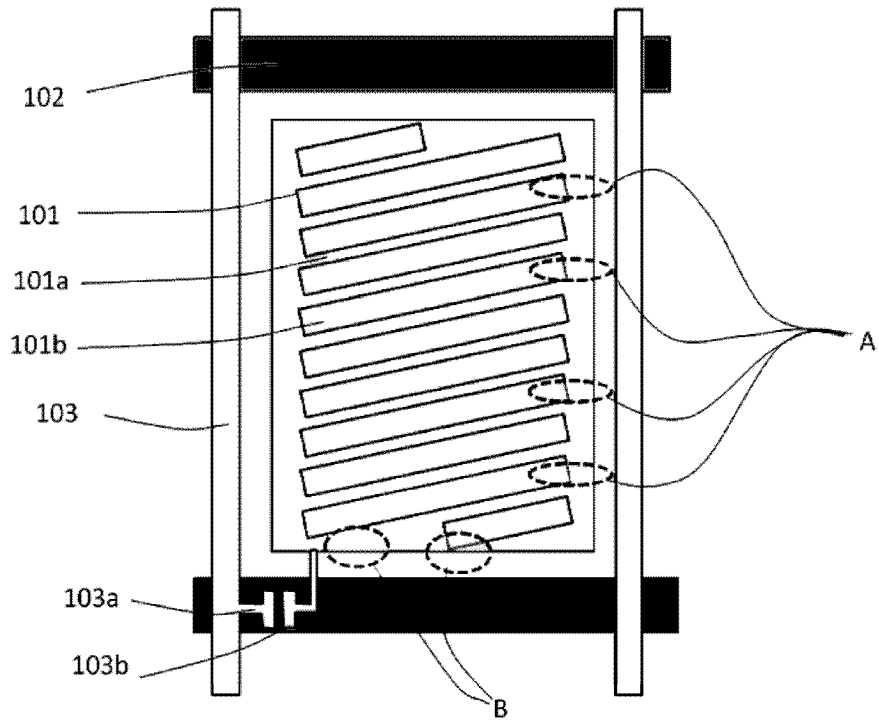


图 1

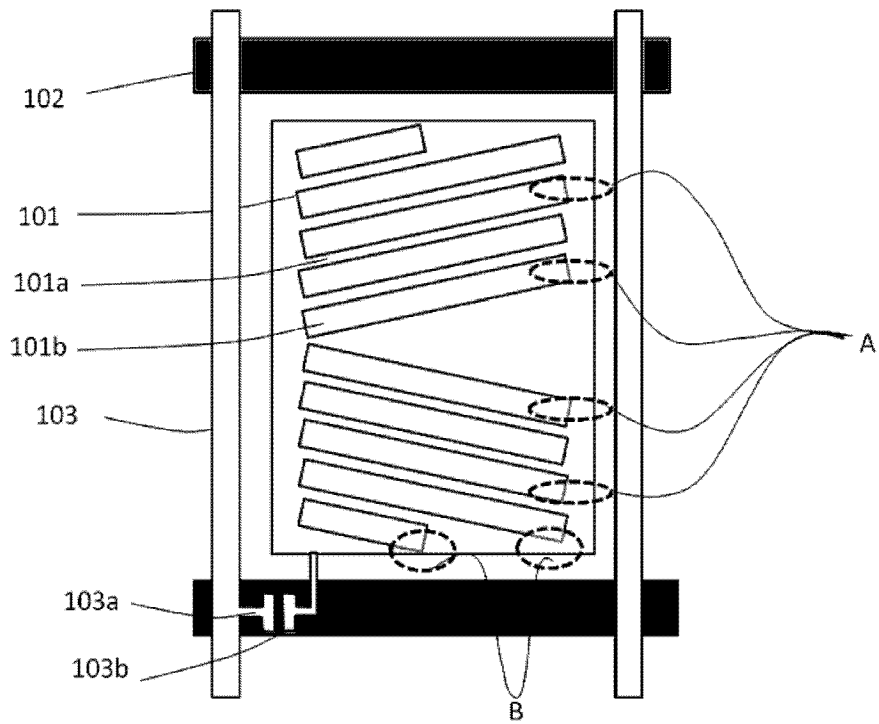


图 2

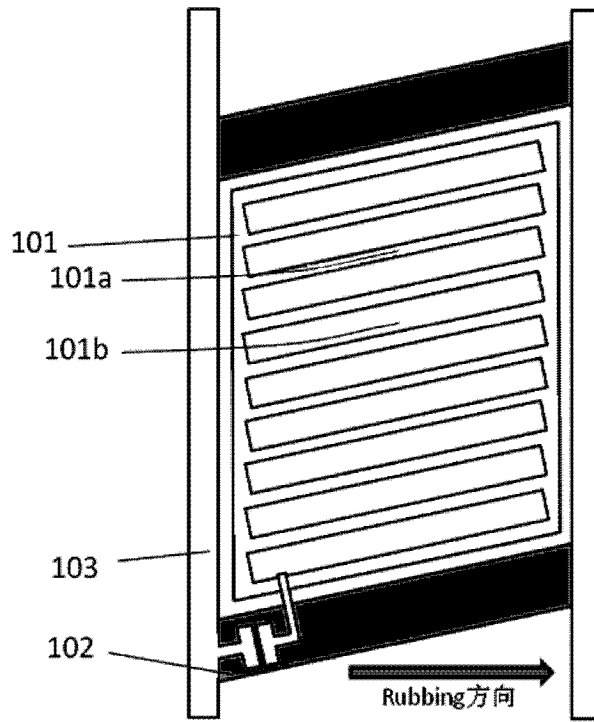


图 3

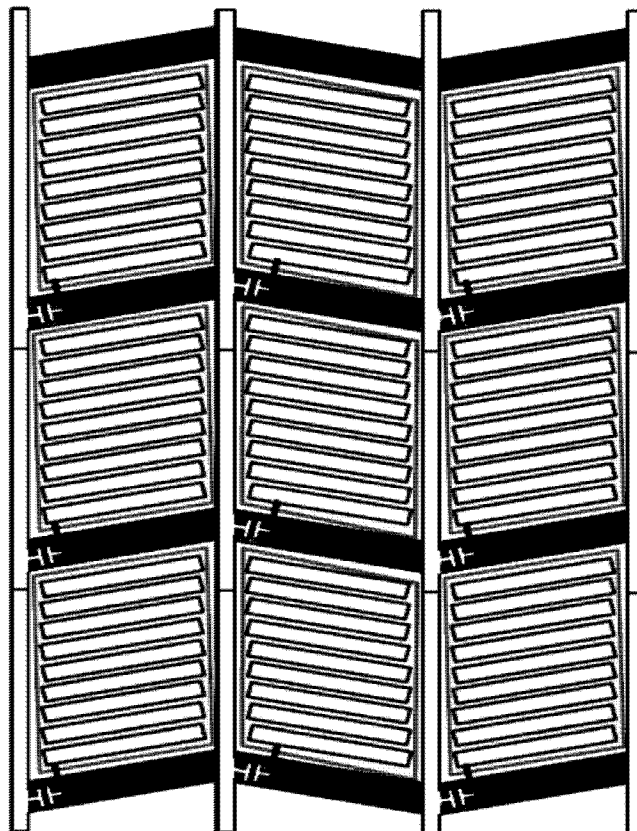


图 4

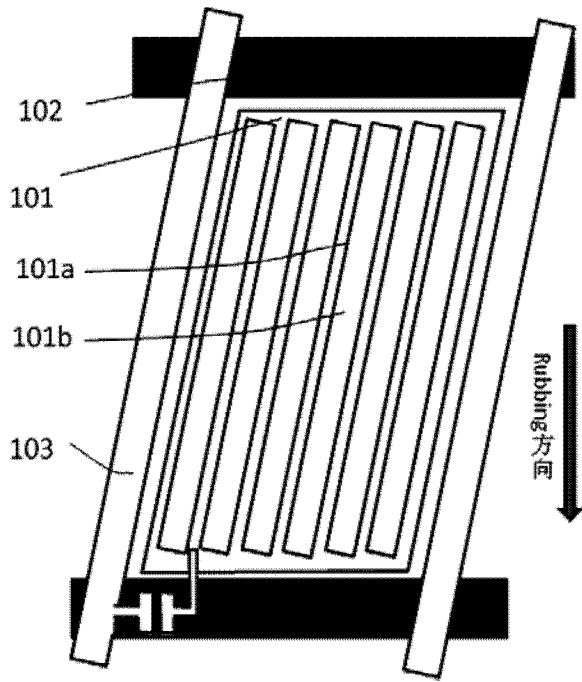


图 5

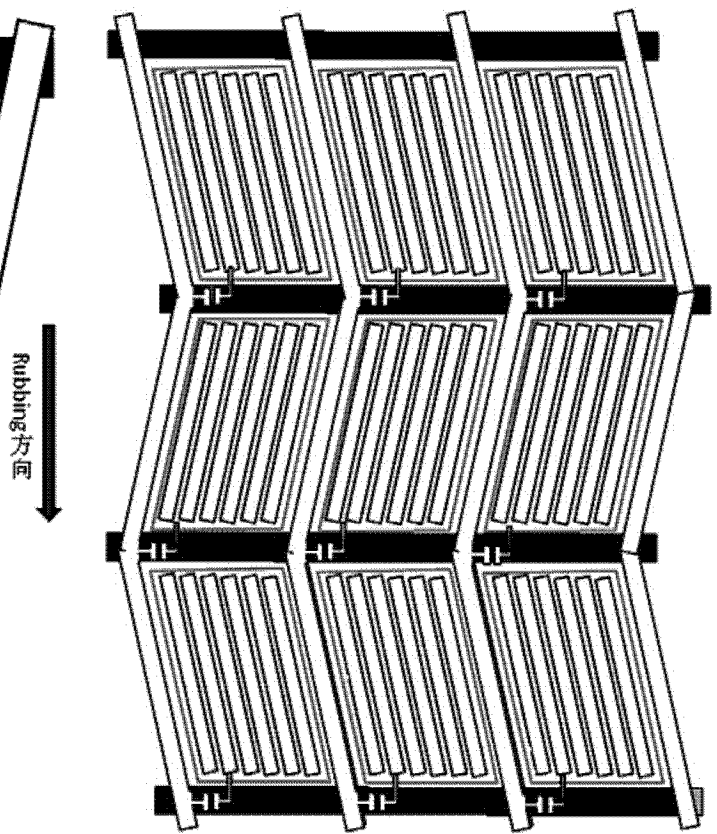


图 6

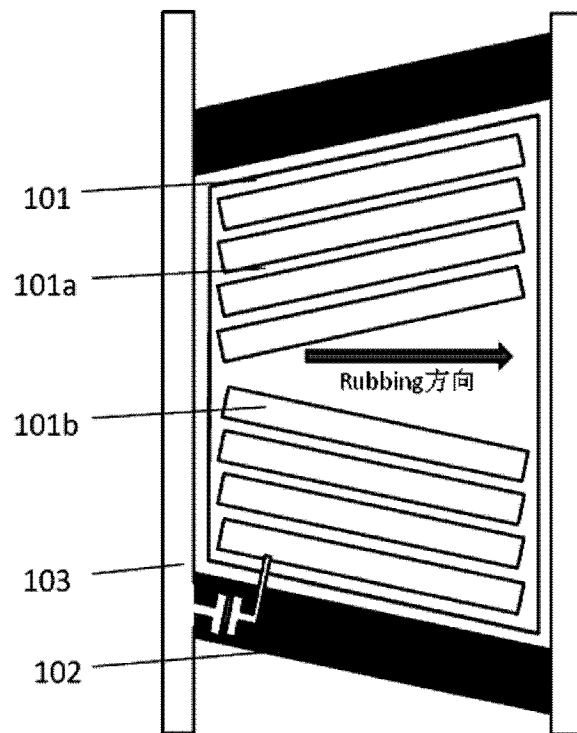


图 7

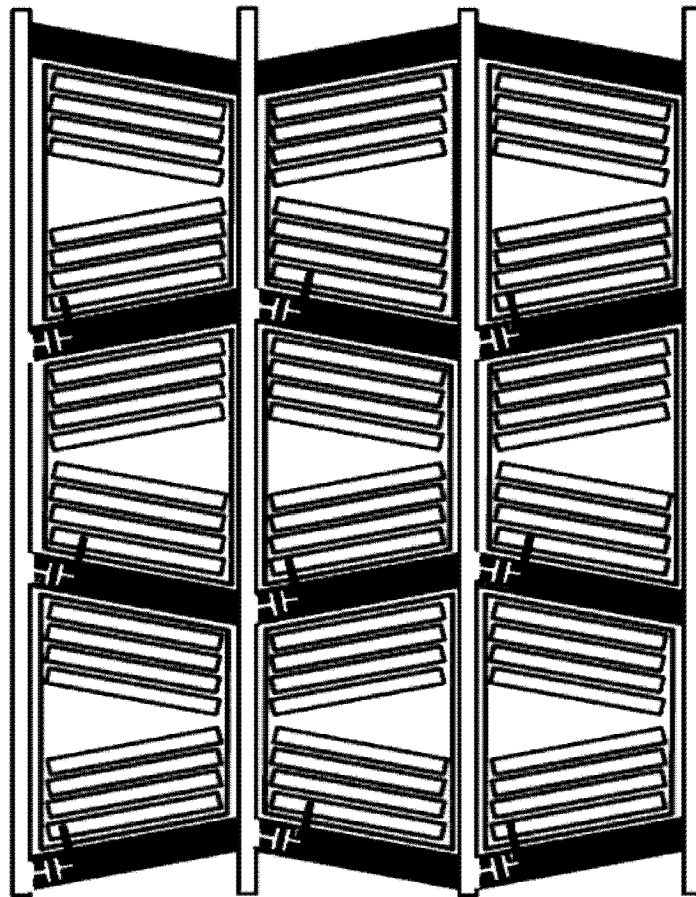


图 8

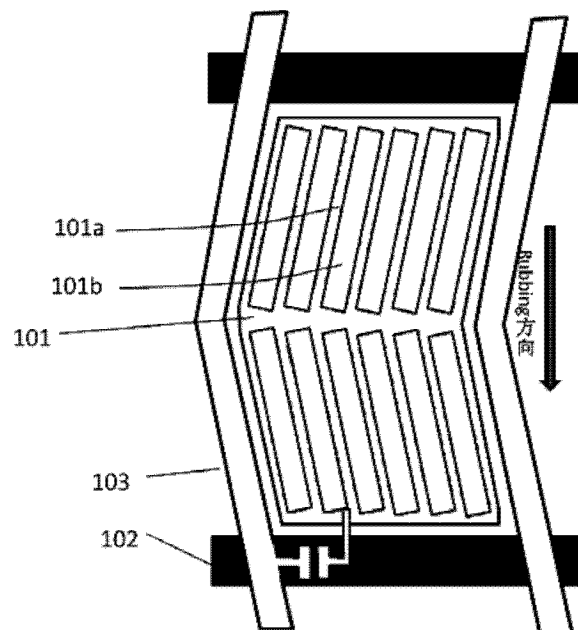


图 9

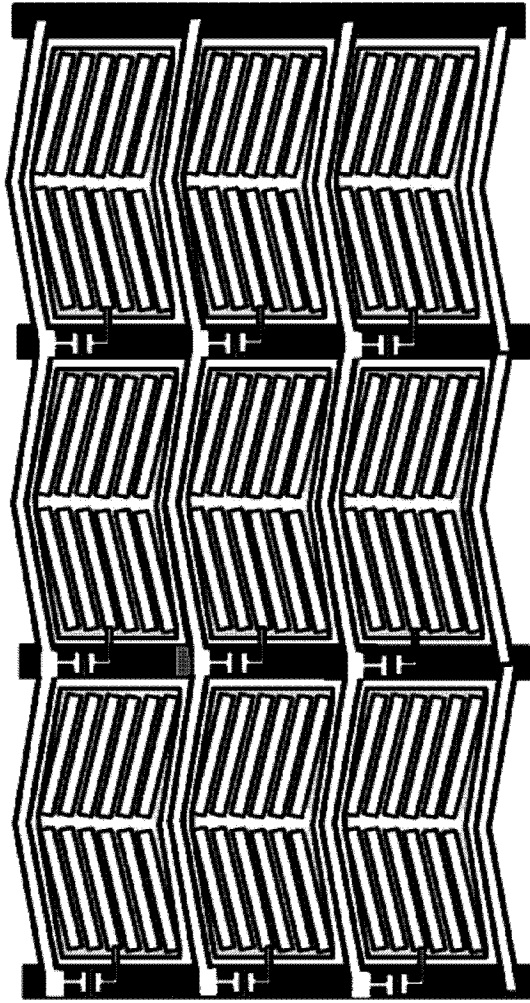


图 10

专利名称(译)	TFT阵列基板及显示设备		
公开(公告)号	CN102629056A	公开(公告)日	2012-08-08
申请号	CN201110362219.2	申请日	2011-11-15
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
[标]发明人	孙荣阁		
发明人	孙荣阁		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1343 G02F1/139 H01L27/02		
CPC分类号	G02F1/1343 G02F1/136286 G02F1/134363 G02F2001/134372		
代理人(译)	王莹		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种TFT阵列基板，包括：形成在基板上的栅线和数据线；栅线和数据线交叉定义一个子像素单元，每个子像素单元包括薄膜晶体管器件、公共电极、第一像素电极层和第二像素电极层；第一像素电极层或第二像素电极层之一与公共电极连接，另一与薄膜晶体管的源极或漏极连接，第一像素电极层和第二像素电极层通过绝缘层隔开，第二像素电极层位于第一像素电极层的上方；第二像素电极层的条状像素电极的图形与第一像素电极层的图形上下重叠，条状像素电极与液晶初始取向具有倾斜角度，栅线或数据线与靠近自己的条状像素电极平行。本发明使得在像素边缘不会因为杂乱电场的影响而产生液晶取向紊乱现象。

