



(12) 发明专利申请

(10) 申请公布号 CN 102629049 A

(43) 申请公布日 2012.08.08

(21) 申请号 201110200875.2

(22) 申请日 2011.07.18

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 黄应龙

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 王莹

(51) Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1368 (2006.01)

H01L 27/02 (2006.01)

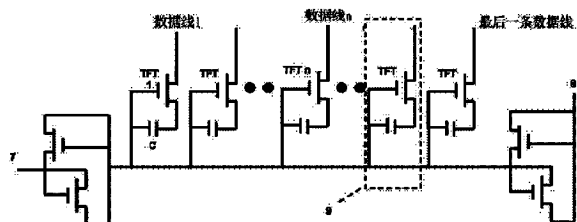
权利要求书 1 页 说明书 3 页 附图 2 页

(54) 发明名称

静电防护结构、阵列基板、液晶面板及显示装置

(57) 摘要

本发明公开了一种静电防护结构、阵列基板、液晶面板及显示装置,涉及液晶显示器领域。该静电防护结构包括至少两个薄膜晶体管 TFT,所有 TFT 的栅极相互连接,所有 TFT 的漏极悬空,且每个 TFT 的栅极与漏极交叠形成电容。本发明相对于现有的防护结构,加强了静电防护的作用,从而更好地保护了液晶面板。



1. 一种静电防护结构,其特征在于,包括至少两个薄膜晶体管 TFT,所有 TFT 的栅极相互连接,所有 TFT 的漏极悬空,且每个 TFT 的栅极与漏极交叠形成电容。
2. 如权利要求 1 所述的静电防护结构,其特征在于,所述静电防护结构还包括两个短路环,所述短路环包含有两个 TFT,所述所有 TFT 的栅极与其中一个短路环的两个 TFT 中一个的栅极连接;所述所有 TFT 的栅极与另一个短路环的两个 TFT 中一个的源极连接。
3. 一种阵列基板,包括数据线接口、栅线接口和包含有 TFT 的有源区,其特征在于,在所述数据线接口和有源区之间的每根数据线上设置有权利要求 1 或 2 所述的静电防护结构,所述静电防护结构中每个 TFT 的源极与所述数据线连接。
4. 如权利要求 3 所述的阵列基板,其特征在于,所述阵列基板还包括透明绝缘基板和存储电容。
5. 如权利要求 4 所述的阵列基板,其特征在于,所述阵列基板还包括像素区;所述存储电容位于所述像素区中,且由像素区中 TFT 的漏极与栅极的交叠形成;所述静电防护结构中每个 TFT 的栅极与漏极的交叠面积为所述有源区中 TFT 的漏极与栅极的交叠面积的 4 ~ 5 倍。
6. 一种液晶面板,其特征在于,包括如权利要求 3 至 5 任一项所述的阵列基板。
7. 一种显示装置,其特征在于,包括如权利要求 6 所述的液晶面板。

静电防护结构、阵列基板、液晶面板及显示装置

技术领域

[0001] 本发明涉及液晶显示器领域,尤其涉及一种静电防护结构、包括该结构的阵列基板、液晶面板及显示装置。

背景技术

[0002] 在薄膜晶体管(TFT)液晶显示器的制作过程中,静电放电(Electro-Static Discharge,ESD)保护一直是重要课题,静电是仅次于particle(微尘颗粒)的影响产品率的第二大因素,ESD问题解决的好坏,直接影响着公司的利润。ESD保护观念的产生,主要是由于当显示器的基板表面因一连串的制造工艺(如薄膜沉积,干法刻蚀,偏光片的贴附等等)以及基板的运送过程中,基板上会累积不少静电荷,除非有适当的放电途径,否则静电荷累积到一定程度而随意放电时,会破坏部分像素结构,造成显示的不良,甚至造成整个液晶显示器损坏。

[0003] 如图1所示,常用的技术是在相应的数据线和扫描线(即栅线)设计ESD短路环,即图1中的ESD电路1和ESD电路2,由图2所示的两个对应的TFT器件组成,实际的作用是两个二极管,因此可以用二极管代替,但是由于液晶面板单独制作二极管不方便,用三极管更方便,因此用三极管代替更合适,起到双向导通的作用,静电发生的时候,静电荷平均分布到整个面板上,当静电荷积累到一定的阶段,使静电荷通过短路环引导至整个栅线或者整个数据线,使静电荷平均分布到整个面板上面,从而层与层之间的电压差不会太大,避免静电发生对液晶面板造成的不利影响。其中5为扫描线,6为数据线,1、2为ESD电路1的两个端口;3、4为ESD电路2的两个端口。

[0004] 图1中的电路中设计了两个TFT进行防护,往往静电保护效果不够,特别是面板尺寸增大时尤为明显,无法有效减弱静电能量,常常发生与静电相关的不良情形。因此,仍然需要一种更好的静电放电保护结构,以制造品质更好的TFT-LCD面板。

发明内容

[0005] (一)要解决的技术问题

[0006] 本发明要解决的技术问题是:如何加强静电防护的作用,从而更好地保护液晶面板。

[0007] (二)技术方案

[0008] 为解决上述技术问题,本发明提供了一种静电防护结构,包括至少两个薄膜晶体管TFT,所有TFT的栅极相互连接,所有TFT的漏极悬空,且每个TFT的栅极与漏极交叠形成电容。

[0009] 其中,所述静电防护结构还包括两个短路环,所述短路环包含有两个TFT,所述所有TFT的栅极与其中一个短路环的两个TFT中一个的栅极连接;所述所有TFT的栅极与另一个短路环的两个TFT中一个的源极连接。

[0010] 本发明还提供了一种阵列基板,包括数据线接口、栅线接口和包含有TFT的有源

区,在所述数据线接口和有源区之间的每根数据线上设置有所述的静电防护结构,所述静电防护结构中每个 TFT 的源极与所述数据线连接。

[0011] 其中,所述阵列基板还包括透明绝缘基板和存储电容。

[0012] 其中,所述阵列基板还包括像素区;所述存储电容位于所述像素区中,且由像素区中 TFT 的漏极与栅极的交叠形成;所述静电防护结构中每个 TFT 的栅极与漏极的交叠面积为所述有源区中 TFT 的漏极与栅极的交叠面积的 4~5 倍。

[0013] 本发明还提供了一种液晶面板,其包括上述阵列基板。

[0014] 本发明还提供了一种显示装置,其包括上述液晶面板。

[0015] (三)有益效果

[0016] 本发明中由于 TFT 的漏极处于悬空的状态,TFT 自身的漏极与栅极构成一个大电容,当栅极的电压迅速上升的时候,会导致 TFT 的漏极电压迅速上升,TFT 将导通,从而起到静电的疏导作用。

附图说明

[0017] 图 1 是现有的设有静电防护结构的基板平面图;

[0018] 图 2 是现有短路环的结构;

[0019] 图 3 是本发明的静电防护结构;

[0020] 图 4 是本发明的设有图 3 的静电防护结构的基板平面图。

具体实施方式

[0021] 下面结合附图和实施例,对本发明的具体实施方式作进一步详细说明。以下实施例用于说明本发明,但不用来限制本发明的范围。

[0022] 如图 3 所示,本发明提供了一种静电防护结构(即图 4 中的 ESD 增强电路),包括如图 3 所示的至少两个薄膜晶体管 TFT,所有 TFT 的栅极相互连接,所有 TFT 的漏极均悬空(floating),且每个 TFT 的栅极与漏极交叠形成电容。每个 TFT 形成的单元用附图标记 9 表示。

[0023] 其中,所述静电防护结构还包括如图 3 所示的两个短路环,所述短路环包含有两个 TFT,所述所有 TFT 的栅极与其中一个短路环的两个 TFT 中一个的栅极连接(另一个 TFT 的源极引线标号为 7);所述所有 TFT 的栅极与另一个短路环的两个 TFT 中一个的源极连接(另一个 TFT 的漏极引线标号为 8)。引线 7,8 最终都连接到薄膜晶体管基板的公共电极线。

[0024] 如图 4 所示,本发明还提供了一种阵列基板,包括数据线接口、栅线接口和包含有 TFT 的有源区,在所述数据线接口和有源区之间的每根数据线上设置有图 3 所示的静电防护结构,所述静电防护结构中每个 TFT 的源极与所述数据线连接。所述基板还包括透明绝缘基板和多个存储电容。所述基板还包括像素区;所述多个存储电容位于所述像素区中,且由像素区中 TFT 的漏极与栅极的交叠形成。

[0025] 本发明的静电防护原理如下:当面板内部发生静电积累时,除了图 2 所示的现有结构起到静电防护的作用之外,图 3 中的 TFT 给一系列由各自的漏极与栅极形成的电容充电,在制作版图的时候,可以将 TFT 的漏极与栅极的交叠(不接触)面积设计得大一些(可以为薄膜晶体管基板的有源区中 TFT 的漏极与栅极的交叠面积的 4~5 倍),这样,静电发

生时将对所形成的电容充电,因为这些电容比较大,TFT 将导通,能起到静电缓冲的作用。

[0026] 由于 TFT 的漏极处于悬空的状态,当静电给电容充电的过程中,由于耦合(如图 3 中黑圆点所示)的影响,漏极的电位会迅速的上升,这个时候 TFT 是二极管的作用,从而起到加强静电防护的作用。

[0027] 本发明还提供了一种液晶面板,其包括上述阵列基板。

[0028] 本发明还提供了一种显示装置,其包括上述液晶面板。

[0029] 由此可以看出,将本发明的静电防护结构设置于基板上的有限空间内,以引导方式将静电能量引导至特定区域释放,在不影响显示区内元件特性以及面板显示效果的前提下,可获得更好的静电防护效果。

[0030] 以上实施方式仅用于说明本发明,而并非对本发明的限制,有关技术领域的普通技术人员,在不脱离本发明的精神和范围的情况下,还可以做出各种变化和变型,因此所有等同的技术方案也属于本发明的范畴,本发明的专利保护范围应由权利要求限定。

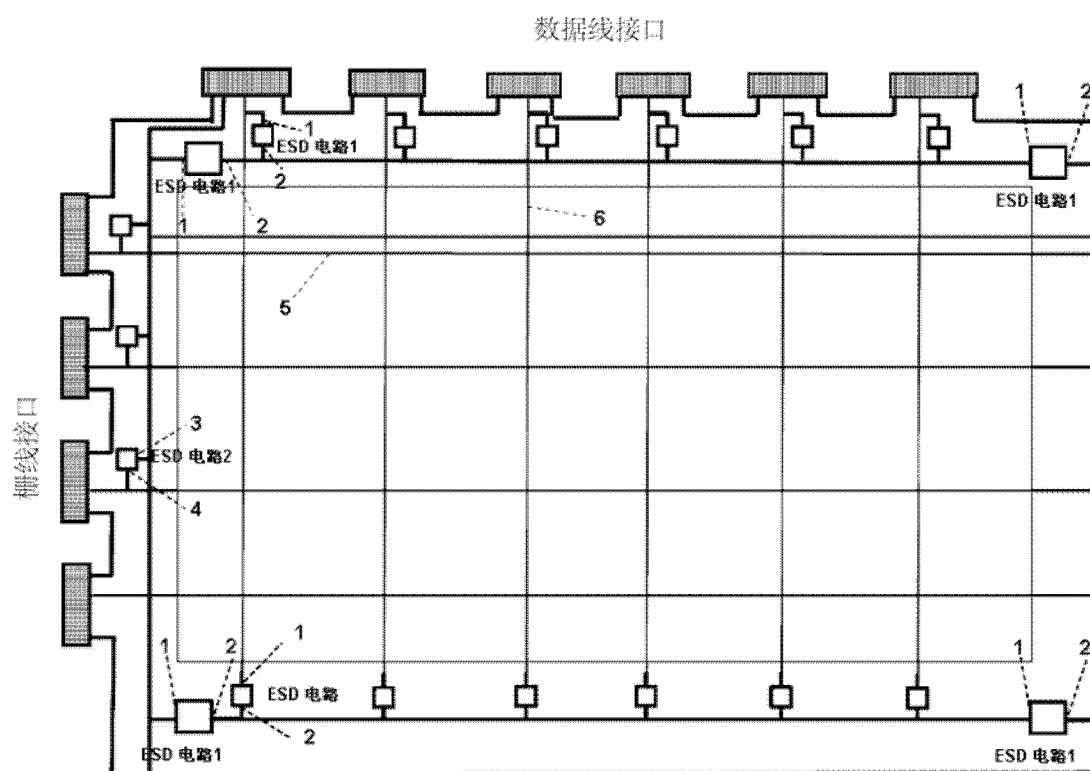


图 1

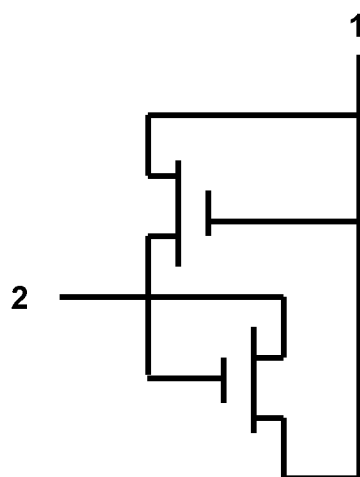


图 2

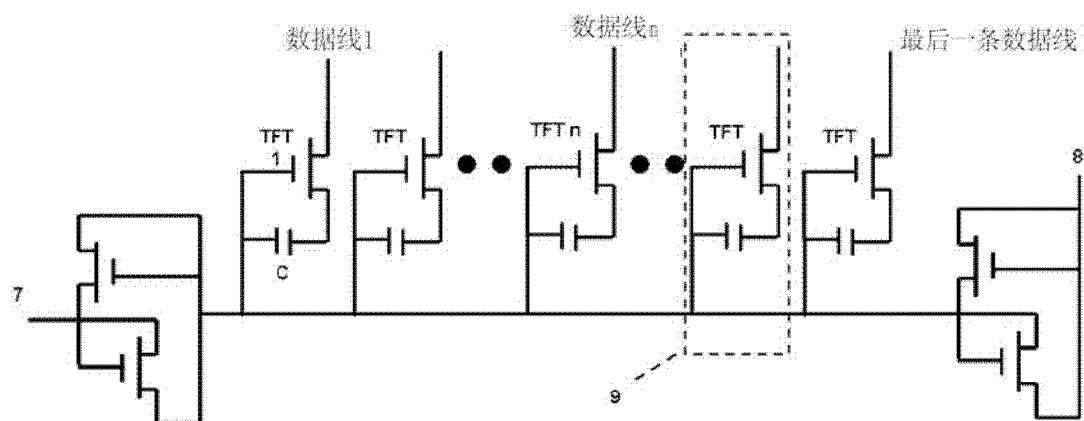


图 3

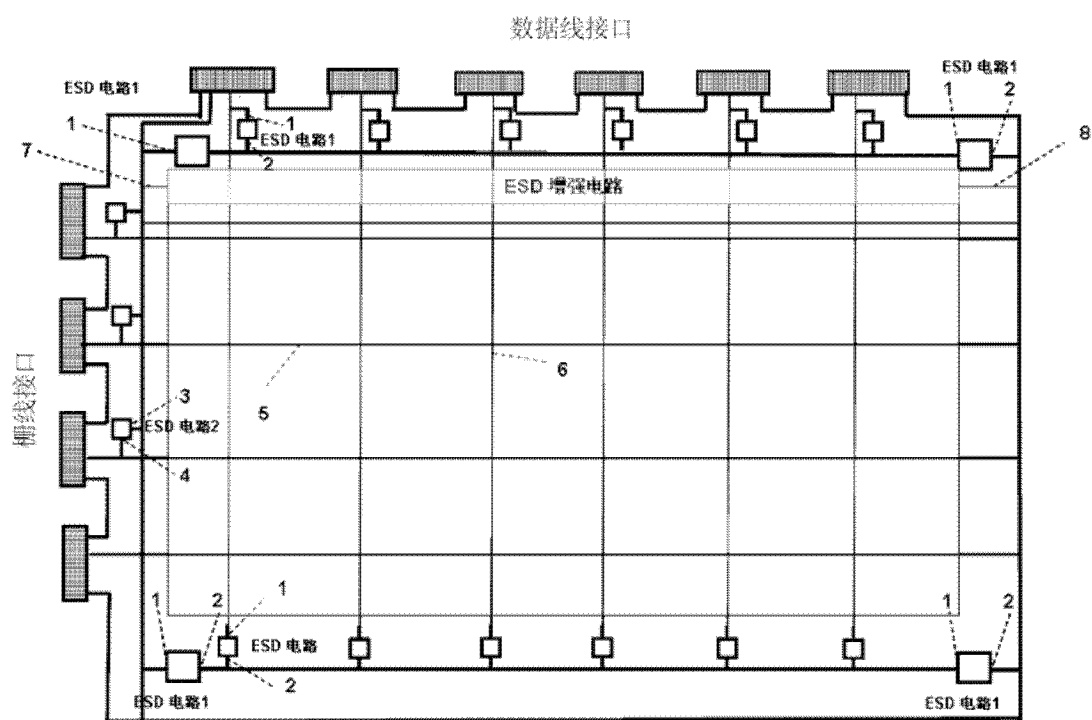


图 4

专利名称(译)	静电防护结构、阵列基板、液晶面板及显示装置		
公开(公告)号	CN102629049A	公开(公告)日	2012-08-08
申请号	CN201110200875.2	申请日	2011-07-18
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	黄应龙		
发明人	黄应龙		
IPC分类号	G02F1/1362 G02F1/1368 H01L27/02		
代理人(译)	王莹		
其他公开文献	CN102629049B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种静电防护结构、阵列基板、液晶面板及显示装置，涉及液晶显示器领域。该静电防护结构包括至少两个薄膜晶体管TFT，所有TFT的栅极相互连接，所有TFT的漏极悬空，且每个TFT的栅极与漏极交叠形成电容。本发明相对于现有的防护结构，加强了静电防护的作用，从而更好地保护了液晶面板。

