



(12) 发明专利

(10) 授权公告号 CN 102236179 B

(45) 授权公告日 2014. 03. 19

(21) 申请号 201010171460. 2

(22) 申请日 2010. 05. 07

(73) 专利权人 北京京东方光电科技有限公司
地址 100176 北京市经济技术开发区西环中
路 8 号

(72) 发明人 张弥

(74) 专利代理机构 北京银龙知识产权代理有限
公司 11243

代理人 许静

(51) Int. Cl.

G02F 1/13(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

H01L 27/02(2006. 01)

H01L 21/77(2006. 01)

(56) 对比文件

CN 1693956 A, 2005. 11. 09,

CN 1773357 A, 2006. 05. 17,

US 2007/0284578 A1, 2007. 12. 13,

CN 101546774 A, 2009. 09. 30,

审查员 郭栋

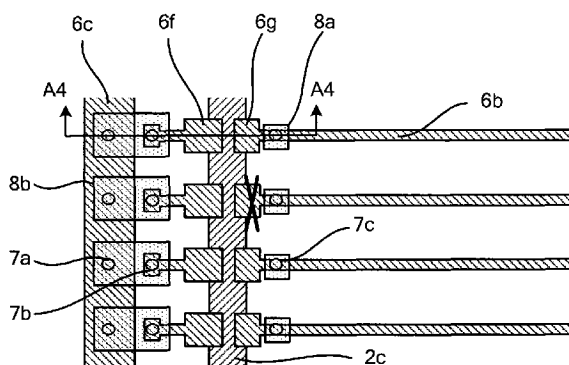
权利要求书4页 说明书10页 附图18页

(54) 发明名称

TFT-LCD 阵列基板及其制造方法

(57) 摘要

本发明涉及一种 TFT-LCD 阵列基板及其制造方法,其中阵列基板包括栅线、数据线和公共电极线,所述栅线 and 数据线限定的子像素区域内形成有像素电极和第一薄膜晶体管,还包括第一测试线、第二测试线 and 第二薄膜晶体管,所述第二薄膜晶体管与所述第二测试线连接;所述第二薄膜晶体管的源极与所述第一测试线连接,所述第二薄膜晶体管的漏极与所述公共电极线连接;各条公共电极线分别与各个测试电极连接。本发明提供的阵列基板及其制造方法,既能够保证 TFT-LCD 基板的正常使用,又能够通过调节某些公共电极线来达到局部测试的目的。



1. 一种 TFT-LCD 阵列基板,其特征在于,包括栅线、数据线和公共电极线,所述栅线和数据线限定的子像素区域内形成有像素电极和第一薄膜晶体管,还包括第一测试线、第二测试线,所述第二测试线与第二薄膜晶体管连接,通过对所述第二测试线上施加电压使所述第二薄膜晶体管导通;所述第二薄膜晶体管的源极与所述第一测试线连接,所述第二薄膜晶体管的漏极与所述公共电极线连接;各条公共电极线分别与各个测试电极连接。

2. 根据权利要求 1 所述的 TFT-LCD 阵列基板,其特征在于,第二薄膜晶体管形成在第二测试线的上方,所述第二测试线构成所述第二薄膜晶体管的栅极。

3. 根据权利要求 1 所述的 TFT-LCD 阵列基板,其特征在于,所述第二薄膜晶体管的源极上方形成有第二连接过孔,所述第一测试线上方形成有第一连接过孔,所述第二薄膜晶体管的源极通过所述第二连接过孔与第一连接电极连接,所述第一测试线通过所述第一连接过孔与所述第一连接电极连接。

4. 根据权利要求 1 所述的 TFT-LCD 阵列基板,其特征在于,所述第一测试线与第二薄膜晶体管的源极和漏极是在同一次构图工艺中形成的;或者,所述第一测试线与第二测试线是在同一次构图工艺中形成的。

5. 根据权利要求 1 所述的 TFT-LCD 阵列基板,其特征在于,所述公共电极线和第二测试线是在同一次构图工艺中形成的。

6. 根据权利要求 5 所述的 TFT-LCD 阵列基板,其特征在于,所述公共电极线的上方形成有测试过孔,在所述第二薄膜晶体管的漏极上方形成有第三连接过孔,所述公共电极线通过所述测试过孔与测试电极连接,所述第二薄膜晶体管的漏极通过所述第三连接过孔与测试电极连接。

7. 根据权利要求 1 所述的 TFT-LCD 阵列基板,其特征在于,所述公共电极线包括公共电极线条和第二连接电极,每个子像素区域内形成有一个公共电极线条;同一行子像素区域中,相邻两个子像素区域内的公共电极线条均与同一个第二连接电极连接;子像素区域以外的公共电极线条的一端与第二薄膜晶体管的漏极连接;

所述公共电极线条和所述第二薄膜晶体管的源极和漏极是在同一次构图工艺中形成的。

8. 根据权利要求 7 所述的 TFT-LCD 阵列基板,其特征在于,子像素区域内的每个所述公共电极线条的两个端部的上方均形成有第四连接过孔,同一行子像素区域中,相邻两个子像素区域内的公共电极线条均通过第四连接过孔与第二连接电极连接。

9. 根据权利要求 1-8 中任一权利要求所述的 TFT-LCD 阵列基板,其特征在于,所述第一测试线、第二测试线和第二薄膜晶体管设置在阵列基板上子像素区域之外的边缘位置。

10. 一种 TFT-LCD 阵列基板制造方法,其特征在于,包括:

步骤 1、在基板上形成包括栅线、数据线、公共电极线、第一测试线、第二测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;所述第二薄膜晶体管与所述第二测试线连接;所述第一薄膜晶体管形成在所述栅线和数据线限定的子像素区域内;

步骤 2、在完成步骤 1 的基板上形成钝化层,通过构图工艺形成包括第一测试线上方的第一连接过孔、第二薄膜晶体管的源极上方的第二连接过孔以及公共电极线上方的测试过

孔的图形；

步骤 3、在完成步骤 2 的基板上形成透明导电薄膜，通过构图工艺，形成包括第一连接电极和测试电极的图形，所述第一测试线通过第一连接过孔与第一连接电极连接，第二薄膜晶体管的源极通过第二连接过孔与所述第一连接电极连接，所述测试电极通过所述测试过孔与所述公共电极线连接。

11. 根据权利要求 10 所述的 TFT-LCD 阵列基板制造方法，其特征在于，所述步骤 1 具体为：在基板上形成包括栅线、数据线、公共电极线、第一测试线、第二测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形；所述第二薄膜晶体管形成在所述第二测试线的上方，所述第二测试线构成第二薄膜晶体管的栅极，所述第一薄膜晶体管形成在所述栅线和数据线限定的子像素区域内。

12. 根据权利要求 10 所述的 TFT-LCD 阵列基板制造方法，其特征在于，所述公共电极线包括公共电极线条和第二连接电极，每个子像素区域内形成有一个公共电极线条；同一行子像素区域中，相邻两个子像素区域内的公共电极线条均与同一个第二连接电极连接；

所述步骤 1 包括：

步骤 11、在基板上形成栅金属薄膜，采用普通掩模板，通过构图工艺，形成包括栅线和第二测试线的图形；

步骤 12、在完成步骤 11 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜，采用半色调或灰色调掩模板，通过构图工艺，形成包括有源层、数据线、公共电极线条、第一测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形；所述第二薄膜晶体管与所述第二测试线连接；子像素区域以外的公共电极线条的一端与所述第二薄膜晶体管的漏极连接。

13. 根据权利要求 10 所述的 TFT-LCD 阵列基板制造方法，其特征在于，所述公共电极线包括公共电极线条和第二连接电极，每个子像素区域内形成有一个公共电极线条；同一行子像素区域中，相邻两个子像素区域内的公共电极线条均与同一个第二连接电极连接；

所述步骤 1 包括：

步骤 21、在基板上形成栅金属薄膜，采用普通掩模板，通过构图工艺，形成包括栅线和第二测试线的图形；

步骤 22、在完成步骤 21 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜和掺杂半导体层薄膜，采用普通掩模板，通过构图工艺，形成包括有源层的图形；

步骤 23、在完成步骤 22 的基板上形成源漏金属薄膜，采用普通掩模板，通过构图工艺，形成包括数据线、公共电极线条、第一测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形；所述第二薄膜晶体管与所述第二测试线连接；子像素区域以外的公共电极线条的一端与第二薄膜晶体管的漏极连接。

14. 根据权利要求 12 或 13 所述的 TFT-LCD 阵列基板的制造方法，其特征在于，所述步骤 2 还包括在子像素区域内所述每个公共电极线条的两个端部的上方形成第四连接过孔的图形。

15. 根据权利要求 14 所述的 TFT-LCD 阵列基板的制造方法,其特征在于,所述步骤 3 还包括形成包括第二连接电极的图形;同一行子像素区域中,相邻两个子像素区域内的公共电极线条均通过第四连接过孔与所述第二连接电极连接。

16. 根据权利要求 10 所述的 TFT-LCD 阵列基板制造方法,其特征在于,所述步骤 1 包括:

步骤 31、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线、第二测试线和公共电极线的图形;

步骤 32、在完成步骤 31 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜,采用半色调或灰色调掩模板,通过构图工艺,形成包括有源层、数据线、第一测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;所述第二薄膜晶体管与所述第二测试线连接。

17. 根据权利要求 10 所述的 TFT-LCD 阵列基板制造方法,其特征在于,所述步骤 1 包括:

步骤 41、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线、第二测试线和公共电极线的图形;

步骤 42、在完成步骤 41 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜和掺杂半导体层薄膜,采用普通掩模板,通过构图工艺,形成包括有源层的图形;

步骤 43、在完成步骤 42 的基板上形成源漏金属薄膜,采用普通掩模板,通过构图工艺,形成包括数据线、第一测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;所述第二薄膜晶体管与所述第二测试线连接。

18. 根据权利要求 16 或 17 所述的 TFT-LCD 阵列基板制造方法,其特征在于,所述步骤 2 还包括形成第二薄膜晶体管的漏极上方的第三连接过孔的图形;

所述步骤 3 中形成的测试电极还通过所述第三连接过孔与所述第二薄膜晶体管的漏极连接。

19. 根据权利要求 10 所述的 TFT-LCD 阵列基板制造方法,其特征在于,所述公共电极线包括公共电极线条和第二连接电极,每个子像素区域内形成有一个公共电极线条;同一行子像素中,相邻两个子像素内的公共电极线条均与同一个第二连接电极连接;

所述步骤 1 包括:

步骤 51、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线、第一测试线和第二测试线的图形;

步骤 52、在完成步骤 51 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜,采用半色调或灰色调掩模板,通过构图工艺,形成包括有源层、数据线、公共电极线条、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;所述第二薄膜晶体管与所述第二测试线连接;子像素区域外的公共电极线条的一端与所述第二薄膜晶体管的漏极连接。

20. 根据权利要求 10 所述的 TFT-LCD 阵列基板的制造方法,其特征在于,所述公共电极线包括公共电极线条和第二连接电极,每个子像素区域内形成有一个公共电极线条;同一

行子像素中,相邻两个子像素内的公共电极线条均与同一个第二连接电极连接;

所述步骤 1 包括:

步骤 61、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线、第一测试线 and 第二测试线的图形;

步骤 62、在完成步骤 61 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜和掺杂半导体层薄膜,采用普通掩模板,通过构图工艺,形成包括有源层的图形;

步骤 63、在完成步骤 62 的基板上形成源漏金属薄膜,采用普通掩模板,通过构图工艺,形成包括数据线、公共电极线条、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;所述第二薄膜晶体管与所述第二测试线连接;子像素区域以外的公共电极线条的一端与第二薄膜晶体管的漏极连接。

21. 根据权利要求 19 或 20 所述的 TFT-LCD 阵列基板的制造方法,其特征在于,所述步骤 2 还包括在子像素区域内所述每个公共电极线条的两个端部的上方形成有第四连接过孔的图形。

22. 根据权利要求 21 所述的 TFT-LCD 阵列基板的制造方法,其特征在于,所述步骤 3 还包括形成包括第二连接电极的图形;同一行子像素区域中,相邻两个子像素区域内的公共电极线条均通过第四连接过孔与所述第二连接电极连接。

TFT-LCD 阵列基板及其制造方法

技术领域

[0001] 本发明涉及液晶显示器技术,尤其涉及一种薄膜晶体管液晶显示器 (ThinFilm Transistor Liquid Crystal Display,简称 TFT-LCD) 阵列基板及其制造方法。

背景技术

[0002] TFT-LCD 由阵列基板和彩膜基板对盒形成,具有体积小、功耗低、无辐射等特点,在当前平板显示器市场占据了主导地位。

[0003] 如图 16 所示为现有技术的 TFT-LCD 阵列基板的局部俯视结构示意图,该阵列基板包括栅线 2a、公共电极线 6b 和数据线 6a,栅线 2a 和数据线 6a 限定了一个子像素区域,并在交叉处形成第一薄膜晶体管,该第一薄膜晶体管包括与栅线 2a 连接的栅极 2b、源极 6d 和漏极 6e,源极 6d 与数据线 6a 连接,漏极 6e 与像素电极 8c 通过过孔 7d 连接,公共电极线 6b 与像素电极 8c 之间形成存储电容,该存储电容使得施加在像素电极 8c 上的电信号可以保持一段时间,以达到显示目的。

[0004] 在现有技术中,各条公共电极线通常是连通的,在测试时,阵列基板上各条公共电极线上的公共电压都是相同的,无法调节某些公共电极线来达到局部测试目的。

发明内容

[0005] 本发明的目的在于针对现有技术中存在的问题,提供一种 TFT-LCD 阵列基板及其制造方法,能够调节某些公共电极线来达到局部测试目的。

[0006] 为了实现上述目的,本发明提供了一种 TFT-LCD 阵列基板,包括栅线、数据线和公共电极线,所述栅线和数据线限定的子像素区域内形成有像素电极和第一薄膜晶体管,还包括第一测试线、第二测试线和第二薄膜晶体管,所述第二薄膜晶体管与所述第二测试线连接;所述第二薄膜晶体管的源极与所述第一测试线连接,所述第二薄膜晶体管的漏极与所述公共电极线连接;各条公共电极线分别与各个测试电极连接。

[0007] 本发明还提供了一种 TFT-LCD 阵列基板制造方法,包括:

[0008] 步骤 1、在基板上形成包括栅线、数据线、公共电极线、第一测试线、第二测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;所述第二薄膜晶体管与所述第二测试线连接;所述第一薄膜晶体管形成在所述栅线和数据线限定的子像素区域内;

[0009] 步骤 2、在完成步骤 1 的基板上形成钝化层,通过构图工艺形成包括第一测试线上方的第一连接过孔、第二薄膜晶体管的源极上方的第二连接过孔以及公共电极线上方的测试过孔的图形;

[0010] 步骤 3、在完成步骤 2 的基板上形成透明导电薄膜,通过构图工艺,形成包括第一连接电极和测试电极的图形,所述第一测试线通过第一连接过孔与第一连接电极连接,第二薄膜晶体管的源极通过第二连接过孔与所述第一连接电极连接,所述测试电极通过所述测试过孔与所述公共电极线连接。

[0011] 本发明提供的 TFT-LCD 阵列基板及其制造方法,包括与公共电极线连接的各个第二薄膜晶体管,第二测试线上施加电压可以使各个第二薄膜晶体管导通,从而能够将第一测试线上的电压施加到各个公共电极线上。如果需要单独测试某条公共电极线,则可以不向第二测试线上施加电压,使得各个第二薄膜晶体管截止,而是通过测试电极单独向某条公共电极线施加电压。本发明提供的 TFT-LCD 阵列基板,既能够保证 TFT-LCD 基板的正常使用,又能够通过调节某些公共电极线来达到局部测试的目的。

附图说明

[0012] 图 1a 为本发明 TFT-LCD 阵列基板第一实施例的局部俯视结构示意图;

[0013] 图 1b 为图 1a 中沿 A4-A4 线的侧视剖切结构示意图;

[0014] 图 1c 所示为本发明 TFT-LCD 阵列基板第一实施例公共电极线和数据线的局部俯视结构示意图;

[0015] 图 1d 为图 1c 中沿 D4-D4 线的侧视剖切结构示意图;

[0016] 图 2a 为本发明 TFT-LCD 阵列基板第一实施例第一次构图工艺后的局部俯视结构示意图;

[0017] 图 2b 为图 2a 中沿 A1-A1 线的侧视剖切结构示意图;

[0018] 图 3a 为本发明 TFT-LCD 阵列基板第一实施例第二次构图工艺后的局部俯视结构示意图;

[0019] 图 3b 为图 3a 中沿 A2-A2 线的侧视剖切结构示意图;

[0020] 图 3c 为图本发明 TFT-LCD 阵列基板第一实施例第二次构图工艺后形成的公共电极线条的局部俯视结构示意图;

[0021] 图 3d 为图 3c 中沿 D2-D2 线的侧视剖切结构示意图;

[0022] 图 4a 为本发明 TFT-LCD 阵列基板第一实施例第三次构图工艺后的局部俯视结构示意图;

[0023] 图 4b 为图 4a 中沿 A3-A3 线的侧视剖切结构示意图;

[0024] 图 4c 为图本发明 TFT-LCD 阵列基板第一实施例第三次构图工艺后形成的公共电极线条的局部俯视结构示意图;

[0025] 图 4d 为图 4c 中沿 D3-D3 线的侧视剖切结构示意图;

[0026] 图 5a 为本发明 TFT-LCD 阵列基板第二实施例的局部俯视结构示意图;

[0027] 图 5b 为图 5a 中沿 B4-B4 线的侧视剖切结构示意图;

[0028] 图 6a 为本发明 TFT-LCD 阵列基板第二实施例第一次构图工艺后的局部俯视结构示意图;

[0029] 图 6b 为图 6a 中沿 B1-B1 线的侧视剖切结构示意图;

[0030] 图 7a 为本发明 TFT-LCD 阵列基板第二实施例第二次构图工艺后的局部俯视结构示意图;

[0031] 图 7b 为图 7a 中沿 B2-B2 线的侧视剖切结构示意图;

[0032] 图 8a 为本发明 TFT-LCD 阵列基板第二实施例第三次构图工艺后的局部俯视结构示意图;

[0033] 图 8b 为图 8a 中沿 B3-B3 线的侧视剖切结构示意图;

- [0034] 图 9a 为本发明 TFT-LCD 阵列基板第三实施例的局部俯视结构示意图；
- [0035] 图 9b 为图 9a 中沿 C4-C4 线的侧视剖切结构示意图；
- [0036] 图 10 所示为本发明 TFT-LCD 阵列基板制造方法的流程图；
- [0037] 图 11 所示为本发明 TFT-LCD 阵列基板制造方法第一实施例的流程图；
- [0038] 图 12 所示为本发明 TFT-LCD 阵列基板制造方法第二实施例的流程图；
- [0039] 图 13 所示为本发明 TFT-LCD 阵列基板制造方法第三实施例的流程图；
- [0040] 图 14 所示为本发明 TFT-LCD 阵列基板制造方法第四实施例的流程图；
- [0041] 图 15 所示为本发明 TFT-LCD 阵列基板制造方法第五实施例的流程图；
- [0042] 图 16 所示为现有技术的 TFT-LCD 阵列基板的局部俯视结构示意图。

具体实施方式

[0043] 如图 1a 为本发明 TFT-LCD 阵列基板第一实施例的局部俯视结构示意图,图 1b 为图 1a 中沿 A4-A4 线的侧视剖切结构示意图。该阵列基板包括栅线、数据线和公共电极线,栅线和数据线限定的子像素区域内形成有像素电极和第一薄膜晶体管。栅线、数据线以及子像素区域内的第一薄膜晶体管的结构,可以如图 16 所示,在图 1a 中没有示出。该阵列基板还包括第一测试线 6c、第二测试线 2c 和第二薄膜晶体管,第二薄膜晶体管与第二测试线 2c 连接。第二薄膜晶体管的源极 6f 与第一测试线 6c 连接,第二薄膜晶体管的漏极 6g 与公共电极线 6b 连接。各条公共电极线 6b 分别与各个测试电极 8a 连接。

[0044] 具体地,第一测试线 6c 上方形成有第一连接过孔 7a,第二薄膜晶体管的源极 6f 上方形成有第二连接过孔 7b,第二薄膜晶体管的源极 6f 通过第二连接过孔 7b 与第一连接电极 8b 连接,第一测试线 6c 通过第一连接过孔 7a 与第一连接电极 8b 连接。

[0045] 本发明各实施例中,第一测试线 6c、第二测试线 2c 和第二薄膜晶体管可以设置在阵列基板上子像素区域之外的边缘位置。

[0046] 在第一实施例中,第二薄膜晶体管可以形成在第二测试线的上方,第二测试线 2c 构成第二薄膜晶体管的栅极。

[0047] 在第一实施例中,公共电极线 6b 是和数据线在同一次构图工艺中形成的。而公共电极线 6b 和数据线不能连通,所以,第一实施例中的公共电极线 6b 的结构与通常的公共电极线的结构不同。如图 1c 所示为本发明 TFT-LCD 阵列基板第一实施例公共电极线和数据线的局部俯视结构示意图。图 1d 为图 1c 中沿 D4-D4 线的侧视剖切结构示意图。

[0048] 在第一实施例中,公共电极线 6b 包括公共电极线条 6b-1 和第二连接电极 6b-2,每个子像素区域内形成有一个公共电极线条 6b-1;同一行子像素区域中,相邻两个子像素区域内的公共电极线条均与同一个第二连接电极 6b-2 连接。每个公共电极线条 6b-1 的两个端部的上方均形成有第四连接过孔 7e,同一行子像素区域中,相邻两个子像素内的公共电极线条 6b-1 均通过第四连接过孔 7e 与第二连接电极 6b-2 连接。

[0049] 对于子像素区域之外与第二薄膜晶体管的漏极连接的公共电极线条来说,其一端与第二薄膜晶体管的漏极连接,另一端通过第四连接过孔和第二连接电极与相邻的公共电极线条连接。

[0050] 本发明提供的 TFT-LCD 阵列基板的测试原理如下:

[0051] 在 TFT-LCD 正常工作时,可以在第一测试线和第二测试线上施加电压。第二测试

线上施加电压后,与各条公共电极线连接的各个第二薄膜晶体管都导通,第一测试线上施加的电压就可以施加到各条公共电极线上。如果需要单独测试某条公共电极线,则可以不用向第二测试线上施加电压,这样,与各条公共电极线连接的第二薄膜晶体管截止,而是向与各条公共电极线连接的测试电极施加电压。如果需要让大多数公共电极线上施加相同电压,而少数公共电极线上施加不同的电压,则可以将向第二测试线和第一测试线施加电压,各个第二薄膜晶体管导通,把需要单独施加电压的公共电极线与第二薄膜晶体管之间的通路切断(例如,从图 1a 中“X”标记处切断),通过测试电极向需要单独施加电压的公共电极线施加电压。测试完成后,可以通过激光焊接等技术,把切断的地方重新焊接好。

[0052] 本发明提供的 TFT-LCD 阵列基板,包括与公共电极线连接的各个第二薄膜晶体管,第二测试线上施加电压可以使各个第二薄膜晶体管导通,从而能够将第一测试线上的电压施加到各个公共电极线上。如果需要单独测试某条公共电极线,则可以不用向第二测试线上施加电压,使得各个第二薄膜晶体管截止,而是通过测试电极单独向某条公共电极线施加电压。本发明提供的 TFT-LCD 阵列基板,既能够保证 TFT-LCD 基板的正常使用,又能够通过调节某些公共电极线来达到局部测试的目的。

[0053] 如图 2a-图 4c 为本发明 TFT-LCD 阵列基板第一实施例的制备过程的示意图。下面通过该实施例的制备过程进一步说明本发明的技术方案,在以下说明中,本发明所称的构图工艺包括光刻胶涂覆、掩模、曝光、刻蚀、光刻胶剥离等工艺,其中光刻胶以正性光刻胶为例。

[0054] 图 2a 为本发明 TFT-LCD 阵列基板第一实施例第一次构图工艺后的局部俯视结构示意图,图 2b 为图 2a 中沿 A1-A1 线的侧视剖切结构示意图。采用磁控溅射、热蒸发或其它成膜方法,在基板 1 上沉积一层厚度为 100nm 到 700nm 的栅金属层薄膜。栅金属层薄膜的材料可以使用钼、铝、铝钽合金、钨、铬、铜等金属及其合金。采用普通掩模板通过构图工艺对栅金属层薄膜进行构图,在基板 1 上形成包括栅线、栅电极和第二测试线 2c 的图形。

[0055] 图 2a-图 4c 中主要描述了第二薄膜晶体管、第二测试线、第一测试线和公共电极线的结构,没有描述栅线、数据线、像素电极以及与像素电极相连接的第一薄膜晶体管等结构,栅线、数据线、像素电极以及与像素电极相连接的第一薄膜晶体管等结构可以参见图 16。

[0056] 图 3a 为本发明 TFT-LCD 阵列基板第一实施例第二次构图工艺后的局部俯视结构示意图,图 3b 为图 3a 中沿 A2-A2 线的侧视剖切结构示意图,图 3c 为图本发明 TFT-LCD 阵列基板第一实施例第二次构图工艺后形成的公共电极线条的局部俯视结构示意图,图 3d 为图 3c 中沿 D2-D2 线的侧视剖切结构示意图。在完成图 2a 所示图形的基板上,采用化学气相沉积或其它成膜方法依次沉积厚度为 100nm 到 600nm 的栅绝缘层薄膜 3、半导体层薄膜 4 和厚度为 100nm 到 600nm 的掺杂半导体层薄膜 5。然后采用磁控溅射、热蒸发或其它成膜方法沉积一层源漏金属薄膜,源漏金属薄膜的材料可以使用钼、铝、铝钽合金、钨、铬、铜等金属,或以上金属组成的多层薄膜。采用半色调或灰色调掩模板通过构图工艺对半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜进行构图,形成包括数据线 6a、公共电极线条 6b-1、第一测试线 6c、第一薄膜晶体管的源极 6d 和漏极 6e、第二薄膜晶体管的源极 6f 和漏极 6g、第一薄膜晶体管的沟道和第二薄膜晶体管的沟道的图形。本次构图工艺完成后,第一薄膜晶体管和第二薄膜晶体管的有源层包括半导体层和掺杂半导体层。

[0057] 本发明中第二次构图工艺是一种多步刻蚀工艺,与现有技术四次构图工艺中形成有源层、数据线、源电极、漏电极和 TFT 沟道区域图形的过程相同,工艺过程具体为:首先在源漏金属薄膜上涂覆一层光刻胶,采用半色调或灰色调掩模板对光刻胶进行曝光,使光刻胶形成完全曝光区域、未曝光区域和半曝光区域,其中未曝光区域包括对应于数据线、公共电极线条、第一测试线、第一薄膜晶体管的源极和漏极的图形所在区域,半曝光区域包括对应于第一薄膜晶体管和第二薄膜晶体管的沟道的图形所在区域,完全曝光区域包括对应于上述图形以外的区域。显影处理后,未曝光区域的光刻胶厚度没有变化,形成光刻胶完全保留区域,完全曝光区域的光刻胶被完全去除,形成光刻胶完全去除区域,半曝光区域的光刻胶厚度变薄,形成光刻胶半保留区域。通过第一次刻蚀工艺完全刻蚀掉完全曝光区域的源漏金属薄膜、掺杂半导体层薄膜和半导体层薄膜,形成包括有源层、数据线、公共电极线条和第一测试线的图形。通过灰化工艺,去除半曝光区域的光刻胶,暴露出该区域的源漏金属薄膜。通过第二次刻蚀工艺完全刻蚀掉半曝光区域的源漏金属薄膜和掺杂半导体层薄膜,并刻蚀掉部分厚度的半导体层薄膜,暴露出半导体层薄膜,形成包括第一薄膜晶体管的源极和漏极、第二薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道和第二薄膜晶体管的沟道的图形。最后剥离剩余的光刻胶,完成本发明第二次构图工艺。

[0058] 图 4a 为本发明 TFT-LCD 阵列基板第一实施例第三次构图工艺后的局部俯视结构示意图,图 4b 为图 4a 中沿 A3-A3 线的侧视剖切结构示意图,图 4c 为图本发明 TFT-LCD 阵列基板第一实施例第三次构图工艺后形成的公共电极线条的局部俯视结构示意图,图 4d 为图 4c 中沿 D3-D3 线的侧视剖切结构示意图。在完成图 3a 和 3c 所示图形的基板上,采用化学气相沉积或其它成膜方法沉积一层厚度为 100nm 到 600nm 的钝化层 7,钝化层薄膜的材料可以为氮化硅(SiNx)或二氧化硅等。使用普通掩模板通过构图工艺对钝化层薄膜进行构图,包括:在第一测试线 6c 的位置形成第一连接过孔 7a 的图形,在第二薄膜晶体管的源极 6f 的位置形成第二连接过孔 7b 的图形,在公共电极线条 6b-1 的位置形成测试过孔 7c 的图形,在子像素区域内的公共电极线条 6b-1 的两个端部形成第四连接过孔 7e 的图形,在第一薄膜晶体管的漏极的位置形成用于连接像素电极和第一薄膜晶体管的漏极的过孔 7d 的图形。

[0059] 最后,在完成图 4a 和 4c 所示图形的基板上,采用磁控溅射、热蒸发或其它成膜方法沉积一层透明导电薄膜,透明导电薄膜的材料可以使用氧化铟锡(ITO)或氧化铟锌(IZO),或其它高分子透明材料。使用普通掩模板通过第四次构图在子像素区域形成像素电极,并在子像素区域以外的区域形成包括第一连接电极 8b 和测试电极 8a 图形,像素电极通过过孔与第一薄膜晶体管的漏极连接,测试电极 8a 通过测试过孔 7c 与公共电极线条 6b-1 连接,第一测试线 6c 通过第一连接过孔 7a 与第一连接电极 8b 连接,第二薄膜晶体管的源极 6f 通过第二连接过孔 7b 与第一连接电极 8b 连接。在子像素区域以内形成包括像素电极 8c 和第二连接电极 6b-2 的图形,第二连接电极 6b-2 通过两个第四连接过孔 7e 把相邻的两个子像素区域内的公共电极线条 6b-1 连接起来。经过第四次构图工艺之后的阵列基板的局部俯视结构示意图及剖切图如图 1a、图 1b、图 1c 和图 1d 所示。

[0060] 如图 5a 为本发明 TFT-LCD 阵列基板第二实施例的局部俯视结构示意图,图 5b 为图 5a 中沿 B4-B4 线的侧视剖切结构示意图。图 5a 所示的第二实施例与图 1a 所示的第一实施例的区别之处在于:第二实施例中,公共电极线与第二测试线以及栅线在同一次构图

工艺中形成；第一实施例中，公共电极线与第二薄膜晶体管的源极和漏极在同一次构图工艺中形成，栅线在另一次构图工艺中形成。下面具体说明第二实施例的形成过程。

[0061] 如图 6a 为本发明 TFT-LCD 阵列基板第二实施例第一次构图工艺后的局部俯视结构示意图，图 6b 为图 6a 中沿 B1-B1 线的侧视剖切结构示意图。采用磁控溅射、热蒸发或其它成膜方法，在基板 1 上沉积一层厚度为 100nm 到 700nm 的栅金属层薄膜。采用普通掩模板通过构图工艺对栅金属层薄膜进行构图，在基板 1 上形成包括栅线、栅电极、第二测试线 2c 和公共电极线 6b 的图形。

[0062] 如图 7a 为本发明 TFT-LCD 阵列基板第二实施例第二次构图工艺后的局部俯视结构示意图，图 7b 为图 7a 中沿 B2-B2 线的侧视剖切结构示意图。在完成图 6a 所示图形的基板上，采用化学气相沉积或其它成膜方法依次沉积厚度为 100nm 到 600nm 的栅绝缘层薄膜 3、半导体层薄膜 4 和厚度为 100nm 到 600nm 的掺杂半导体层薄膜 5。然后采用磁控溅射、热蒸发或其它成膜方法沉积一层源漏金属薄膜。采用半色调或灰色调掩模板通过构图工艺对半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜进行构图，形成包括数据线、第一测试线 6c、第一薄膜晶体管的源极和漏极、第二薄膜晶体管的源极 6f 和漏极 6g、第一薄膜晶体管的沟道和第二薄膜晶体管的沟道的图形。本次构图工艺完成后，第一薄膜晶体管和第二薄膜晶体管的有源层包括半导体层和掺杂半导体层。

[0063] 如图 8a 为本发明 TFT-LCD 阵列基板第二实施例第三次构图工艺后的局部俯视结构示意图，图 8b 为图 8a 中沿 B 3-B 3 线的侧视剖切结构示意图。在完成图 7a 所示图形的基板上，采用化学气相沉积或其它成膜方法沉积一层厚度为 100nm 到 600nm 的钝化层 7。使用普通掩模板通过构图工艺对钝化层薄膜进行构图，包括：在第一测试线 6c 上方形成第一连接过孔 7a，在第二薄膜晶体管的源极 6f 上方形成第二连接过孔 7b，在第二薄膜晶体管的漏极 6g 上方形成第三连接过孔 7d，在公共电极线 6b 上方形成测试过孔 7c。在第一薄膜晶体管的漏极的位置形成用于连接像素电极和第一薄膜晶体管的漏极的过孔。

[0064] 最后，在完成图 8a 所示图形的基板上，采用磁控溅射、热蒸发或其它成膜方法沉积一层透明导电薄膜，透明导电薄膜的材料可以使用氧化铟锡 (ITO) 或氧化铟锌 (IZO)，或其它高分子透明材料。使用普通掩模板通过第四次构图构在子像素区域形成像素电极，并子像素区域以外的区域形成第一连接电极 8b 和测试电极 8a 图形，像素电极通过过孔与第一薄膜晶体管的漏极连接，测试电极 8a 通过测试过孔 7c 与公共电极线 6b 连接，并通过第三连接过孔 7d 与第二薄膜晶体管的漏极 6g 连接，第一测试线 6c 通过第一连接过孔 7a 与第一连接电极 8b 连接，第二薄膜晶体管的源极 6f 通过第二连接过孔 7b 与第一连接电极 8b 连接。经过第四次构图工艺之后的阵列基板的局部俯视结构示意图及剖切图如图 5a 和图 5b 所示。

[0065] 第二实施例中，公共电极线与栅线和第二测试线在同一次构图工艺中形成，因此公共电极线不会与数据线连通，公共电极线可以与现有技术中的公共电极线的结构相同。

[0066] 如图 9a 为本发明 TFT-LCD 阵列基板第三实施例的局部俯视结构示意图，图 9b 为图 9a 中沿 C4-C4 线的侧视剖切结构示意图。如图 9a 所示的第三实施例与如图 5a 所示的第一实施例的区别之处在于：第三实施例中，第一测试线 6c 与第二测试线 2c 在同一次构图工艺中形成；第一实施例中，第一测试线 6c 与第二薄膜晶体管的源极 6f 和漏极 6g 在同一次构图工艺中形成。

[0067] 第三实施例的具体形成过程与第一实施例类似,此处不再赘述。

[0068] 另外,对于图 5a 和图 5b 所示的阵列基板,第一测试线也可以与第二测试线在同一次构图工艺中形成。

[0069] 本发明前述各实施例中,第二次构图工艺中采用了半色调或灰色调掩模板,在一次构图工艺中形成了第二薄膜晶体管的源极和漏极以及有源层,也可以不采用半色调或灰色调掩模板,而是采用普通掩模板,通过两次构图工艺形成包括第二薄膜晶体管的源极和漏极以及有源层的图形。以第一实施例为例,具体过程可以是:在完成图 2a 所示图形的基板上,依次沉积栅绝缘层薄膜、半导体层薄膜和掺杂半导体层薄膜,采用普通掩模板,通过构图工艺形成包括第一薄膜晶体管的有源层和第二薄膜晶体管的有源层的图形;在形成了有源层图形的基板上沉积源漏金属层薄膜,采用普通掩模板,通过构图工艺形成包括第二薄膜晶体管的源极和漏极、第一薄膜晶体管的源极和漏极、数据线、公共电极线和第一测试线的图形。

[0070] 如图 10 所示为本发明 TFT-LCD 阵列基板制造方法的流程图,包括:

[0071] 步骤 101、在基板上形成包括栅线、数据线、公共电极线、第一测试线、第二测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;第二薄膜晶体管与第二测试线连接,第一薄膜晶体管形成在栅线和数据线限定的子像素区域内。

[0072] 步骤 102、在完成步骤 101 的基板上形成钝化层,通过构图工艺,形成包括第一测试线上方的第一连接过孔、第二薄膜晶体管的源极上方的第二连接过孔以及公共电极线上方的测试过孔的图形。

[0073] 步骤 103、在完成步骤 102 的基板上形成透明导电薄膜,通过构图工艺,形成第一连接电极和测试电极的图形,第一测试线通过第一连接过孔与第一连接电极连接,第二薄膜晶体管的源极通过第二连接过孔与第一连接电极连接。

[0074] 步骤 101 中,第二薄膜晶体管可以形成在第二测试线的上方,第二测试线构成第二薄膜晶体管的栅极。

[0075] 如图 11 所示为本发明 TFT-LCD 阵列基板制造方法第一实施例的流程图,包括:

[0076] 步骤 201、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线、第一测试线和第二测试线的图形。

[0077] 步骤 202、在完成步骤 201 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜,采用半色调或灰色调掩模板,通过构图工艺,形成包括有源层、数据线、公共电极线条、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;第二薄膜晶体管与第二测试线连接,子像素区域以外的公共电极线条的一端与第二薄膜晶体管的漏极连接。

[0078] 步骤 203、在完成步骤 202 的基板上形成钝化层,采用普通掩模板,通过构图工艺形成包括第一测试线上方的第一连接过孔、第二薄膜晶体管的源极上方的第二连接过孔、子像素区域外的公共电极线条上方的测试过孔以及子像素区域内的公共电极线条上方的第四连接过孔的图形。

[0079] 步骤 204、在完成步骤 203 的基板上形成透明导电薄膜,采用普通掩模板,通过构图工艺,形成包括第一连接电极、第二连接电极和测试电极的图形,第一测试线通过第一连

接过孔与第一连接电极连接,第二薄膜晶体管的源极通过第二连接过孔与第一连接电极连接,测试电极通过测试过孔与公共电极线条连接;公共电极线包括公共电极线条和第二连接电极,每个子像素区域内形成有一个公共电极线条;同一行子像素区域中,相邻两个子像素区域内的公共电极线条均通过第四连接过孔与同一个第二连接电极连接。

[0080] 如图 12 所示为本发明 TFT-LCD 阵列基板制造方法第二实施例的流程图,包括:

[0081] 步骤 301、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线、第一测试线 and 第二测试线的图形。

[0082] 步骤 302、在完成步骤 301 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜和掺杂半导体层薄膜,采用普通掩模板,通过构图工艺,形成包括有源层的图形。

[0083] 步骤 303、在完成步骤 302 的基板上形成源漏金属薄膜,采用普通掩模板,通过构图工艺,形成包括数据线、公共电极线条、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;第二薄膜晶体管与第二测试线连接;子像素区域以外的公共电极线条的一端与第二薄膜晶体管的漏极连接。

[0084] 步骤 304、在完成步骤 303 的基板上形成钝化层,采用普通掩模板,通过构图工艺形成包括第一测试线上方的第一连接过孔、第二薄膜晶体管的源极上方的第二连接过孔、子像素区域外的公共电极线条上方的测试过孔以及子像素区域内的公共电极线条上方的第四连接过孔图形。

[0085] 步骤 305、在完成步骤 304 的基板上形成透明导电薄膜,采用普通掩模板,通过构图工艺,形成包括第一连接电极、第二连接电极和测试电极的图形,第一测试线通过第一连接过孔与第一连接电极连接,第二薄膜晶体管的源极通过第二连接过孔与第一连接电极连接,测试电极通过测试过孔与公共电极线条连接,公共电极线包括公共电极线条和第二连接电极,每个子像素区域内形成有一个公共电极线条;同一行子像素区域中,相邻两个子像素区域内的公共电极线条均通过第四连接过孔与同一个第二连接电极连接。

[0086] 如图 13 所示为本发明 TFT-LCD 阵列基板制造方法第三实施例的流程图,包括:

[0087] 步骤 401、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线、第一测试线、第二测试线和公共电极线的图形。

[0088] 步骤 402、在完成步骤 401 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜,采用半色调或灰色调掩模板,通过构图工艺,形成包括有源层、数据线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;第二薄膜晶体管与第二测试线连接。

[0089] 步骤 403、在完成步骤 402 的基板上形成钝化层,采用普通掩模板,通过构图工艺形成包括第一测试线上方的第一连接过孔、第二薄膜晶体管的源极上方的第二连接过孔、第二薄膜晶体管的漏极上方的第三连接过孔以及公共电极线上方的测试过孔的图形。

[0090] 步骤 404、在完成步骤 403 的基板上形成透明导电薄膜,采用普通掩模板,通过构图工艺,形成包括第一连接电极和测试电极的图形,第一测试线通过第一连接过孔与第一连接电极连接,第二薄膜晶体管通过第二连接过孔与第一连接电极连接,测试电极通过测试过孔与公共电极线连接,测试电极还通过第三连接过孔与第二薄膜晶体管的漏极连接。

[0091] 如图 14 所示为本发明 TFT-LCD 阵列基板制造方法第四实施例的流程图,包括:

[0092] 步骤 501、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线、第一测试线、第二测试线和公共电极线的图形。

[0093] 步骤 502、在完成步骤 501 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜和掺杂半导体层薄膜,采用普通掩模板,通过构图工艺,形成包括有源层的图形。

[0094] 步骤 503、在完成步骤 502 的基板上形成源漏金属薄膜,采用普通掩模板,通过构图工艺,形成包括数据线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;第二薄膜晶体管与第二测试线连接。

[0095] 步骤 504、在完成步骤 503 的基板上形成钝化层,采用普通掩模板,通过构图工艺,形成包括第一测试线上方的第一连接过孔、第二薄膜晶体管的源极上方的第二连接过孔、第二薄膜晶体管的漏极上方的第三连接过孔以及公共电极线上方的测试过孔的图形。

[0096] 步骤 505、在完成步骤 504 的基板上形成透明导电薄膜,采用普通掩模板,通过构图工艺,形成包括第一连接电极和测试电极的图形,第一测试线通过第一连接过孔与第一连接电极连接,第二薄膜晶体管的源极通过第二连接过孔与第一连接电极连接,测试电极通过测试过孔与公共电极线连接,测试电极还通过第三连接过孔与第二薄膜晶体管的漏极连接。

[0097] 如图 13 和 14 所示的实施例中,公共电极线与数据线在不同的构图工艺中形成,所以公共电极线的结构可以与通常的公共电极线的结构相同,公共电极线可以不采用公共电极线条与第二连接电极组合的结构。

[0098] 如图 15 所示为本发明 TFT-LCD 阵列基板制造方法第五实施例的流程图,包括:

[0099] 步骤 601、在基板上形成栅金属薄膜,采用普通掩模板,通过构图工艺,形成包括栅线和第二测试线的图形。

[0100] 步骤 602、在完成步骤 601 的基板上依次沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜和源漏金属薄膜,采用半色调或灰色调掩模板,通过构图工艺,形成包括有源层、数据线、公共电极线、第一测试线、第一薄膜晶体管的源极和漏极、第一薄膜晶体管的沟道、第二薄膜晶体管的源极和漏极以及第二薄膜晶体管的沟道的图形;第二薄膜晶体管与第二测试线连接;公共电极线与第二薄膜晶体管的漏极连接。

[0101] 步骤 603、在完成步骤 602 的基板上形成钝化层,采用普通掩模板,通过构图工艺,形成包括第一测试线上方的第一连接过孔、第二薄膜晶体管的源极上方的第二连接过孔以及公共电极线上方的位置测试过孔的图形。

[0102] 步骤 604、在完成步骤 603 的基板上形成透明导电薄膜,采用普通掩模板,通过构图工艺,形成包括第一连接电极和测试电极的图形,第一测试线通过第一连接过孔与连接电极连接,第二薄膜晶体管的源极通过第二连接过孔与第一连接电极连接,测试电极通过测试过孔与公共电极线连接。

[0103] 第五实施例中,第一测试线与第二薄膜晶体管的源极和漏极在同一次构图工艺中形成,前述方法第二实施例、第三实施例和第四实施例中,第一测试线也可以与第二薄膜晶体管的源极和漏极在同一次构图工艺中形成。

[0104] 各个方法实施例中各个步骤的具体实现过程参见前述阵列基板各实施例的描述。

[0105] 本发明实施例提供的 TFT-LCD 阵列基板制造方法,形成与公共电极线连接的各个

第二薄膜晶体管,第二测试线上施加电压可以使各个第二薄膜晶体管导通,从而能够将第一测试线上的电压施加到各个公共电极线上。如果需要单独测试某条公共电极线,则可以不向第二测试线上施加电压,使得各个第二薄膜晶体管截止,而是通过测试电极单独向某条公共电极线施加电压。本发明提供的 TFT-LCD 阵列基板,既能够保证 TFT-LCD 基板的正常使用,又能够通过调节某些公共电极线来达到局部测试的目的。

[0106] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

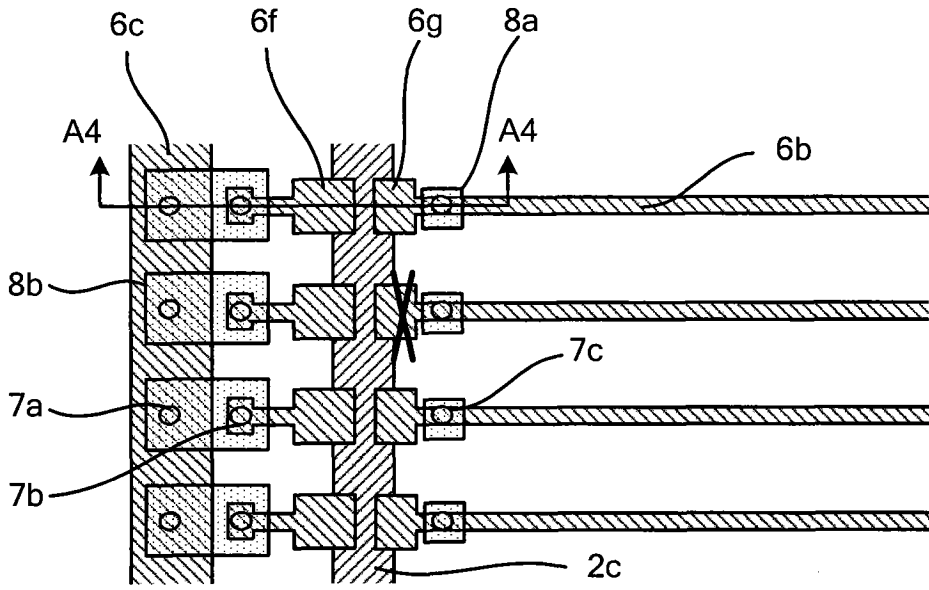


图 1a

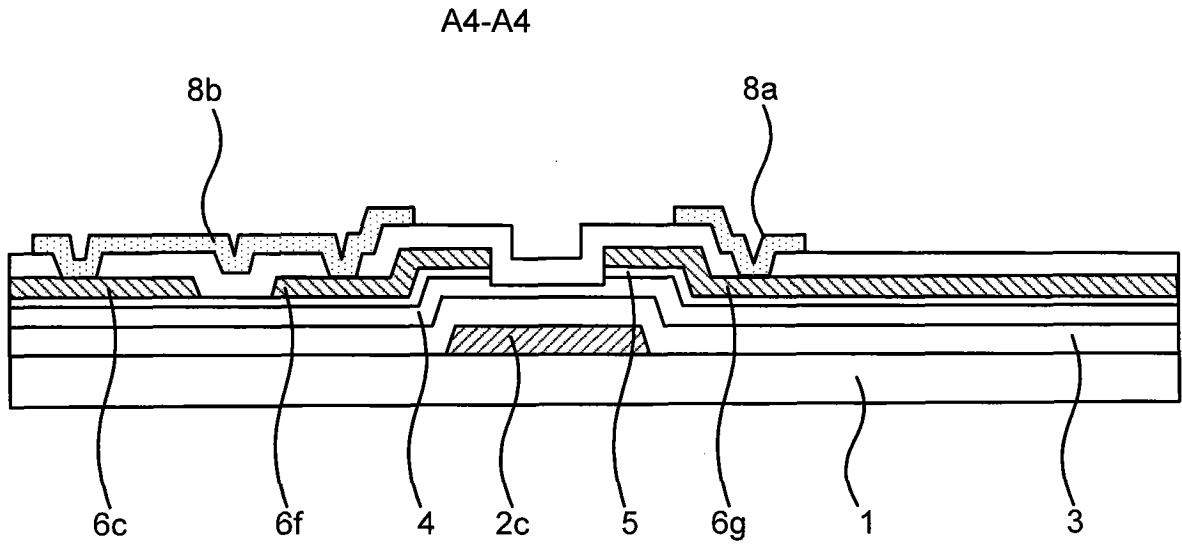


图 1b

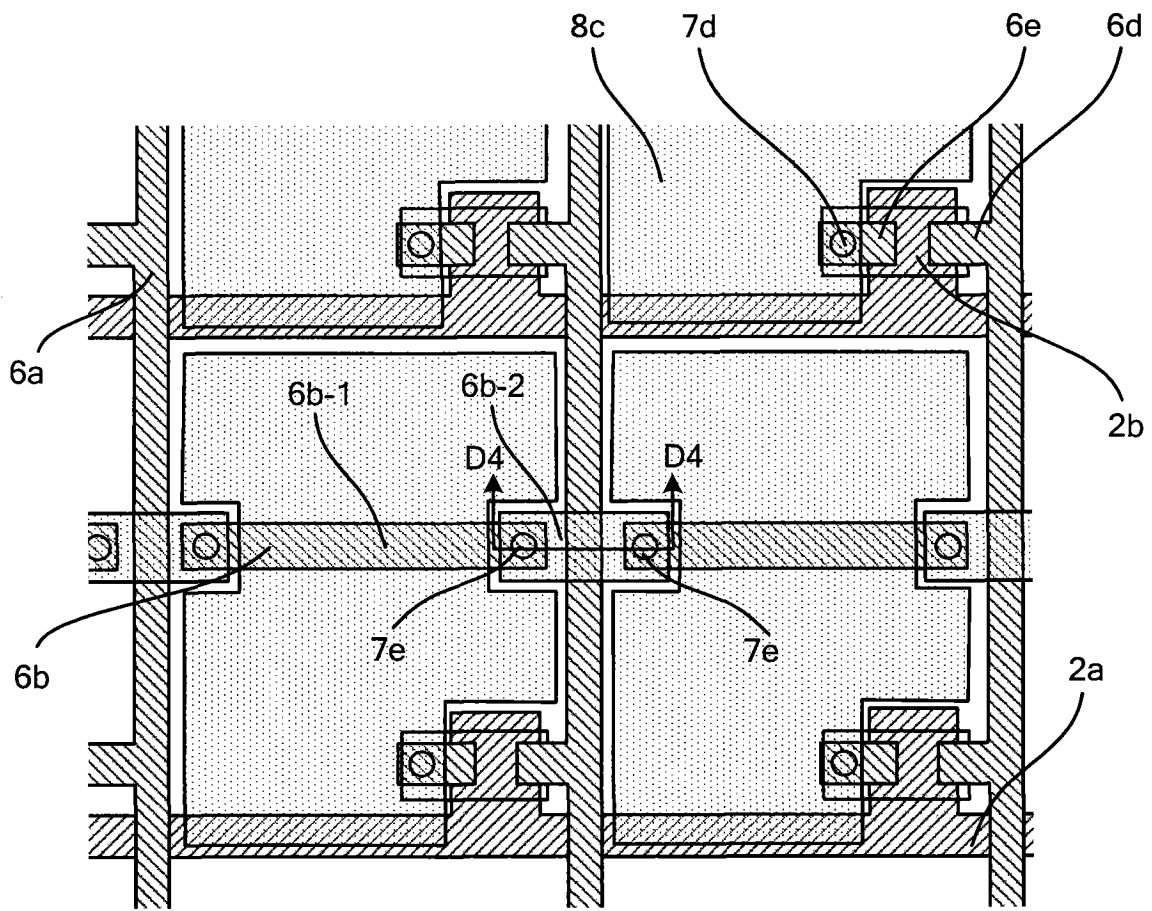


图 1c

D4-D4

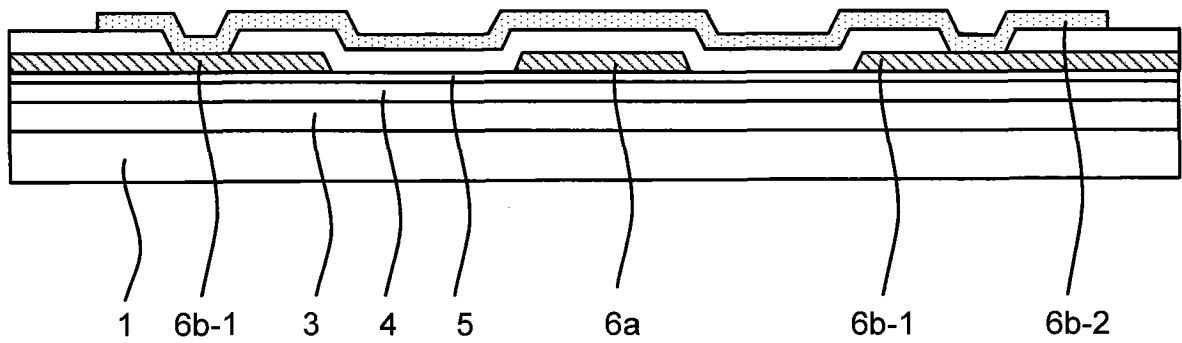


图 1d

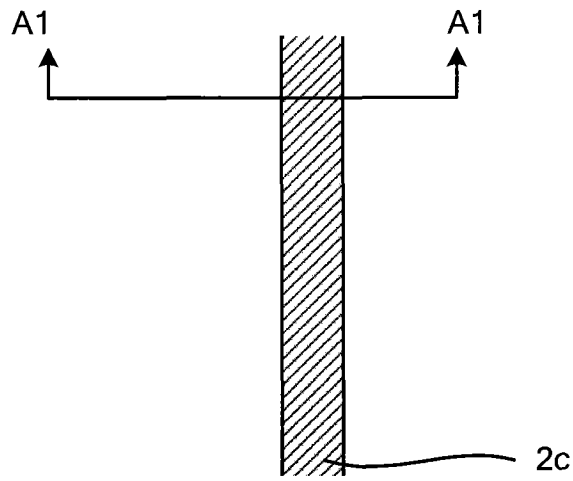


图 2a

A1-A1

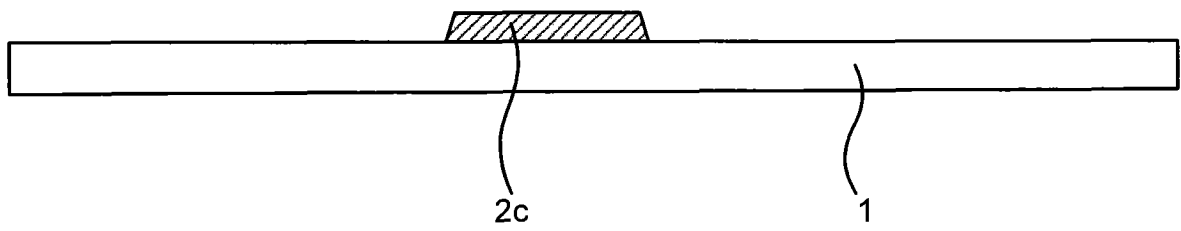


图 2b

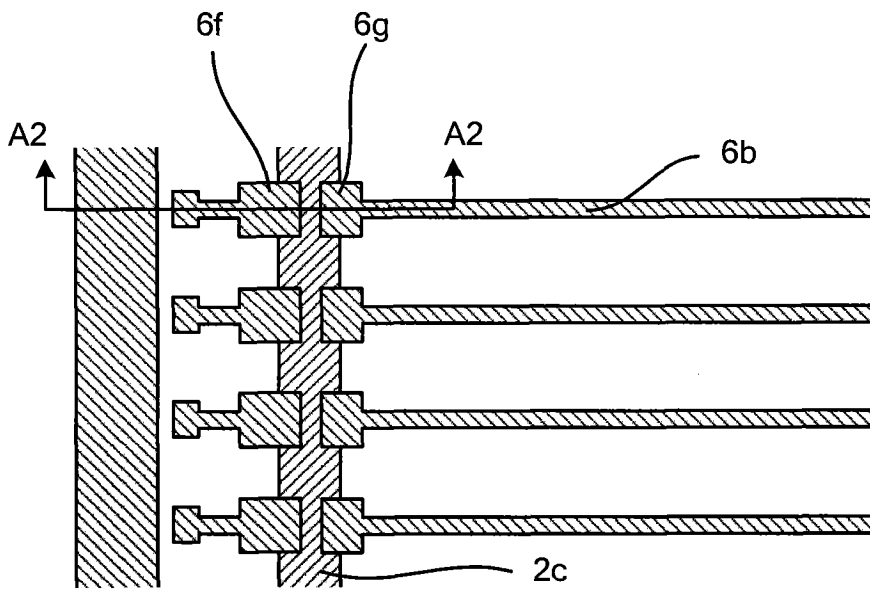


图 3a

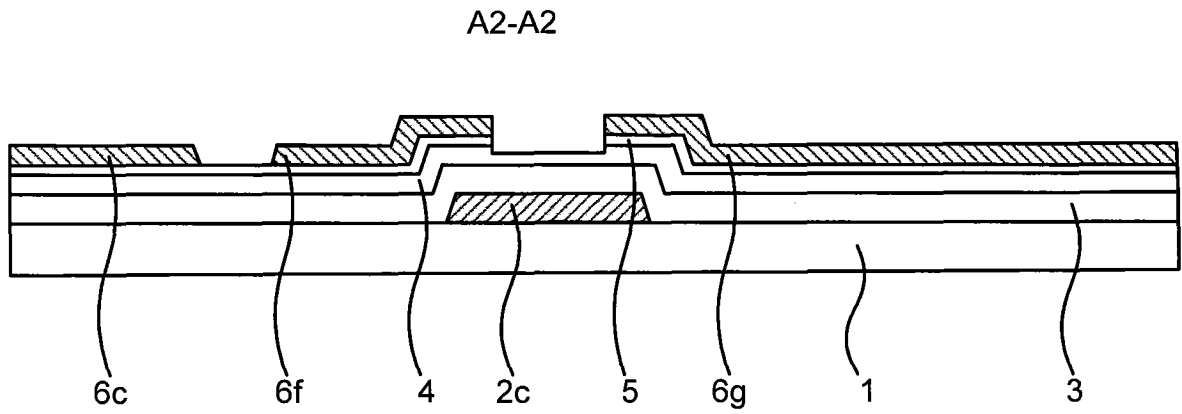


图 3b

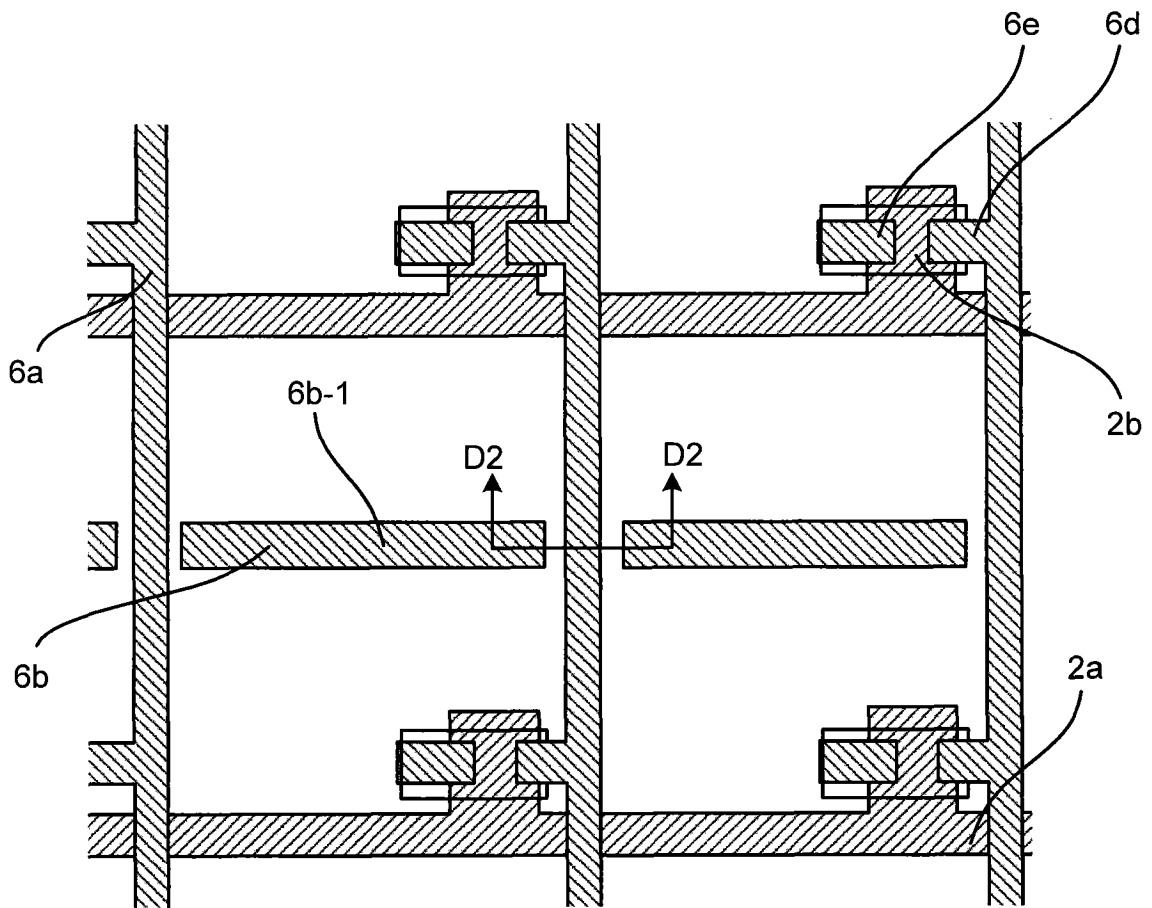


图 3c

D2-D2

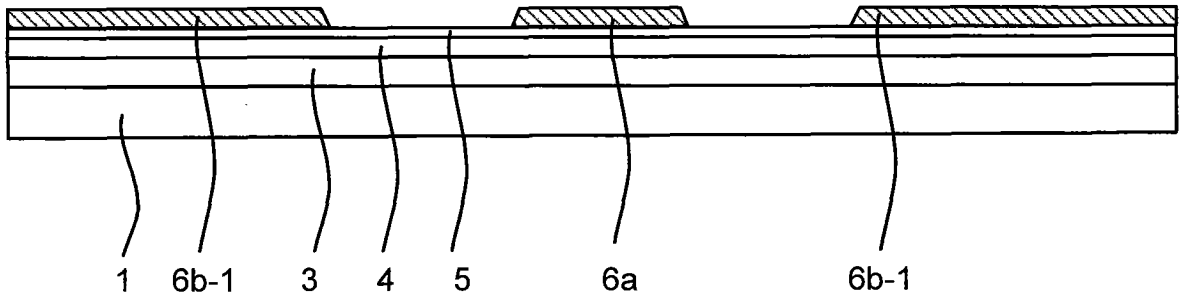


图 3d

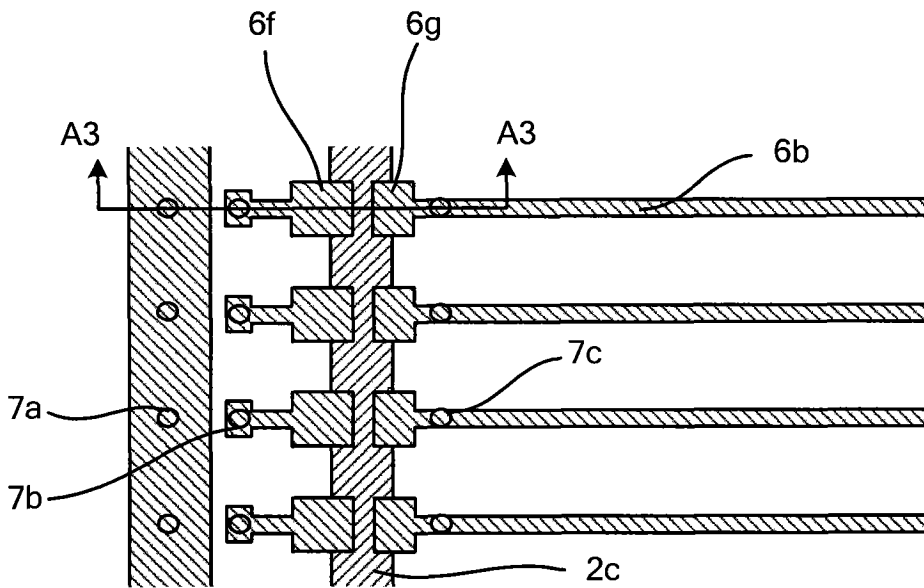


图 4a

A3-A3

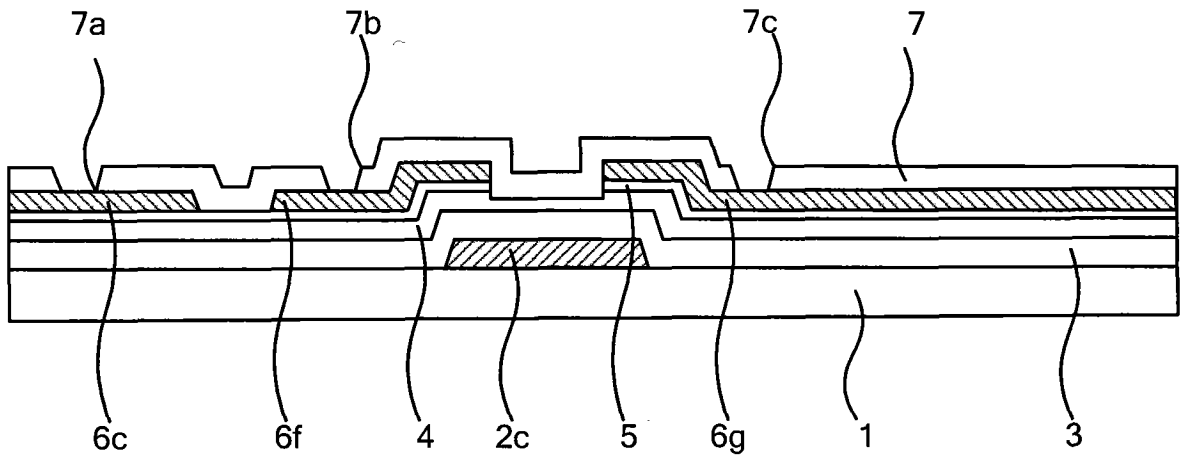


图 4b

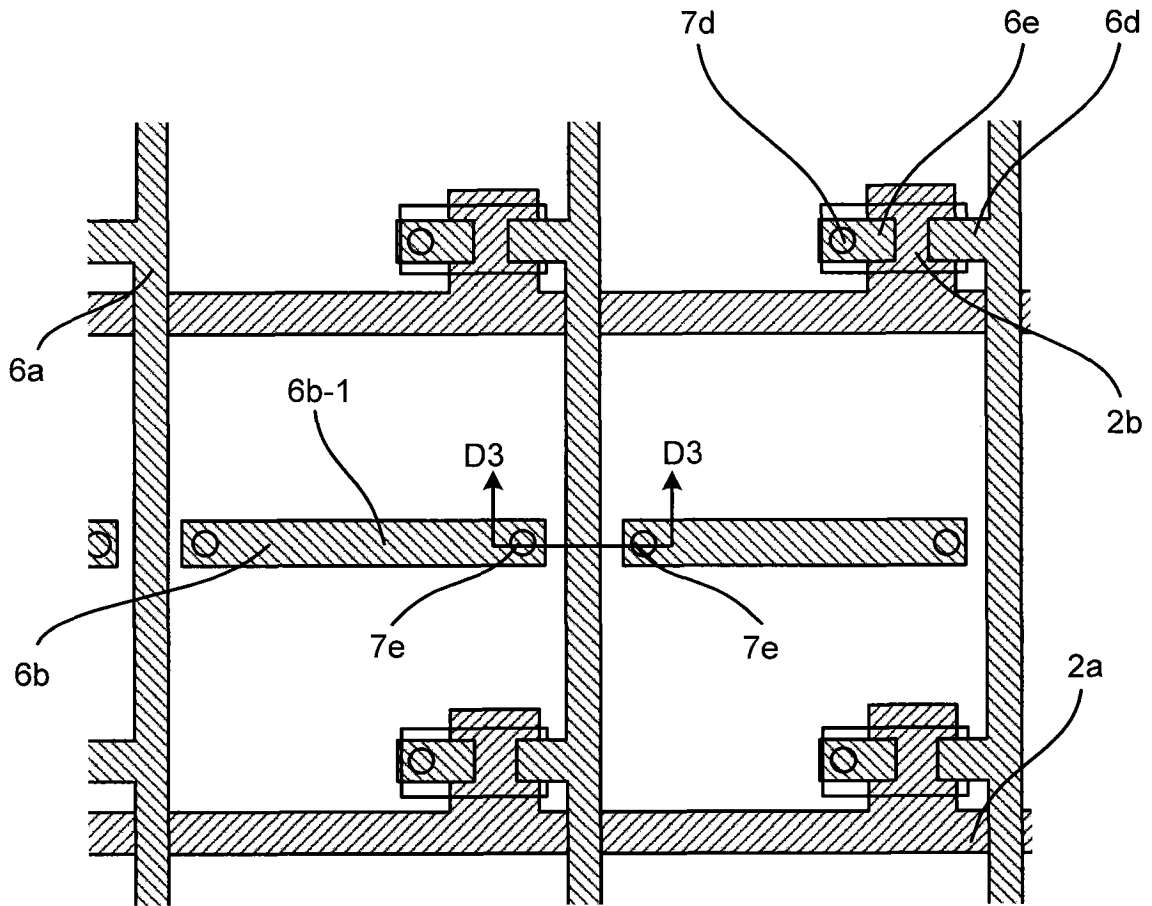


图 4c

B1-B1

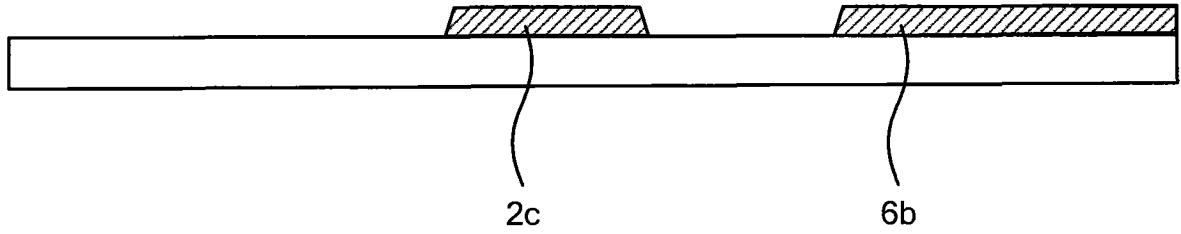


图 6b

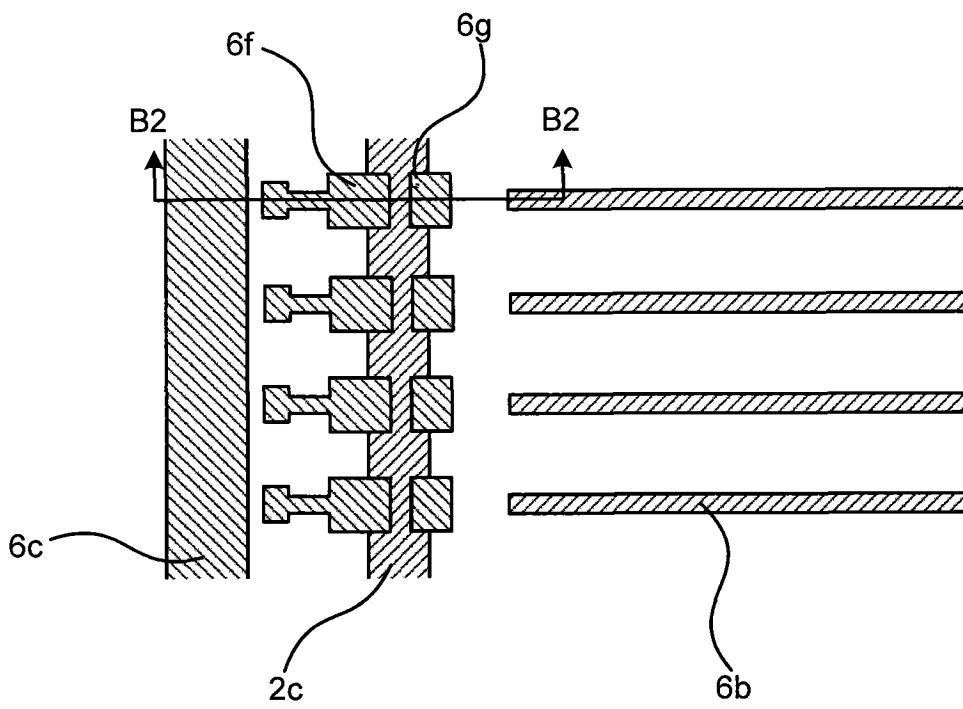


图 7a

B2-B2

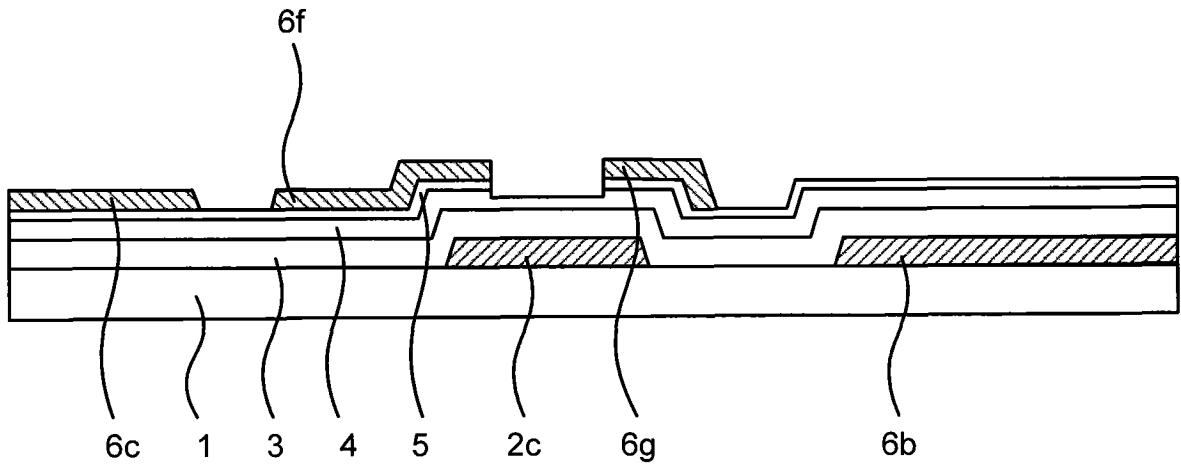


图 7b

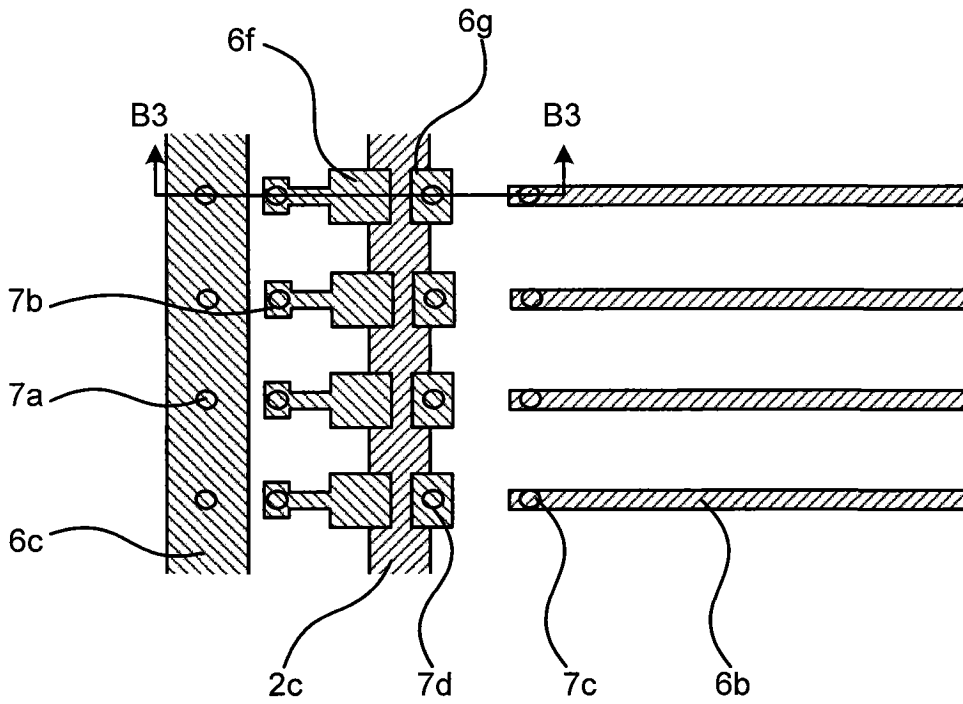


图 8a

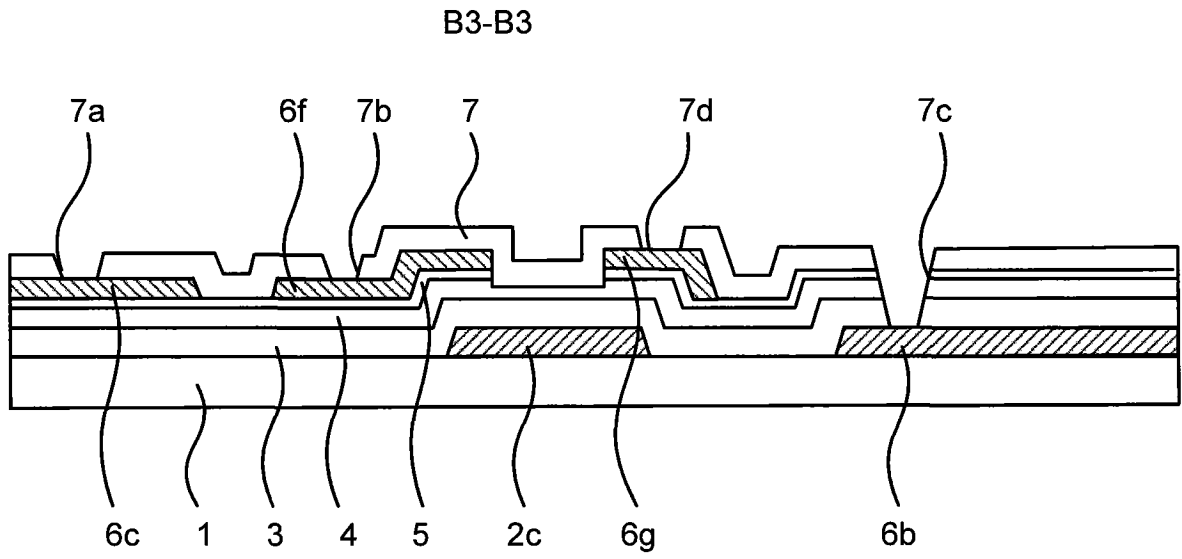


图 8b

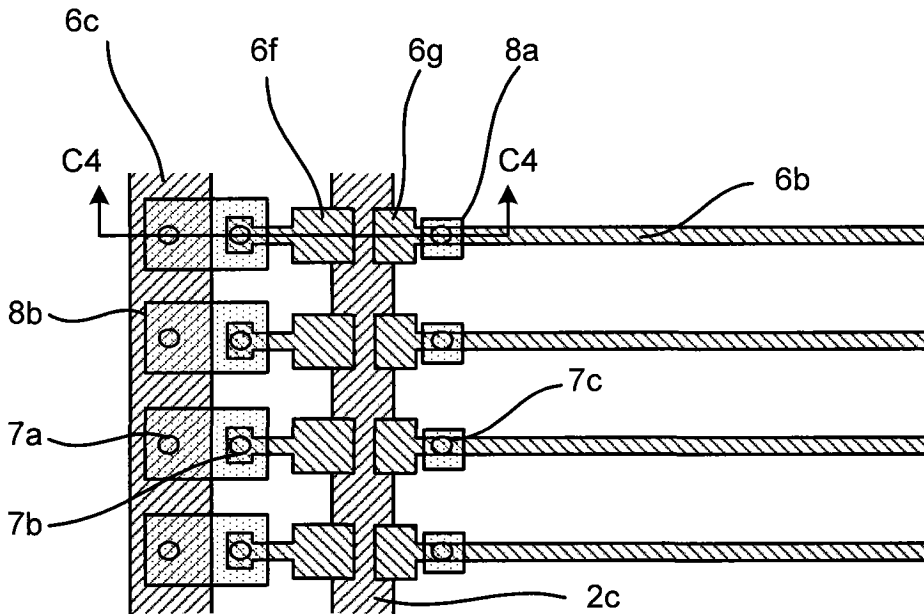


图 9a

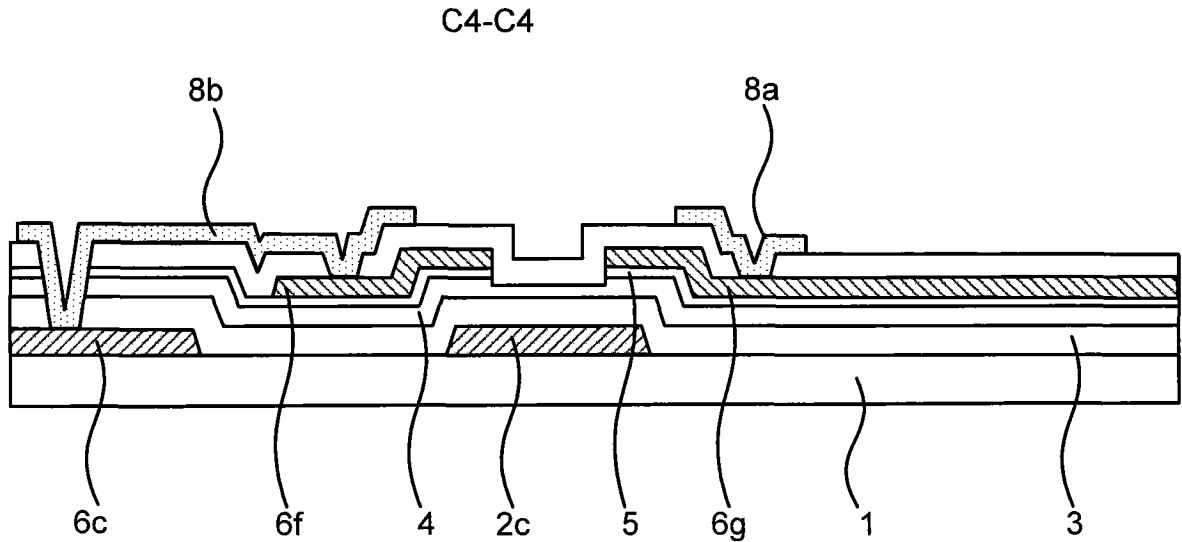


图 9b

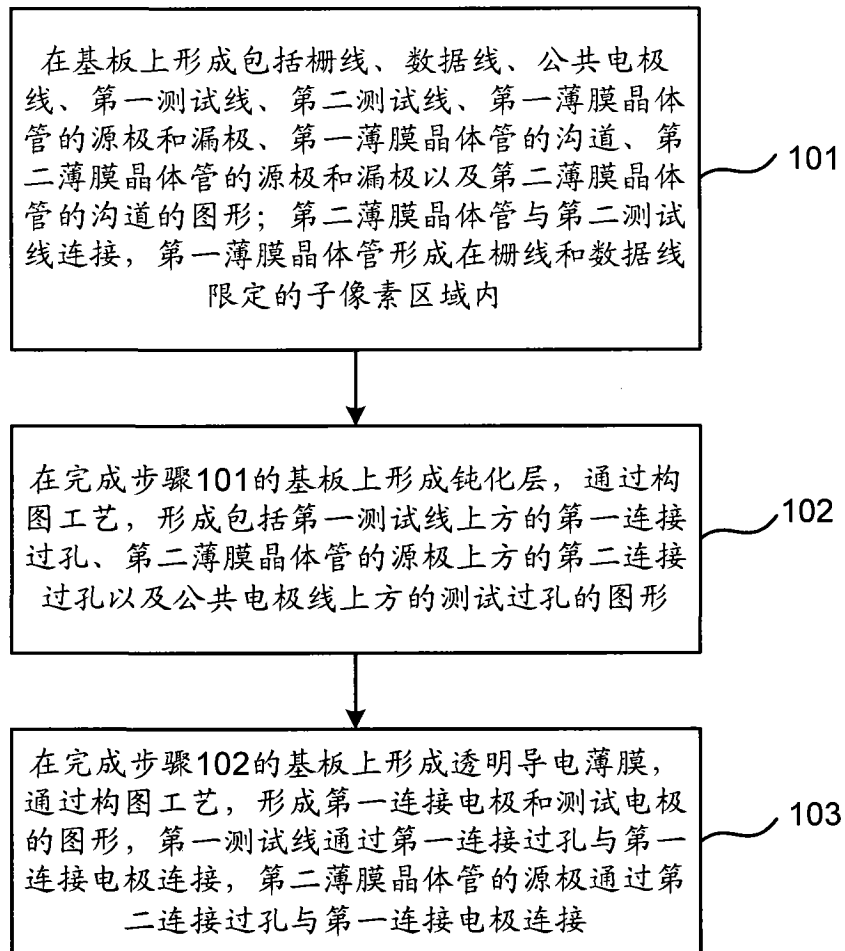


图 10

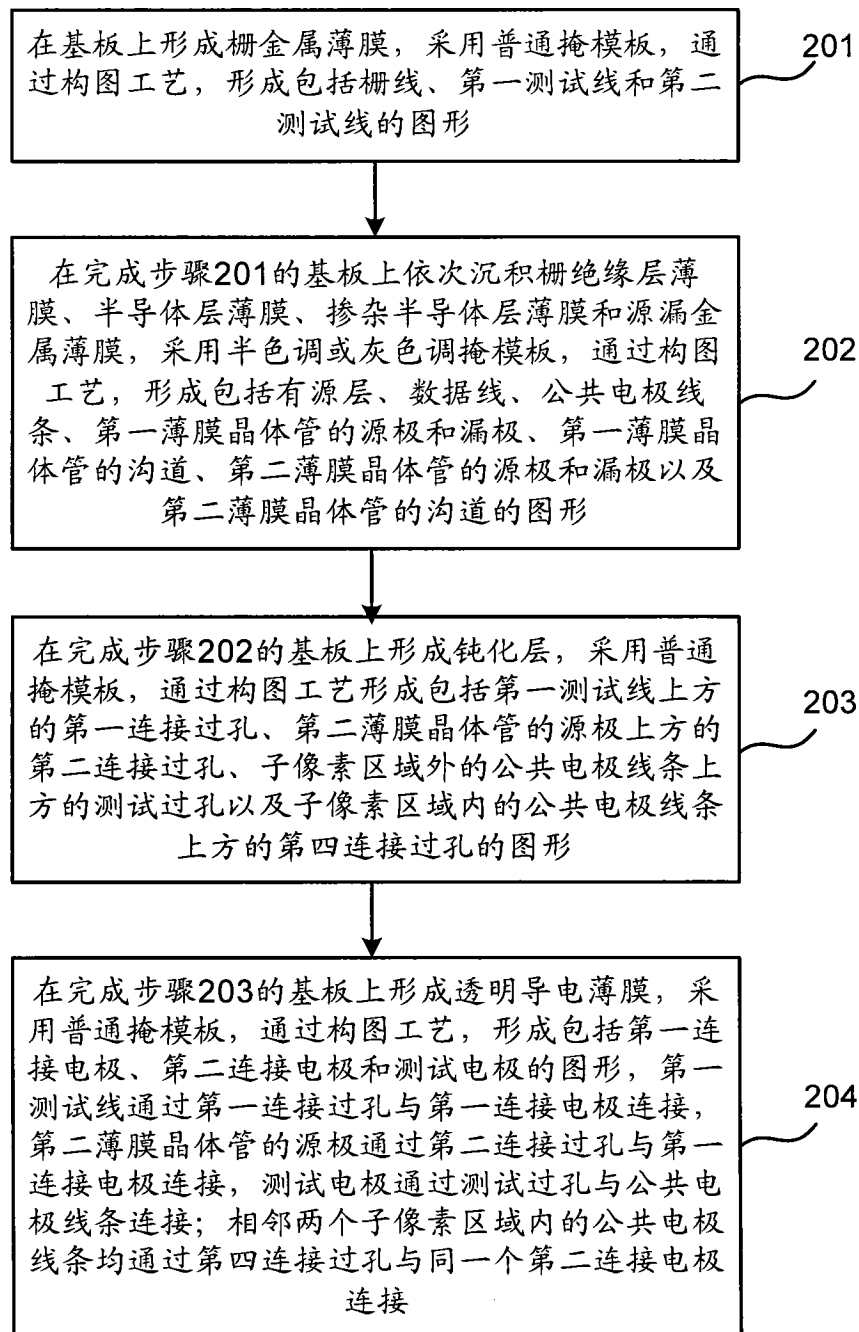


图 11

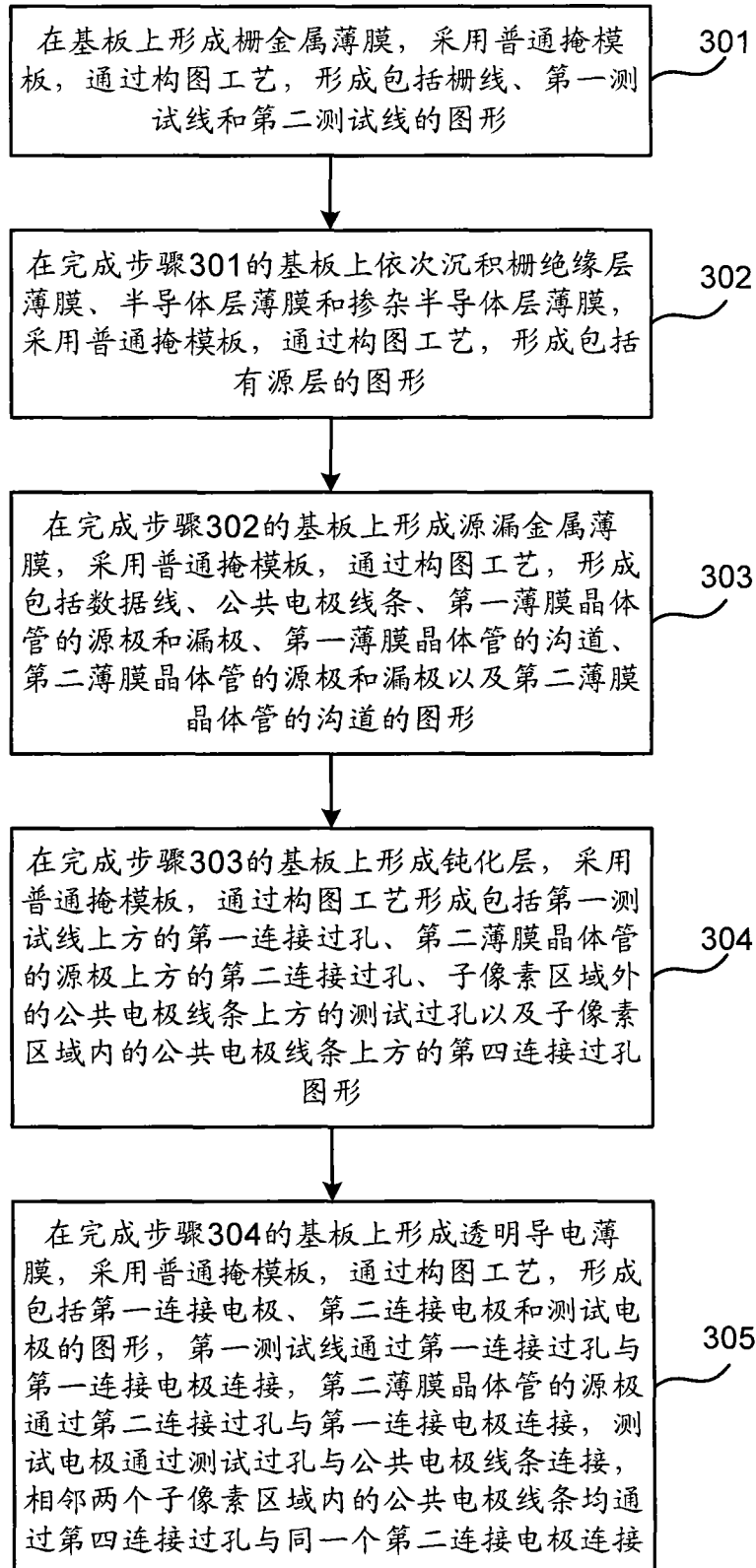


图 12

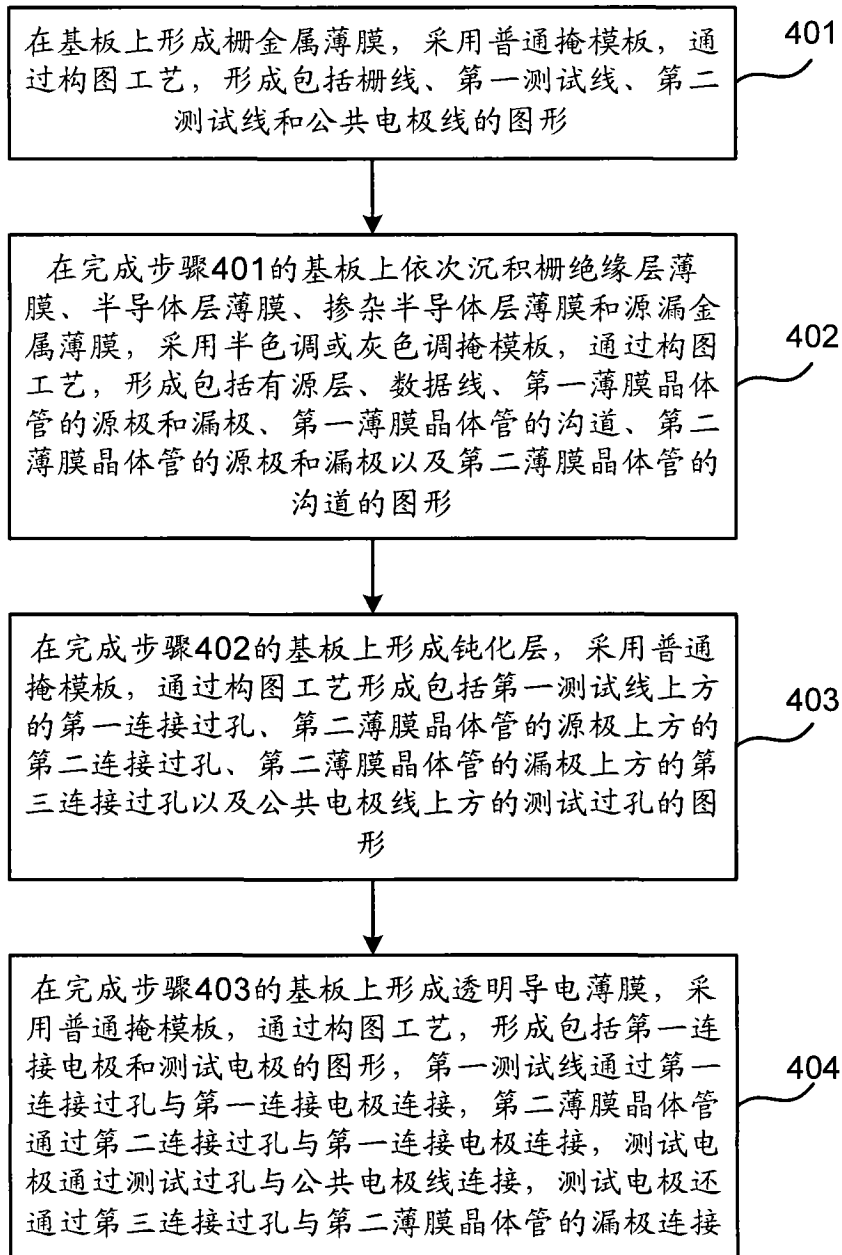


图 13

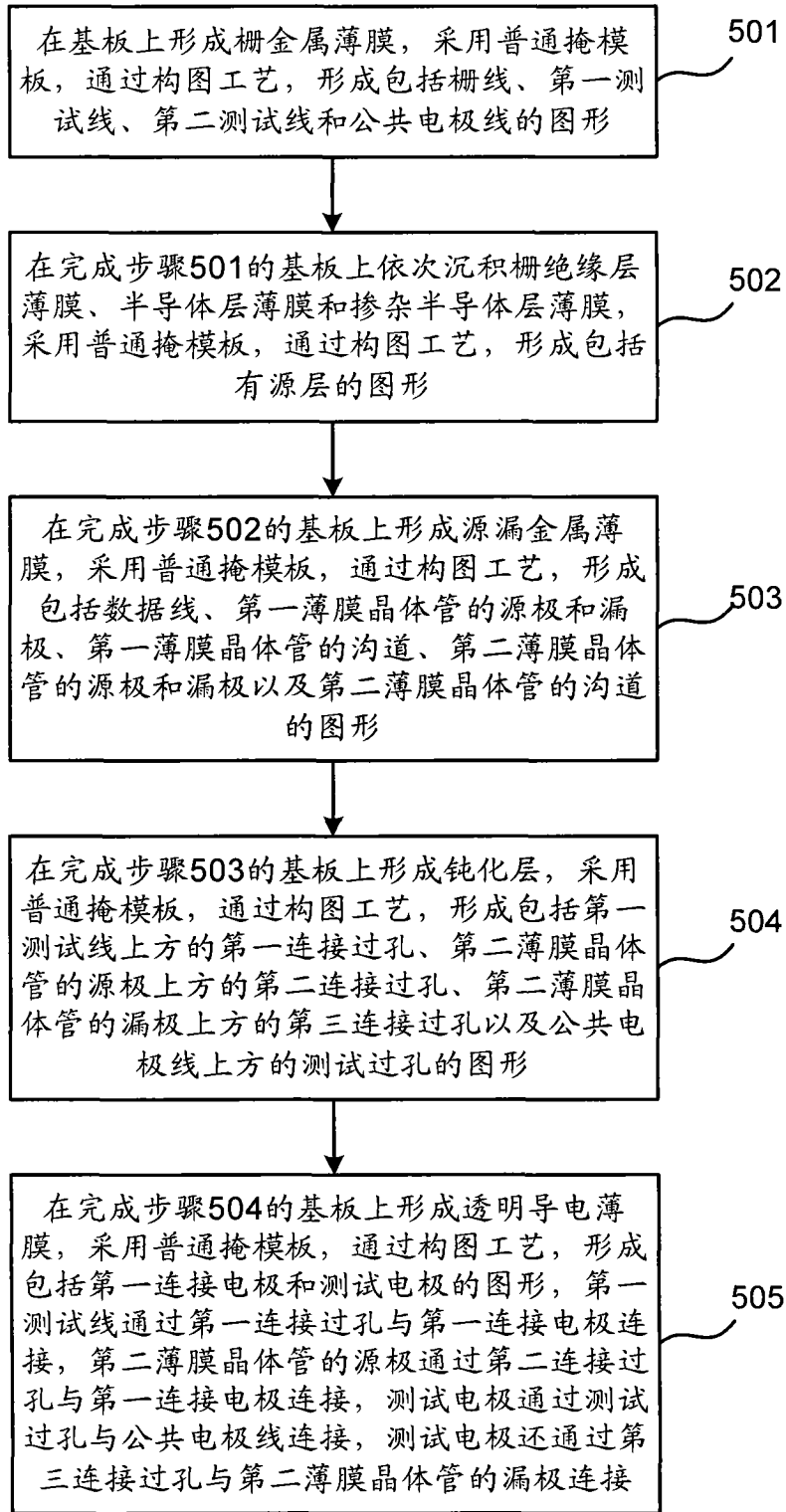


图 14

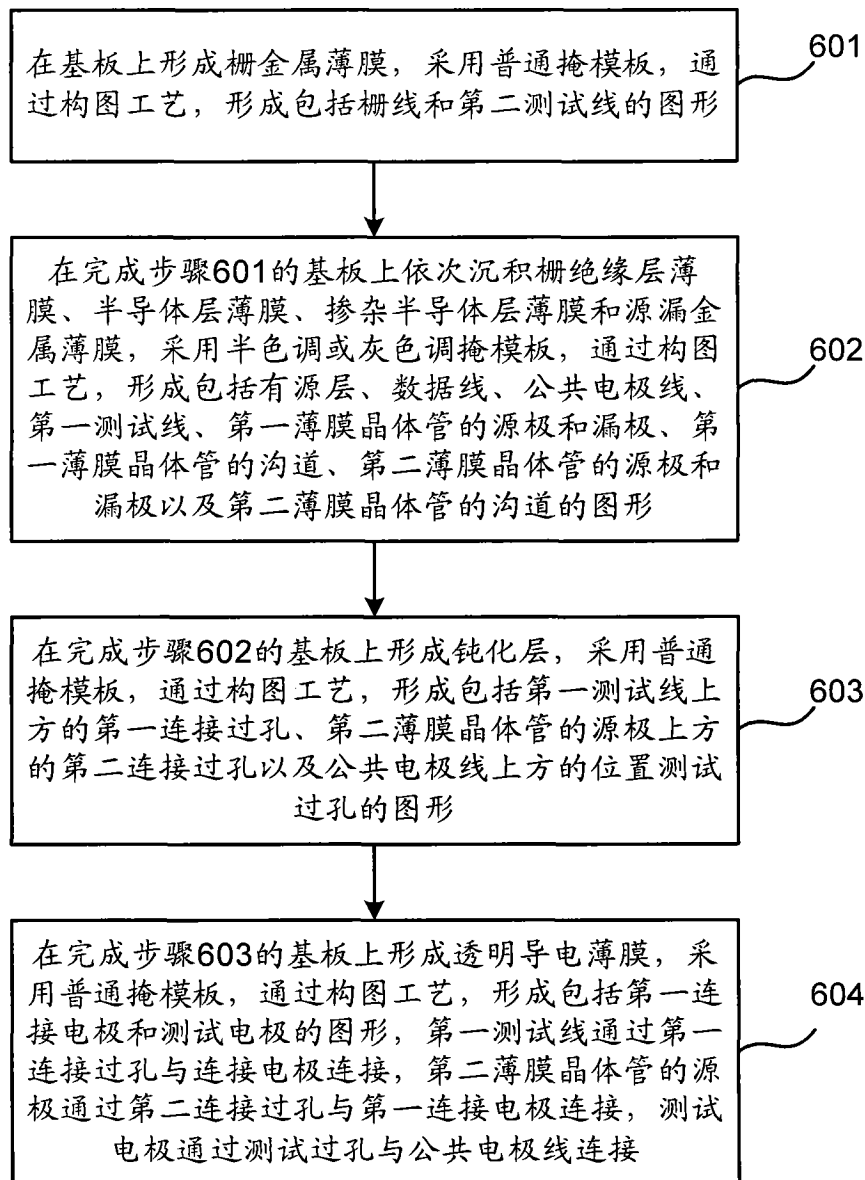


图 15

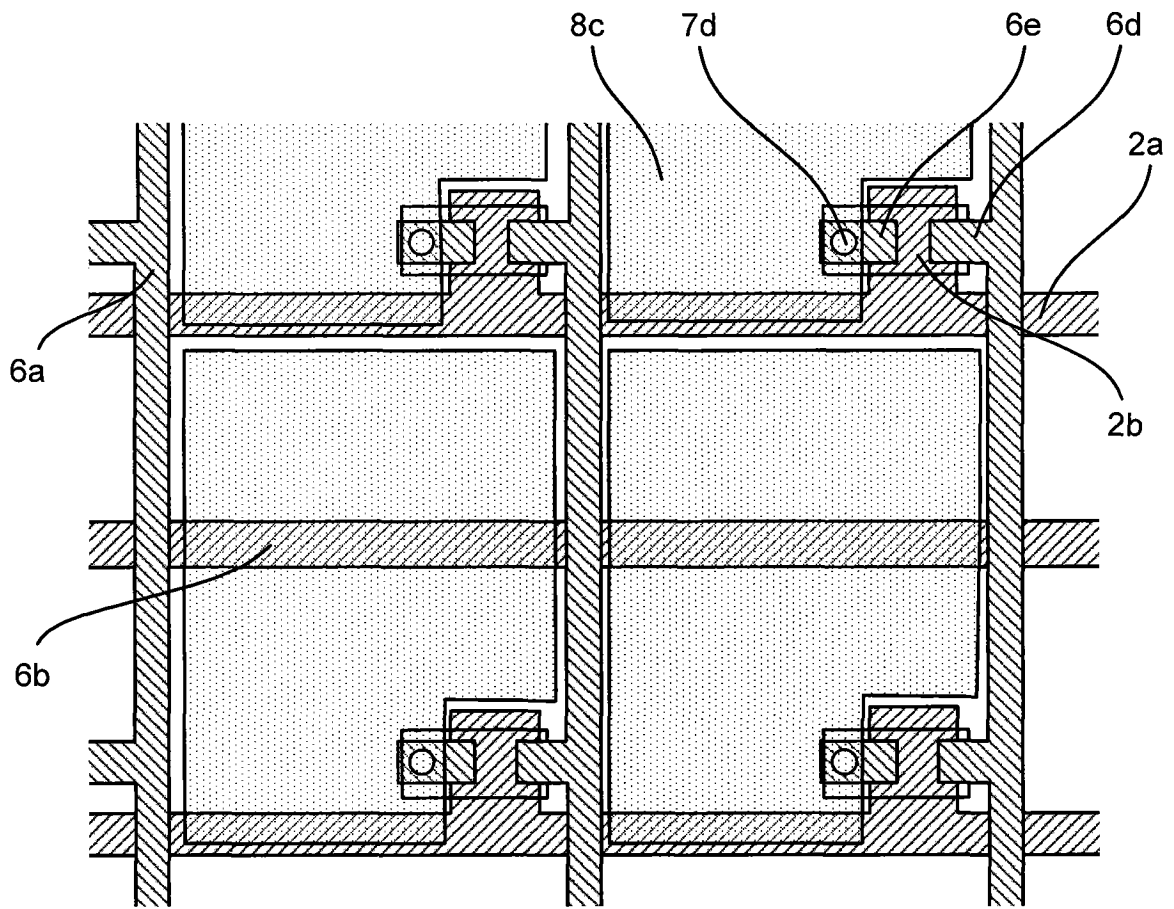


图 16

专利名称(译)	TFT-LCD阵列基板及其制造方法		
公开(公告)号	CN102236179B	公开(公告)日	2014-03-19
申请号	CN201010171460.2	申请日	2010-05-07
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	张弥		
发明人	张弥		
IPC分类号	G02F1/13 G02F1/1362 G02F1/1368 H01L27/02 H01L21/77		
CPC分类号	G02F1/136259 G02F2001/136254 H01L27/12 G02F1/1309 H01L27/1214 H01L27/124 G02F1/134336 G02F1/136286 G02F1/1368 G02F2001/134345		
代理人(译)	许静		
审查员(译)	郭栋		
其他公开文献	CN102236179A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种TFT-LCD阵列基板及其制造方法，其中阵列基板包括栅线、数据线和公共电极线，所述栅线和数据线限定的子像素区域内形成有像素电极和第一薄膜晶体管，还包括第一测试线、第二测试线和第二薄膜晶体管，所述第二薄膜晶体管与所述第二测试线连接；所述第二薄膜晶体管的源极与所述第一测试线连接，所述第二薄膜晶体管的漏极与所述公共电极线连接；各条公共电极线分别与各个测试电极连接。本发明提供的阵列基板及其制造方法，既能够保证TFT-LCD基板的正常使用，又能够通过调节某些公共电极线来达到局部测试的目的。

