



(12) 发明专利申请

(10) 申请公布号 CN 101866082 A

(43) 申请公布日 2010. 10. 20

(21) 申请号 200910133189. 0

(22) 申请日 2009. 04. 15

(71) 申请人 瀚宇彩晶股份有限公司

地址 中国台湾台北市

(72) 发明人 张祖强 陈柏仰 吴昭慧 施博盛

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 陈松涛 王英

(51) Int. Cl.

G02F 1/136 (2006. 01)

G02F 1/1368 (2006. 01)

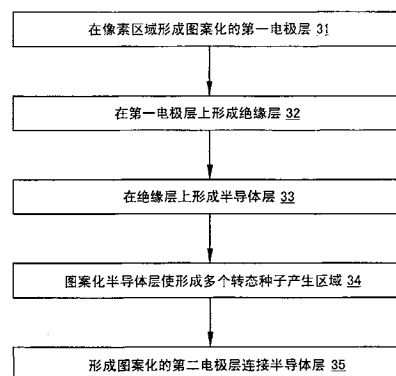
权利要求书 2 页 说明书 4 页 附图 12 页

(54) 发明名称

液晶显示器的像素结构及其形成方法

(57) 摘要

一种液晶显示器像素结构的形成方法, 包含 : 在像素区域形成图案化的第一电极层 ; 在第一电极层上形成绝缘层 ; 在绝缘层上形成半导体层 ; 图案化半导体层使形成多个转态种子产生区域 ; 以及形成图案化的第二电极层连接半导体层。



1. 一种液晶显示器像素结构的形成方法,包含:
在像素区域形成图案化的第一电极层;
在该第一电极层上形成绝缘层;
在该绝缘层上形成半导体层;
图案化该半导体层使形成多个转态种子产生区域;以及形成图案化的第二电极层连接该半导体层。
2. 根据权利要求1所述的方法,还包含:
给予第一电压于第一电极层;
半导体层感应到该第一电极层的第一电压,在该半导体层的底部聚集极性相反的电子层或空穴层;
给予第二电压于该第二电极层,其中的第一电压的电位大于或小于该第二电压的电位;
该半导体层与该第二电极层的电位连结;以及
该第一电极层与该第二电极层之间的电位差产生横向电场,使该半导体层的该转态种子产生区域产生转态种子。
3. 根据权利要求1所述的方法,其中该第一电极层是一扫描线。
4. 根据权利要求1所述的方法,其中该第一电极层是一共用线。
5. 根据权利要求1所述的方法,其中该第二电极层与一数据线位于同一层,并与该数据线连接。
6. 根据权利要求1所述的方法,其中该第二电极层是一数据线。
7. 根据权利要求1所述的方法,其中该第二电极层是一储存电容结构的电容电极。
8. 根据权利要求1所述的方法,其中该第二电极层是一像素电极,该像素电极与该半导体层之间还具有有一保护层,该像素电极透过一接触窗连接该半导体层。
9. 根据权利要求1所述的方法,其中该半导体层的材质是多晶硅、微晶硅、或非晶硅的其中之一或其组合。
10. 根据权利要求1所述的方法,还包含进行掺杂工艺,使该半导体层具有一掺杂区域,使该半导体层与该第二电极层之间为欧姆接触。
11. 根据权利要求1所述的方法,其中该半导体层至少部分位于该第一电极层的正上方。
12. 一种液晶显示器的像素结构,包含多个扫描线与多个数据线所定义的多个像素,每一像素包含:
一扫描线或一共用线,位于一薄膜晶体管衬底上;
一绝缘层,位于该扫描线或该共用线上;
一半导体层,具有多个转态种子产生区域,位于该绝缘层上;以及
一数据线,位于该半导体层上,且连接该半导体层。
13. 根据权利要求12所述的像素结构,其中该扫描线或该共用线具有一第一电压,该数据线具有一第二电压,该第一电压与该第二电压的电位差产生横向电场,使该半导体层的该转态种子产生区域产生转态种子。
14. 根据权利要求12所述的像素结构,其中该半导体层被挖空形成一个或一个以上的

多边形开口,多边形的轮廓包含直角、钝角、锐角、或不规则的轮廓以构成该转态种子产生区域。

15. 根据权利要求 12 所述的像素结构,其中该半导体层的外轮廓具有突出部分以构成该转态种子产生区域。

16. 根据权利要求 12 所述的像素结构,其中该半导体层被挖空形成一个或一个以上的多边形开口,多边形的轮廓包含直角、钝角或锐角,且该半导体层的外轮廓具有凸出部分以构成该转态种子产生区域。

17. 根据权利要求 12 所述的像素结构,其中该半导体层至少部分位于该扫描线或该共用线的正上方。

18. 一种液晶显示器的像素结构,包含多个扫描线与多个数据线所定义的一个或多个像素,每一像素包含:

- 一扫描线或一共用线,位于一薄膜晶体管衬底上;
- 一绝缘层,位于该扫描线或该共用线上;
- 一半导体层,具有多个转态种子产生区域,位于该绝缘层上;以及
- 一第二电极层,位于该半导体层上方且连接该半导体层。

19. 根据权利要求 18 所述的像素结构,其中该第二电极层为一电容电极,该像素结构还包含位于该电容电极上的一个保护层,以及位于该保护层上的一个像素电极,该像素电极透过一接触窗连接该电容电极。

20. 根据权利要求 18 所述的像素结构,其中该第二电极层为一像素电极,该像素结构还包含位于该半导体层上的一个保护层,以及该像素电极位于该像素电极上,该像素电极透过一接触窗连接该半导体层。

21. 根据权利要求 18 所述的像素结构,其中该扫描线或该共用线具有一第一电压,该数据线具有一第二电压,该第一电压与该第二电压的电位差产生一横向电场,使该半导体层的该转态种子产生区域产生转态种子。

22. 根据权利要求 18 所述的像素结构,其中该半导体层被挖空形成一个或一个以上的多边形开口,多边形的轮廓包含直角、钝角、锐角、或不规则的轮廓以构成该转态种子产生区域。

23. 根据权利要求 18 所述的像素结构,其中该半导体层的外轮廓具有突出部分以构成该转态种子产生区域。

24. 根据权利要求 18 所述的像素结构,其中半导体层被挖空形成一个或一个以上的多边形开口,多边形的轮廓包含直角、钝角或锐角,且该半导体层的外轮廓具有凸出部分以构成该转态种子产生区域。

25. 根据权利要求 18 所述的像素结构,其中该半导体层至少部分位于该扫描线或该共用线的正上方。

液晶显示器的像素结构及其形成方法

技术领域

[0001] 本发明关于一种液晶显示器的像素结构,特别是关于一种可快速完成热机程序的液晶显示器的像素结构。

背景技术

[0002] 液晶显示器根据使用的液晶种类、驱动方式与光源配置等不同而区分成许多种类。其中,光学补偿双折射液晶显示器(optically compensated birefringence liquid crystal display 或 optically compensated bend liquid crystal display, OCB LCD) 具有快速的应答速度,可提供更加流畅的画面表现。

[0003] 而光学补偿双折射液晶显示器必须先让液晶分子由展延态(splay state)转换成弯曲态(bend state)后,才能进入正常显示状态。图 1A 与图 1B 显示光学补偿双折射液晶显示器 10 中,液晶分子处于展延态与弯曲态的示意图,其中图 1A 显示展延态,而图 1B 显示弯曲态。

[0004] 如图所示,在光学补偿双折射液晶显示器 10 中,液晶层 11 被设置于薄膜晶体管阵列衬底 13 与彩色滤光片衬底 12 之间,当液晶层 11 未受到电场作用时,液晶分子以展延态(splay state)方式排列,当两衬底施加一电场于液晶层,液晶分子才会转换成弯曲态列(bend state),此转换过程亦称为热机(start up)。公知的光学补偿双折射液晶显示器需要数分钟的时间进行热机过程,才能进行正常驱动,消费者恐不耐久等。

[0005] 为了减少热机所需时间,美国专利公告号 6597424 披露一种光学补偿双折射液晶显示器的像素结构,如图 2 所示。在数据线 21 与扫描线 22 所定义的像素结构,包含像素电极 24 与驱动像素电极 24 的开关晶体管 23。此外,在像素电极 24 边缘靠近中央的部分具有凹陷部分 25a 与凸出部分 25b,而在扫描线 22 与数据线 21 的对应位置,具有互补的凸出部分 26a/27a 与凹陷部分 26b/27b。此像素结构再搭配像素电极 24 与数据线 21 之间,以及像素电极 24 与扫描线 22 之间的电位差,形成横向电场,用以产生帮助液晶分子转换的转态种子(bend seed),使得转换时间得以缩短。

[0006] 上述结构虽然缩短了热机时间,但却由于像素结构具有不规则的突出部分 25b/26a/27a 或凹陷部分 25a/26b/27b,需要同样是不规则形状、且更大面积的黑矩阵遮蔽以避免漏光,导致开口率降低。

[0007] 因此,亟需提供一种像素结构与形成像素结构的方法,不仅可以缩短热机时间,亦能保持良好的开口率。

发明内容

[0008] 本发明的目的在于提供一种新的像素结构与形成像素结构的方法,不仅可以缩短热机时间,亦能保持良好的开口率。

[0009] 根据上述目的,本发明提供一种液晶显示器的像素结构的形成方法,包含:在像素区域形成图案化的第一电极层;在第一电极层上形成绝缘层;在绝缘层上形成半导体层;

及图案化半导体层使形成多个转态种子产生区域；以及形成图案化的第二电极层连接半导体层。

[0010] 根据本发明提供的像素结构，第一电极层为一扫描线或一共用线，第二电极层为一数据线、电容电极或像素电极。第一电极层具有第一电压，第二电极层具有第二电压，该第一电压与该第二电压的电位差产生横向电场，使半导体层的转态种子产生区域产生转态种子。

附图说明

[0011] 图 1A 与图 1B 显示公知的光学补偿双折射液晶显示器的液晶分子分布示意图；

[0012] 图 2 显示公知的光学补偿双折射液晶显示器的像素结构；

[0013] 图 3 与图 4 显示根据本发明实施例的液晶显示器的像素结构的形成方法；

[0014] 图 5A 图至图 7 显示根据本发明实施例的液晶显示器的像素结构与其变化；及

[0015] 图 8A 至图 10B 显示根据本发明实施例的液晶显示器的像素结构与其变化。

具体实施方式

[0016] 公知技术藉由改变像素结构，以产生转态种子使加速完成热机程序，都必须大幅改变像素结构，牺牲了开口率，或者使工艺变复杂。本发明提供一种像素结构与其形成方法，以及应用此像素结构的液晶显示器，可在不影响像素结构、与原先工艺相容、影响开口率小的条件下完成此目的。

[0017] 图 3 显示根据本发明实施例的形成像素结构的方法。于步骤 31，在像素区域形成图案化的 (patterned) 第一电极层，第一电极层与扫描线位于同一层，并且可连接扫描线，或者，第一电极优选是扫描线或共用线（亦称为偏压线）。此处像素区域是指由扫描线与数据线所定义的区域，包含边界区域，通常两条扫描线与两条数据线定义一个（或一个以上的）像素，而第一电极层可以形成在像素内部区域或者边界区域。步骤 32，在第一电极层上形成绝缘层。步骤 33，在绝缘层上形成半导体层，此半导体层的材质可为多晶硅、微晶硅、非晶硅的其中之一或其组合。步骤 34，图案化半导体层使形成多个转态种子产生区域。步骤 35，形成图案化的第二电极层连接半导体层。在一实施例中，第二电极层与数据线位于同一层，并且可连接数据线，或者，第二电极层优选为数据线或电容电极。而在另一实施例中，第二电极层是像素电极 (pixel electrode)，且在像素电极与半导体层之间还具有保护层，像素电极透过接触窗 (contact hole) 连接半导体层。在本发明的各实施例中，半导体层至少部分，或全部，位于第一电极层的正上方。

[0018] 图 4 显示一种在热机期间，可快速完成转态的方法，应用于图 3 的工艺所形成的像素结构。步骤 41，给予第一正电压于第一电极层。步骤 42，该半导体层感应到该第一电极层的正电压，因而在该半导体的底部聚集极性相反的电子层。步骤 43，给予第二电压于第二电极层，其中第一正电压大于第二正电压。步骤 44，此时该半导体层与该第二电极层的电位会连结，该第二金属层的电位被导入该半导体层。步骤 45，利用该第一电极层与该第二电极层之间的电位差产生横向电场，使该半导体层的转态种子产生区域产生转态种子。

[0019] 在上述的方法中，为了改变性质，半导体层可进行一掺杂工艺以形成一掺杂区域，例如 N 正型离子重掺杂区域，使得半导体层与第二电极层之间为欧姆接触。另外，正电压可

以改成负电压,只要保持足够的电位差产生转态种子即可。另外,由于热机程序与正常操作程序不同,因此在热机程序给予第一电极层与第二电极层的电压值,可能不同于在正常操作程序给予第一电极层与第二电极层的电压值。例如,若第一电极层为扫描线,第二电极层为数据线,在正常操作时扫描线的电压可能为 10V 至 15V,数据线的电压可能为 0 至 10V,但热机程序可能供应电压给扫描线 40V,给数据线 0 至 1V。

[0020] 图 5A 至图 5C 显示根据本发明实施例的像素结构,其中图 5B 是图 5A 的局部放大图,图 5C 图是图 5A 图在 X-X' 方向的剖面图。

[0021] 在图 5A 图的实施例中,像素结构 50 由两扫描线 51 与两数据线 52 所定义,但不限于此。如前所述,具有转态种子产生区域的半导体层 54/55 可形成于像素结构 50 的边界区域,例如半导体层 54 被形成在共用线 53 与数据线 52 之间,或者,半导体层 55 被形成在扫描线 51 与数据线 52 之间。此外,像素结构 50 包含一像素电极 56 用于驱动液晶分子,一薄膜晶体管 57 用于控制像素电极 56。薄膜晶体管 57 的结构如同公知技术,包含一栅极、一漏极、一源极,或者薄膜晶体管 57 也可以是其他种类的开关元件。此外,像素结构 50 包含电容电极 58,与共用线 53 构成一种形成在共用线上的储存电容结构 (Cst on common),但储存电容的结构也可以是形成在扫描线上的储存电容结构 (Cst on gate)。

[0022] 图 5B 显示了半导体层可能的几何构造。为了形成转态种子产生区域,半导体层 54 被挖空形成一多边形 (polygon) 的开口,其轮廓包含直角,而图中以双箭头显示的 8 个区域即为转态种子产生区域。值得注意的是,多边形的轮廓亦可包含钝角、锐角、或其他不规则轮廓等等。并且,不同的半导体层可以有相同或不同形状的转态种子产生区域,例如,半导体层 55 的形状,可与半导体层 54 的形状相同或者不同。

[0023] 图 5C 是图 5A 图在 X-X' 方向的剖面图。如图,共用线 53 被形成于衬底 59 上,绝缘层 60 被形成于共用线 53 上,具有转态种子产生区域的半导体层 54 被形成于绝缘层 60 上,其中半导体层 54 至少部分位于共用线 53 的正上方,以及数据线 52 被形成于半导体层 54 上。

[0024] 图 6 与图 7 显示另外两种具有转态种子产生区域的半导体层的形状。为了方便说明,以下实施例与的前实施例的相同元件以相同符号表示,仅说明与前实施例的不同处,相同处不再赘述。在图 6 中,半导体层 54 具有凸出部分 61 作为转态种子产生区域。在图 7 中,半导体层 54 被挖空形成一多边形 (或一个以上的多边形) 的开口,其轮廓包含直角、钝角或锐角,以及半导体层 54 的外轮廓具有凸出部分 61 可作为转态种子产生区域。

[0025] 图 8A 至图 8D 说明本发明具有转态种子产生区域的半导体层也可形成在像素结构的储存电容结构中。其中图 8B 是图 8A 的局部放大图,图 8C 是图 8A 在 Y-Y' 方向的剖面图。

[0026] 如图 8A 与图 8B 所示,半导体层 62 设置于电容电极 58 的下方,且具有凸出部分 67 作为转态种子产生区域,而电容电极 58 的电位是连接到像素电极 56 的电位,像素电极 56 透过接触窗 63 与电容电极 58 连接。

[0027] 图 8C 是图 8A 在 Y-Y' 方向的剖面图。如图,共用线 53 被形成于衬底 59 上,绝缘层 60 被形成于共用线 53 上,具有转态种子产生区域的半导体层 62 被形成于绝缘层 60 上,电容电极 58 被形成在半导体层 62 上,保护层 63 覆盖电容电极 58,以及像素电极 56 藉由接触窗 63 与半导体层 62 连接。

[0028] 如图 8C 具有转态种子产生区域的半导体层 62 是被形成在一种金属层 / 绝缘层 /

金属层 (MIM; Metal/Insulation/Metal) 的储存电容架构中, 第二电极层的下方, 但上述电容电极 58 亦可以省略, 如图 8D 所示, 此时像素电极作为储存电容的另一参考电极, 并藉由接触窗 63 与半导体层 62 连接。

[0029] 图 9A 至图 9B 显示另外一种具有转态种子产生区域的半导体层的形状, 其中图 9B 是图 9A 的局部放大图。于图中显示, 半导体层 65 被挖空形成多个多边形的开口, 其轮廓包含直角、钝角或锐角以作为转态种子产生区域。

[0030] 图 10A 至图 10B 显示另外一种具有转态种子产生区域的半导体层的形状, 其中图 10B 是图 10A 的局部放大图。于图中显示, 半导体层 66 被挖空形成多个多边形的开口, 开口的轮廓包含直角、钝角或锐角以作为转态种子产生区域, 同时, 半导体层 66 的外轮廓具有凸出部分作为转态种子产生区域。

[0031] 以上各实施例的特征, 皆可用单一或组合的方式互相应用, 不限于图示所披露者。此外, 图 8A 至图 10B 的实施例也可以应用于形成在扫描线上的储存电容结构 (Cst on gate), 其不同处仅在于另一参考电极为扫描线而非共用线, 因此其图示与说明省略。

[0032] 而图 4 的方法可应用于上述各实施例中, 其差异仅在于第一电极层与第二电极层的电位来源不同。对于图 5C 的实施例而言, 第一电极层为共用线, 第二电极层为数据线, 数据线的电位被导入半导体层。对于图 8C 的实施例而言, 第一电极层为共用线, 第二电极层为电容电极, 像素电极的电位被导入电容电极, 再导入半导体层。对于图 8D 的实施例而言, 第一电极层为共用线, 而像素电极可视为第二电极层, 其电位透过接触窗导入半导体层。

[0033] 以上所披露的像素结构或形成像素结构的方法, 可应用于液晶显示器, 该液晶显示器包含薄膜晶体管阵列衬底与彩色滤光片衬底, 该像素结构被配置于薄膜晶体管阵列衬底上。而彩色滤光片衬底包含一共用电极, 共用电极与薄膜晶体管阵列衬底上的像素电极之间形成电场可驱动液晶分子。而根据以上的结构与方法, 利用第一电极层与第二电极层之间的电位差产生横向电场, 使半导体层的转态种子产生区域产生转态种子, 再藉由两衬底之间的电场, 使液晶彼此产生交互作用而传播到其他区域, 进而快速完成热机程序。根据实验, 转态时间可被缩短至 3 秒钟, 甚至 1 秒钟以下。

[0034] 而根据本发明所披露的结构与方法, 像素电极并未被变更, 且具有转态种子产生区域的半导体层所占面积极小, 因此开口率几乎没有受到影响。此外, 本发明披露的方法与现有工艺相符, 形成具有转态种子产生区域的半导体层的步骤 33 可与形成薄膜晶体管 57 中的半导体层的步骤相同, 因此不需要额外的工艺。综上所述, 本发明实为解决光学补偿双折射液晶显示器其热机时间过慢的良好方案。

[0035] 以上所述仅为本发明的优选实施例而已, 并非用以限定本发明的申请专利范围; 凡其他未脱离发明所揭示的精神下所完成的等效改变或修改, 均应包含在下述的权利要求书之内。

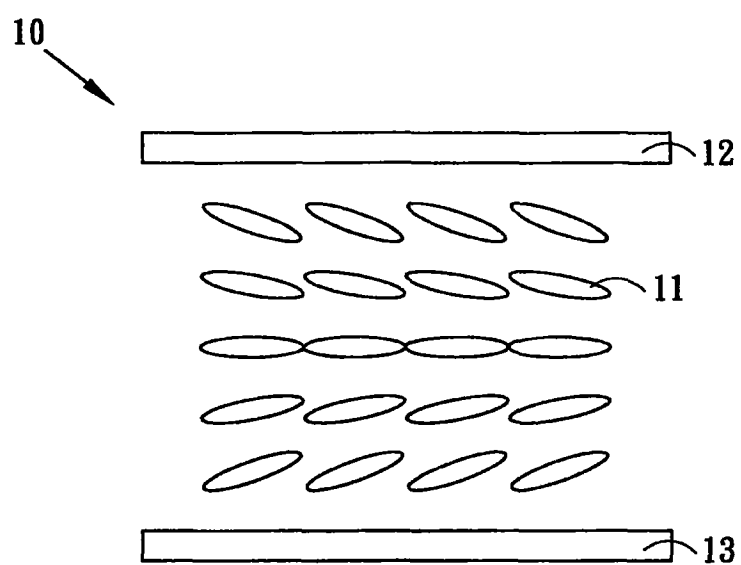


图 1A

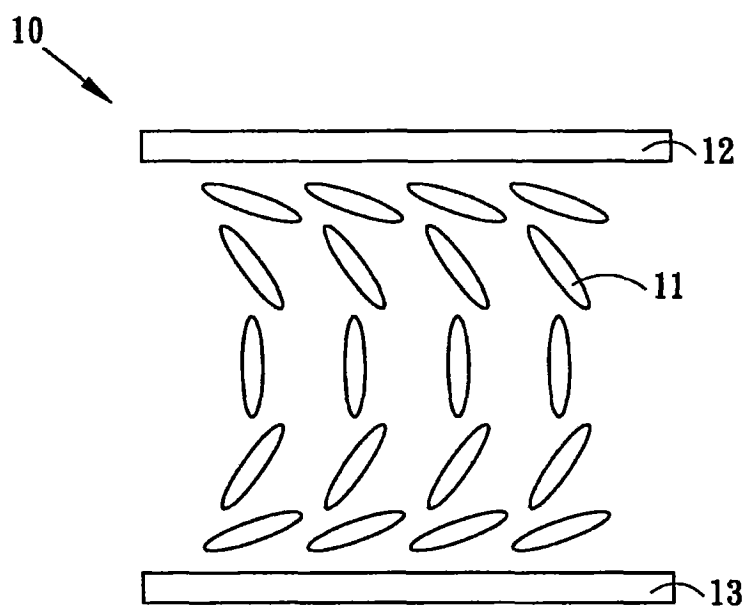


图 1B

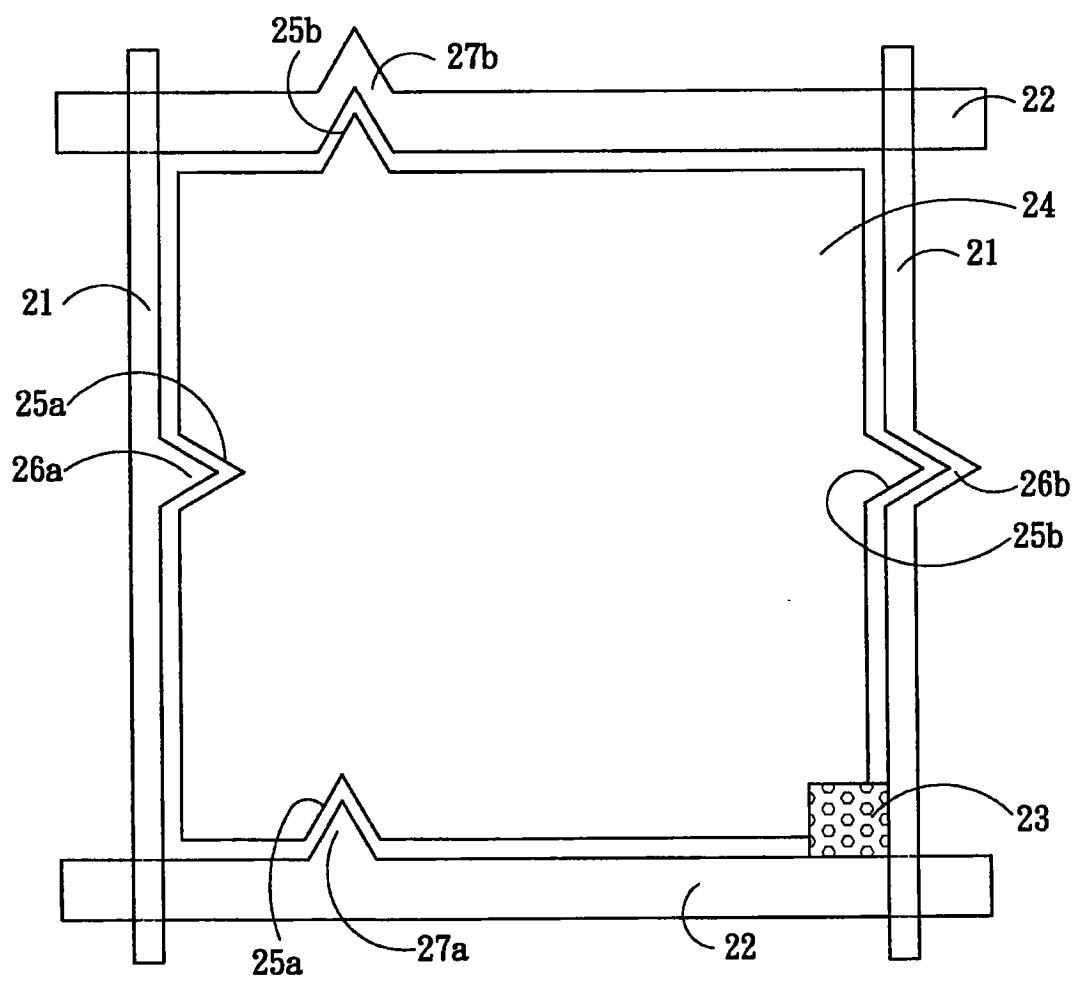


图 2

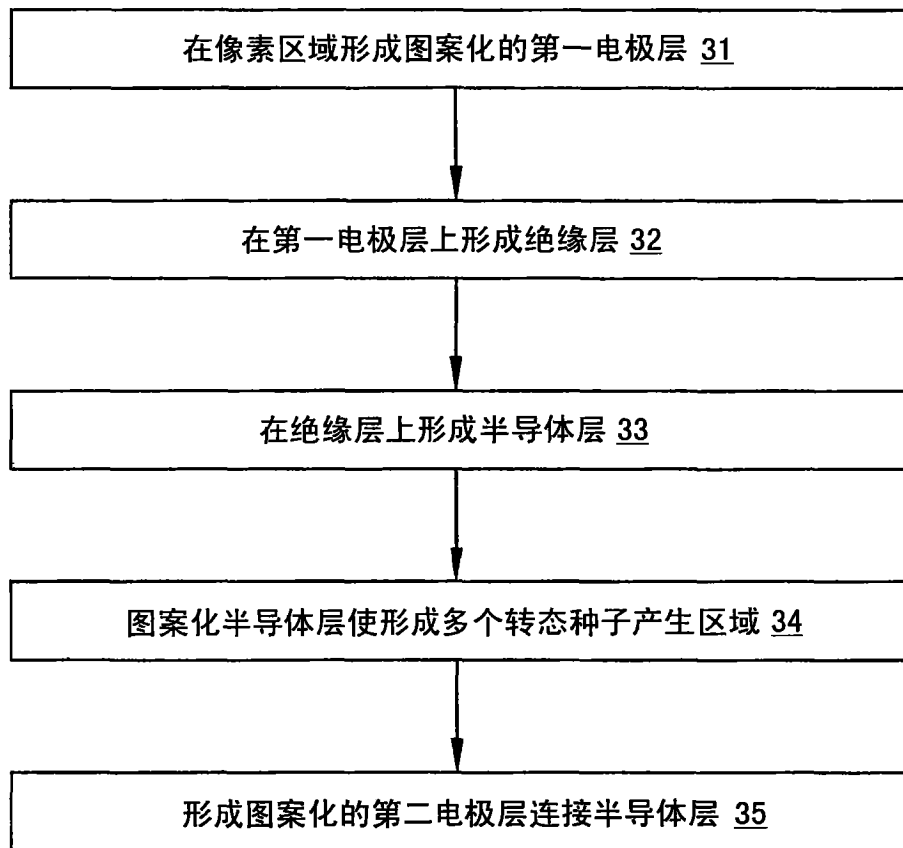


图 3

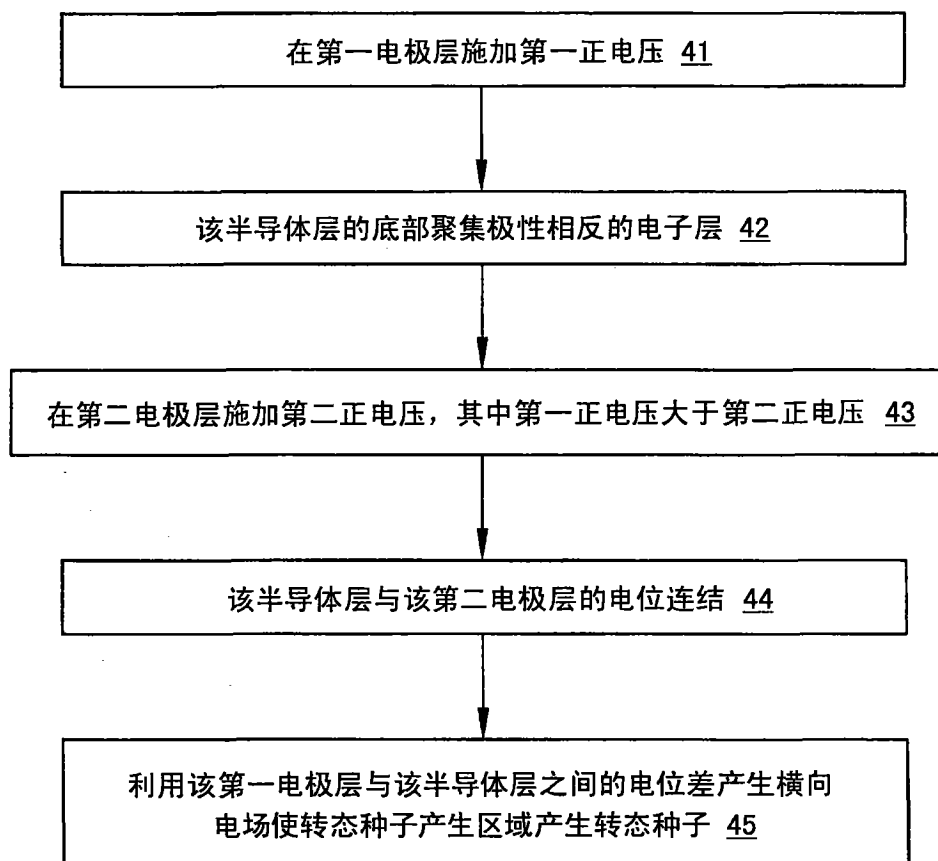


图 4

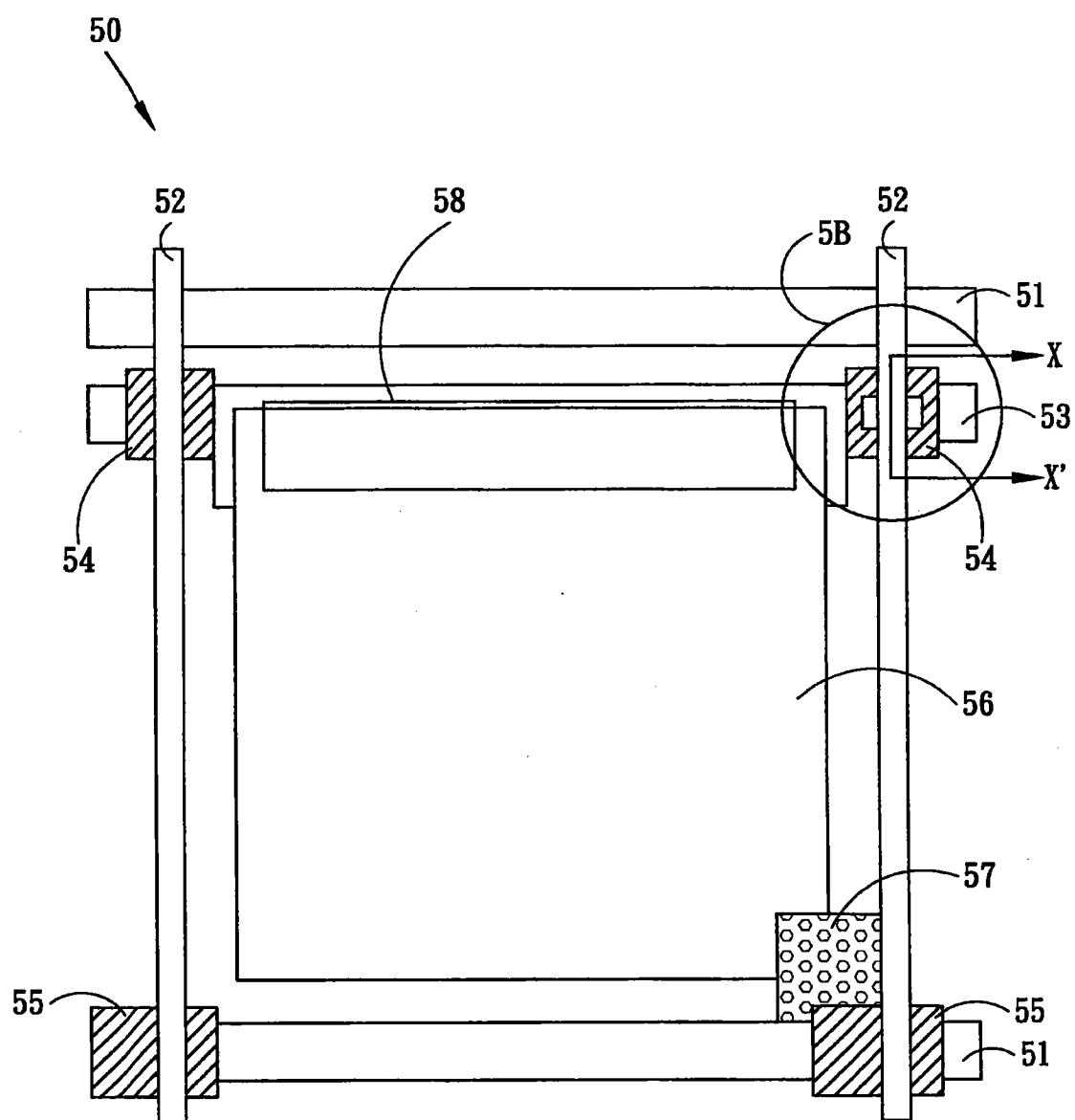


图 5A

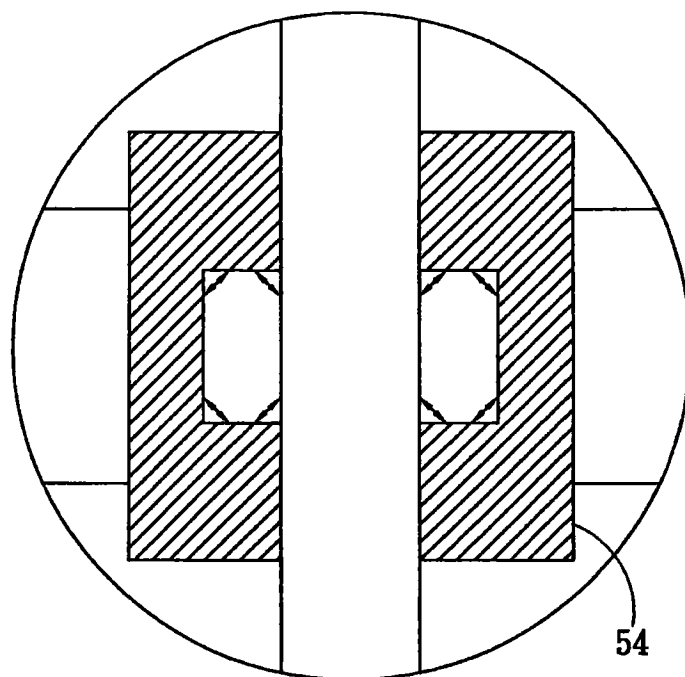


图 5B

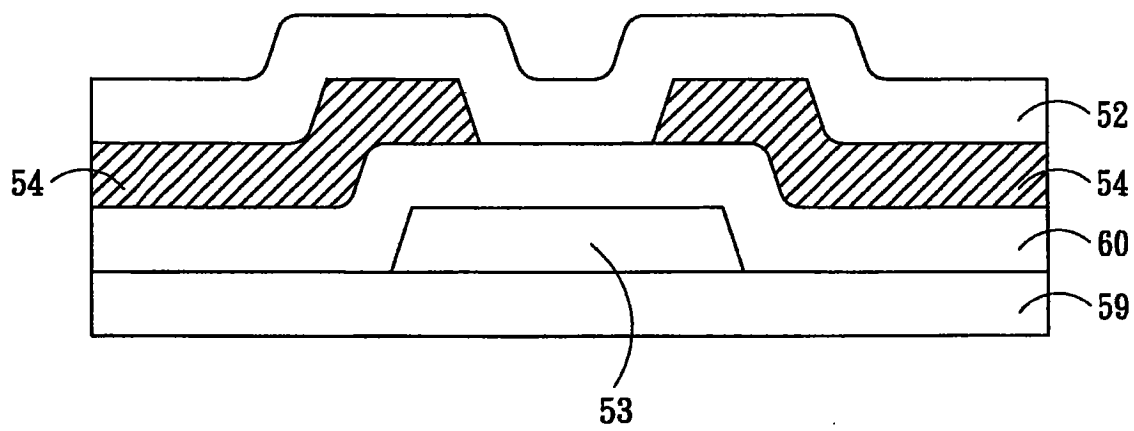


图 5C

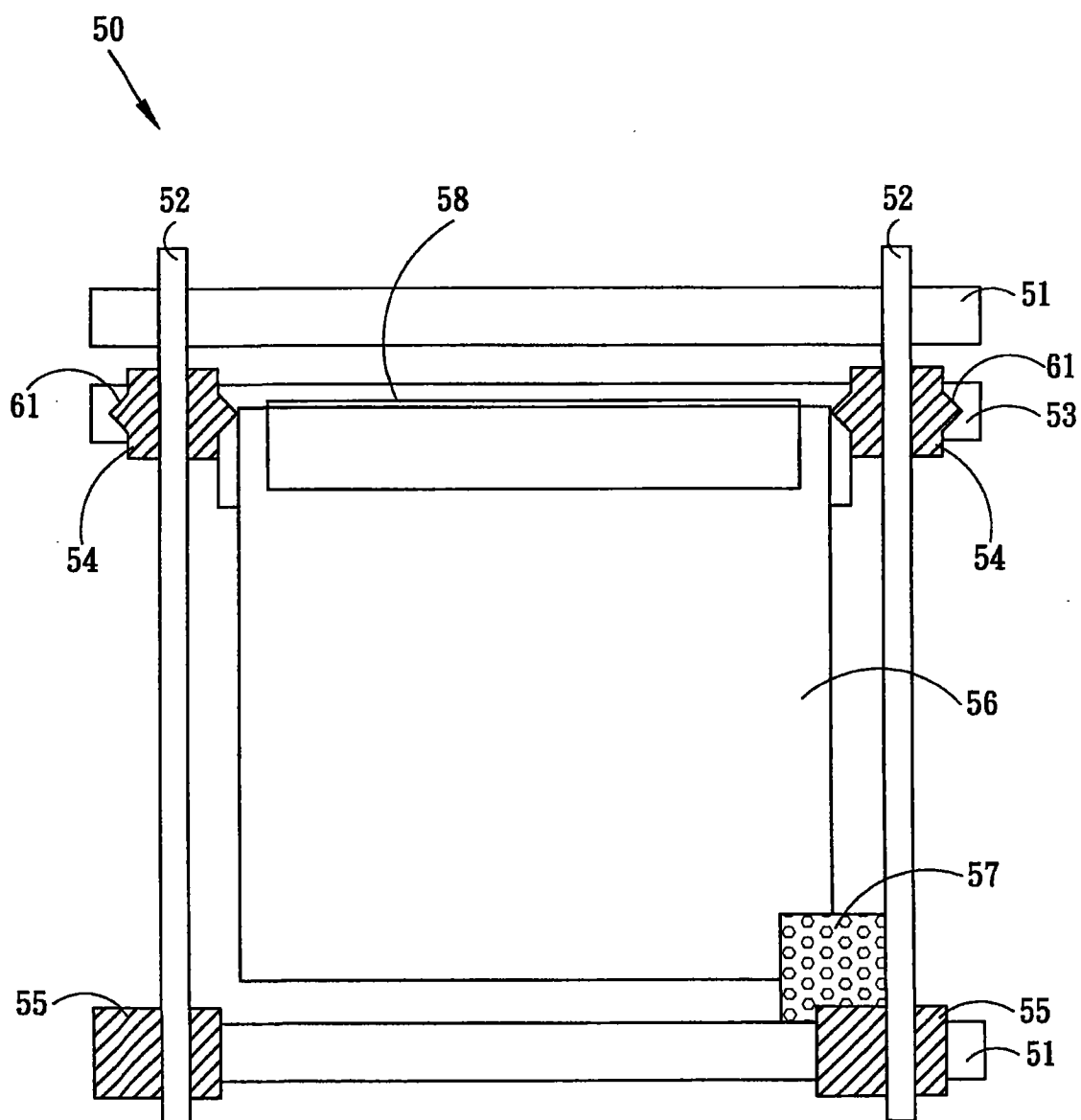


图 6

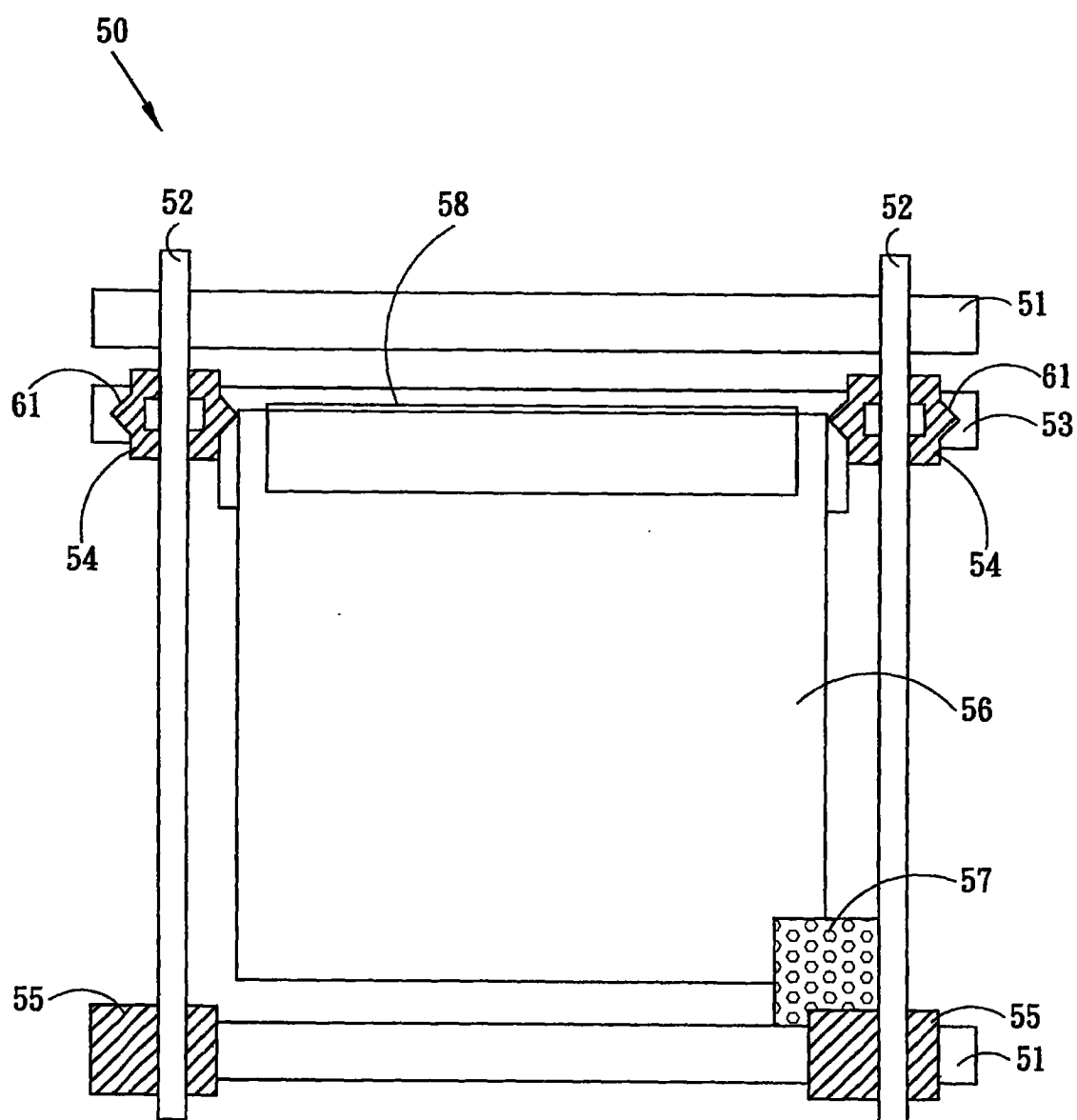


图 7

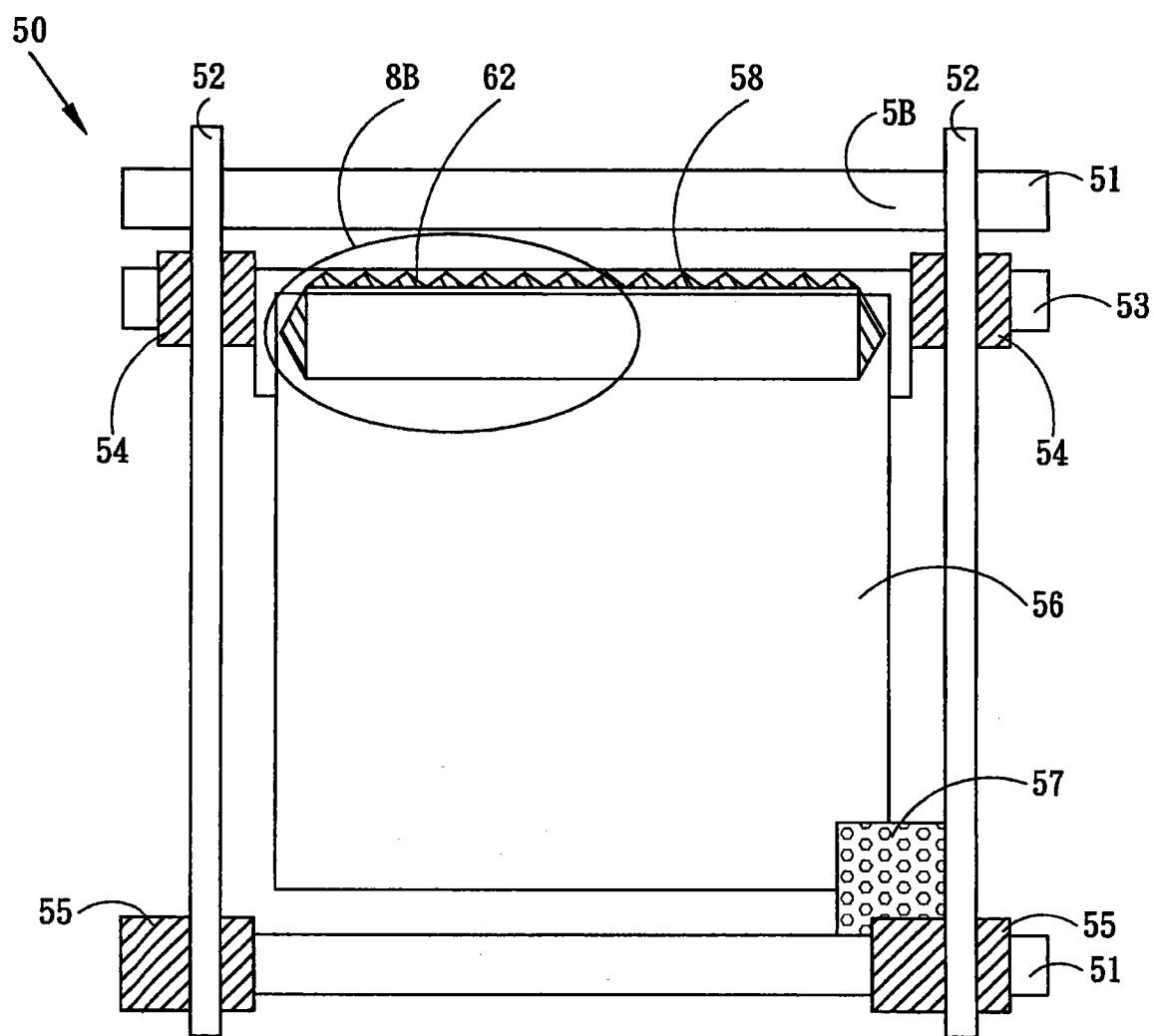


图 8A

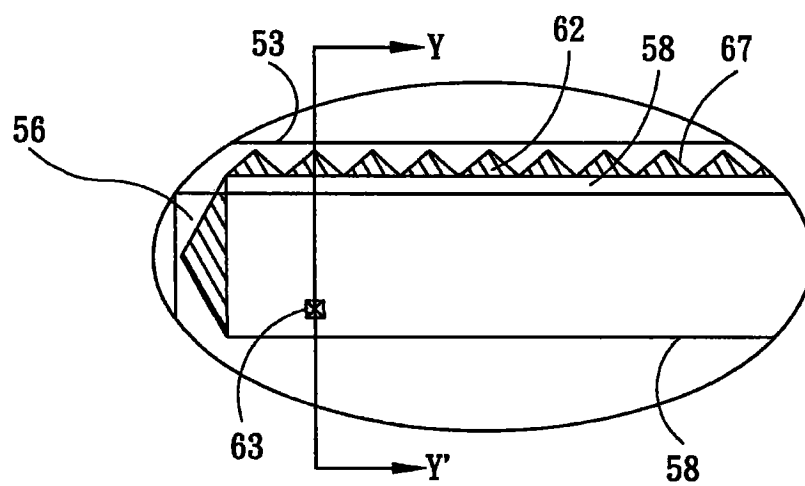


图 8B

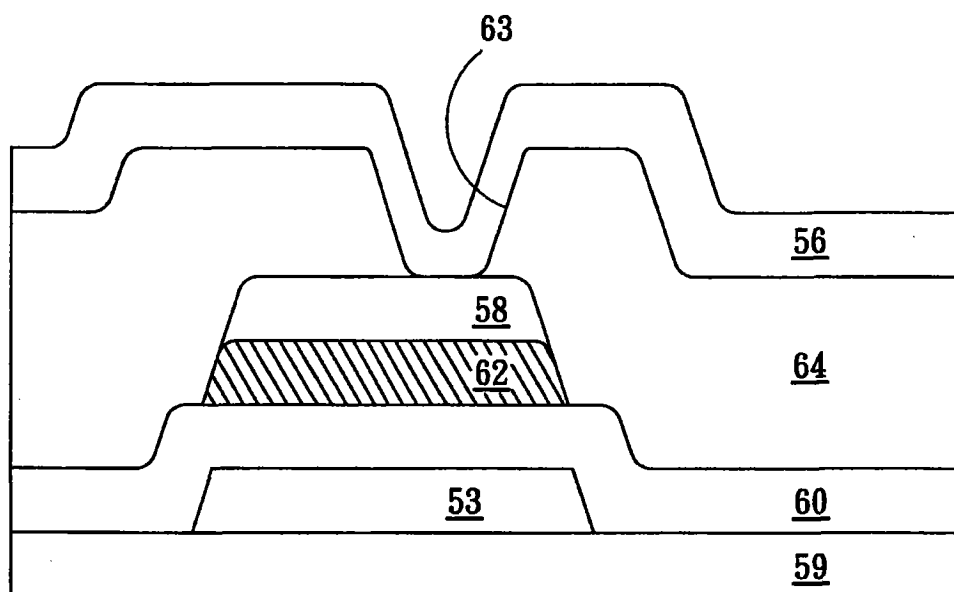


图 8C

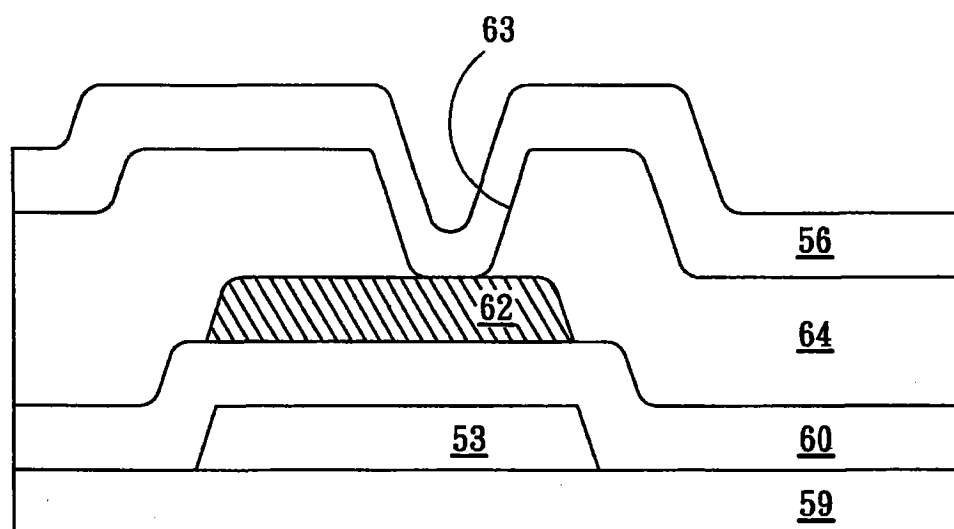


图 8D

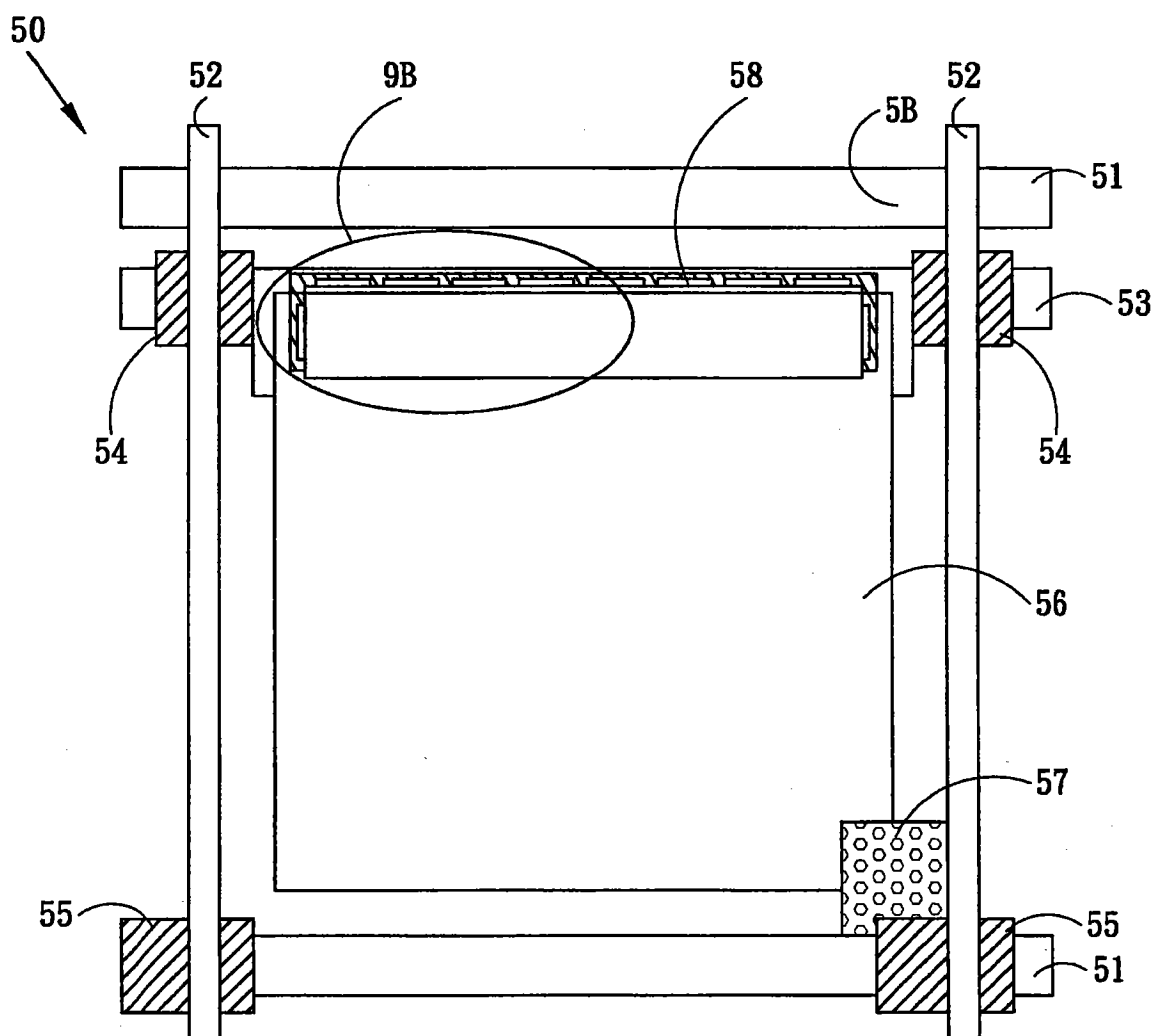


图 9A

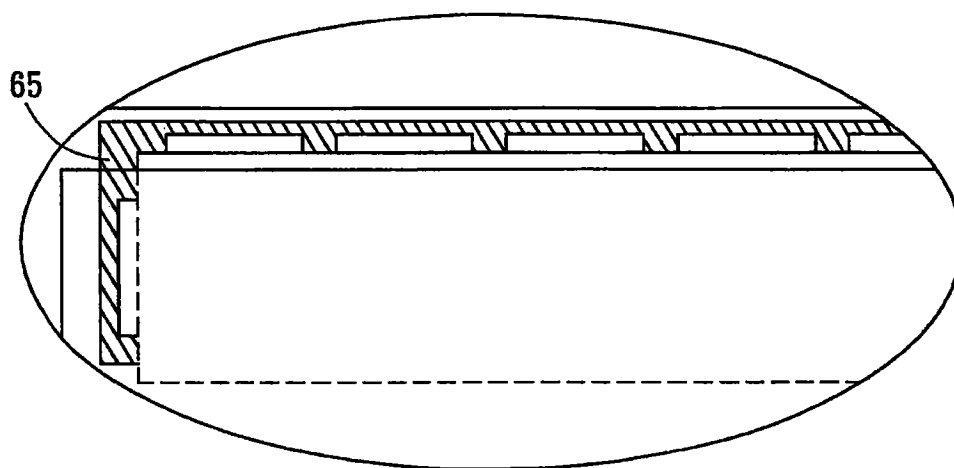


图 9B

专利名称(译)	液晶显示器的像素结构及其形成方法		
公开(公告)号	CN101866082A	公开(公告)日	2010-10-20
申请号	CN200910133189.0	申请日	2009-04-15
[标]申请(专利权)人(译)	瀚宇彩晶股份有限公司		
申请(专利权)人(译)	瀚宇彩晶股份有限公司		
当前申请(专利权)人(译)	瀚宇彩晶股份有限公司		
[标]发明人	张祖强 陈柏仰 吴昭慧 施博盛		
发明人	张祖强 陈柏仰 吴昭慧 施博盛		
IPC分类号	G02F1/136 G02F1/1368		
代理人(译)	陈松涛 王英		
其他公开文献	CN101866082B		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器像素结构的形成方法，包含：在像素区域形成图案化的第一电极层；在第一电极层上形成绝缘层；在绝缘层上形成半导体层；图案化半导体层使形成多个转态种子产生区域；以及形成图案化的第二电极层连接半导体层。

