



(12) 发明专利

(10) 授权公告号 CN 101852953 B

(45) 授权公告日 2013.05.22

(21) 申请号 200910081210.7

(22) 申请日 2009.03.30

(73) 专利权人 北京京东方光电科技有限公司
地址 100176 北京市经济技术开发区西环中
路8号

(72) 发明人 赵鑫 明星 周伟峰 张文余
郭建

(74) 专利代理机构 北京派特恩知识产权代理事
务所(普通合伙) 11270
代理人 张颖玲 王黎延

(51) Int. Cl.

G02F 1/1362(2006.01)

H01L 27/12(2006.01)

H01L 21/84(2006.01)

(56) 对比文件

CN 1885140 A, 2006.12.27, 附图4A及说明
书第6页第4段至最后一段, 附图6A-6D及说明

书第7页第9段至第8页第7段.

CN 101634786 A, 2010.01.27, 附图3及说明
书第4页第8行值第5页第11行.

CN 101726893 A, 2010.06.09, 附图4及说明
书第[0054]段至[0055]段.

US 2009073365 A1, 2009.03.19, 全文.

US 2008001902 A1, 2008.01.03, 全文.

审查员 朱艳艳

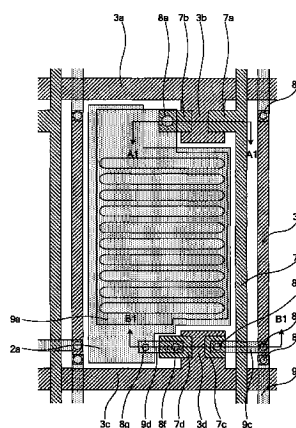
权利要求书5页 说明书11页 附图23页

(54) 发明名称

TFT-LCD 阵列基板及其制造方法和液晶显示
面板

(57) 摘要

本发明公开了一种 TFT-LCD 阵列基板及其制
造方法和液晶显示面板, 其中基板包括第一栅线
和第一数据线, 所述第一栅线和第一数据线限定
的像素区域内形成有第一电极和第一 TFT, 还包
括第二 TFT 和第二电极, 所述第二 TFT 与所述第
二电极连接, 所述第一电极和第二电极用于形成电
压差驱动液晶分子反转, 所述第一 TFT 与第二 TFT
同时开启或关闭。本发明提供的 TFT-LCD 阵列基
板及其制造方法和液晶显示面板, 可以避免相邻
两帧液晶显示时间内施加在液晶分子两侧的电压
差产生突变, 导致画面显示不良的问题。



1. 一种 TFT-LCD 阵列基板,包括第一栅线和第一数据线,所述第一栅线和第一数据线限定的像素区域内形成有第一电极和第一 TFT;所述第一数据线与所述第一 TFT 的第一源电极连接,所述第一电极与所述第一 TFT 的第一漏电极连接,所述第一栅线与所述第一 TFT 的第一栅电极连接;其特征在于,还包括第二 TFT、第二电极和第二数据线;

所述第二 TFT 与所述第二电极连接,所述第一电极和第二电极用于形成电压差驱动液晶分子反转,所述第一 TFT 与第二 TFT 同时开启或关闭;

所述第二数据线与所述第二 TFT 的第二源电极连接,所述第二电极与所述第二 TFT 的第二漏电极连接,所述第一栅线与所述第二 TFT 的第二栅电极连接;

所述第二数据线包括第二数据线条和第一连接条,每个所述像素区域内均包括一个第二数据线条,同一列中,相邻的像素区域中的第二数据线条通过第一连接条连接起来。

2. 一种 TFT-LCD 阵列基板,包括第一栅线和第一数据线,所述第一栅线和第一数据线限定的像素区域内形成有第一电极和第一 TFT;所述第一数据线与所述第一 TFT 的第一源电极连接,所述第一电极与所述第一 TFT 的第一漏电极连接,所述第一栅线与所述第一 TFT 的第一栅电极连接;其特征在于,还包括第二 TFT、第二电极、第二数据线和第二栅线;

所述第二 TFT 与所述第二电极连接,所述第一电极和第二电极用于形成电压差驱动液晶分子反转,所述第一 TFT 与第二 TFT 同时开启或关闭;

所述第二数据线与所述第二 TFT 的第二源电极连接,所述第二电极与所述第二 TFT 的第二漏电极连接,所述第二栅线与所述第二 TFT 的第二栅电极连接;

所述第二数据线包括第二数据线条和第一连接条,每个所述像素区域内均包括一个第二数据线条,同一列中,相邻的像素区域中的第二数据线条通过第一连接条连接起来。

3. 根据权利要求 1 或 2 所述的 TFT-LCD 阵列基板,其特征在于,所述第二数据线条上设置第二过孔和第三过孔,所述第一连接条通过所述第二过孔和第三过孔将同一列中相邻的像素区域中的第二数据线条连接起来。

4. 根据权利要求 2 所述的 TFT-LCD 阵列基板,其特征在于,所述第二源电极与第二数据线之间通过第二连接条连接,所述第二连接条分别与设置在所述第二源电极上的第五过孔和设置在所述第二数据线条上的第四过孔连接;所述第二漏电极和第二电极之间通过第三连接条连接,所述第三连接条分别与设置在所述第二漏电极的第六过孔和设置在第二电极上的第七过孔连接。

5. 根据权利要求 4 所述的 TFT-LCD 阵列基板,其特征在于,第一栅线、第二栅线、第一 TFT 的第一栅电极、第二栅电极和第二数据线条在同一次构图工艺中形成。

6. 根据权利要求 5 所述的 TFT-LCD 阵列基板,其特征在于,所述第一 TFT 的第一源电极和第一漏电极、第二源电极、第二漏电极、第一数据线、第一 TFT 的沟道以及第二 TFT 的沟道在同一次构图工艺中形成。

7. 根据权利要求 2 所述的 TFT-LCD 阵列基板,其特征在于,所述第二源电极与第二数据线之间通过第二连接条连接,所述第二连接条分别与设置在所述第二源电极上的第五过孔和设置在所述第二数据线上的第四过孔连接;所述第二漏电极和第二电极之间通过第三连接条连接,所述第三连接条分别与设置在所述第二漏电极的第六过孔和设置在第二电极上的第七过孔连接。

8. 根据权利要求 7 所述的 TFT-LCD 阵列基板,其特征在于,第一栅线、第二栅线、第一

TFT 的第一栅电极、第二栅电极在同一次构图工艺中形成。

9. 根据权利要求 8 所述的 TFT-LCD 阵列基板,其特征在於,第一 TFT 的第一源电极和第一漏电极、第二源电极、第二漏电极、第一数据线、第二数据线、第一 TFT 的沟道以及第二 TFT 的沟道在同一次构图工艺中形成。

10. 一种 TFT-LCD 阵列基板制造方法,其特征在於,包括:

步骤 1、在基板上形成包括第一栅线、第一数据线、第二电极、第一源电极、第一漏电极、第一栅电极、第二数据线、第二源电极、第二漏电极、第二栅电极、第一 TFT 沟道、第二 TFT 沟道的图形;

步骤 2、在完成步骤 1 的基板上,沉积一层钝化层薄膜,形成钝化层过孔;

步骤 3、在完成步骤 2 的基板上,沉积一层透明导电薄膜,形成包括第一电极的图形,使得所述第二 TFT 通过所述钝化层过孔与所述第二电极连接,使得所述第一 TFT 通过所述钝化层过孔与所述第一电极连接;

其中,所述步骤 1 具体包括:

步骤 11、通过构图工艺,在基板上形成包括第二电极、第二栅电极、第一栅线、第一栅电极和第二数据线条的图形,所述第二栅电极和第一栅电极均与所述第一栅线连接;

步骤 12、在经过步骤 11 的基板上沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜以及源漏金属层薄膜,采用灰色调或半色调掩模板,通过构图工艺,形成第一源电极、第一漏电极、第二源电极、第二漏电极和第一数据线的图形;第一源电极的一端位于第一栅电极的上方,另一端与第一数据线连接,第一漏电极位于第一栅电极的上方且与第一栅电极部分重叠,与第一源电极相对设置,第二源电极位于第二栅电极上方,与第二数据线条分别设置在第一数据线的两侧,第二漏电极位于第二栅电极上方且与第二栅电极部分重叠,与第二源电极相对设置;

所述步骤 2 包括:

在经过步骤 12 的基板上沉积钝化层薄膜,形成钝化层过孔的图形,所述钝化层过孔包括第一过孔、第二过孔、第三过孔、第四过孔、第五过孔、第六过孔和第七过孔,第一过孔位于第一漏电极的上方,第二过孔和第三过孔分别位于第二数据线条的上下两个端部,第四过孔位于第二数据线条的下端部与第二源电极相对的位置,第五过孔位于第二源电极的上方,第六过孔位于第二漏电极的上方,第七过孔位于第一电极上与第六过孔相对的位置;

所述步骤 3 包括:

在经过步骤 2 的基板上沉积透明导电薄膜,通过构图工艺形成包括第一电极、第一连接条、第二连接条和第三连接条的图形,第一电极通过第一过孔与第一漏电极连接,第一连接条用于连接一个像素区域内的一条第二数据线条的第二过孔和同列中相邻的另一个像素区域内的一条第二数据线条的第三过孔,使得一系列像素区域的各个第二数据线条连接起来成为一个第二数据线,第二连接条通过第五过孔和第四过孔将第二源电极和第二数据线条连接起来,第三连接条通过第六过孔和第七过孔将第二漏电极和第二电极连接起来。

11. 一种 TFT-LCD 阵列基板制造方法,其特征在於,包括:

步骤 1、在基板上形成包括第一栅线、第一数据线、第二电极、第一源电极、第一漏电极、第一栅电极、第二数据线、第二源电极、第二漏电极、第二栅电极、第一 TFT 沟道、第二 TFT 沟道的图形;

步骤 2、在完成步骤 1 的基板上,沉积一层钝化层薄膜,形成钝化层过孔;

步骤 3、在完成步骤 2 的基板上,沉积一层透明导电薄膜,形成包括第一电极的图形,使得所述第二 TFT 通过所述钝化层过孔与所述第二电极连接,使得所述第一 TFT 通过所述钝化层过孔与所述第一电极连接;

其中,所述步骤 1 具体包括:

步骤 11、通过构图工艺,在基板上形成包括第二电极、第二栅电极、第一栅线、第二栅线、第一栅电极和第二数据线条的图形,所述第二栅电极和所述第二栅线连接,所述第一栅电极与所述第一栅线连接;

步骤 12、在经过步骤 11 的基板上沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜以及源漏金属层薄膜,采用灰色调或半色调掩模板,通过构图工艺,形成第一源电极、第一漏电极、第二源电极、第二漏电极和第一数据线的图形;第一源电极的一端位于第一栅电极的上方,另一端与第一数据线连接,第一漏电极位于第一栅电极的上方且与第一栅电极部分重叠,与第一源电极相对设置,第二源电极位于第二栅电极上方,与第二数据线条分别设置在第一数据线的两侧,第二漏电极位于第二栅电极上方且与第二栅电极部分重叠,与第二源电极相对设置;

所述步骤 2 包括:

在经过步骤 12 的基板上沉积钝化层薄膜,形成钝化层过孔的图形,所述钝化层过孔包括第一过孔、第二过孔、第三过孔、第四过孔、第五过孔、第六过孔和第七过孔,第一过孔位于第一漏电极的上方,第二过孔和第三过孔分别位于第二数据线条的上下两个端部,第四过孔位于第二数据线条的下端部与第二源电极相对的位置,第五过孔位于第二源电极的上方,第六过孔位于第二漏电极的上方,第七过孔位于第一电极上与第六过孔相对的位置;

所述步骤 3 包括:

在经过步骤 2 的基板上沉积透明导电薄膜,通过构图工艺形成包括第一电极、第一连接条、第二连接条和第三连接条的图形,第一电极通过第一过孔与第一漏电极连接,第一连接条用于连接一个像素区域内的一条第二数据线条的第二过孔和同列中相邻的另一个像素区域内的一条第二数据线条的第三过孔,使得一系列像素区域的各个第二数据线条连接起来成为一个第二数据线,第二连接条通过第五过孔和第四过孔将第二源电极和第二数据线条连接起来,第三连接条通过第六过孔和第七过孔将第二漏电极和第二电极连接起来。

12. 一种 TFT-LCD 阵列基板制造方法,其特征在于,包括:

步骤 1、在基板上形成包括第一栅线、第一数据线、第二电极、第一源电极、第一漏电极、第一栅电极、第二数据线条、第二源电极、第二漏电极、第二栅电极、第一 TFT 沟道、第二 TFT 沟道的图形;

步骤 2、在完成步骤 1 的基板上,沉积一层钝化层薄膜,形成钝化层过孔;

步骤 3、在完成步骤 2 的基板上,沉积一层透明导电薄膜,形成包括第一电极的图形,使得所述第二 TFT 通过所述钝化层过孔与所述第二电极连接,使得所述第一 TFT 通过所述钝化层过孔与所述第一电极连接;

其中,所述步骤 1 具体包括:

步骤 21、通过构图工艺,在基板上形成包括第二电极、第二栅电极、第一栅线和第一栅电极的图形,所述第一栅电极和第二栅电极均与所述第一栅线连接;

步骤 22、在经过步骤 21 的基板上沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜以及源漏金属层薄膜,采用灰色调或半色调掩模板,通过构图工艺,形成第一源电极、第一漏电极、第二源电极、第二漏电极、第一数据线和第二数据线的图形;第一源电极的一端位于第一栅电极的上方,另一端与第一数据线连接,第一漏电极位于第一栅电极的上方且与第一栅电极部分重叠,与第一源电极相对设置,第二源电极位于第二栅电极上方,与第二数据线分别设置在第一数据线的两侧,第二漏电极位于第二栅电极上方且与第二栅电极部分重叠,与第二源电极相对设置;

所述步骤 2 包括:

在经过步骤 22 的基板上沉积钝化层薄膜,形成钝化层过孔的图形,所述钝化层包括第一过孔、第四过孔、第五过孔、第六过孔和第七过孔,第一过孔位于第一漏电极的上方,第四过孔位于第二数据线的端部与第二源电极相对的位置,第五过孔位于第二源电极的上方,第六过孔位于第二漏电极的上方,第七过孔位于第一电极上与第六过孔相对的位置;

所述步骤 3 包括:

在经过步骤 2 的基板上沉积透明导电薄膜,通过构图工艺形成包括第一电极、第二连接条和第三连接条的图形,第一电极通过第一过孔与第一漏电极连接,第二连接条通过第五过孔和第四过孔将第二源电极和第二数据线条连接起来,第三连接条通过第六过孔和第七过孔将第二漏电极和第二电极连接起来。

13. 一种 TFT-LCD 阵列基板制造方法,其特征在于,包括:

步骤 1、在基板上形成包括第一栅线、第一数据线、第二电极、第一源电极、第一漏电极、第一栅电极、第二数据线、第二源电极、第二漏电极、第二栅电极、第一 TFT 沟道、第二 TFT 沟道的图形;

步骤 2、在完成步骤 1 的基板上,沉积一层钝化层薄膜,形成钝化层过孔;

步骤 3、在完成步骤 2 的基板上,沉积一层透明导电薄膜,形成包括第一电极的图形,使得所述第二 TFT 通过所述钝化层过孔与所述第二电极连接,使得所述第一 TFT 通过所述钝化层过孔与所述第一电极连接;

其中,所述步骤 1 具体包括:

步骤 21、通过构图工艺,在基板上形成包括第二电极、第二栅电极、第一栅线、第二栅线和第一栅电极的图形,所述第一栅电极和所述第一栅线连接,所述第二栅电极与所述第二栅线连接;

步骤 22、在经过步骤 21 的基板上沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜以及源漏金属层薄膜,采用灰色调或半色调掩模板,通过构图工艺,形成第一源电极、第一漏电极、第二源电极、第二漏电极、第一数据线和第二数据线的图形;第一源电极的一端位于第一栅电极的上方,另一端与第一数据线连接,第一漏电极位于第一栅电极的上方且与第一栅电极部分重叠,与第一源电极相对设置,第二源电极位于第二栅电极上方,与第二数据线分别设置在第一数据线的两侧,第二漏电极位于第二栅电极上方且与第二栅电极部分重叠,与第二源电极相对设置;

所述步骤 2 包括:

在经过步骤 22 的基板上沉积钝化层薄膜,形成钝化层过孔的图形,所述钝化层包括第一过孔、第四过孔、第五过孔、第六过孔和第七过孔,第一过孔位于第一漏电极的上方,第四

过孔位于第二数据线的端部与第二源电极相对的位置,第五过孔位于第二源电极的上方,第六过孔位于第二漏电极的上方,第七过孔位于第一电极上与第六过孔相对的位置;

所述步骤 3 包括:

在经过步骤 2 的基板上沉积透明导电薄膜,通过构图工艺形成包括第一电极、第二连接条和第三连接条的图形,第一电极通过第一过孔与第一漏电极连接,第二连接条通过第五过孔和第四过孔将第二源电极和第二数据线条连接起来,第三连接条通过第六过孔和第七过孔将第二漏电极和第二电极连接起来。

14. 一种液晶显示面板,包括阵列基板、彩膜基板以及设置在阵列基板和彩膜基板之间的液晶层,所述阵列基板为如权利要求 1 至 9 之一所述的 TFT-LCD 阵列基板。

TFT-LCD 阵列基板及其制造方法和液晶显示面板

技术领域

[0001] 本发明涉及一种液晶显示器以及制造方法,尤其涉及一种薄膜晶体管液晶显示器(TFT-LCD)阵列基板及其制造方法和液晶显示面板。

背景技术

[0002] TFT-LCD 阵列基板中,通常先在透明基板上沉积一层透明导电薄膜作为公共电极,然后再在基板上形成像素电极,像素电极和公共电极之间产生的平行于透明基板的电场使得液晶分子在平行于透明基板的平面内转动,像素电极和公共电极之间不重叠的部分形成液晶电容;像素电极和公共电极之间的重叠部分形成存储电容,用于保持像素电极上的电压。

[0003] 在向像素电极施加电压的过程中,会产生馈通(Feed Through),产生的馈通电压大小为: $\Delta v = (\Delta gate \cdot Cgd) / (Cgd + Cst + Clc)$,其中 Δv 为馈通电压, $\Delta Gate$ 为 TFT 的栅电极电压, Cgd 为 TFT 的栅电极和漏电极之间重叠部分产生的电容, Cst 为像素电极和公共电极之间的存储电容, Clc 为像素电极和公共电极之间的液晶电容。馈通电压的存在会导致施加在像素电极上的电压下降。

[0004] 液晶分子的反转是通过像素电极和公共电极之间的电压差来实现的,并且为了延缓液晶分子老化,相邻帧的液晶分子两侧的电压差是相反的,像素电极电压下降,会导致液晶显示时,相邻帧之间图像亮度产生突变。如图 16 所示为现有技术中 TFT-LCD 阵列基板的像素电极上产生馈通电压的示意图,在第 n 帧液晶显示时间内,初始阶段栅电极中输入的信号 11 为高电平,像素区域的 TFT 打开,数据线中输入的信号 12 通过 TFT 输入到像素电极上,像素电极上输入的信号 13 的电压大于公共电极上输入的信号 14 的电压,由于馈通,像素电极上输入的信号 13 与数据线中输入的信号 12 相比有所下降,像素电极上输入的信号 13 与公共电极上输入的信号 14 之间的电压差小于预期的电压差,即施加在液晶分子两侧的电压差会小于预期的电压差;在第 $n+1$ 帧液晶显示时间内,初始阶段栅电极中输入的信号 11 为高电平,像素区域的 TFT 打开,数据线中输入的信号 12 通过 TFT 输入到像素电极上,像素电极上输入的信号 13 的电压小于公共电极上输入的信号 14 的电压,由于馈通,像素电极上输入的信号 13 与数据线中输入的信号 12 相比有所下降,像素电极上输入的信号 13 与公共电极上输入的信号 14 之间的电压差大于预期的电压差,即施加在液晶分子两侧的电压差会大于预期的电压差,所以相邻两帧液晶显示时间内施加在液晶分子两侧的电压差会产生突变,导致画面显示不良。

发明内容

[0005] 本发明的目的是针对现有技术中存在的问题,提供一种 TFT-LCD 阵列基板及其制造方法和液晶显示面板,能够使得相邻帧液晶显示时间内施加在液晶分子两侧的电压差不会由于馈通效应的存在而产生突变。

[0006] 为了实现上述目的,本发明提供了一种 TFT-LCD 阵列基板,包括第一栅线和第一

数据线,所述第一栅线和第一数据线限定的像素区域内形成有第一电极和第一 TFT,还包括第二 TFT 和第二电极,所述第二 TFT 与所述第二电极连接,所述第一电极和第二电极用于形成电压差驱动液晶分子反转,所述第一 TFT 与第二 TFT 同时开启或关闭。

[0007] 本发明还提供了一种 TFT-LCD 阵列基板制造方法,包括:

[0008] 步骤 1、在基板上形成包括第一栅线、第一数据线、第二电极、第一源电极、第一漏电极、第一栅电极、第二数据线、第二源电极、第二漏电极、第二栅电极、第一 TFT 沟道、第二 TFT 沟道的图形;

[0009] 步骤 2、在完成步骤 1 的基板上,沉积一层钝化层薄膜,形成钝化层过孔;

[0010] 步骤 3、在完成步骤 2 的基板上,沉积一层透明导电薄膜,形成包括第一电极的图形,使得所述第二 TFT 通过所述钝化层过孔与所述第二电极连接,使得所述第一 TFT 通过所述钝化层过孔与所述第一电极连接。

[0011] 本发明还提供了一种液晶显示面板,包括阵列基板、彩膜基板以及设置在阵列基板和彩膜基板之间的液晶层,所述阵列基板上设置有第一电极和第一 TFT,所述第一 TFT 与所述第一电极连接,还包括设置在所述阵列基板或彩膜基板上的第二 TFT 和第二电极,所述第二 TFT 与所述第二电极连接,所述第一 TFT 与第二 TFT 同时开启或关闭。

[0012] 本发明中用于实现公共电极功能的第二电极分别设置在每个像素区域内,而不是如同现有技术一样将公共电极作为一个整体设置在阵列基板和 / 或彩膜基板上,并且每个第二电极均由一个第二 TFT 控制,第一 TFT 和第二 TFT 同时打开和关闭,第一电极中输入数据信号,第二电极中输入公共电极电压信号。由于馈通电压的存在,施加在第一电极和第二电极上的电压都会下降,根据前文提到的馈通电压的计算公式可以知道,当用于第一 TFT 和第二 TFT 的栅电极电压相同时,用于计算第一电极和第二电极的馈通电压的参数 C_{gd} 、 C_{st} 、 C_{lc} 也都相同,所以第一电极和第二电极上产生的馈通电压相同,第一电极和第二电极之间的电压差与预期电压差相同,在相邻的两帧液晶显示时间内,施加在液晶分子两侧的电压差均与预期电压差相同,这样,就可以避免相邻两帧液晶显示时间内施加在液晶分子两侧的电压差产生突变,导致画面显示不良的问题。

[0013] 下面通过附图和实施例,对本发明的技术方案做进一步的详细描述。

附图说明

[0014] 图 1a 为本发明 TFT-LCD 阵列基板第一实施例的平面图;

[0015] 图 1b 为图 1a 中 A1-A1 向的剖面图;

[0016] 图 1c 为图 1a 中 B1-B1 向的剖面图;

[0017] 图 2 为本发明 TFT-LCD 阵列基板第一实施例第一次构图工艺后的平面图;

[0018] 图 3a 为本发明 TFT-LCD 阵列基板第一实施例第二次构图工艺后的平面图;

[0019] 图 3b 为图 3a 中 A2-A2 向的剖面图;

[0020] 图 3c 为图 3a 中 B2-B2 向的剖面图;

[0021] 图 4a 为本发明 TFT-LCD 阵列基板第一实施例第三次构图工艺后的平面图;

[0022] 图 4b 为图 4a 中 A3-A3 向的剖面图;

[0023] 图 4c 为图 4a 中 B3-B3 向的剖面图;

[0024] 图 5a 为本发明 TFT-LCD 阵列基板第一实施例第四次构图工艺后的平面图;

- [0025] 图 5b 为图 5a 中 A4-A4 向的剖面图；
- [0026] 图 5c 为图 5a 中 B4-B4 向的剖面图；
- [0027] 图 6 为本发明 TFT-LCD 阵列基板第二实施例的平面图；
- [0028] 图 7a 为本发明 TFT-LCD 阵列基板第三实施例的平面图；
- [0029] 图 7b 为图 7a 中 C1-C1 向的剖面图；
- [0030] 图 8a 为本发明 TFT-LCD 阵列基板第三实施例第二次构图工艺后的平面图；
- [0031] 图 8b 为图 8a 中 C2-C2 向的剖面图；
- [0032] 图 9a 为本发明 TFT-LCD 阵列基板第三实施例第三次构图工艺后的平面图；
- [0033] 图 9b 为图 9a 中 C3-C3 向的剖面图；
- [0034] 图 10a 为本发明 TFT-LCD 阵列基板第三实施例第四次构图工艺后的平面图；
- [0035] 图 10b 为图 10a 中 C4-C4 向的剖面图；
- [0036] 图 11 为本发明 TFT-LCD 阵列基板第四实施例的平面图；
- [0037] 图 12 为本发明 TFT-LCD 阵列基板第五实施例的平面图；
- [0038] 图 13 所示为本发明 TFT-LCD 阵列基板制造方法第一实施例的流程图；
- [0039] 图 14 所示为本发明 TFT-LCD 阵列基板制造方法第二实施例的流程图；
- [0040] 图 15 所示为本发明 TFT-LCD 阵列基板制造方法第三实施例的流程图；
- [0041] 图 16 所示为现有技术中 TFT-LCD 阵列基板的像素电极上产生馈通电压的示意图；
- [0042] 图 17 所示为本发明 TFT-LCD 阵列基板中第一电极和第二电极上产生的馈通电压的示意图。

具体实施方式

[0043] 本发明提供的 TFT-LCD 阵列基板包括第一栅线和第一数据线，第一栅线和第一数据线限定的像素区域内形成有第一电极和第一 TFT，还包括第二 TFT 和第二电极，第二 TFT 与第二电极连接，第一电极和第二电极用于形成电压差驱动液晶分子反转，第一 TFT 与第二 TFT 同时开启或关闭。

[0044] 下面通过附图和实施例，对本发明的技术方案做进一步的详细描述。

[0045] 图 1a 为本发明 TFT-LCD 阵列基板第一实施例的平面图，图 1b 为图 1a 中 A1-A1 向的剖面图，图 1c 为图 1a 中 B1-B1 向的剖面图。如图 1a ~ 图 1c 所示，本实施例 TFT-LCD 阵列基板的主体结构包括第一数据线 7e 和第一栅线 3a 限定的像素区域，该像素区域内包括第一电极 9a 和第一 TFT，第一数据线 7e 通过第一 TFT 向第一电极 9a 提供数据信号。还包括第二数据线条 3e 通过第一连接条 9b 连接起来组成的第二数据线，第二数据线和第二栅线 3c 限定的区域中包括第二电极 2a 和第二 TFT，第二数据线通过第二 TFT 向第二电极提供公共电极电压信号。其中，第一 TFT 包括第一栅电极 3b、第一源电极 7a 和第一漏电极 7b，第一栅线 3a 通过第一栅电极 3b 控制第一 TFT 的开启和关闭，第一漏电极 7b 与第一电极 9a 连接，第一源电极 7a 与第一数据线 7e 连接。第二 TFT 包括第二栅电极 3d、第二源电极 7c 和第二漏电极 7d，第二栅线 3c 通过第二栅电极 3d 控制第二 TFT 的开启和关闭，第二漏电极 7c 与第二电极 2a 连接，第二源电极 7c 与第二数据线连接。第一电极 9a 上开设有多个缝隙条，这样第一电极 9a 和第二电极 2a 之间可以形成平行于阵列基板的水平电场，使得液

晶分子转动。第一电极 9a 和第二电极 2a 的图形之间重叠的部分形成存储电容,用于保持第一电极 9a 上的电压。

[0046] 可以看出,本发明第一实施例与现有技术中 TFT-LCD 阵列基板的区别在于:第一实施例中用于实现公共电极功能的第二电极分别设置在每个像素区域内,而不是如同现有技术一样将公共电极作为一个整体设置在基板上,并且每个第二电极均由一个第二 TFT 控制,第一栅线和第二栅线中输入相同的栅极驱动信号,使得第一 TFT 和第二 TFT 同时打开和关闭,第一数据线向第一电极输入数据信号,第二数据线向第二电极输入公共电极电压信号。由于馈通电压的存在,施加在第一电极和第二电极上的电压都会下降,根据前文提到的馈通电压的计算公式可以知道,第一 TFT 和第二 TFT 的栅电极电压相同,用于计算第一电极和第二电极的馈通电压的参数 C_{gd} 、 C_{st} 、 C_{lc} 也都相同,所以第一电极和第二电极上产生的馈通电压相同,第一电极和第二电极之间的电压差与预期电压差相同,在相邻的两帧液晶显示时间内,施加在液晶分子两侧的电压差均与预期电压差相同,这样,就可以避免相邻两帧液晶显示时间内施加在液晶分子两侧的电压差产生突变,导致画面显示不良的问题。如图 17 所示为本发明 TFT-LCD 阵列基板中第一电极和第二电极上产生的馈通电压的示意图,在第 n 帧液晶显示时间内,初始阶段第一栅电极和第二栅电极中输入的信号 21 为高电平,像素区域的第一 TFT 和第二 TFT 打开,第一数据线中输入的信号 22 通过第一 TFT 输入到第一电极上,由于馈通,第一电极上输入的信号 23 与第一数据线中输入的信号相比有所下降,第二数据线上的信号通过第二 TFT 输入到第二电极上,第二电极上输入的信号 24 的电压小于第一电极上输入的信号 23 的电压,由于馈通,第二电极上输入的信号 24 与第二数据线中输入的信号相比有所下降,并且第一电极上输入的信号 23 的电压下降的值与第二电极上输入的信号 24 下降的值相同,所以第一电极上输入的信号 23 与第二电极上输入的信号 24 之间的电压差等于预期的电压差,即施加在液晶分子两侧的电压差等于预期的电压差;在第 n+1 帧液晶显示时间内,初始阶段第一栅电极和第二栅电极中输入的信号 21 为高电平,像素区域的第一 TFT 和第二 TFT 打开,第一数据线中输入的信号 22 通过第一 TFT 输入到第一电极上,由于馈通,第一电极上输入的信号 23 与第一数据线中输入的信号相比有所下降,第二数据线上的信号通过第二 TFT 输入到第二电极上,第二电极上输入的信号 24 大于第一电极上输入的信号 23 的电压,由于馈通,第二电极上输入的信号 24 与第二数据线中输入的信号相比有所下降,并且第一电极上输入的信号 23 的电压下降的值与第二电极上输入的信号 24 下降的值相同,所以第一电极上输入的信号 23 与第二电极上输入的信号 24 之间的电压差等于预期的电压差,即施加在液晶分子两侧的电压差等于预期的电压差,这样,就可以避免相邻两帧液晶显示时间内施加在液晶分子两侧的电压差产生突变,导致画面显示不良的问题。

[0047] 具体地,第一实施例中,第一栅电极 3b、第一栅线 3a、第二栅电极 3d、第二栅线 3c、第二数据线条 3e 同层设置,即在同一次构图工艺中形成,第一源电极 7a、第一漏电极 7b、第二源电极 7c、第二漏电极 7d 和第一数据线 7e 同层设置,即在同一次构图工艺中形成。第一源电极 7a 的一端位于第一栅电极 3b 上方,另一端与第一数据线 7e 连接,第一漏电极 7b 的一端位于第一栅电极 3b 上方,与第一源电极 7a 相对设置,通过第一过孔 8a 与第一电极 9a 连接。第二源电极 7c 的一端位于第二栅电极 3d 上方,通过第二连接条 9c、第五过孔 8e 和第四过孔 8d 与第二数据线条 3e 连接。第二漏电极 7d 的一端位于第二栅电极 3d 上方,与

第二源电极 7c 相对设置,另一端通过第七过孔 8g 与第二电极 2a 连接起来,或者通过第三连接条 9d、第六过孔 8f 和第七过孔 8g 与第二电极 2a 连接起来。第二数据线条 3e 之间通过第一连接条 9b 连接起来,形成第二数据线。

[0048] 图 2 ~ 图 5c 为本发明 TFT-LCD 阵列基板第一实施例的制造过程的示意图,可以进一步说明本发明的技术方案,在以下说明中,本发明所称的构图工艺包括光刻胶涂覆、掩模、曝光、刻蚀等工艺,光刻胶以正性光刻胶为例。

[0049] 图 2 为本发明 TFT-LCD 阵列基板第一实施例第一次构图工艺后的平面图,首先采用磁控溅射或热蒸发的方法,在基板 1 (如玻璃基板或石英基板) 上通过溅射或热蒸发的方法沉积一层厚度约为 30 ~ 60nm 的透明导电薄膜,透明导电薄膜的材料可以是氧化铟锡 (ITO) 或氧化铟锌 (IZO) 等材料,然后通过第一次构图工艺形成第二电极 2a 的图形。

[0050] 图 3a 为本发明 TFT-LCD 阵列基板第一实施例第二次构图工艺后的平面图,图 3b 为图 3a 中 A2-A2 向的剖面图,图 3c 为图 3a 中 B2-B2 向的剖面图。在完成图 2 所示图形的基板上,首先采用磁控溅射或热蒸发的方法,在基板 1 上沉积一层厚度约为 50 ~ 60nm 的栅金属层薄膜,栅金属层薄膜的材料可以是铬 (Cr)、钨 (W)、钛 (Ti)、钽 (Ta)、钼 (Mo)、铝 (Al)、铜 (Cu) 等材料,然后通过第二次构图工艺形成第一栅线 3a、第一栅电极 3b、第二栅线 3c、第二栅电极 3d 和第二数据线条 3e 的图形。

[0051] 图 4a 为本发明 TFT-LCD 阵列基板第一实施例第三次构图工艺后的平面图,图 4b 为图 4a 中 A3-A3 向的剖面图,图 4c 为图 4a 中 B3-B3 向的剖面图。首先采用等离子体增强化学气相沉积 (简称 PECVD) 方法,依次沉积的厚度为 200 ~ 400nm 的栅绝缘层薄膜 4、有源层薄膜 (半导体层薄膜 5 和掺杂半导体层薄膜 6),然后采用磁控溅射或热蒸发的方法,沉积一层厚度为 50 ~ 250nm 的源漏金属层薄膜。栅绝缘层薄膜 4 的材料可以采用氧化物、氮化物或氧氮化合物,或为上述材料任意组合构成的复合膜,对应的反应气体可以为硅化氢和氮气 (N_2) 的混合气体或 SiH_2Cl_2 、 NH_3 和 N_2 的混合气体。有源层薄膜对应的反应气体可以为 SiH_4 和氢气 (H_2) 的混合气体或者 SiH_2Cl_2 和 H_2 的混合气体。源漏金属层薄膜可以采用 Cr、W、Ti、Ta、Mo、Al、Cu 等金属或合金。然后通过第三次构图工艺形成第一源电极 7a、第一漏电极 7b、第二源电极 7c、第二漏电极 7d、第一数据线 7e 的图形,并且形成了第一 TFT 的沟道的图形和第二 TFT 的沟道的图形。

[0052] 本实施例第三次构图工艺是一种通用的多步刻蚀工艺,与现有技术四次构图工艺中形成数据线、源电极、漏电极和 TFT 沟道区域图形的过程相同,工艺过程具体为:首先在源漏金属层薄膜上涂覆一层光刻胶,采用半色调或灰色调掩模板对光刻胶进行曝光,使光刻胶形成完全曝光区域、未曝光区域和半曝光区域,其中未曝光区域对应于第一数据线、第一源电极、第一漏电极、第二源电极、第二漏电极的图形所在区域,半曝光区域对应于第一 TFT 的沟道以及第二 TFT 的沟道图形所在区域,完全曝光区域对应于上述图形以外的区域。显影处理后,未曝光区域的光刻胶厚度没有变化,形成光刻胶完全保留区域,完全曝光区域的光刻胶被完全去除,形成光刻胶完全去除区域,半曝光区域的光刻胶厚度变薄,形成光刻胶半保留区域。通过第一次刻蚀工艺完全刻蚀掉完全曝光区域的源漏金属薄膜、掺杂半导体层薄膜和半导体层薄膜,形成第一数据线、第一源电极、第一漏电极、第二源电极和第二漏电极的图形。通过灰化工艺,去除半曝光区域的光刻胶,暴露出该区域的源漏金属薄膜。通过第二次刻蚀工艺完全刻蚀掉半曝光区域的源漏金属薄膜和掺杂半导体层薄膜,并刻蚀

掉部分厚度的半导体层薄膜,暴露出半导体层薄膜,形成第一 TFT 沟道和第二 TFT 沟道的图形。最后剥离剩余的光刻胶,完成本发明 TFT-LCD 阵列基板第三次构图工艺。本次构图工艺后,第一源电极 7a 的一端位于第一栅电极 3b 上方,另一端与第一数据线 7e 连接,第一漏电极 7b 的一端位于第一栅电极 3b 上方,与第一源电极 7a 相对设置,第一源电极 7a 和第一漏电极 7b 之间 TFT 沟道区域的掺杂半导体层薄膜被完全刻蚀掉,暴露出半导体层薄膜。第二源电极 7c 位于第二栅电极 3d 上方,与第二数据线条 3e 分别设置在第一数据线 7e 的两侧,第二漏电极 7d 的一端位于第二栅电极 3d 上方,与第二源电极 7c 相对设置,第二源电极 7c 和第二漏电极 7d 之间 TFT 沟道区域的掺杂半导体层薄膜被完全刻蚀掉,暴露出半导体层薄膜。此外,第一数据线 7e、第一源电极 7a、第一漏电极 7b、第二源电极 7c 和第二漏电极 7d 的下方保留有掺杂半导体层薄膜 6 和半导体层薄膜 5。

[0053] 图 5a 为本发明 TFT-LCD 阵列基板第一实施例第四次构图工艺后的平面图,图 5b 为图 5a 中 A4-A4 向的剖面图,图 5c 为图 5a 中 B4-B4 向的剖面图。在完成图 4a 所示图形的基板上,采用 PECVD 方法沉积一层钝化层薄膜 8。钝化层薄膜 8 的材料可以采用氧化物、氮化物或氧氮化合物,对应的反应气体可以为 SiH_4 、 NH_3 和 N_2 的混合气体,或者 SiH_2Cl_2 、 NH_3 和 N_2 的混合气体,然后采用普通掩模板对钝化层进行构图,形成第一过孔 8a、第二过孔 8b、第三过孔 8c、第四过孔 8d、第五过孔 8e、第六过孔 8f 和第七过孔 8g 的图形。其中,第一过孔 8a 位于第一漏电极 7b 的上方,刻蚀掉钝化层薄膜 8,暴露出第一漏电极 7b 的表面。第二过孔 8b 和第三过孔 8c 分别位于第二数据线条 3e 的上下两个端部,刻蚀掉钝化层薄膜 8 和栅绝缘层薄膜 4,暴露出第二数据线条 3e。第四过孔 8d 位于第二数据线条 3e 的下端部与第二源电极 7c 相对的位置,第五过孔 8e 位于第二源电极 7c 的上方,刻蚀掉第四过孔 8d 处的钝化层薄膜 8 和栅绝缘层薄膜 4,暴露出第二数据线条 3e,刻蚀掉第五过孔 8e 处的钝化层薄膜 8,暴露出第二源电极 7c。第六过孔 8f 位于第二漏电极 7d 的上方,第七过孔 8g 位于第一电极 2a 上与第六过孔 8f 相对的位置,刻蚀掉第六过孔 8f 处的钝化层薄膜 8,暴露出第二漏电极 7b,刻蚀掉第七过孔 8g 处的钝化层薄膜 8 和栅绝缘层薄膜 4,暴露出第一电极 2a。本次构图工艺中,还同时形成有栅线接口区域(栅线 PAD)的栅线接口过孔和数据线接口区域(数据线 PAD)的数据线接口过孔等图形,通过构图工艺形成栅线接口区域和数据线接口区域图形的工艺已广泛应用于目前的构图工艺中,这里不再赘述。

[0054] 最后,在完成如图 5a 所示图形的基板上,采用磁控溅射或热蒸发的方法,沉积透明导电薄膜,透明导电薄膜的材料可以采用氧化铟锡(ITO)、氧化铟锌(IZO)等。采用普通掩模板对透明导电薄膜进行构图,在每个像素区域内形成包括第一电极 9a、第一连接条 9b、第二连接条 9c、第三连接条 9d 的图形,如图 1a ~ 图 1c 所示。其中,每个像素区域内的第一电极 9a 通过第一过孔 8a 与第一漏电极 7b 连接,第一连接条 9b 用于连接一个像素区域内的一条第二数据线条的第二过孔 8b 和相邻的另一个像素区域内的一条第二数据线条的第三过孔 8c,使得一系列像素区域的各个第二数据线条连接起来称为一个第二数据线,第二连接条 9c 通过第五过孔 8e 和第四过孔 8d 将第二源电极 7a 和第二数据线条 3e 连接起来,第三连接条 9d 通过第六过孔 8f 和第七过孔 8g 将第二漏电极 7b 和第二电极 2a 连接起来。

[0055] 图 6 为本发明 TFT-LCD 阵列基板第二实施例的平面图,第二实施例与第一实施例所示的阵列基板的区别在于:第二实施例中,第一 TFT 和第二 TFT 共用一条第一栅线 3a,第

一栅线 3a 分别与第一栅电极 3b 和第二栅电极 3d 连接。第一实施例中,第一 TFT 的第一栅电极 3b 与第一栅线 3a 连接,第二 TFT 的第二栅电极 3d 与第二栅线 3c 连接。

[0056] 在制造第二实施例中的阵列基板时,在形成有第二电极 2a 的基板上沉积栅金属薄膜之后,通过第二次构图工艺形成第一栅线 3a、第一栅电极 3a、第二栅电极 3d 和第二数据线条 3e 的图形。后续的制造工艺与第一实施例相同,此处不再赘述。

[0057] 第二实施例中,第一 TFT 和第二 TFT 共用一条栅线,能够提高开口率。本发明第一实施例和第二实施例中,第一数据线和第二数据线条不是在同一次构图工艺中形成的,第一数据线和第二数据线条不同层,这样可以减小第一数据线和第二数据线条之间的干扰。另外,第二数据线条也可以和第一数据线条同层设置,这样,第一数据线和第二数据线条之间可能会产生干扰,但是仍然可以避免相邻两帧液晶显示时间内施加在液晶分子两侧的电压差产生突变,导致画面显示不良的问题。

[0058] 图 7a 为本发明 TFT-LCD 阵列基板第三实施例的平面图,图 7b 为图 7a 中 C1-C1 向的剖面图。第三实施例与第一实施例的区别之处在于:在第三实施例中,第二数据线条是和第一数据线条在同一次构图工艺中形成的。

[0059] 由于第三实施例中第一 TFT 和第一数据线条的形成过程与第一实施例中完全相同,所以在第三实施例中,重点描述第二 TFT 和第二数据线条的形成过程。

[0060] 首先,通过第一次构图工艺在基板上形成第二电极 2a 的图形,形成过程与第一实施例相同。

[0061] 图 8a 为本发明 TFT-LCD 阵列基板第三实施例第二次构图工艺后的平面图,图 8b 为图 8a 中 C2-C2 向的剖面图。在形成了第二电极 2a 的基板上,首先采用磁控溅射或热蒸发的方法,在基板 1 上沉积一层厚度约为 50 ~ 60nm 的栅金属层薄膜,栅金属层薄膜的材料可以是铬 (Cr)、钨 (W)、钛 (Ti)、钽 (Ta)、钼 (Mo)、铝 (Al)、铜 (Cu) 等材料,然后通过第二次构图工艺形成第一栅线 3a、第一栅电极 3b、第二栅线 3c、第二栅电极 3d 的图形。

[0062] 图 9a 为本发明 TFT-LCD 阵列基板第三实施例第三次构图工艺后的平面图,图 9b 为图 9a 中 C3-C3 向的剖面图。首先采用 PECVD 方法,依次沉积的厚度为 200 ~ 400nm 的栅绝缘层薄膜 4、有源层薄膜(半导体层薄膜 5 和掺杂半导体层薄膜 6),然后采用磁控溅射或热蒸发的方法,沉积一层厚度为 50 ~ 250nm 的源漏金属层薄膜。然后通过第三次构图工艺形成第一源电极 7a、第一漏电极 7b、第二源电极 7c、第二漏电极 7d、第一数据线条 7e 和第二数据线条 7f 的图形,并且形成了第一 TFT 的沟道的图形和第二 TFT 的沟道的图形。

[0063] 本实施例第三次构图工艺是一种通用的多步刻蚀工艺,与现有技术四次构图工艺中形成数据线条、源电极、漏电极和 TFT 沟道区域图形的过程相同,工艺过程具体为:首先在源漏金属层薄膜上涂覆一层光刻胶,采用半色调或灰色调掩模板对光刻胶进行曝光,使光刻胶形成完全曝光区域、未曝光区域和半曝光区域,其中未曝光区域对应于第一数据线条、第二数据线条、第一源电极、第一漏电极、第二源电极、第二漏电极的图形所在区域,半曝光区域对应于第一 TFT 的沟道以及第二 TFT 的沟道图形所在区域,完全曝光区域对应于上述图形以外的区域。显影处理后,未曝光区域的光刻胶厚度没有变化,形成光刻胶完全保留区域,完全曝光区域的光刻胶被完全去除,形成光刻胶完全去除区域,半曝光区域的光刻胶厚度变薄,形成光刻胶半保留区域。通过第一次刻蚀工艺完全刻蚀掉完全曝光区域的源漏金属薄膜、掺杂半导体层薄膜和半导体层薄膜,形成第一数据线条、第二数据线条、第一源电极、第一

漏电极、第二源电极和第二漏电极的图形。通过灰化工艺,去除半曝光区域的光刻胶,暴露出该区域的源漏金属薄膜。通过第二次刻蚀工艺完全刻蚀掉半曝光区域的源漏金属薄膜和掺杂半导体层薄膜,并刻蚀掉部分厚度的半导体层薄膜,暴露出半导体层薄膜,形成第一 TFT 沟道和第二 TFT 沟道的图形。最后剥离剩余的光刻胶,完成本发明 TFT-LCD 阵列基板第三次构图工艺。本次构图工艺后,第一源电极 7a 的一端位于第一栅电极 3b 上方,另一端与第一数据线 7e 连接,第一漏电极 7b 的一端位于第一栅电极 3b 上方,与第一源电极 7a 相对设置,第一源电极 7a 和第一漏电极 7b 之间 TFT 沟道区域的掺杂半导体层薄膜被完全刻蚀掉,暴露出半导体层薄膜。第二源电极 7c 的一端位于第二栅电极 3d 上方,第二漏电极 7d 的一端位于第二栅电极 3d 上方,与第二源电极 7c 相对设置,第二源电极 7c 和第二漏电极 7d 之间 TFT 沟道区域的掺杂半导体层薄膜被完全刻蚀掉,暴露出半导体层薄膜。此外,第一数据线 7e、第二数据线 7f、第一源电极 7a、第一漏电极 7b、第二源电极 7c 和第二漏电极 7d 的下方保留有掺杂半导体层薄膜 6 和半导体层薄膜 5。

[0064] 图 10a 为本发明 TFT-LCD 阵列基板第三实施例第四次构图工艺后的平面图,图 10b 为图 10a 中 C4-C4 向的剖面图。在完成图 9a 所示图形的基板上,采用 PECVD 方法沉积一层钝化层薄膜 8。然后采用普通掩模板对钝化层进行构图,形成第一过孔 8a、第四过孔 8d、第五过孔 8e、第六过孔 8f 和第七过孔 8g 的图形。其中,第一过孔 8a 位于第一漏电极 7b 的上方,刻蚀掉钝化层薄膜 8,暴露出第一漏电极 7b 的表面。第四过孔 8d 位于第二数据线条 3e 的下端部与第二源电极 7c 相对的位置,第五过孔 8e 位于第二源电极 7c 的上方,刻蚀掉第四过孔 8d 处的钝化层薄膜 8,暴露出第二数据线 7f,刻蚀掉第五过孔 8e 处的钝化层薄膜 8,暴露出第二源电极 7c。第六过孔 8f 位于第二漏电极 7d 的上方,第七过孔 8g 位于第一电极 2a 上与第六过孔 8f 相对的位置,刻蚀掉第六过孔 8f 处的钝化层薄膜 8,暴露出第二漏电极 7d,刻蚀掉第七过孔 8g 处的钝化层薄膜 8 和栅绝缘层薄膜 4,暴露出第一电极 2a。本次构图工艺中,还同时形成有栅线接口区域(栅线 PAD)的栅线接口过孔和数据线接口区域(数据线 PAD)的数据线接口过孔等图形,通过构图工艺形成栅线接口区域和数据线接口区域图形的工艺已广泛应用于目前的构图工艺中,这里不再赘述。

[0065] 最后,在完成如图 10a 所示图形的基板上,采用磁控溅射或热蒸发的方法,沉积透明导电薄膜,采用普通掩模板对透明导电薄膜进行构图,在每个像素区域内形成包括第一电极 9a、第二连接条 9c、第三连接条 9d 的图形,如图 7a 和图 7b 所示。其中,每个像素区域内的第一电极 9a 通过第一过孔 8a 与第一漏电极 7b 连接,第二连接条 9c 通过第五过孔 8e 和第四过孔 8d 将第二源电极 7c 和第二数据线 7f 连接起来,第三连接条 9d 通过第六过孔 8f 和第七过孔 8g 将第二漏电极 7d 和第二电极 2a 连接起来。

[0066] 第三实施例中,第一 TFT 和第二 TFT 也可以共用一条栅线,第一栅电极和第二栅电极均和第一栅线连接。实现方式与第二实施例类似,此处不再赘述。

[0067] 本发明以上各实施例中,将有源层的图形和 TFT 的源漏电极以及 TFT 沟道的图形在同一次构图工艺中形成,实际使用中还可以通过增加或减少构图工艺次数、选择不同的材料或材料组合来实现本发明。例如,第一、二和三实施例 TFT-LCD 阵列基板制备过程中,有源层的图形和源漏电极以及 TFT 沟道的图形可以由二个采用普通掩模板的构图工艺完成,即通过一次采用普通掩模板的构图工艺形成第一 TFT 和第二 TFT 的有源层图形,通过另一次采用普通掩模板的构图工艺形成第一数据线、第二数据线、第一源电极、第一漏电极、

第二源电极、第二漏电极和各个 TFT 沟道区域的图形,这里不再赘述。

[0068] 对于上述各实施例,第一次构图工艺和第二次构图工艺可以合并成一次构图工艺,即第二电极、第二栅线、第二栅电极、第一栅线、第一栅电极以及第二数据线条可以在同一次构图工艺中形成,第二电极和第二栅线采用相同的材料。或者,第二电极、第二栅线、第二栅电极、第一栅线和第一栅电极在同一次构图工艺中形成。

[0069] 图 11 为本发明 TFT-LCD 阵列基板第四实施例的平面图,图 11 所示的 TFT-LCD 是一种平面转换(In-Plane Switching,简称 IPS)型 TFT-LCD,第二电极 2a 和第一电极 9a 的图形互不重叠,第二电极 2a 和第一电极 9a 之间形成水平电场。图 11 所示的阵列基板的形成过程与第一实施例中基本一致,第二电极 2a 与第一电极 9a 的图形所用材料均为透明导电薄膜。图 11 所示的阵列基板与第一实施例的区别之处在于第一电极和第二电极的图形是在同一次构图工艺中形成的。

[0070] 如图 12 所示为本发明 TFT-LCD 阵列基板第五实施例的平面图,图 12 所图 11 所示的阵列基板的区别之处在于:图 11 中,第二电极 2a 的材料与第一栅线 3a 和第二栅线 3c 相同,第一电极 9a 的材料为透明导电薄膜。

[0071] 本发明前述各实施例中,第二电极设置在阵列基板上,可选地,本发明还提供一种液晶显示面板,在该面板中,第二电极设置在彩膜基板上。该液晶显示面板包括阵列基板和彩膜基板,以及设置在阵列基板和彩膜基板之间的液晶层,阵列基板上设置有第一电极和第一 TFT,第一 TFT 与第一电极连接,还包括设置在彩膜基板上的第二 TFT 和第二电极,第二 TFT 与第二电极连接,第一 TFT 与第二 TFT 同时开启或关闭。在该实施例中将第二 TFT 和第二电极设置在彩膜基板上,也能够使得相邻帧液晶显示时间内施加在液晶分子两侧的电压差不会由于馈通效应的存在而产生突变。

[0072] 图 13 所示为本发明 TFT-LCD 阵列基板制造方法第一实施例的流程图,包括:

[0073] 步骤 11、通过构图工艺,在基板上形成包括第二电极、第二栅线、第二栅电极、第一栅线、第一栅电极和第二数据线条的图形,第一栅电极和第一栅线连接,第二栅电极和第二栅线连接;

[0074] 步骤 12、在经过步骤 11 的基板上沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜以及源漏金属层薄膜,采用灰色调或半色调掩模板,通过构图工艺,形成第一源电极、第一漏电极、第二源电极、第二漏电极和第一数据线的图形;第一源电极的一端位于第一栅电极的上方,另一端与第一数据线连接,第一漏电极位于第一栅电极的上方且与第一栅电极部分重叠,与第一源电极相对设置,第二源电极位于第二栅电极上方,与第二数据线条分别设置在第一数据线的两侧,第二漏电极位于第二栅电极上方且与第二栅电极部分重叠,与第二源电极相对设置;

[0075] 步骤 13、在经过步骤 12 的基板上沉积钝化层薄膜,形成钝化层过孔的图形,钝化层过孔包括第一过孔、第二过孔、第三过孔、第四过孔、第五过孔、第六过孔和第七过孔,第一过孔位于第一漏电极的上方,第二过孔和第三过孔分别位于第二数据线条的上下两个端部,第四过孔位于第二数据线条的下端部与第二源电极相对的位置,第五过孔位于第二源电极的上方,第六过孔位于第二漏电极的上方,第七过孔位于第一电极上与第六过孔相对的位置;

[0076] 步骤 14、在经过步骤 13 的基板上沉积透明导电薄膜,通过构图工艺形成包括第一

电极、第一连接条、第二连接条和第三连接条的图形,第一电极通过第一过孔与第一漏电极连接,第一连接条用于连接一个像素区域内的一条第二数据线条的第二过孔和同列中相邻的另一个像素区域内的一条第二数据线条的第三过孔,使得一系列像素区域的各个第二数据线条连接起来称为一个第二数据线,第二连接条通过第五过孔和第四过孔将第二源电极和第二数据线条连接起来,第三连接条通过第六过孔和第七过孔将第二漏电极和第二电极连接起来。

[0077] 步骤 11 中,第二电极、第二栅线、第二栅电极、第一栅线、第一栅电极和第二数据线条的图形可以在两次构图工艺中形成,具体包括:

[0078] 步骤 111、在基板上沉积透明导电薄膜,通过一次构图工艺形成第二电极的图形;

[0079] 步骤 112、在经过步骤 111 的基板上沉积栅金属薄膜,通过另一次构图工艺形成包括第二栅线、第二栅电极、第一栅线、第一栅电极和第二数据线条的图形。

[0080] 方法第一实施例的步骤 11 具体实现过程还可以是:通过构图工艺,在基板上形成包括第二电极、第二栅电极、第一栅线、第一栅电极和第二数据线条的图形,第一栅电极和第二栅电极均和第一栅线连接。

[0081] 第一实施例中各个步骤的具体过程在图 1a ~ 图 5c 中已经进行了详细的介绍,此处不再赘述。

[0082] 图 14 所示为本发明 TFT-LCD 阵列基板制造方法第二实施例的流程图,与第一实施例基本一致,包括:

[0083] 步骤 1、在基板上形成包括第一栅线、第二电极、第一栅电极、第二数据线条、第二栅电极的图形,第一栅电极和第二栅电极均与第一栅线连接;

[0084] 步骤 2、在完成步骤 1 的基板上,形成包括第一数据线、第一源电极、第一漏电极、第二数据线条、第二源电极、第二漏电极、第一 TFT 沟道、第二 TFT 沟道的图形;

[0085] 步骤 3、在完成步骤 2 的基板上,沉积一层钝化层薄膜,形成钝化层过孔;

[0086] 步骤 4、在完成步骤 3 的基板上,沉积一层透明导电薄膜,形成包括第一电极的图形,使得所述第二 TFT 通过所述钝化层过孔与所述第二电极连接,使得所述第一 TFT 通过所述钝化层过孔与所述第一电极连接。

[0087] 图 15 所示为本发明 TFT-LCD 阵列基板制造方法第三实施例的流程图,包括:

[0088] 步骤 21、通过构图工艺,在基板上形成包括第二电极、第二栅线、第二栅电极、第一栅线、第一栅电极的图形,第二栅电极和第二栅线连接,第一栅电极和第一栅线连接;

[0089] 步骤 22、在经过步骤 21 的基板上沉积栅绝缘层薄膜、半导体层薄膜、掺杂半导体层薄膜以及源漏金属层薄膜,采用灰色调或半色调掩模板,通过构图工艺,形成第一源电极、第一漏电极、第二源电极、第二漏电极、第一数据线和第二数据线的图形;第一源电极的一端位于第一栅电极的上方,另一端与第一数据线连接,第一漏电极位于第一栅电极的上方且与第一栅电极部分重叠,与第一源电极相对设置,第二源电极位于第二栅电极上方,与第二数据线条分别设置在第一数据线的两侧,第二漏电极位于第二栅电极上方且与第二栅电极部分重叠,与第二源电极相对设置;

[0090] 步骤 23、在经过步骤 22 的基板上沉积钝化层薄膜,形成钝化层过孔的图形,钝化层过孔包括第一过孔、第四过孔、第五过孔、第六过孔和第七过孔,第一过孔位于第一漏电极的上方,第四过孔位于第二数据线条的下端部与第二源电极相对的位置,第五过孔位于

第二源电极的上方,第六过孔位于第二漏电极的上方,第七过孔位于第一电极上与第六过孔相对的位置;

[0091] 步骤 24、在经过步骤 23 的基板上沉积透明导电薄膜,通过构图工艺形成包括第一电极、第二连接条和第三连接条的图形,第一电极通过第一过孔与第一漏电极连接,第二连接条通过第五过孔和第四过孔将第二源电极和第二数据线条连接起来,第三连接条通过第六过孔和第七过孔将第二漏电极和第二电极连接起来。

[0092] 步骤 21 中,第二电极、第二栅线、第二栅电极、第一栅线和第一栅电极的图形可以在两次构图工艺中形成,具体包括:

[0093] 步骤 211、在基板上沉积透明导电薄膜,通过一次构图工艺形成第二电极的图形;

[0094] 步骤 212、在经过步骤 211 的基板上沉积栅金属薄膜,通过另一次构图工艺形成包括第二栅线、第二栅电极、第一栅线和第一栅电极的图形。

[0095] 方法第三实施例中,步骤 21 具体实现过程还可以是:通过构图工艺,在基板上形成包括第二电极、第二栅电极、第一栅线、第一栅电极和第二数据线条的图形,第一栅电极和第二栅电极均和第一栅线连接。

[0096] 第三实施例中各个步骤的具体过程在图 7a~图 10b 中已经进行了详细的介绍,此处不再赘述。

[0097] 本发明提供的 TFT-LCD 阵列基板制造方法,将用于实现公共电极功能的第二电极分别设置在每个像素区域内,而不是如同现有技术一样将公共电极作为一个整体设置在基板上,并且每个第二电极均由一个第二 TFT 控制,第一栅线和第二栅线中输入相同的栅极驱动信号,使得第一 TFT 和第二 TFT 同时打开和关闭,第一数据线条向第一电极输入数据信号,第二数据线条向第二电极输入公共电极电压信号。由于馈通电压的存在,施加在第一电极和第二电极上的电压都会下降,根据前文提到的馈通电压的计算公式可以知道,第一 TFT 和第二 TFT 的栅电极电压相同,用于计算第一电极和第二电极的馈通电压的参数 C_{gd} 、 C_{st} 、 C_{lc} 也都相同,所以第一电极和第二电极上产生的馈通电压相同,第一电极和第二电极之间的电压差与预期电压差相同,在相邻的两帧液晶显示时间内,施加在液晶分子两侧的电压差均与预期电压差相同,这样,就可以避免相邻两帧液晶显示时间内施加在液晶分子两侧的电压差产生突变,导致画面显示不良的问题。

[0098] 对于如图 1a、图 6、图 7a、图 11 或图 12 所示的阵列基板,具体的驱动方法包括:向第一栅线和第二栅线中输入相同的栅极驱动信号,向第一数据线条中输入数据信号,向第二数据线条中输入公共电极电压信号。通过这种驱动方法,第一电极和第二电极就能同时打开和关闭,第一电极和第二电极上的馈通电压大小相同,就可以避免相邻两帧液晶显示时间内施加在液晶分子两侧的电压差产生突变,导致画面显示不良的问题。

[0099] 最后应说明的是:以上实施例仅用以说明本发明的技术方案而非限制,尽管参照较佳实施例对本发明进行了详细说明,本领域的普通技术人员应当理解,可以对本发明的技术方案进行修改或者等同替换,而不脱离本发明技术方案的精神和范围。

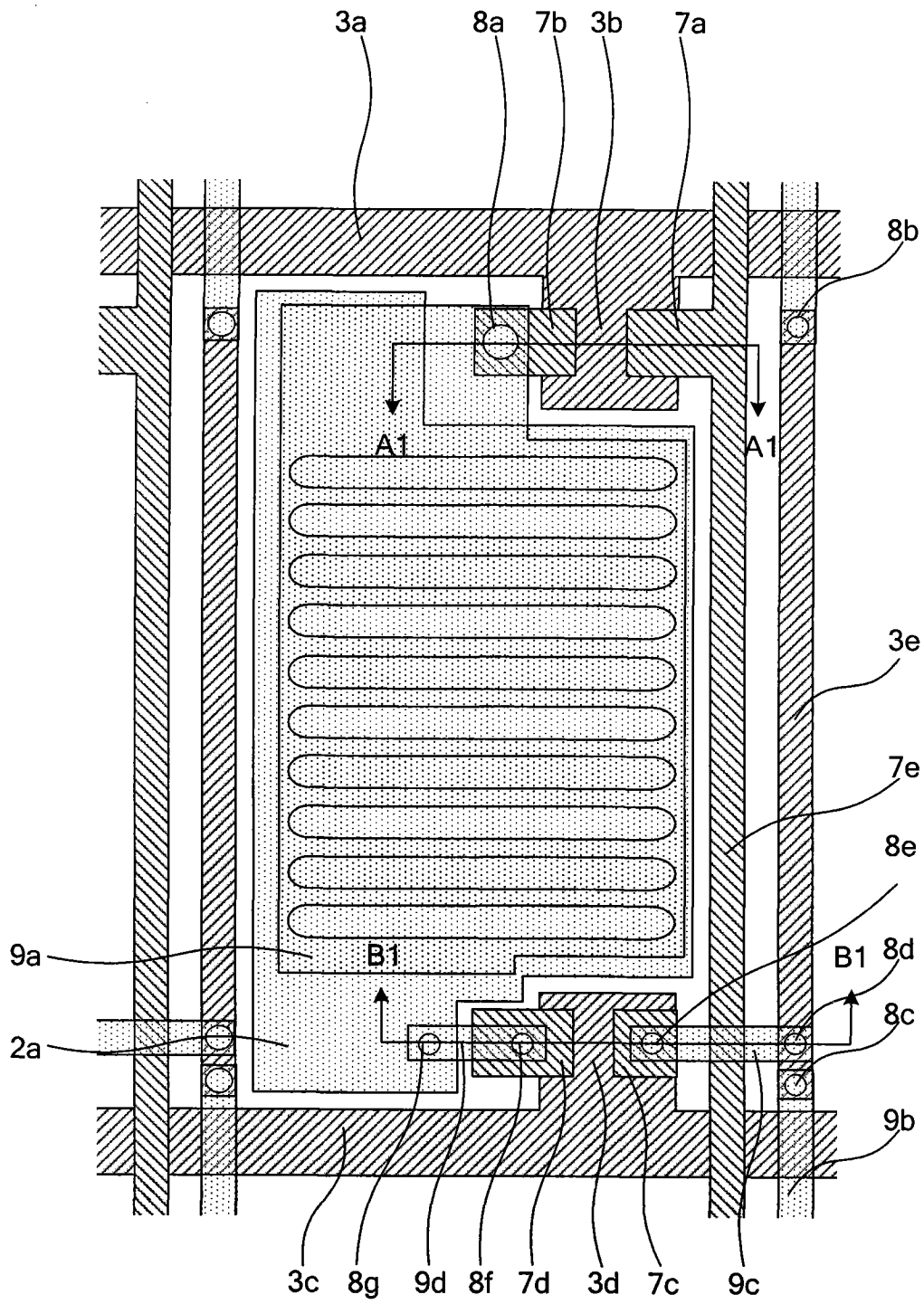


图 1a

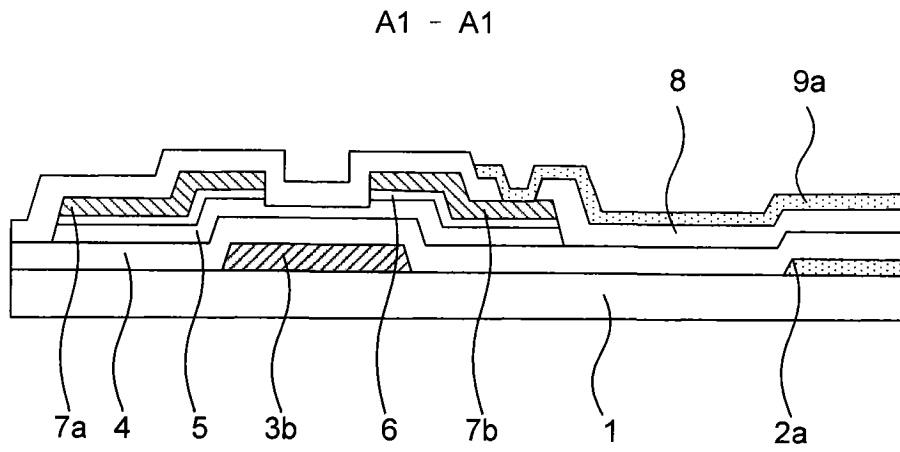


图 1b

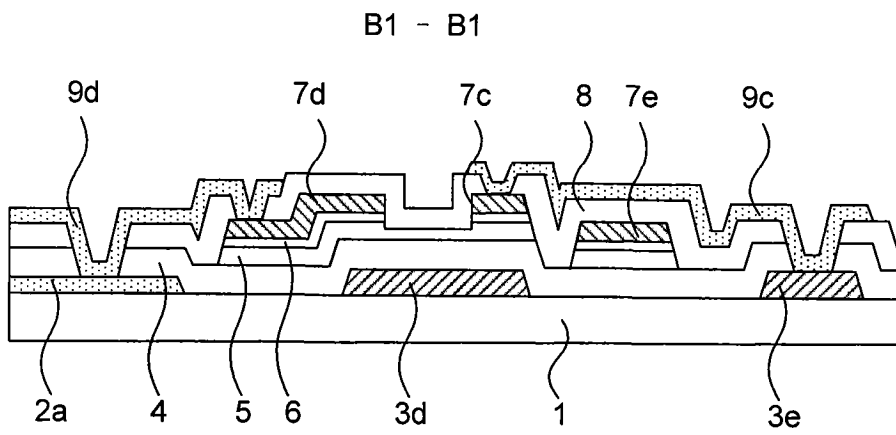


图 1c

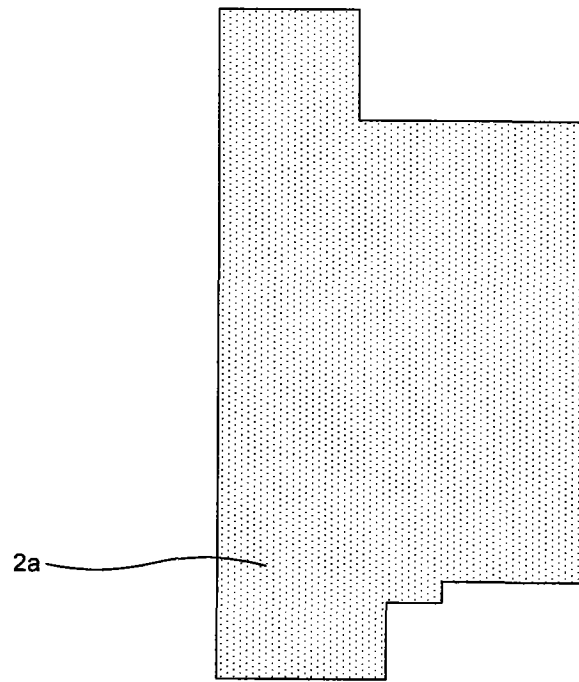


图 2

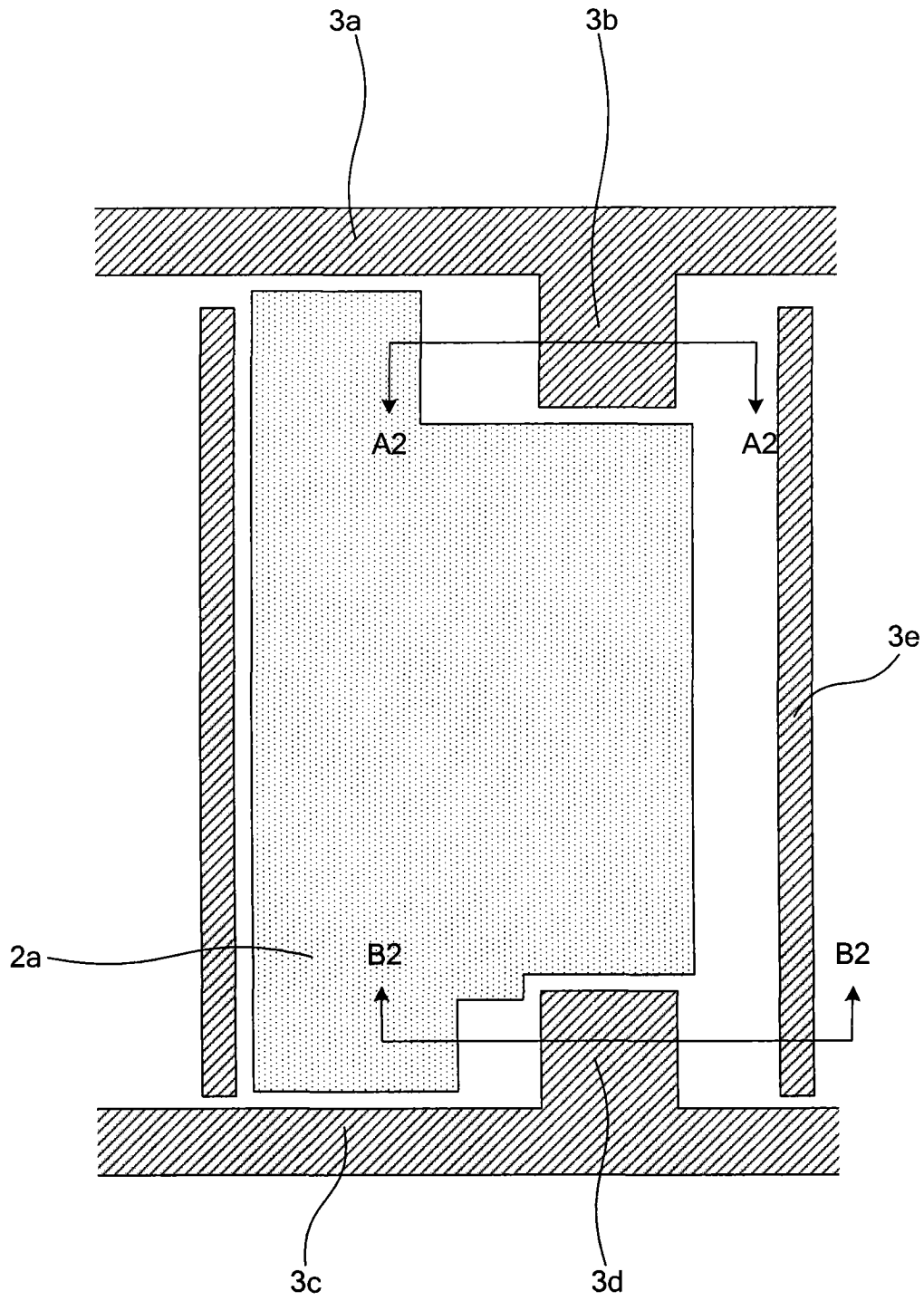


图 3a

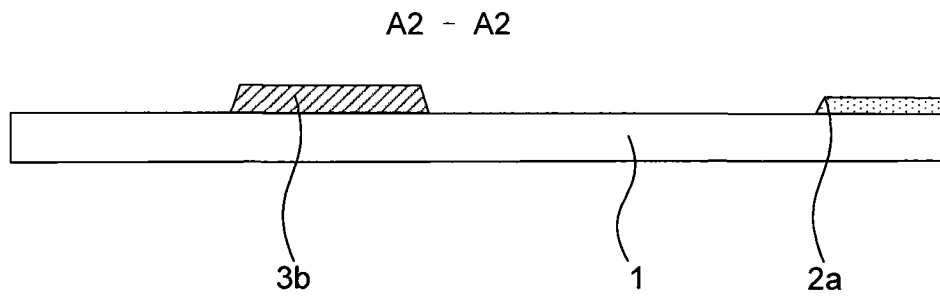


图 3b

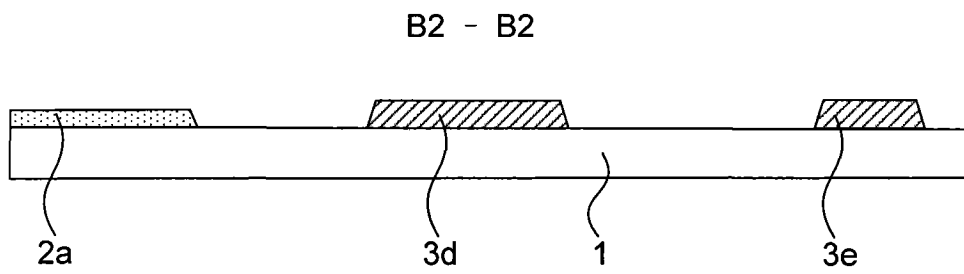


图 3c

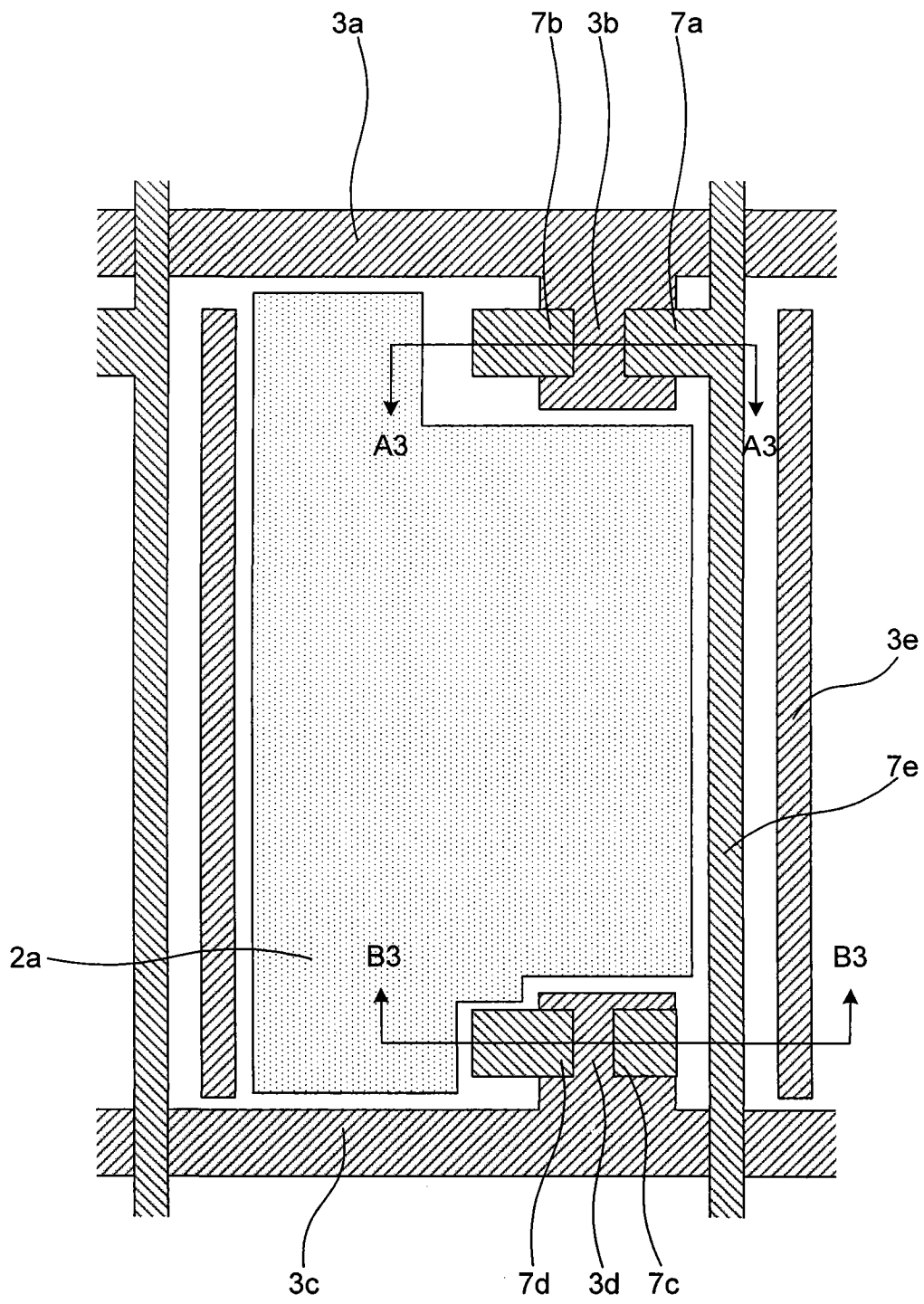


图 4a

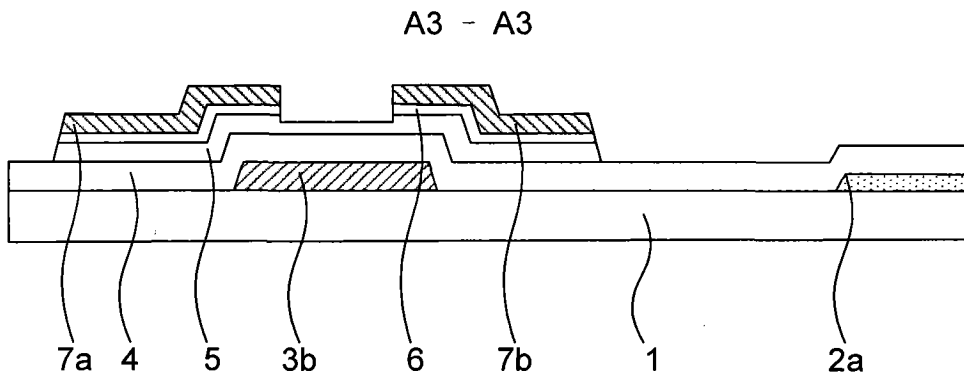


图 4b

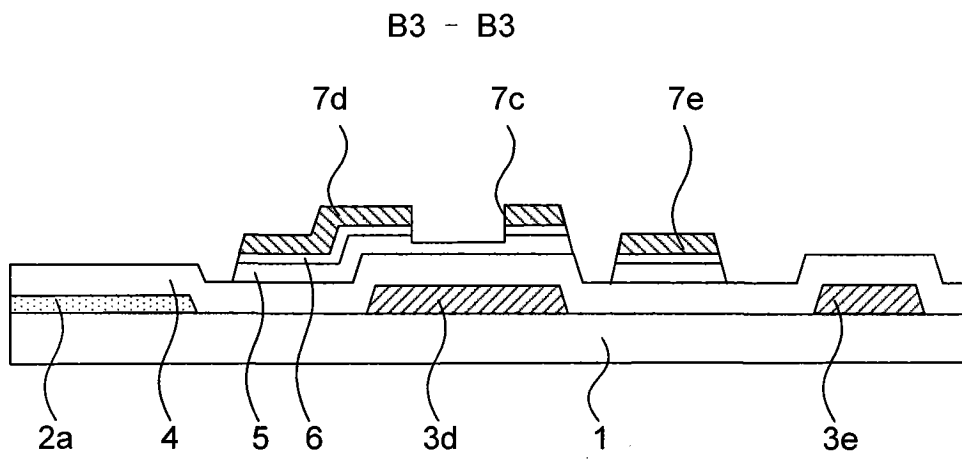


图 4c

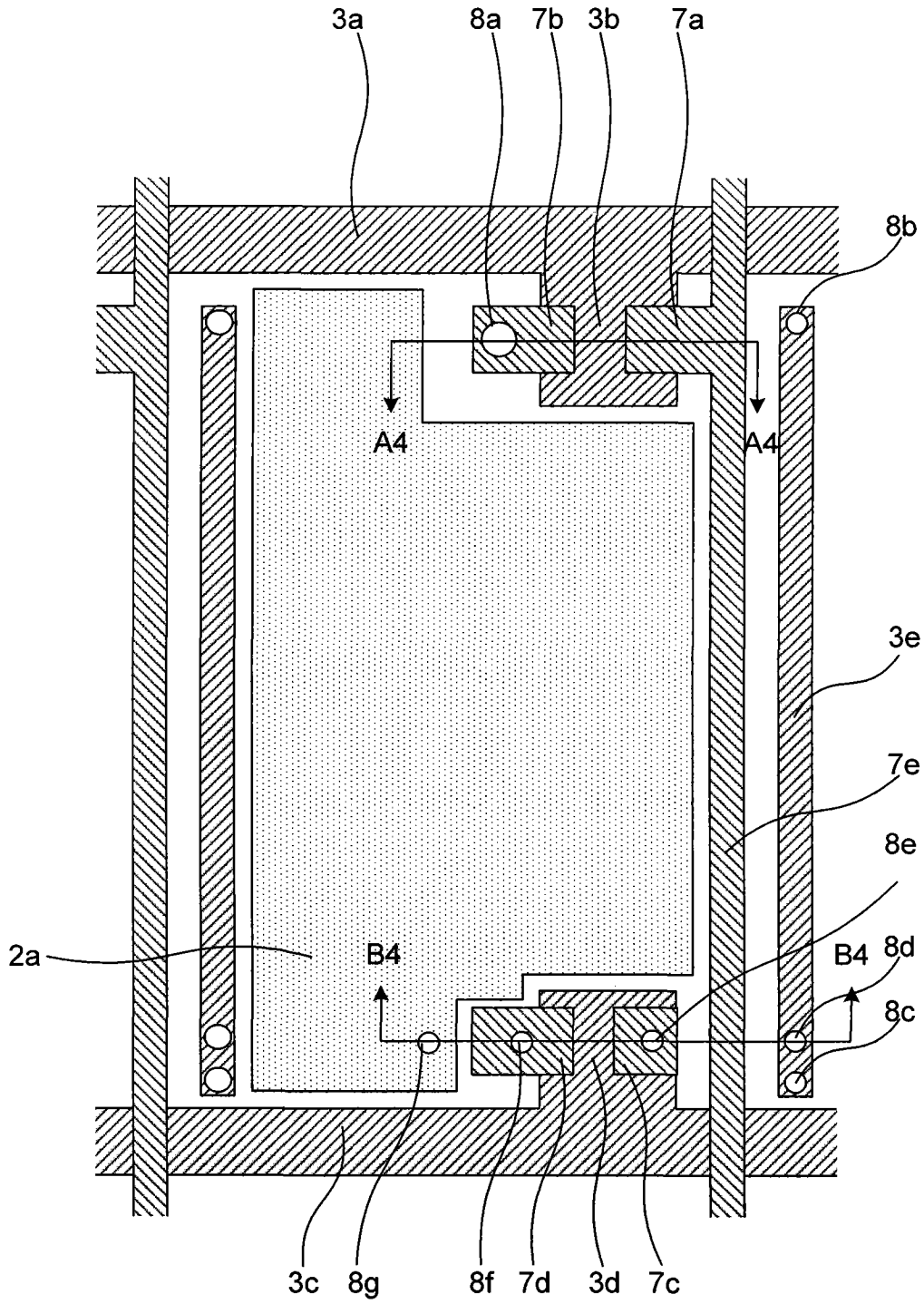


图 5a

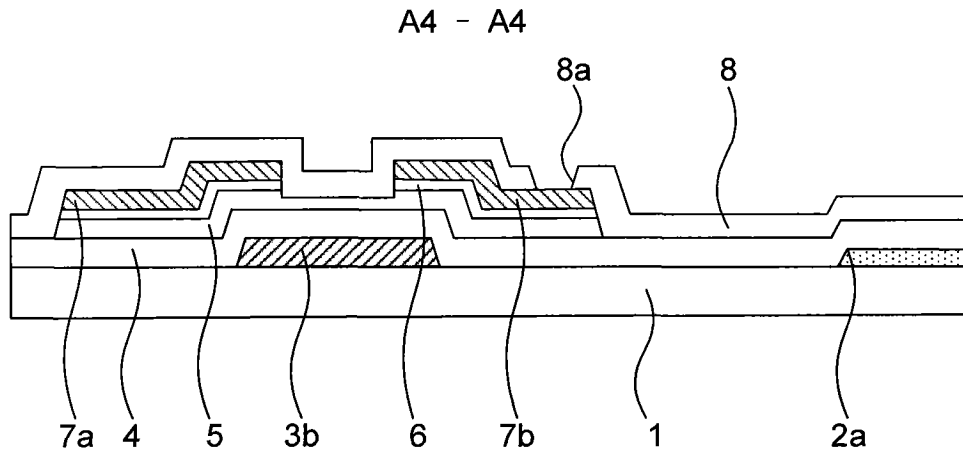


图 5b

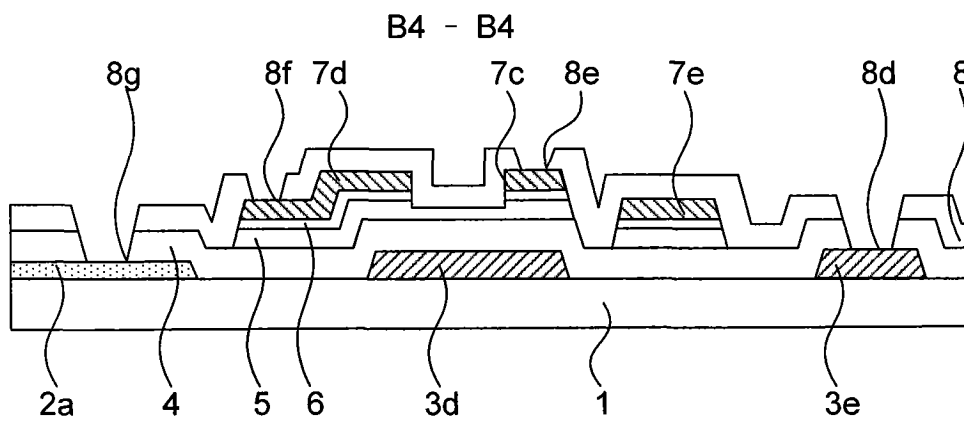


图 5c

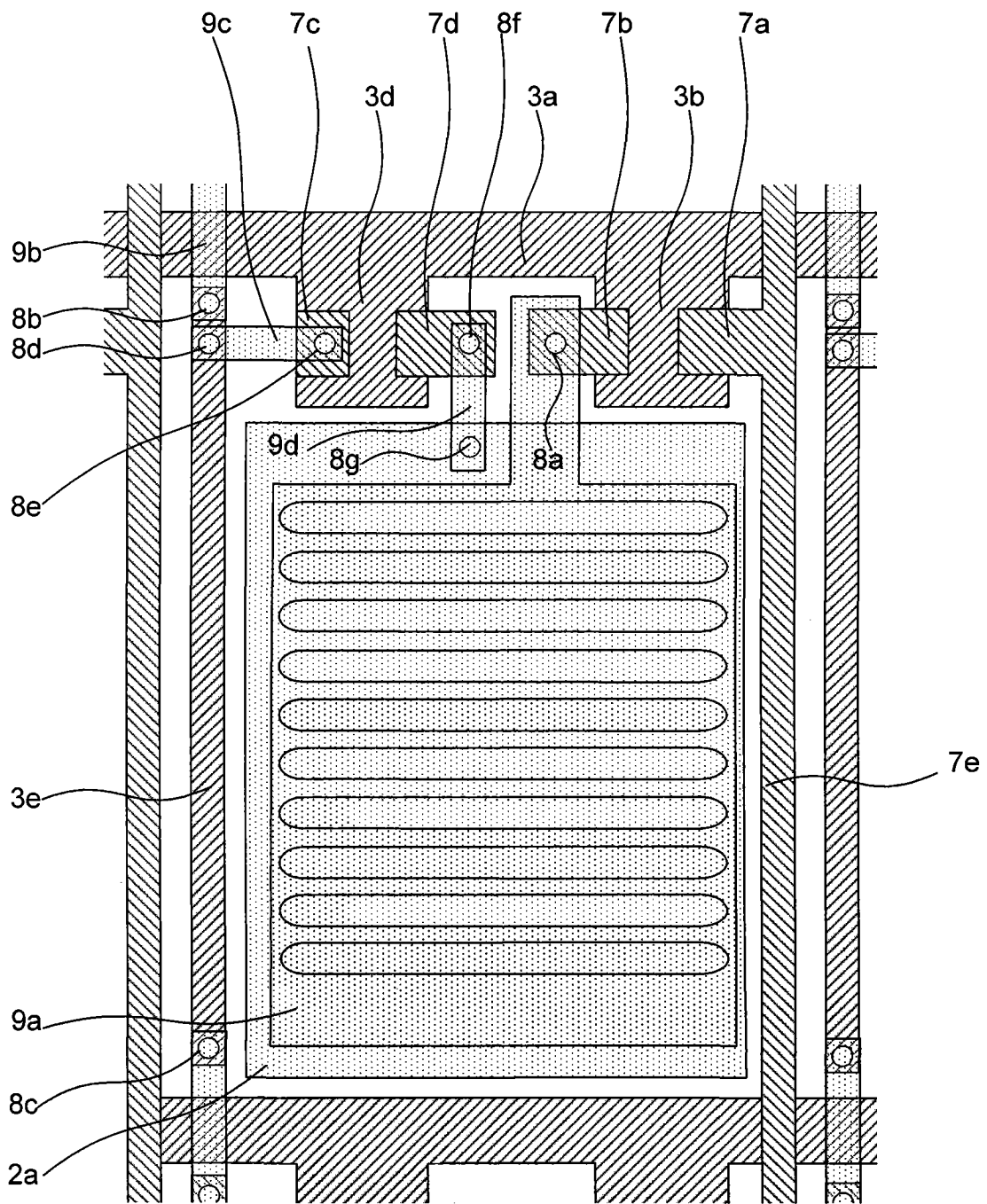


图 6

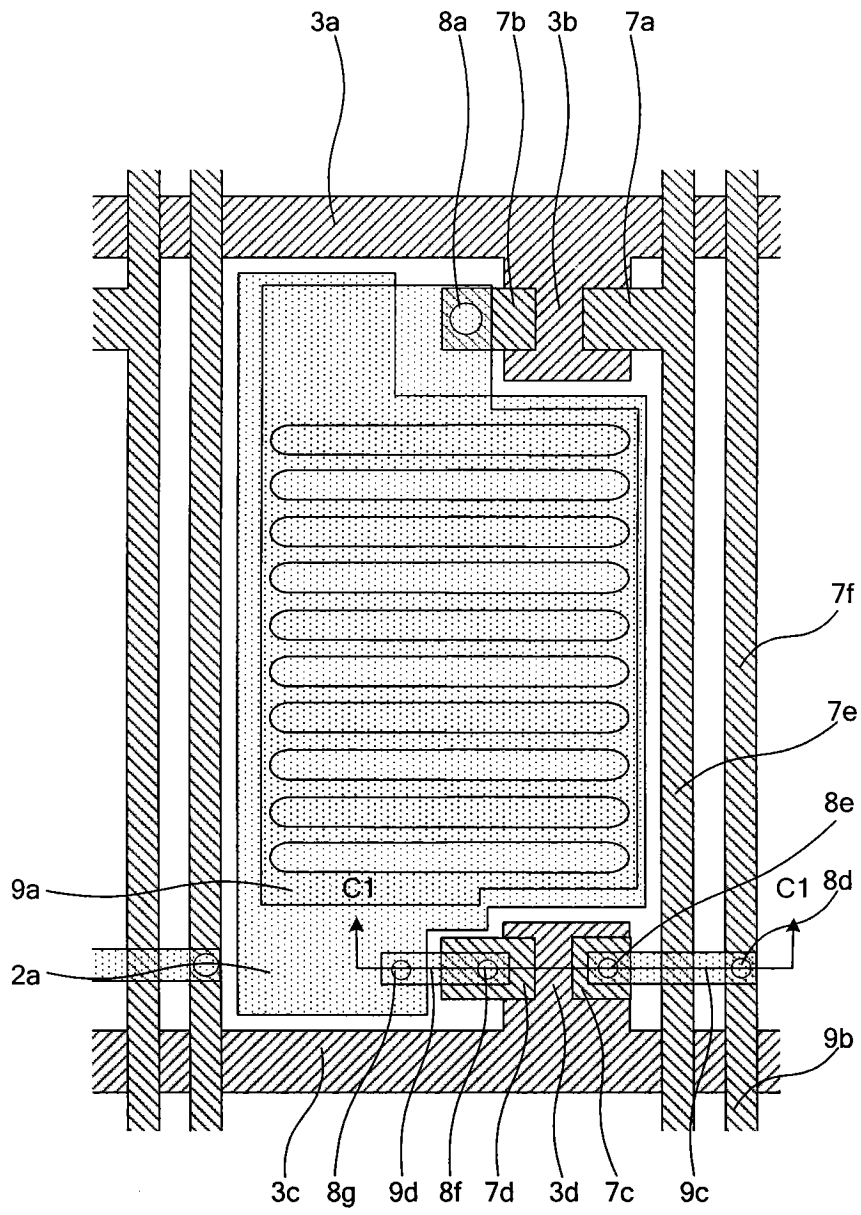


图 7a

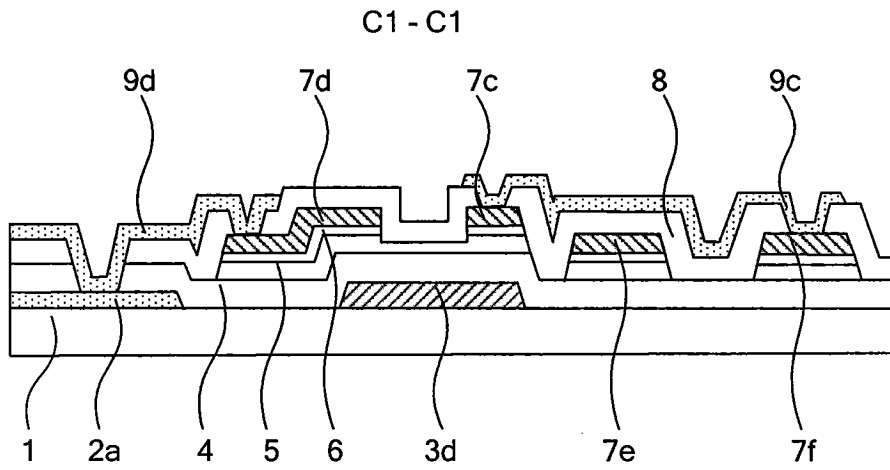


图 7b

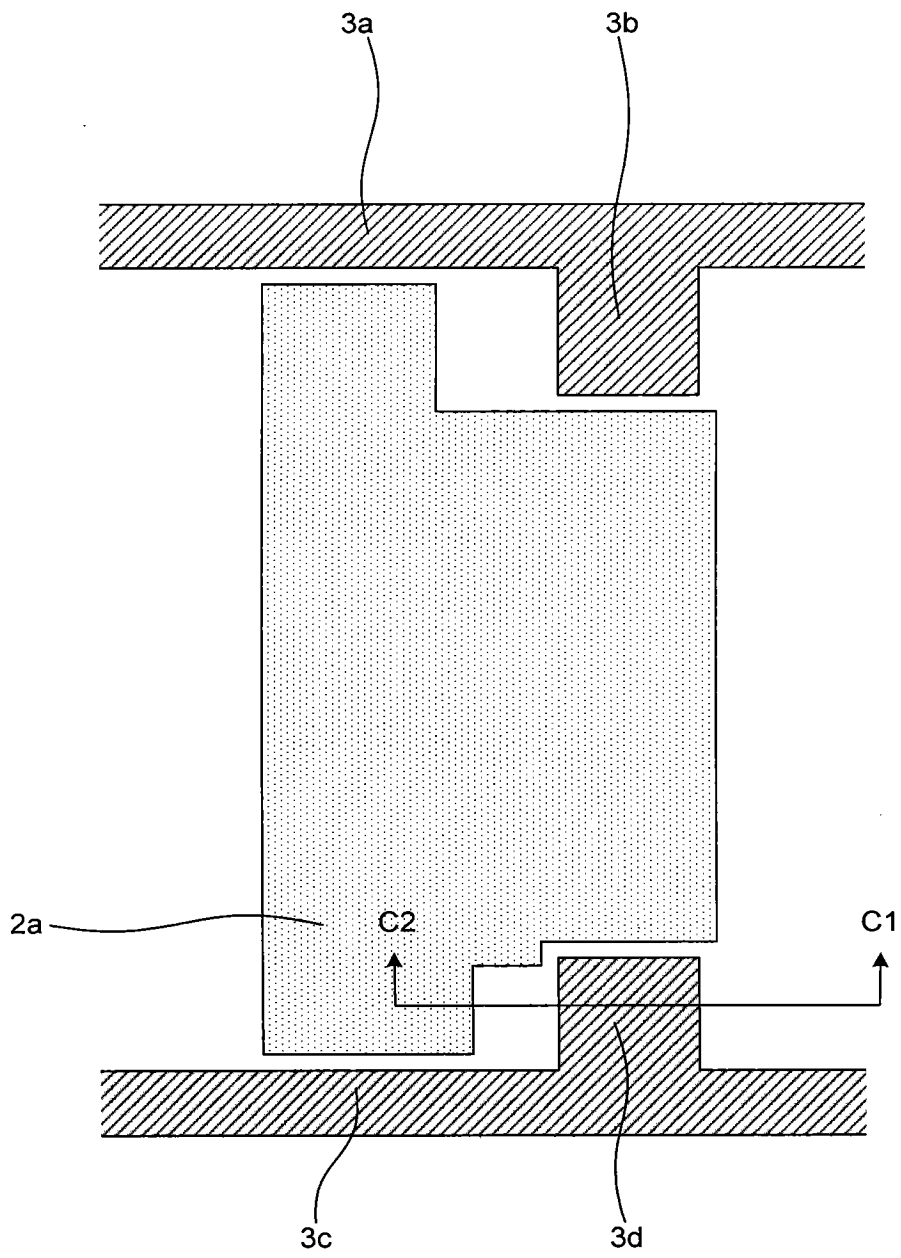


图 8a

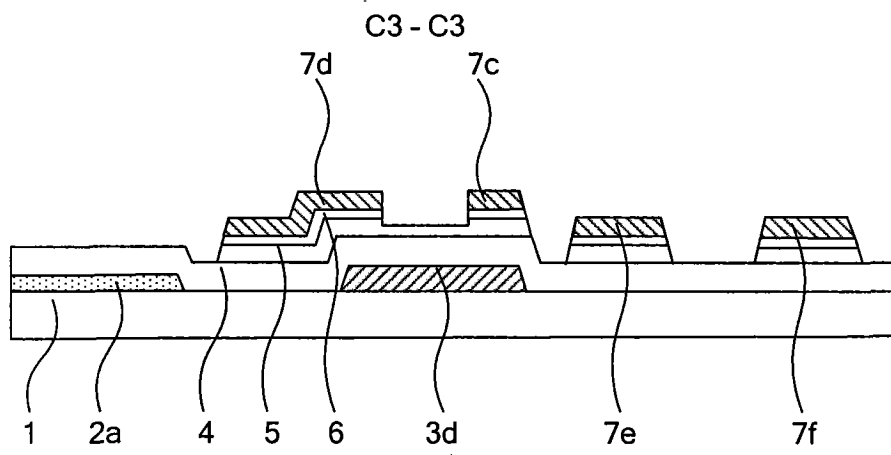


图 9b

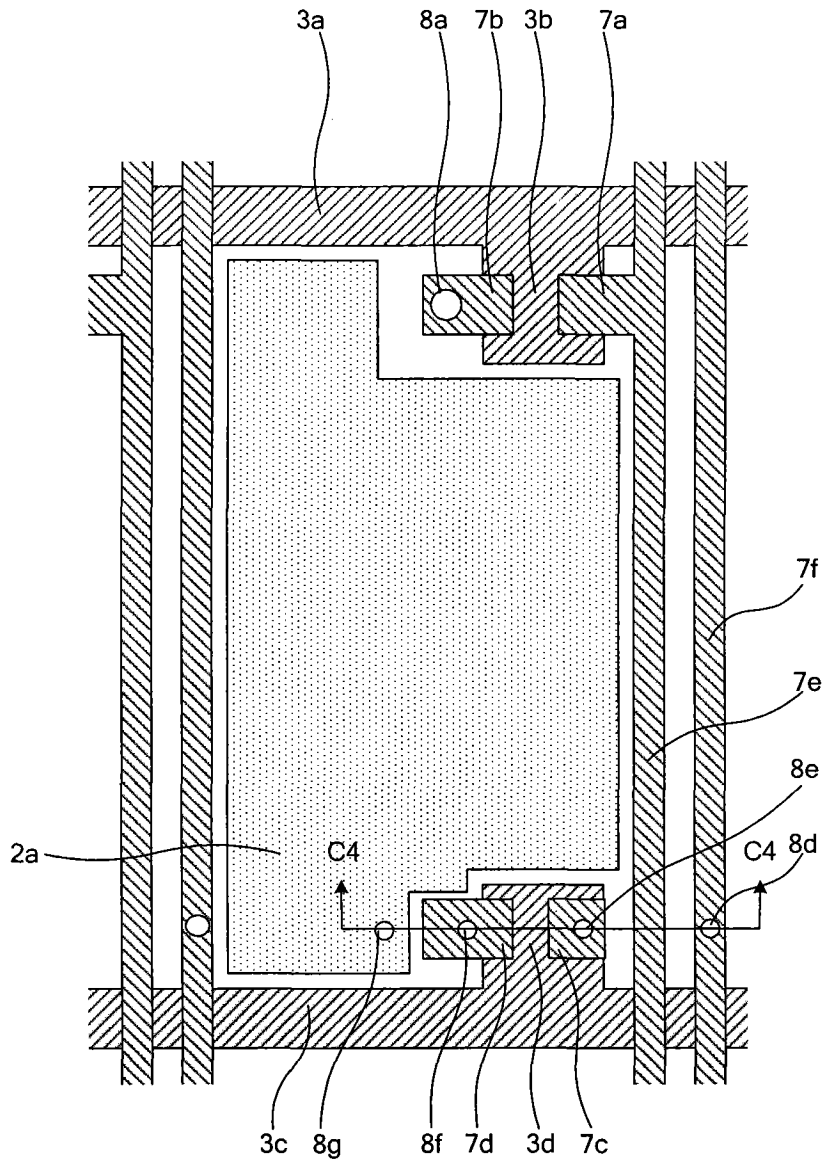


图 10a

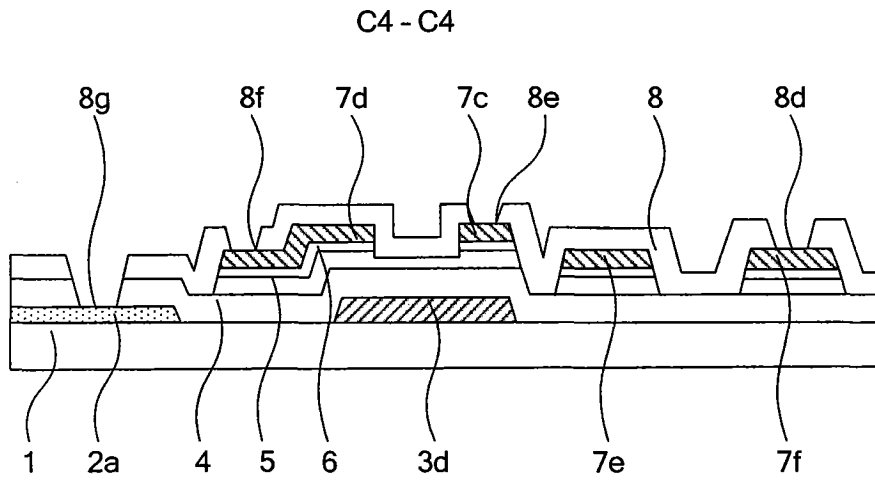


图 10b

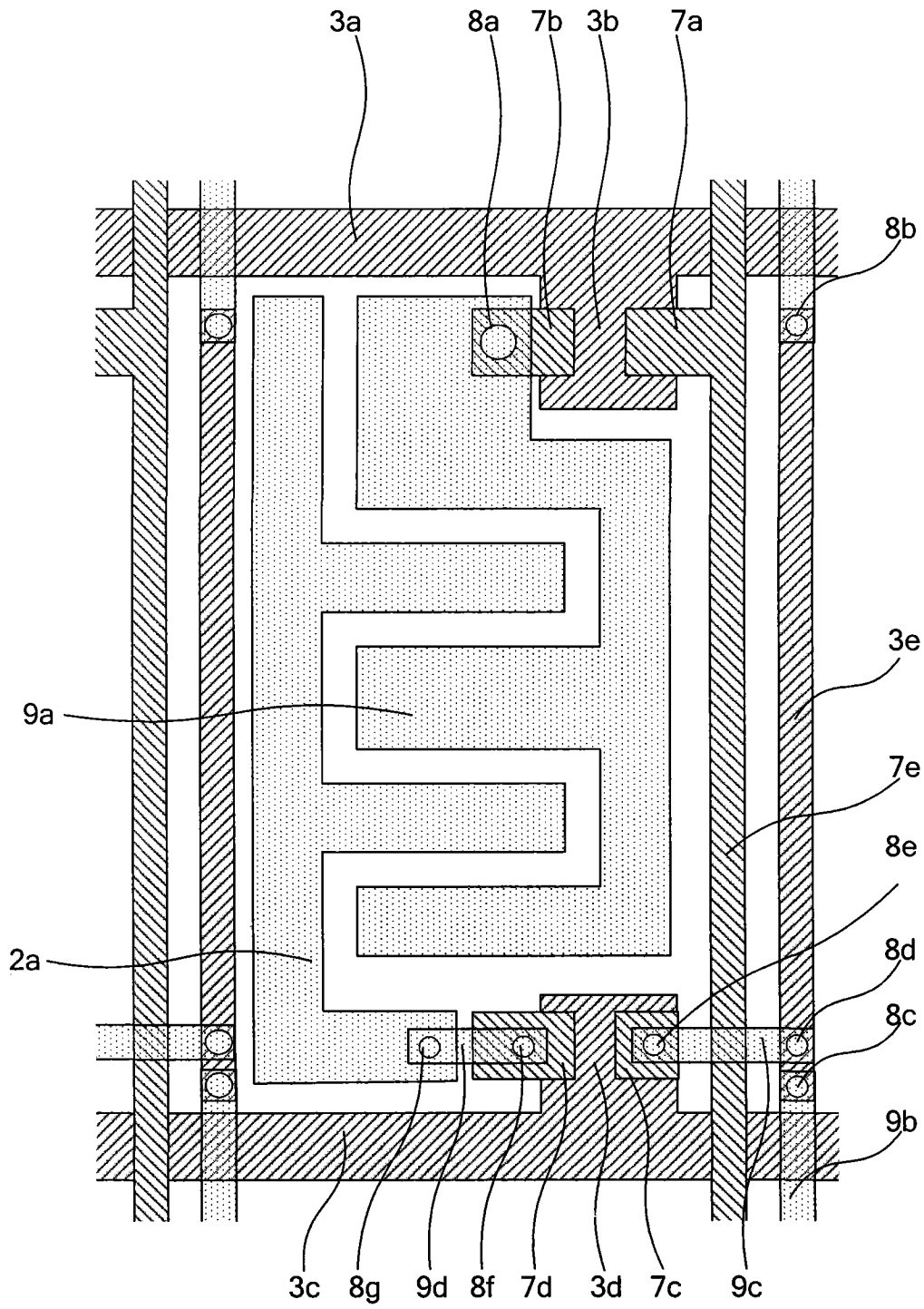


图 11

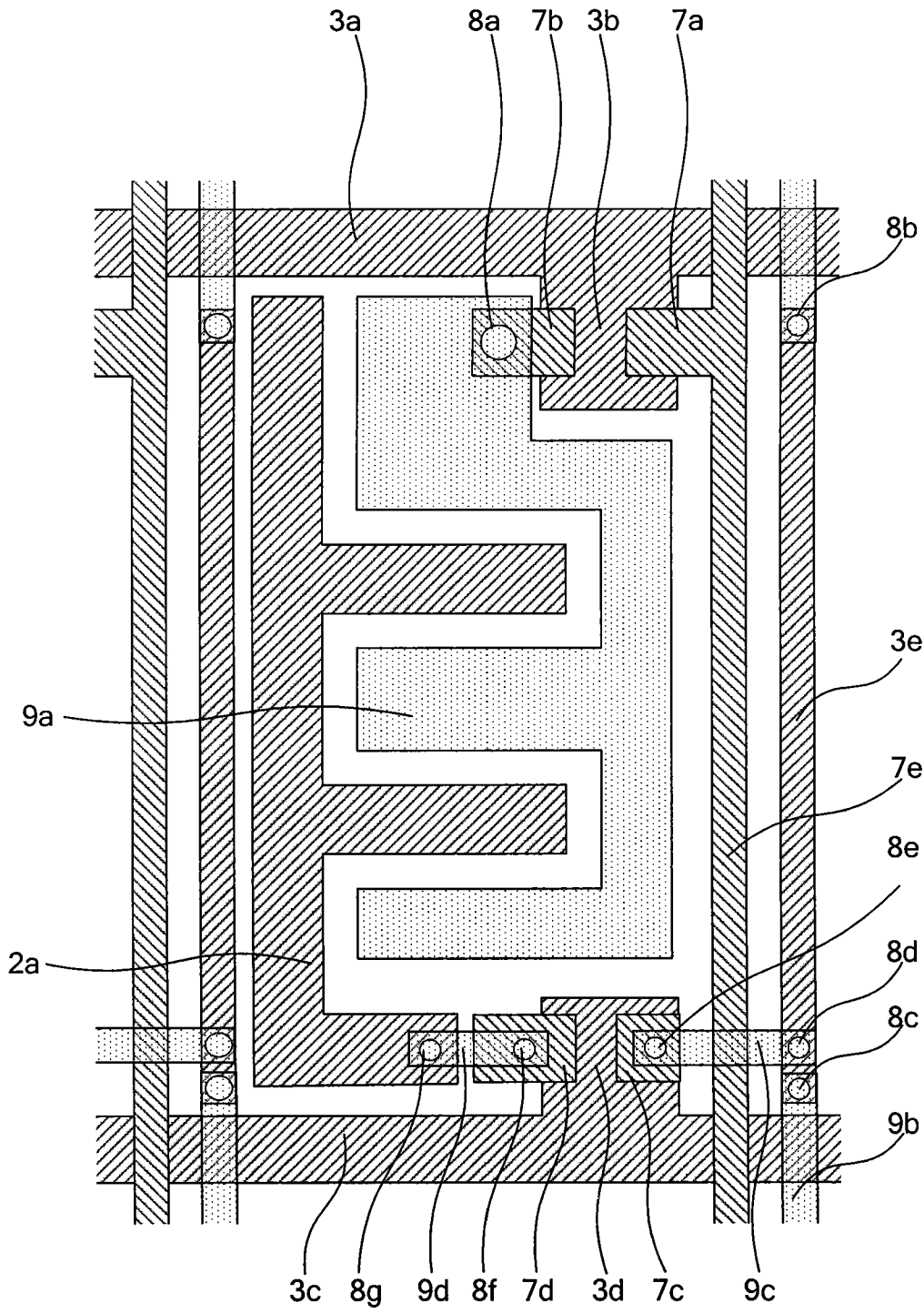


图 12

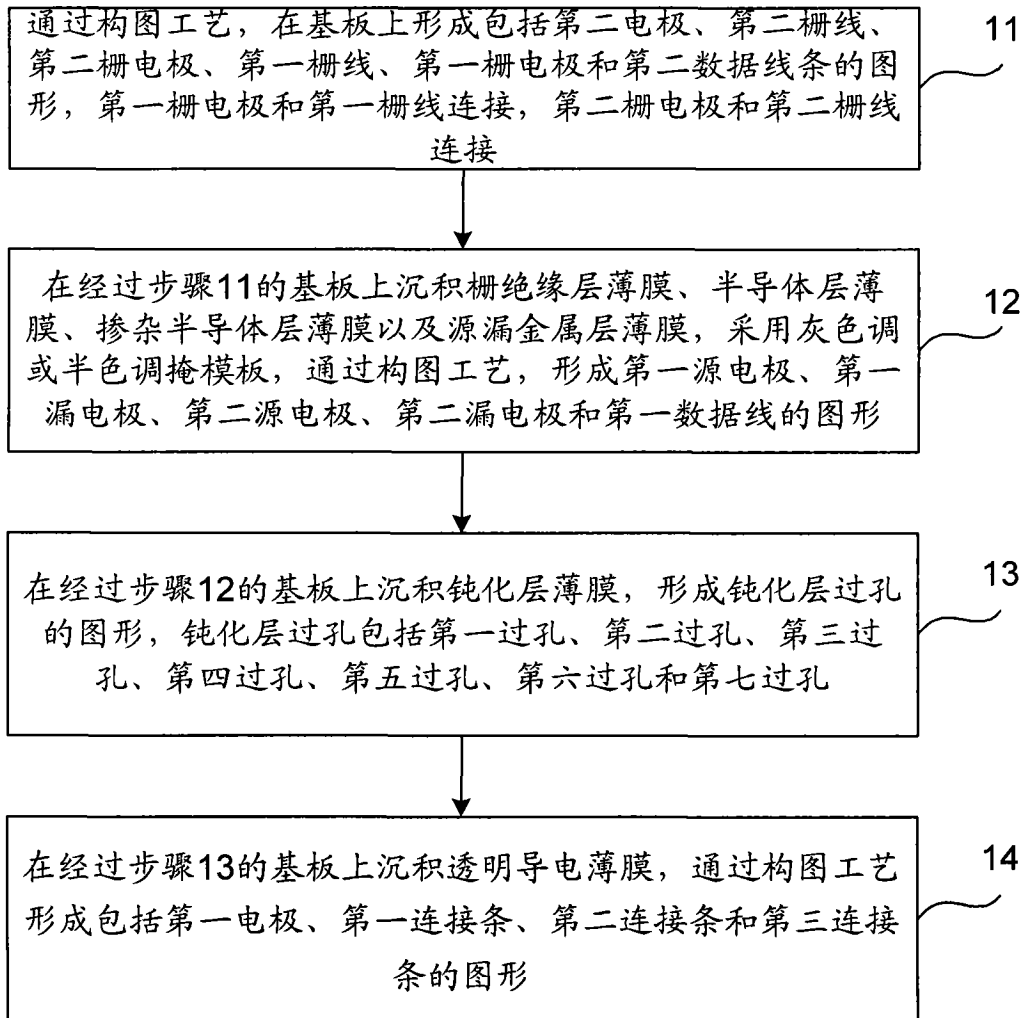


图 13

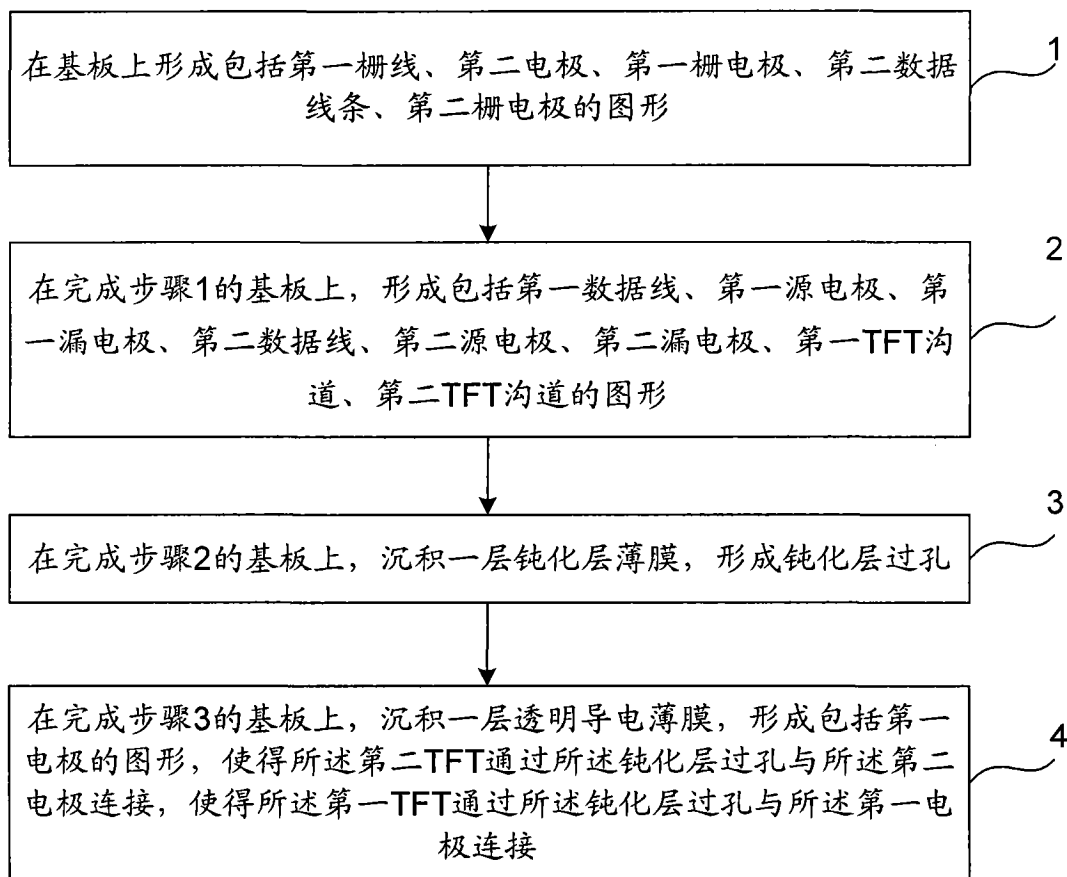


图 14

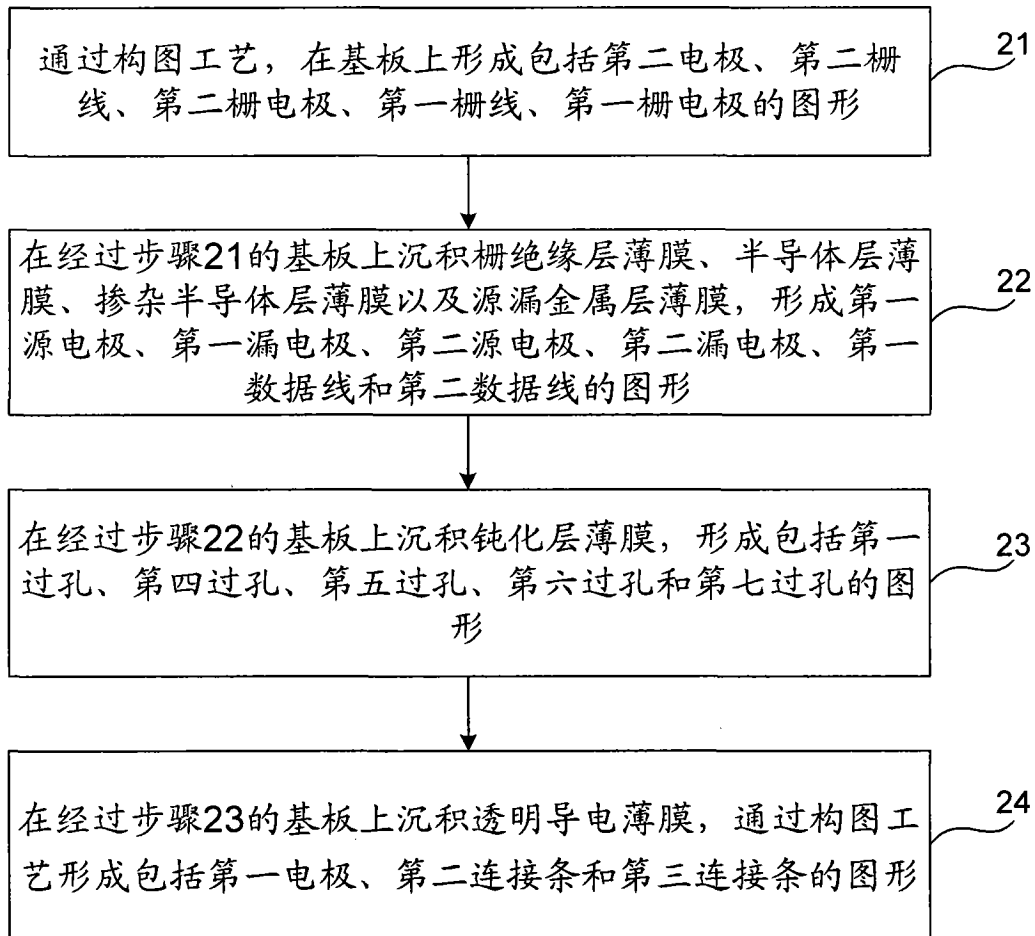


图 15

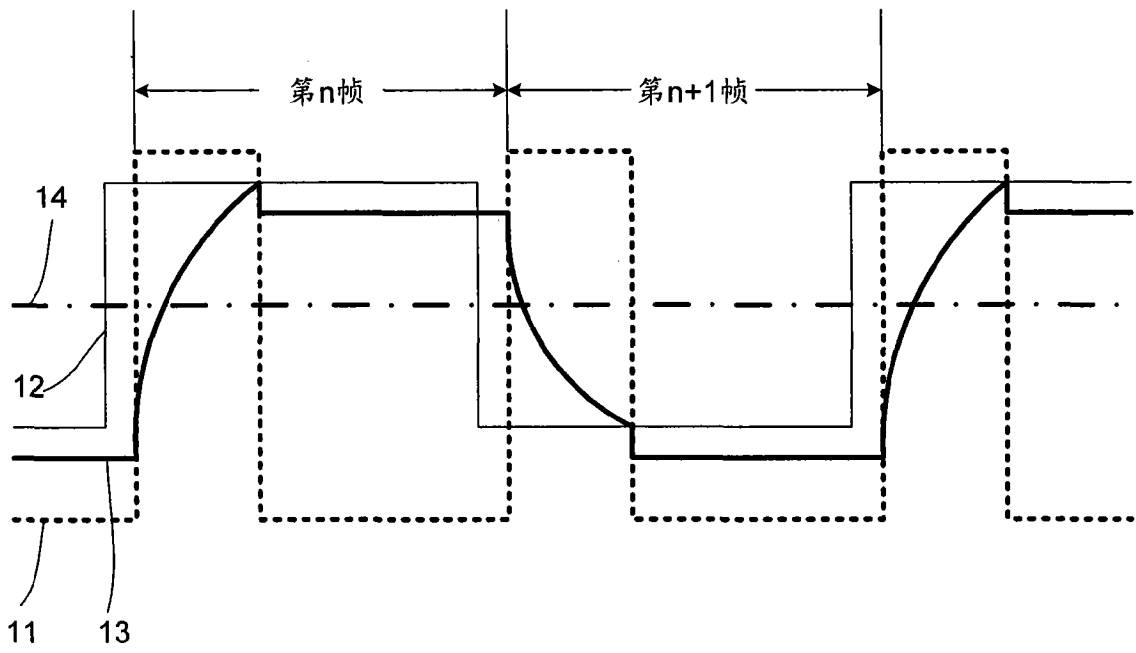


图 16

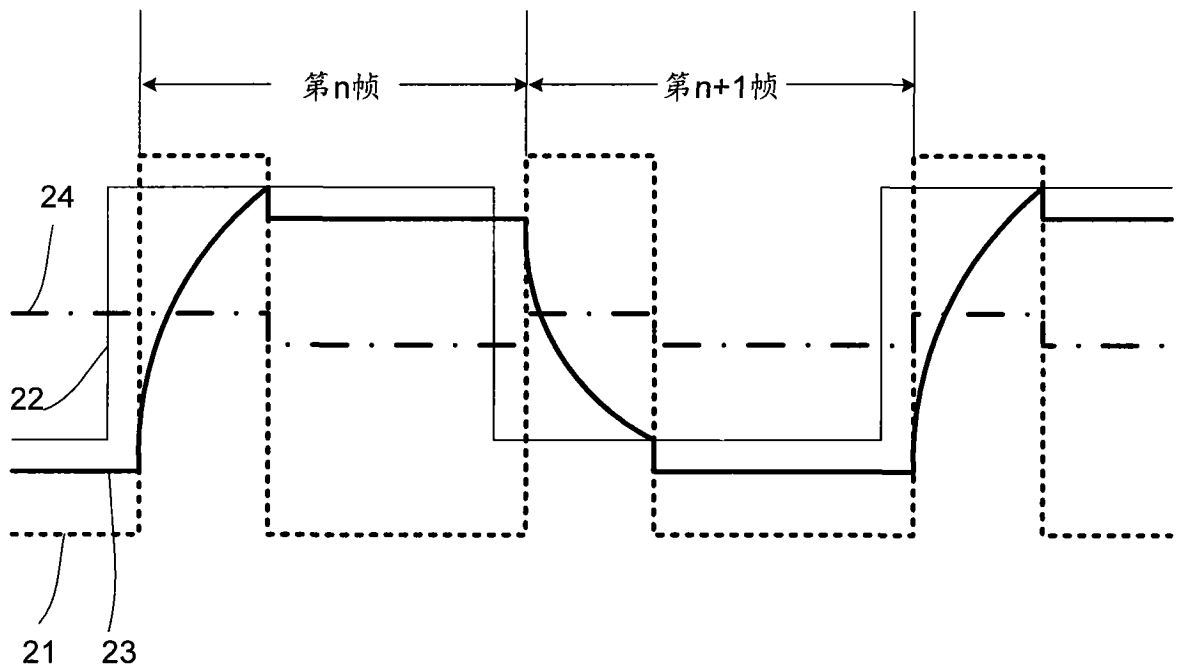


图 17

专利名称(译)	TFT-LCD阵列基板及其制造方法和液晶显示面板		
公开(公告)号	CN101852953B	公开(公告)日	2013-05-22
申请号	CN200910081210.7	申请日	2009-03-30
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	赵鑫 明星 周伟峰 张文余 郭建		
发明人	赵鑫 明星 周伟峰 张文余 郭建		
IPC分类号	G02F1/1362 H01L27/12 H01L21/84		
CPC分类号	G09G2320/0247 H01L27/1214 G09G2300/0434 G02F2001/134318 G02F2201/50 G09G2300/0823 G02F1/13624 G09G2320/0219 H01L27/12 G09G3/3614 G09G3/3648 H01L27/124		
审查员(译)	朱艳艳		
其他公开文献	CN101852953A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种TFT-LCD阵列基板及其制造方法和液晶显示面板，其中基板包括第一栅线和第一数据线，所述第一栅线和第一数据线限定的像素区域内形成有第一电极和第一TFT，还包括第二TFT和第二电极，所述第二TFT与所述第二电极连接，所述第一电极和第二电极用于形成电压差驱动液晶分子反转，所述第一TFT与第二TFT同时开启或关闭。本发明提供的TFT-LCD阵列基板及其制造方法和液晶显示面板，可以避免相邻两帧液晶显示时间内施加在液晶分子两侧的电电压差产生突变，导致画面显示不良的问题。

