

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200810188230. X

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/133 (2006.01)

H01L 27/12 (2006.01)

H05F 1/02 (2006.01)

[43] 公开日 2009年12月16日

[11] 公开号 CN 101604103A

[22] 申请日 2008.12.19

[21] 申请号 200810188230. X

[30] 优先权

[32] 2008.6.13 [33] KR [31] 10-2008-0055901

[71] 申请人 乐金显示有限公司

地址 韩国首尔

[72] 发明人 金炳究

[74] 专利代理机构 北京律诚同业知识产权代理有限公司
代理人 徐金国

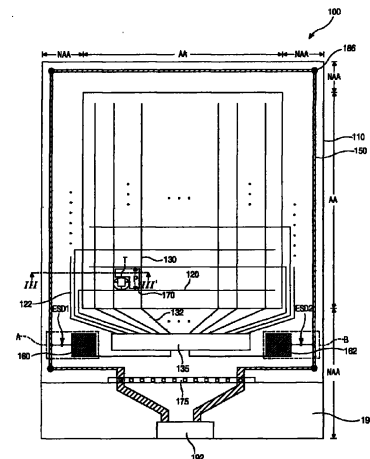
权利要求书4页 说明书9页 附图4页

[54] 发明名称

液晶显示器设备的阵列基板

[57] 摘要

一种液晶显示器设备的阵列基板，包括：具有显示区域和在显示区域周围的非显示区域的基板；在基板上并在显示区域中的栅极线、数据线、薄膜晶体管和像素电极；在基板上并在非显示区域中的驱动集成电路；分别在驱动集成电路两侧的第一和第二测试焊垫；在基板上沿非显示区域的边缘的公共电压线；以及在基板上并在显示区域中的第一和第二静电保护单元，第一静电保护单元将第一测试焊垫连接至公共电压线，第二静电保护单元将第二测试焊垫连接至公共电压线。



1、一种用于液晶显示器设备的阵列基板，包括：
具有显示区域和在所述显示区域周围的非显示区域的基板；
在所述基板上且在所述显示区域中的栅极线、数据线、薄膜晶体管和像素电极；
在所述基板上且在所述非显示区域中的驱动集成电路；
分别在所述驱动集成电路两侧的第一和第二测试焊垫；
在所述基板上且沿所述非显示区域的边缘的公共电压线；以及
在所述基板上且在所述显示区域中的第一和第二静电保护单元，所述第一静电保护单元将所述第一测试焊垫连接至所述公共电压线，所述第二静电保护单元将所述第二测试焊垫连接至所述公共电压线。

2、根据权利要求1所述的阵列基板，其中所述薄膜晶体管包括：
连接至所述栅极线的栅极电极；
设置在栅极绝缘层上且与所述栅极电极相对应的半导体层；
在所述半导体层上且连接至所述数据线的源极电极；以及
在所述半导体层上且与所述源极电极隔开的漏极电极；
其中所述半导体层包括本征非晶硅的有源层和掺有杂质的非晶硅的欧姆接触层。

3、根据权利要求2所述的阵列基板，其中所述第一静电保护单元包括：
半导体图案；
分别设置在所述半导体图案两侧的第一放电线和第二放电线；以及
连接图案；
其中所述半导体图案设置在所述公共电压线上的所述栅极绝缘层上，且位于所述公共电压线与所述第一测试焊垫之间；
所述第一和第二放电线的一部分与所述半导体图案重叠，且所述第二放电线自所述第一测试焊垫延伸；
所述连接图案将第一放电线连接至所述公共电压线。

4、根据权利要求 3 所述的阵列基板，其中所述半导体图案由与形成所述有源层相同的材料形成，并与所述有源层形成在相同的层上。

5、根据权利要求 3 所述的阵列基板，其中所述第一和第二放电线中的每一条由与形成所述数据线相同的材料形成，并与所述数据线形成在相同的层上。

6、根据权利要求 3 所述的阵列基板，其中所述第一测试焊垫具有比所述第二放电线更大的宽度。

7、根据权利要求 3 所述的阵列基板，进一步包括钝化层，所述钝化层包括暴露所述公共电压线的第一接触孔和暴露所述第一放电线的第二接触孔，所述连接图案设置在所述钝化层上且通过所述第一接触孔接触所述公共电压线以及通过所述第二接触孔接触所述第一放电线。

8、根据权利要求 3 所述的阵列基板，其中所述连接图案由与形成所述像素电极相同的材料形成，并与所述像素电极形成在相同的层上。

9、根据权利要求 2 所述的阵列基板，其中所述第二静电保护单元包括：
半导体图案；

分别设置在所述半导体图案两侧的第一放电线和第二放电线；以及
第一连接图案和第二连接图案；

其中所述半导体图案设置在所述公共电压线上的所述栅极绝缘层上，且位于所述公共电压线与所述第二测试焊垫之间，所述第一和第二放电线的一部分与所述半导体图案重叠，且其中所述第一连接图案将所述第二放电线连接至所述公共电压线，所述第二连接图案将所述第一放电线连接至所述第二测试焊垫。

10、根据权利要求 9 所述的阵列基板，其中所述半导体图案由与形成

所述有源层相同的材料形成，且与所述有源层形成在相同的层上。

11、根据权利要求 9 所述的阵列基板，其中所述第一和第二放电线中的每一条由与形成所述数据线相同的材料形成，且与所述数据线形成在相同的层上。

12、根据权利要求 9 所述的阵列基板，其中所述第二测试焊垫具有比所述第一放电线更大的宽度。

13、根据权利要求 9 所述的阵列基板，进一步包括钝化层，所述钝化层包括暴露所述公共电压线的第一接触孔、暴露所述第二放电线的第二接触孔、暴露所述第一放电线的第三接触孔、以及暴露所述第二测试焊垫的第四接触孔，其中所述第一连接图案设置在所述钝化层上且通过所述第一接触孔接触所述公共电压线并通过所述第二接触孔接触所述第二放电线，所述第二连接图案设置在所述钝化层上且通过所述第三接触孔接触所述第一放电线并通过所述第四接触孔接触所述第二测试焊垫。

14、根据权利要求 9 所述的阵列基板，其中所述第一和第二连接图案中的每一个都由与形成所述像素电极相同的材料形成，并与所述像素电极形成在相同的层上。

15、根据权利要求 1 所述的阵列基板，其中所述第一测试焊垫由与形成所述数据线相同的材料形成，且与所述数据线形成在相同的层上。

16、根据权利要求 1 所述的阵列基板，其中所述第二测试焊垫由与形成所述公共电压线和所述栅极线相同的材料形成，且与所述公共电压线和所述栅极线形成在相同的层上。

17、根据权利要求 1 所述的阵列基板，其中所述第一静电保护单元的数目与所述第一测试焊垫的数目相对应，所述第二静电保护单元的数目与所

述第二测试焊垫的数目相对应。

18、根据权利要求 1 所述的阵列基板，其中所述第一和第二测试焊垫中的一个测试施加到所述栅极线的扫描信号，所述第一和第二测试焊垫中的另一个测试施加到所述数据线的的数据信号。

19、根据权利要求 1 所述的阵列基板，进一步包括与所述像素电极平行的公共电极、用于测试施加到所述公共电极的公共信号的第三测试焊垫以及连接至所述第三测试焊垫的第三静电保护单元。

20、根据权利要求 1 所述的阵列基板，进一步包括与所述像素电极重叠以形成存储电容的存储线、用于测试施加到所述存储线的信号的第三测试焊垫以及连接至所述第三测试焊垫的第三静电保护单元。

液晶显示器设备的阵列基板

本申请要求享有于 2008 年 6 月 13 日在韩国提交的韩国专利申请 2008-0055901 的优先权，这里将该申请引入作为参考。

技术领域

本发明涉及一种液晶显示器（LCD）设备的阵列基板，尤其涉及一种能够防止静电损坏的 LCD 设备的阵列基板。

背景技术

一种现有技术中的液晶显示器（LCD）设备利用了液晶分子的光学各向异性和偏振特性。所述液晶分子由于细长的形状而具有确定的排列方向。所述液晶分子的排列方向能够通过施加跨过所述液晶分子的电场来控制。换句话说，当所述电场的强度和方向改变时，所述液晶分子的排列也改变。因为入射光基于由所述液晶分子的光学各向异性导致的所述液晶分子的取向而折射，所以可通过控制透光率来显示图像。

所述 LCD 设备包括作为开关元件的薄膜晶体管（TFT），该 LCD 设备被称为有源矩阵 LCD（AM-LCD）设备，因其具有高分辨率和显示活动图像的良好特性，所以所述 AM-LCD 设备被广泛使用。

图 1 是显示所述现有技术的 LCD 设备的平面示意图。在图 1 中，所述 LCD 设备 1 包括滤色器基板（未示出）、阵列基板 10 和它们之间的液晶层（未示出）。在每个所述滤色器基板（未示出）和所述阵列基板 10 上限制了用于显示图像的显示区域 AA 和所述显示区域 AA 周围的非显示区域（NAA）。所述滤色器基板（未示出）、所述阵列基板 10 以及所述液晶层（未示出）组成了液晶面板。

虽然未示出，但是在所述滤色器基板（未示出）的下表面上形成：黑矩阵，其用于阻挡来自背光单元（未示出）的光且与所述非显示区域 NAA 相对应；滤色器层，其包括红、绿和蓝颜色的子滤色器且与所述显示区域 AA 相对应；以及在所述滤色器层的整个下表面上的公共电极。

在所述阵列基板 10 的所述显示区域 AA 内形成多条栅极线 20、多条数据线 30、多个薄膜晶体管 (TFTs) T 和多个像素电极 70。所述栅极线 20 接收扫描信号。所述数据线 30 接收数据信号且与所述栅极线 20 交叉以限定像素区域 P。每个所述 TFTs T 设置在所述栅极线 20 和所述数据线 30 的每个交叉部。每个所述像素电极 70 被连接至每个 TFT，且设置在每个像素区域 P 内。

另外，在所述阵列基板 10 的所述非显示区域 NAA 内形成多条栅极延长线 22 和多条数据延长线 32。每条所述栅极延长线 22 被连接至每条栅极线 20，且将来自驱动集成电路 (IC) 35 的扫描信号施加到所述每条栅极线 20。每条数据延长线 32 被连接至每条数据线 30，且将来自驱动 IC 35 的数据信号施加到所述每条数据线 30。

在所述非显示区域 NAA 的边缘形成公共电压线 50。所述公共电压线 50 将来自外部公共电压产生单元 (未示出) 的公共信号经过柔性印刷电路 (FPC) 90，通过液晶面板四个角处的多个导电单元 86，施加到在所述滤色器基板 (未示出) 的整个表面上的所述公共电极 (未示出)。在所述驱动 IC 35 的两侧分别形成第一和第二测试焊垫 60 和 62，该第一和第二测试焊垫 60 和 62 用于测试所述扫描和数据信号的特性，例如所述信号的波形或/和幅值。连接至所述 FPC90 的焊垫单元 75 位于驱动 IC 35 的下侧。连接至所述 FPC90 的所述焊垫单元 75 通过 FPC 连接器 92 接收来自外部系统 (未示出) 的驱动电压。所述导电单元 186 可包括银点。

在一周期内，由通过所述驱动 IC 35 和所述 TFT T 施加到所述公共电极 (未示出) 的所述公共电压和施加到所述像素电极 70 的所述数据信号之间的电压差改变液晶层 (未示出) 中液晶分子的排列，在上述 LCD 设备 1 中通过控制由液晶分子的排列决定的透光率显示图像。

虽然硅基玻璃阵列基板 10 上不感生静电。但是，在所述阵列基板 10 上形成电极和布线的步骤中，由于处理室内的颗粒或脉冲型电流的原因，在所述驱动 IC 35 以及第一和第二测试焊垫 60 和 62 处可能感生静电。

由于在所述驱动 IC 35 以及第一和第二测试焊垫 60 和 62 处感生的静电流入所述栅极线 20 和所述数据线 30，所以不能获得所期望的 TFT 的操作。因此，降低了产品的成品率。

发明内容

因此，本发明涉及一种 LCD 设备的阵列基板，其基本上克服了由于现有技术的限制和缺点而导致的一个或多个问题。

本发明的另外的特征和优点将在随后阐述，并且部分地会从描述中变得清楚，或者可在本发明的实际应用中获得教导。本发明的目的和其它优点将通过在书面的说明书、权利要求书以及附图中具体指出的结构认识并获得。

为了实现符合本发明目的的这些和其他优点，如具体和泛泛所述的，一种液晶显示器设备的阵列基板，包括：具有显示区域和在所述显示区域周围的非显示区域的基板；在所述基板上并在所述显示区域中的栅极线、数据线、薄膜晶体管和像素电极；在所述基板上并在所述非显示区域中的驱动集成电路；分别在所述驱动集成电路两侧的第一和第二测试焊垫；在所述基板上并沿所述非显示区域的边缘的公共电压线；以及在所述基板上并在所述显示区域中的第一和第二静电保护单元，第一静电保护单元将第一测试焊垫连接至所述公共电压线，第二静电保护单元将第二测试焊垫连接至所述公共电压线。

应当理解，前述的概括说明和下面的详细说明是示例性和解释性的，并且是为了对如权利要求所述的本发明提供进一步的解释。

附图说明

附图提供了对本发明的进一步理解且构成本说明书的一部分，解释了本发明的实施例，并且连同说明书一起用来解释本发明的原理。

图 1 是显示现有技术的 LCD 设备的平面示意图；

图 2 是显示按照本发明的 LCD 设备的平面示意图；

图 3 是沿 III-III'线部分的截面图；

图 4 是图 2 中“A”部分的放大平面图；

图 5 是沿图 4 中 V-V'线部分的截面图；

图 6 是图 2 中“B”部分的放大平面图；

图 7 是沿图 6 中 VII-VII'线部分的截面图。

具体实施方式

现将对附图中描绘的优选实施例和实例进行详细讨论。

在本发明中，用于测试扫描信号、数据信号和公共电压的幅值或/和波形的多个测试焊垫被连接至多个静电保护单元。

图 2 是显示根据本发明的 LCD 设备的平面示意图，图 3 是沿 III-III' 线的部分的截面图。在图 2 和图 3 中，根据本发明的 LCD 设备包括滤色器基板 105、阵列基板 110 和它们之间的液晶层 115。用于显示图像的显示区域 AA 和在所述显示区域 AA 周围的非显示区域 (NAA) 被限定在每个所述滤色器基板 105 和所述阵列基板 110 上。用于将光投射到所述阵列基板 110 上的背光单元 196 设置在阵列基板 110 下面。背光单元 196 可与阵列基板 110 隔开。所述滤色器基板 105、所述阵列基板 110 以及所述液晶层 115 组成了液晶面板 125。

在所述滤色器基板 105 的第一基板 101 的下表面上形成：黑矩阵 112，用于阻挡来自背光单元 196 的光，该黑矩阵 112 与所述显示区域 AA 中像素区域 P 之间的间隔以及所述非显示区域 NAA 相对应；包括红、绿、蓝颜色子滤色器 116a、116b、116c 且与所述显示区域 AA 相对应的滤色器层 116；在所述滤色器层 116 上的覆盖层 114；以及在所述覆盖层 114 的整个下表面上的公共电极 180。

在所述阵列基板 110 的第二基板 102 的所述显示区域 AA 内形成多条栅极线 120、多条数据线 130、多个薄膜晶体管 (TFTs) T 和多个像素电极 170。所述栅极线 120 接收扫描信号。所述数据线 130 接收数据信号且与所述栅极线 120 交叉以限定多个像素区域 P。每个所述 TFTs T 设置在所述栅极线 120 和所述数据线 130 的每个交叉部。每个所述像素电极 170 被连接至每个 TFT 且设置在每个像素区域 P 内。虽然未示出，但是 TFT T 包括：栅极电极；半导体层，其包括本征非晶硅的有源层和掺有杂质的非晶硅的欧姆接触层；源极电极和漏极电极。所述栅极电极被连接至所述栅极线 120，所述源极电极被连接至所述数据线 130。所述漏极电极与所述源极电极隔开。所述像素电极 170 被连接至所述漏极电极。

另外，在所述阵列基板 110 的第二基板 102 的所述非显示区域 NAA 内形成多条栅极延长线 122 和多条数据延长线 132。每条所述栅极延长线 122 被连接至每条栅极线 120，且向所述每条栅极线 120 施加来自驱动集成电路

(IC) 135 的扫描信号。每条所述数据延长线 132 被连接至每条数据线 130, 且向所述每条数据线 130 施加来所述自驱动 IC 135 的数据信号。

在所述非显示区域 NAA 的边缘形成公共电压线 150。所述公共电压线 150 将来自外部公共电压产生单元 (未示出) 的公共信号经过柔性印刷电路 (FPC) 190, 通过在所述液晶面板 125 的四个角处的多个导电单元 186, 施加到在所述滤色器基板 105 的整个表面上的所述公共电极 180。在所述驱动 IC 135 的两侧分别形成第一和第二测试焊垫 160 和 162, 该第一和第二测试焊垫 160 和 162 用于测试扫描和数据信号的特性, 例如所述信号的波形或/和幅值。第一和第二测试焊垫 160 和 162 中的一个测试施加到所述栅极线 120 的扫描信号的特性, 另一个测试施加到所述数据线 130 的数据信号的特性。

第一和第二静电保护单元 ESD1 和 ESD2 设置在第一测试焊垫 160 与所述公共电压线 150 之间以及第二测试焊垫 162 与所述公共电压线 150 之间。第一测试焊垫 160 通过第一静电保护单元 ESD1 被连接至公共电压线 150, 第二测试焊垫 162 通过第二静电保护单元 ESD2 被连接至公共电压线 150。连接至所述 FPC 190 的焊垫单元 175 位于驱动 IC 135 的下侧。连接至所述 FPC 190 连接的焊垫单元 175 通过 FPC 连接器 192 接收来自外部系统 (未示出) 的驱动电压。

所述导电单元 186 可包括金球、银点和银胶。在共平面开关 (IPS) 模式的 LCD 设备中, 不仅所述像素电极, 而且与所述像素电极平行且与所述像素电极交替设置地所述公共电极也形成在所述阵列基板上, 并且 LCD 设备具有公共类型存储的存储电容, 其中与所述像素电极重叠以形成所述存储电容的存储线形成在所述非显示区域内且与所述栅极线平行。在共平面开关 (in-plane switching: IPS) 模式的 LCD 设备中, 在第一测试焊垫 160 或第二测试焊垫 162 的一侧可形成第三测试焊垫, 第三测试焊垫用于测试施加到所述公共电极或所述存储线上的所述公共信号的特性, 例如, 所述信号的波形或/和幅值。在这种情况下, 可形成连接第三测试焊垫与公共电压线的第三静电保护单元。第一到第三测试焊垫中每一个的数目根据所述 LCD 设备的模式来确定。可有多于一个第一测试焊垫 160 和多个第二测试焊垫 162。在这种情况下, 第一和第二静电保护单元 ESD1 和 ESD2 的数目分别对应于第一和

第二测试焊垫 160 和 162 的数目。

即使在所述阵列基板 110 上形成电极和布线的步骤中, 因为处理室内的颗粒或脉冲型电流导致在所述驱动 IC 135 以及第一和第二测试焊垫 160 和 162 上感生了静电, 由于存在第一和第二静电保护单元 ESD1 和 ESD2, 所以在所述驱动 IC 135 与第一和第二测试焊垫 160 和 162 上也没有损坏。所述静电通过第一和第二静电保护单元 ESD1 和 ESD2 流入公共电压线 150。因为静电通过沿所述阵列基板 110 边缘的所述公共电压线 150 被均匀分布到所述液晶面板 125 的整个区域上, 所以总体上液晶面板 125 具有等电位的条件, 这样防止了由所述静电导致的损坏或使该损坏最小化。

图 4 是图 2 中“A”部分的放大平面图, 图 5 是沿图 4 中 V-V'线部分的截面图。图 4 和图 5 显示了用于测试所述数据线的所述数据信号的第一测试焊垫。

在图 4 和图 5 中, 所述在阵列基板 110 的所述非显示区域 NAA 内形成第一金属材料的所述公共电压线 150。所述公共电压线 150 可与(图 2 的)栅极线 120 形成在相同的层, 并可由与形成所述栅极线 120 相同的材料形成。所述公共电压线 150 上形成无机绝缘材料的栅极绝缘层 145。所述无机绝缘材料包括二氧化硅或氮化硅中的一种。

在所述栅极绝缘层 145 上以及在所述公共电压线 150 的一侧形成本征非晶硅的第一半导体图案 140。第一半导体图案 140 与所述公共电压线 150 隔开。第一半导体图案 140 可与(图 2 的) TFT T 的有源层(未示出)形成在相同的层并可由形成所述 TFT T 的有源层相同材料形成。在所述栅极绝缘层 145 上, 在第一半导体图案 140 的两侧分别形成第一和第二放电线 182 和 184。第一放电线 182 的一部分与第一半导体图案 140 的一部分重叠, 第二放电线 184 的一部分与第一半导体图案 140 的一部分重叠。第二放电线 184 延伸以形成第一测试焊垫 160。第一和第二放电线 182 和 184 的每一条以及第一测试焊垫 160 与(图 2 的)数据线 130 形成在相同的层, 且由与形成所述数据线 130 相同材料形成。第一测试焊垫 160 可具有比第二放电线 184 更大的宽度。第二放电线 184 位于第一半导体图案 140 与第一测试焊垫 160 之间。

包括第一接触孔 CH1、第二接触孔 CH2 和多个第一测试焊垫开口孔

DPH1 的钝化层 155，形成在包括第一静电保护单元 ESD1 的所述阵列基板 110 上。所述钝化层 155 可由无机绝缘材料或有机绝缘材料形成。所述无机绝缘材料可包括二氧化硅和氮化硅中的一种。第一和第二接触孔 CH1 和 CH2 分别暴露所述公共电压线 150 和第一放电线 182，多个第一测试焊垫开口孔 DPH1 暴露第一测试焊垫 160。

在所述钝化层 155 上形成第一连接图案 172。第一连接图案 172 的一侧经第一接触孔 CH1 被连接至所述公共电压线 150，且第一连接图案 172 的另一侧经第二接触孔 CH2 被连接至第一放电线 182。第一连接图案 172 可以是透明的。透明导电材料包括铟锡氧化物 (ITO) 和铟锌氧化物 (IZO) 中的一种。第一连接图案 172 可与 (图 2 的) 像素电极 170 形成在相同的层，并由与形成所述像素电极 170 相同材料形成。第一放电线 182、第二放电线 184、第一半导体图案 140 和第一连接图案 172 组成了第一静电保护单元 ESD1。

当在形成上述 LCD 设备的步骤中，由于处理室内的颗粒或脉冲型电流在驱动 IC 135 以及第一和第二测试焊垫 160 和 162 处感生静电时，所述静电不是通过所述驱动 IC 135 流入所述栅极延长线 122、所述栅极线 120、所述数据延长线 132 和所述数据线 130，而是通过第一静电保护单元 ESD1 的第一半导体图案 140 流入所述公共线 150。因为所述静电经过所述公共电压线 150 被均匀分布到所述液晶面板 125 的整个区域上，所以所述液晶面板 125 总体上具有等电位的条件，这样防止了由所述静电导致的损坏或使该损坏最小化。

图 6 是图 2 中“B”部分的放大平面图，图 7 是沿图 6 中 VII-VII' 线的部分的截面图。图 6 和图 7 显示了用于测试所述栅极线的所述扫描信号的第一测试焊垫。

在图 6 和图 7 中，在所述阵列基板 110 的所述非显示区域 NAA 内形成第一金属材料的所述公共电压线 150。在所述阵列基板 110 的所述非显示区域 NAA 内也形成了与所述公共电压线 150 隔开的第二测试焊垫 162。第二测试焊垫 162 与 (图 2 的) 栅极线 120 形成在相同的层，并由与形成所述栅极线 120 相同的材料形成。在所述公共电压线 150 和第二测试焊垫 162 上形成无机绝缘材料的所述栅极绝缘层 145。所述无机绝缘材料包括二氧化硅或

氮化硅中的一种。

在所述栅极绝缘层 145 上形成本征非晶硅的第二半导体图案 142，且第二半导体图案 142 设置在所述公共电压线 150 与第二测试焊垫 162 之间。第二半导体图案 142 可与（图 2 的）TFT T 的有源层（未示出）形成在相同的层，并由与形成所述 TFT T 的有源层相同的材料形成。在所述栅极绝缘层 145 上，在第二半导体图案 142 的两侧分别形成第三和第四放电线 186 和 188。第三放电线 186 的一部分与第二半导体图案 142 的一部分重叠，第四放电线 188 的一部分与第二半导体图案 142 的一部分重叠。第三和第四放电线 186 和 188 的每一条与（图 2 的）数据线 130 形成在相同的层，并由与形成所述数据线 130 相同的材料形成。第三放电线 186 位于第二半导体图案 142 与第二测试焊垫 162 之间。第二测试焊垫 162 可具有比第三放电线 186 更大的宽度。

包括第三接触孔 CH3、第四接触孔 CH4、第五接触孔 CH5、第六接触孔 CH6 和多个第二测试焊垫开口孔 DPH2 的钝化层 155，形成在包括第二静电保护单元 ESD2 的阵列基板 110 上。第三、第四、第五和第六接触孔 CH3、CH4、CH5 和 CH6 分别暴露公共电压线 150、第四放电线 188、第三放电线 186 和第二测试焊垫 162，且多个第二测试焊垫开口孔 DPH2 暴露第二测试焊垫 162。

在钝化层 155 上形成第二连接图案 174 和第三连接图案 176。第二连接图案 174 的一侧经第三接触孔 CH3 被连接至公共电压线 150，第二连接图案 174 的另一侧经第四接触孔 CH4 被连接至第四放电线 188。第三连接图案 176 的一侧经第五接触孔 CH5 被连接至第三放电线 186，第三连接图案 176 的另一侧经第六接触孔 CH6 被连接至第二测试焊垫 162。第二和第三连接图案 174 和 176 的每一个都可由透明导电材料形成。所述透明导电材料包括铟锡氧化物（ITO）和铟锌氧化物（IZO）中的一种。第二和第三连接图案 174 和 176 中每一个都可以与（图 2 的）像素电极 170 形成在相同的层，并可由与形成所述像素电极 170 相同的材料形成。第三放电线 186、第四放电线 188 以及第二半导体图案 142、第二连接图案 174 和第三连接图案 176 组成了第二静电保护单元 ESD2。

在本发明的 LCD 设备中，因为所述静电保护单元被连接至所述测试焊

垫和所述公共电压线，所以防止了由静电导致的损坏或使该损坏最小化。

本发明的原理在 LCD 设备中的应用不受其大小的限制。此外，本发明的原理可应用于共平面开关（IPS）模式的 LCD 设备，该模式的 LCD 设备中不仅像素电极，而且与像素电极平行且与像素电极交替设置的公共电极也形成在阵列基板上，且 LCD 设备具有公共类型存储的存储电容。

本领域技术人员会理解，在不脱离本发明精神或范畴的情况下，可对本发明进行各种修改和变化。因而，本发明意在覆盖落入所附的权利要求和其等效内容的范畴内的对本发明的改进和变化。

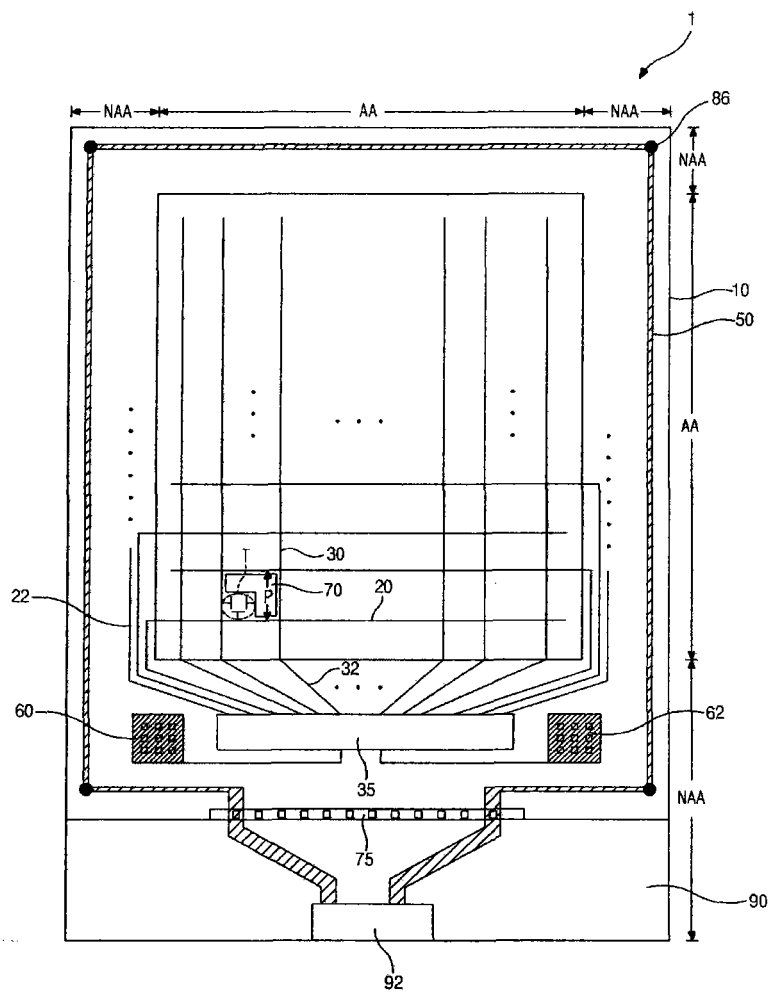


图 1

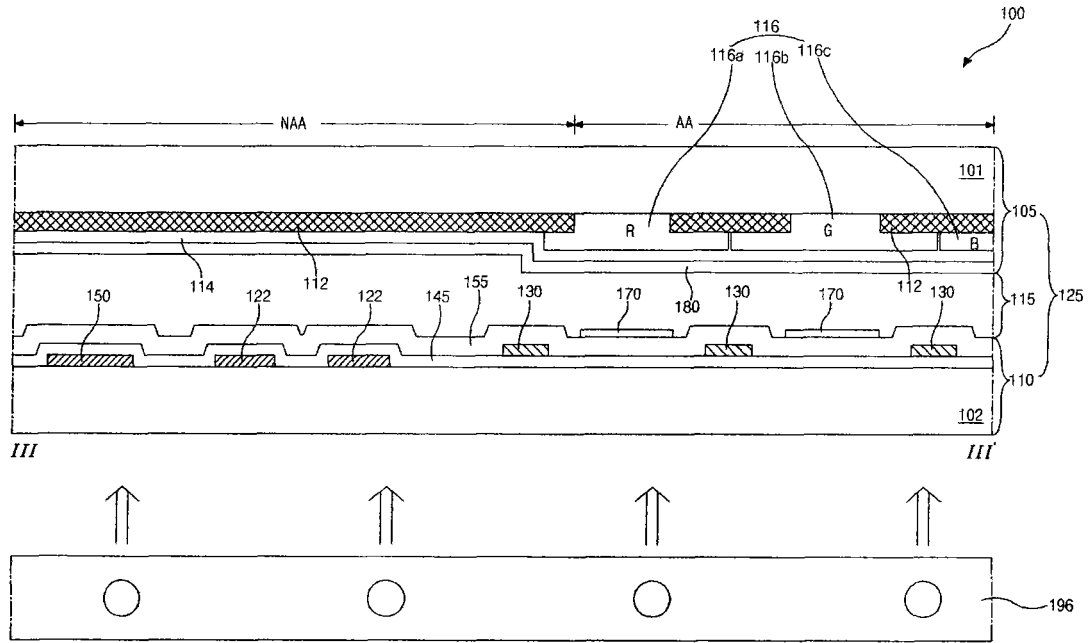


图 3

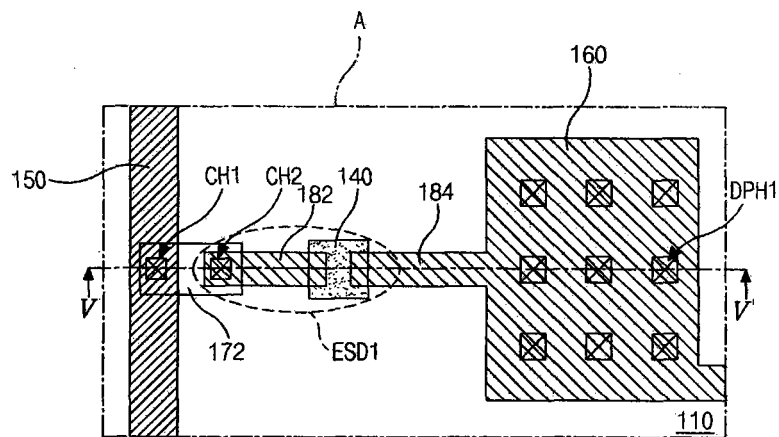


图 4

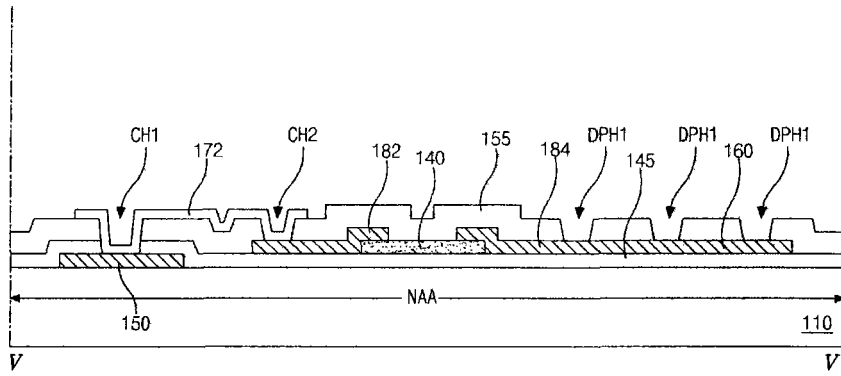


图 5

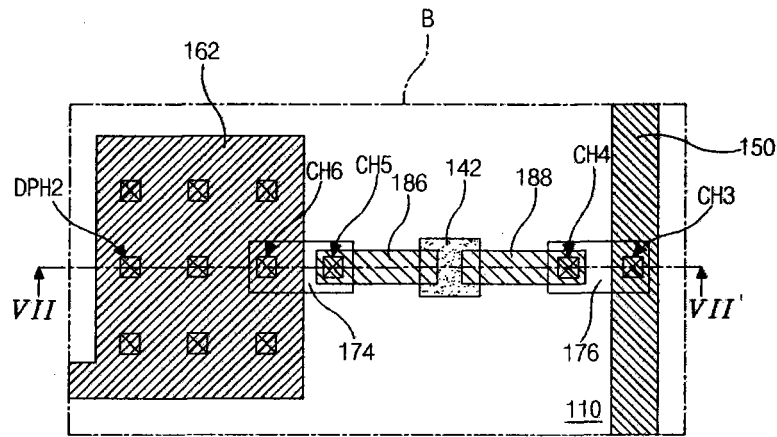


图 6

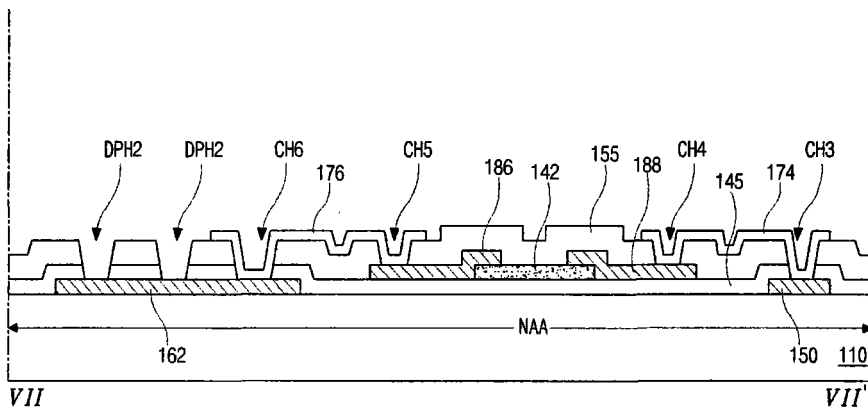


图 7

专利名称(译)	液晶显示器设备的阵列基板		
公开(公告)号	CN101604103A	公开(公告)日	2009-12-16
申请号	CN200810188230.X	申请日	2008-12-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金炳究		
发明人	金炳究		
IPC分类号	G02F1/1362 G02F1/133 H01L27/12 H05F1/02		
CPC分类号	G02F1/136204 G02F1/1345 G02F1/13454		
代理人(译)	徐金国		
优先权	1020080055901 2008-06-13 KR		
其他公开文献	CN101604103B		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器设备的阵列基板，包括：具有显示区域和在显示区域周围的非显示区域的基板；在基板上并在显示区域中的栅极线、数据线、薄膜晶体管和像素电极；在基板上并在非显示区域中的驱动集成电路；分别在驱动集成电路两侧的第一和第二测试焊垫；在基板上沿非显示区域的边缘的公共电压线；以及在基板上并在显示区域中的第一和第二静电保护单元，第一静电保护单元将第一测试焊垫连接至公共电压线，第二静电保护单元将第二测试焊垫连接至公共电压线。

