



(12) 发明专利

(10) 授权公告号 CN 101364017 B

(45) 授权公告日 2013.01.02

(21) 申请号 200810131020.7

G09G 3/36(2006.01)

(22) 申请日 2008.08.11

(56) 对比文件

(66) 本国优先权数据

200710075662.5 2007.08.10 CN

KR 10-2008-0059864 A, 2008.07.01, 说明书第7页第41行-第11页第90行、附图3-8.

(73) 专利权人 群康科技(深圳)有限公司

地址 518109 广东省深圳市宝安区龙华镇富士康科技工业园E区4栋1层

专利权人 奇美电子股份有限公司

CN 1773355 A, 2006.05.17, 说明书第8页第5行-第12页第25行、附图1-9.

CN 1866087 A, 2006.11.22, 说明书第6页第11行-第7页倒数第3行、附图8-10.

(72) 发明人 陈建丞 陈弘育 林育正 洪文明

吴勇勋 陈鹤如 林莹聪

US 2008/0088783 A1, 2008.04.17, 说明书第[0003]段, 第[0022]-[0028]段、附图2-3.

US 2008/0088783 A1, 2008.04.17, 说明书第[0003]段, 第[0022]-[0028]段、附图2-3.

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

KR 10-2008-0059864 A, 2008.07.01, 说明书第7页第41行-第11页第90行、附图3-8.

代理人 宋焰琴

审查员 佟晓惠

(51) Int. Cl.

G02F 1/1362(2006.01)

H01L 27/12(2006.01)

H01L 21/84(2006.01)

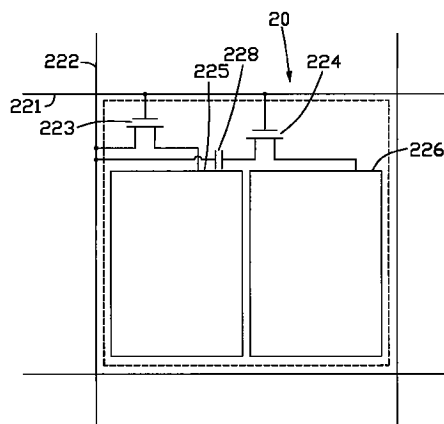
权利要求书 3 页 说明书 9 页 附图 13 页

(54) 发明名称

薄膜晶体管基板及其制造方法、液晶显示装置及其驱动方法

(57) 摘要

本发明提供一种薄膜晶体管基板,其包括一基底,设置在该基底的多条扫描线,设置在该基底的多条数据线,多个第一开关元件及多个第二开关元件及多个第一画素电极及多个第二画素电极,该数据线与该扫描线交叉并绝缘,且该数据线与该扫描线定义多个子画素单元;每一子画素单元对应一该第一开关元件及一该第二开关元件,每一子画素单元内的第一薄膜开关元件及第二开关元件均由同一条该扫描线控制;每一画素单元内设置有一第一画素电极及一第二画素电极,该第一画素电极经由该第一开关元件由该数据线获取显示信号,该第二画素电极是经由该第二开关元件及一分压元件串联所形成的支路由同一数据线获取显示信号,且该第一开关元件及该第二开关元件由同一扫描线控制。



CN 101364017 B

1. 一种薄膜晶体管基板,其包括一基底,设置在该基底的多条扫描线,设置在该基底的多条数据线,多个第一薄膜晶体管及多个第二薄膜晶体管及多个第一画素电极及多个第二画素电极,该数据线与该扫描线交叉并绝缘,且该数据线与该扫描线定义多个子画素单元;每一子画素单元对应一该第一薄膜晶体管及一该第二薄膜晶体管,每一子画素单元内的第一薄膜晶体管及第二薄膜晶体管的栅极均连接至同一条扫描线;每一子画素单元内设置有一第一画素电极及一第二画素电极,其特征在于:该第一薄膜晶体管的源极连接至该子画素单元所对应的一数据线,该第二薄膜晶体管的源极经由一分压元件连接至同一条该数据线,该第一画素电极经由该第一薄膜晶体管由该数据线获取显示信号,该第二画素电极是经由该第二薄膜晶体管及该分压元件串联所形成的支路由同一数据线获取显示信号。

2. 如权利要求 1 所述的薄膜晶体管基板,其特征在于:该分压元件为偶合电容。

3. 如权利要求 2 所述的薄膜晶体管基板,其特征在于:该第一画素电极电连接至该第一薄膜晶体管的漏极,该第二画素电极电连接至该第二薄膜晶体管的漏极。

4. 如权利要求 3 所述的薄膜晶体管基板,其特征在于:该薄膜晶体管基板的每一画素单元内进一步包括至少一偶合电极,每一偶合电极电连接至该第二薄膜晶体管,且该偶合电极与该画素单元对应的数据线相交迭,以形成该偶合电容。

5. 如权利要求 4 所述的薄膜晶体管基板,其特征在于:该薄膜晶体管基板进一步包括一栅极绝缘层及一钝化层,该栅极绝缘层位于该基底与该钝化层之间,该扫描线、该第一薄膜晶体管的栅极及该第二薄膜晶体管的栅极位于该基底与该栅极绝缘层之间,该数据线、该第一薄膜晶体管的源极及漏极及该第二薄膜晶体管的源极及漏极位于该栅极绝缘层与该钝化层之间,该偶合电极、该第一画素电极及第二画素电极设置在该钝化层上。

6. 如权利要求 4 所述的薄膜晶体管基板,其特征在于:该薄膜晶体管基板进一步包括一栅极绝缘层及一钝化层,该栅极绝缘层位于该基底与该钝化层之间,该扫描线、该偶合电极、该第一薄膜晶体管的栅极及该第二薄膜晶体管的栅极位于该基底与该栅极绝缘层之间,该数据线、该第一薄膜晶体管的源极及漏极及该第二薄膜晶体管的源极及漏极位于该栅极绝缘层与该钝化层之间,该第一画素电极及第二画素电极设置在该钝化层上。

7. 如权利要求 4 所述的薄膜晶体管基板,其特征在于:该薄膜晶体管基板进一步包括一栅极绝缘层及一钝化层,每一画素单元中该偶合电极的数量为二个,该栅极绝缘层位于该基底与该钝化层之间,该扫描线、该二偶合电极之一、该第一薄膜晶体管的栅极及该第二薄膜晶体管的栅极位于该基底与该栅极绝缘层之间,该数据线、该第一薄膜晶体管的源极及漏极及该第二薄膜晶体管的源极及漏极位于该栅极绝缘层与该钝化层之间,另一偶合电极、该第一画素电极及第二画素电极设置在该钝化层上,该二偶合电极电连接。

8. 如权利要求 1 所述的薄膜晶体管基板,其特征在于:该分压元件为分压电阻。

9. 如权利要求 8 所述的薄膜晶体管基板,其特征在于:该第一画素电极电连接至该第一薄膜晶体管的漏极,该第二画素电极电连接至该第二薄膜晶体管的漏极。

10. 一种液晶显示设备,其包括一对向基板,一与该对向基板相对设置薄膜晶体管基板及一位于该对向基板与该薄膜晶体管基板间的液晶层,其中,该薄膜晶体管基板包括一基底,设置在该基底的多条扫描线,设置在该基底的多条数据线,多个第一薄膜晶体管及多个第二薄膜晶体管及多个第一画素电极及多个第二画素电极,该数据线与该扫描线交叉并绝缘,且该数据线与该扫描线定义多个子画素单元;每一子画素单元对应一该第一薄膜晶体

管及一该第二薄膜晶体管,每一子画素单元内的第一薄膜晶体管及第二薄膜晶体管均连接至同一条扫描线;每一子画素单元内设置有一第一画素电极及一第二画素电极,其特征在于:该第一薄膜晶体管的源极连接至该子画素单元所对应的一数据线,该第二薄膜晶体管的源极经由一分压元件连接至同一条该数据线,该第一画素电极经由该第一薄膜晶体管由该数据线获取显示信号,该第二画素电极是经由该第二薄膜晶体管及该分压元件串联所形成的支路由同一数据线获取显示信号。

11. 如权利要求 10 所述的液晶显示设备,其特征在于:该分压元件为偶合电容。

12. 如权利要求 11 所述的液晶显示设备,其特征在于:该第一画素电极电连接至该第一薄膜晶体管的漏极,该第二画素电极电连接至该第二薄膜晶体管的漏极。

13. 如权利要求 12 所述的液晶显示设备,其特征在于:该薄膜晶体管基板的每一画素单元内进一步包括至少一偶合电极,每一偶合电极电连接至该第二薄膜晶体管,且该偶合电极与该画素单元对应的数据线相交迭,以形成该偶合电容。

14. 如权利要求 13 所述的液晶显示设备,其特征在于:该薄膜晶体管基板进一步包括一栅极绝缘层及一钝化层,该栅极绝缘层位于该基底与该钝化层之间,该扫描线、该第一薄膜晶体管的栅极及该第二薄膜晶体管的栅极位于该基底与该栅极绝缘层之间,该数据线、该第一薄膜晶体管的源极及漏极及该第二薄膜晶体管的源极及漏极位于该栅极绝缘层与该钝化层之间,该偶合电极、该第一画素电极及第二画素电极设置在该钝化层上。

15. 如权利要求 13 所述的液晶显示设备,其特征在于:该薄膜晶体管基板进一步包括一栅极绝缘层及一钝化层,该栅极绝缘层位于该基底与该钝化层之间,该扫描线、该偶合电极、该第一薄膜晶体管的栅极及该第二薄膜晶体管的栅极位于该基底与该栅极绝缘层之间,该数据线、该第一薄膜晶体管的源极及漏极及该第二薄膜晶体管的源极及漏极位于该栅极绝缘层与该钝化层之间,该第一画素电极及第二画素电极设置在该钝化层上。

16. 如权利要求 13 所述的液晶显示设备,其特征在于:该薄膜晶体管基板进一步包括一栅极绝缘层及一钝化层,每一画素单元中该偶合电极的数量为二个,该栅极绝缘层位于该基底与该钝化层之间,该扫描线、该二偶合电极之一、该第一薄膜晶体管的栅极及该第二薄膜晶体管的栅极位于该基底与该栅极绝缘层之间,该数据线、该第一薄膜晶体管的源极及漏极及该第二薄膜晶体管的源极及漏极位于该栅极绝缘层与该钝化层之间,另一偶合电极、该第一画素电极及第二画素电极设置在该钝化层上,该二偶合电极电连接。

17. 如权利要求 10 所述的液晶显示设备,其特征在于:该分压元件为分压电阻。

18. 如权利要求 17 所述的液晶显示设备,其特征在于:该第一画素电极电连接至该第一薄膜晶体管的漏极,该第二画素电极电连接至该第二薄膜晶体管的漏极。

19. 一种薄膜晶体管基板制造方法,其包括如下步骤:

提供一基底;

在该基底上形成多条扫描线、多个第一薄膜晶体管的栅极及多个第二薄膜晶体管的栅极;

在该基底、该扫描线及该栅极上形成一栅极绝缘层;

在该栅极绝缘层上形成半导体图案;

在该栅极绝缘层及该半导体图案上形成多条与该扫描线交叉的数据线、多个第一薄膜晶体管的源极及漏极、多个第二薄膜晶体管的源极及漏极;

在该栅极绝缘层、该半导体图案、该数据线、该源极及该漏极上形成一钝化层；

在该钝化层上形成多个第一通孔、多个第二通孔及多个第三通孔；

在该钝化层上形成多个第一画素电极、多个第二画素电极及多个偶合电极；

其中，该多条扫描线与多条数据线交叉形成多个画素单元，每一画素单元内设置一该第一薄膜晶体管、一该第二薄膜晶体管、一该第一画素电极、一该第二画素电极及至少一该偶合电极，在每一画素单元内，该第一薄膜晶体管的栅极及该第二薄膜晶体管的栅极均电连接至同一扫描线，该第一画素电极通过该第一通孔电连接至该第一薄膜晶体管的漏极，该第二画素电极通过该第二通孔电连接至该第二薄膜晶体管的漏极，该第一薄膜晶体管的源极连接至对应的数据线，该偶合电极通过该第三通孔电连接至该第二薄膜晶体管的源极，且该偶合电极与该第一薄膜晶体管的源极所连接的数据线交迭以形成一偶合电容作为一分压元件，该第二薄膜晶体管的源极经由该分压元件连接至同一条该数据线。

20. 一种液晶显示设备，其包括多条扫描线、多条与该扫描线绝缘相交的数据线及多个该扫描线与数据线相交构成的最小区域定义的画素单元，每一画素单元包括一第一子画素单元及一第二子画素单元，该第一子画素单元包括一第一薄膜晶体管及一第一液晶电容，该第二子画素单元包括一第二薄膜晶体管、一电阻及一第二液晶电容，其特征在于：该第一薄膜晶体管的栅极连接该多条扫描线中的一条扫描线，源极连接该多条数据线中的一条数据线，漏极连接该第一画素电极，该第二薄膜晶体管的栅极连接至与该第一薄膜晶体管的栅极连接的该扫描线，源极经该电阻连接至与该第一薄膜晶体管的源极连接的该数据线，漏极连接该第二画素电极，该第一液晶电容经由该第一薄膜晶体管连接该扫描线及数据线，该第二液晶电容经由该第二薄膜晶体管及该电阻连接该扫描线及数据线。

21. 如权利要求 20 所述的液晶显示设备，其特征在于：该第一子画素单元包括一第一存储电容，其与该第一液晶电容并联。

22. 如权利要求 20 所述的液晶显示设备，其特征在于：该第二子画素单元包括一第二存储电容，其与该第二液晶电容并联。

23. 如权利要求 20 所述的液晶显示设备的驱动方法，其包括如下步骤：

a. 施加第 i 次扫描信号至该第 n 列扫描线，该数据线上的灰阶电压经由该第一薄膜晶体管给该第一液晶电容充电，经由该第二薄膜晶体管及该电阻给该第二液晶电容充电；及

b. 停止施加扫描信号至该第 n 列扫描线，该第一及第二薄膜晶体管关闭，使该第二液晶电容未完全充电。

24. 如权利要求 23 所述的液晶显示设备驱动方法，其特征在于：该第一子画素单元进一步包括一第一存储电容，该第一液晶电容与该第一存储电容并联，在该步骤 a 中，该第一存储电容处于充电状态。

25. 如权利要求 24 所述的液晶显示设备驱动方法，其特征在于：在该步骤 b 中，该第一液晶电容完全充电，且该第一存储电容保持该第一液晶电容的电压。

26. 如权利要求 23 所述的液晶显示设备驱动方法，其特征在于：该第二子画素单元包括一第二存储电容，该第二液晶电容与该第二存储电容并联，在该步骤 a 中，该第二存储电容处于充电状态。

27. 如权利要求 26 所述的液晶显示设备驱动方法，其特征在于：在该步骤 b 中，该第二存储电容保持该第二液晶电容的电压。

薄膜晶体管基板及其制造方法、液晶显示装置及其驱动方法

技术领域

[0001] 本发明是关于一种薄膜晶体管基板、该薄膜晶体管基板制造方法、采用该薄膜晶体管基板的液晶显示装置及该液晶显示装置驱动方法。本发明尤其是关于一种基板利用率较高的垂直配向型液晶显示装置。

背景技术

[0002] 液晶显示装置具有无辐射、轻薄及省电等优点，已广泛应用于各种信息、通讯、消费性产品中。传统液晶显示装置通常存在视角窄及色偏问题，因此业界提出一种能较好解决该问题的八域垂直配向型液晶显示装置。

[0003] 请参阅图 1，其是一种现有技术八域垂直配向型液晶显示装置的平面结构示意图。该液晶显示装置 100 包括一第一基底（图未示）、一与该第一基底相对设置的第二基底（图未示）及一夹在该第一基底与该第二基底之间的液晶层（图未示）。该液晶层由介电常数差为负且各向异性的液晶分子 131 构成。

[0004] 该第一基底邻近该液晶层一侧设置有一彩色滤光片（图未示）、一公共电极（图未示）及多个第一突起 119。该彩色滤光片包括多个红色滤光单元 R（图未示）、绿色滤光单元 G（图未示）及蓝色滤光单元 B（图未示）。该第一突起 119 呈开口向右的“V”形，且相互平行间隔设置。

[0005] 该第二基底邻近该液晶层一侧设置有多条公共电极线 121、多条扫描线 122、多条第一数据线 123、多条第二数据线 124、多个第一薄膜晶体管 125、多个第二薄膜晶体管 126、多个第一画素电极 127、多个第二画素电极 128 及多个第二突起 129。

[0006] 该多条公共电极线 121 与该扫描线 122 相互平行交替间隔设置，该第一数据线 123、该第二数据线 124 相互平行交替间隔设置，并与该扫描线 122 及公共电极线 121 垂直绝缘相交。每一第一数据线 123、一相邻的第二数据线 124 及二相邻的公共电极线 121 交叉形成的区域定义为一画素单元 10，一画素单元 10 对应该彩色滤光片的一滤光单元 R、G、B。该扫描线 122 穿过该画素单元 10，并将该画素单元 10 划分为一第一子画素单元 101 及一第二子画素单元 102。

[0007] 在每一画素单元 10 内，该第一薄膜晶体管 125 设置在该第一数据线 123 与该扫描线 122 的相交处，该第二薄膜晶体管 126 设置在该第二数据线 124 与该扫描线 122 的相交处，且该二薄膜晶体管 125、126 的栅极均连接至该扫描线 122，该第一薄膜晶体管 125 的源极连接至该第一数据线 123，该第二薄膜晶体管 126 的源极连接至该第二数据线 124。该第一画素电极 127 设置在该第一子画素单元 101 内，并且电连接至该第一薄膜晶体管 125 的漏极。该第二画素电极 128 设置在该第二子画素单元 102 内，并且电连接至该第二薄膜晶体管 126 的漏极。至此，该第一画素电极 127 可以经由该第一数据线 123 及第一薄膜晶体管 125 加载第一灰阶电压，该第二画素电极 128 可以经由该第二数据线 124 及第二薄膜晶体管 126 加载第二灰阶电压，使该二灰阶电压独立加载。

[0008] 该第二突起 129 呈开口向右的“V”形,相互平行间隔设置,且与该第一突起 119 交错设置。

[0009] 请一并参阅图 2,其是图 1 所示第一子画素单元内的液晶分子的站向的俯视示意图。当该第一画素电极 127 与相对的该公共电极分别加载第一灰阶电压及公共电压时,二者之间形成一电场。该电场使得夹在二电极、127 之间的液晶分子 131 均向着垂直于该电场方向扭转。该液晶分子 131 受该第一突起 119 与该第二突起 129 的作用,沿该二突起 119、129 的斜面倾斜,该液晶分子 131 倾向于具有 A、B、C、D 四个不同方向的站向。

[0010] 同理,该第二画素电极 128 与相对的公共电极加载电压时,其间的液晶分子 131 也倾向于具有 A、B、C、D 四个不同方向的站向。

[0011] 请再一并参阅图 3,其是图 1 所示二子画素单元内的液晶分子的站向的侧视示意图。当该二画素电极 127、128 加载的灰阶电压不同时,该二子画素单元 101、102 内的电场不同,使该二子画素单元 101、102 的液晶分子 131 的倾斜角 θ_1 、 θ_2 不同。因此,该二子画素单元 101、102 的四个站向互不相同,使该液晶显示装置 100 能够实现八域显示。

[0012] 但是,由于该液晶显示装置 100 的一画素单元 10 需二数据线 123、124 驱动以获得二不同的驱动电压实现八域显示,又由于该二数据线 123、124 的平面式设计使其各自占用一定的基板面积,因此该液晶显示装置 100 的基板利用率较低。

发明内容

[0013] 为了解决现有技术基板利用率较低的问题,有必要提供一种基板利用率较高的薄膜晶体管基板。

[0014] 同时,也有必要提供上述薄膜晶体管基板的制造方法。

[0015] 同时,也有必要提供采用该薄膜晶体管基板的液晶显示装置。

[0016] 同时,也有必要提供上述液晶显示装置的驱动方法。

[0017] 一种薄膜晶体管基板,其包括一基底,设置在该基底的多条扫描线,设置在该基底的多条数据线,多个第一薄膜晶体管及多个第二薄膜晶体管及多个第一画素电极及多个第二画素电极,该数据线与该扫描线交叉并绝缘,且该数据线与该扫描线定义多个子画素单元;每一子画素单元对应一该第一薄膜晶体管及一该第二薄膜晶体管,每一子画素单元内的第一薄膜晶体管及第二薄膜晶体管均连接至同一条扫描线;每一子画素单元内设置有一第一画素电极及一第二画素电极,该第一薄膜晶体管的源极连接至一数据线,该第二薄膜晶体管的源极经由一分压元件连接至同一条该数据线,该第一画素电极经由该第一薄膜晶体管由该数据线获取显示信号,该第二画素电极是经由该第二薄膜晶体管及该分压元件串联所形成的支路由同一数据线获取显示信号。

[0018] 一种液晶显示装置,其包括一对向基板,一与该对向基板相对设置薄膜晶体管基板及一位于该对向基板与该薄膜晶体管基板间的液晶层,其中,该薄膜晶体管基板包括一基底,设置在该基底的多条扫描线,设置在该基底的多条数据线,多个第一薄膜晶体管及多个第二薄膜晶体管及多个第一画素电极及多个第二画素电极,该数据线与该扫描线交叉并绝缘,且该数据线与该扫描线定义多个子画素单元;每一子画素单元对应一该第一薄膜晶体管及一该第二薄膜晶体管,每一子画素单元内的第一薄膜晶体管及第二薄膜晶体管均连接至同一条扫描线;每一子画素单元内设置有一第一画素电极及一第二画素电极,该第一

画素电极经由该第一薄膜晶体管由该数据线获取显示信号,该第二画素电极是经由该第二薄膜晶体管及该分压元件串联所形成的支路由同一数据线获取显示信号。

[0019] 一种薄膜晶体管基板制造方法,其包括如下步骤:提供一基底;在该基底上形成多条扫描线、多个第一薄膜晶体管的栅极及多个第二薄膜晶体管的栅极;在该基底、该扫描线及该栅极上形成一栅极绝缘层;在该栅极绝缘层上形成半导体图案;在该栅极绝缘层及该半导体图案上形成多条与该扫描线交叉的数据线、多个第一薄膜晶体管的源极及漏极、多个第二薄膜晶体管的源极及漏极;在该栅极绝缘层、该半导体图案、该数据线、该源极及该漏极上形成一钝化层;在该钝化层上形成多个第一通孔、多个第二通孔及多个第三通孔;在该钝化层上形成多个第一画素电极、多个第二画素电极及多个偶合电极;其中,该多条扫描线与多条数据线交叉形成多个画素单元,每一画素单元内设置一该第一薄膜晶体管、一该第二薄膜晶体管、一该第一画素电极、一该第二画素电极及至少一该偶合电极,在每一画素单元内,该第一薄膜晶体管的栅极及该第二薄膜晶体管的栅极均电连接至同一扫描线,该第一画素电极通过该第一通孔电连接至该第一薄膜晶体管的漏极,该第二画素电极通过该第二通孔电连接至该第二薄膜晶体管的漏极,该第一薄膜晶体管的源极连接至对应的数据线,该偶合电极通过该第三通孔电连接至该第二薄膜晶体管的源极,且该偶合电极与该第一薄膜晶体管的源极所连接的数据线交迭以形成一偶合电容作为一分压元件,该第二薄膜晶体管的源极经由该分压元件连接至同一条该数据线。

[0020] 一种液晶显示装置,其包括多条扫描线、多条与该扫描线绝缘相交的数据线及多个该扫描线与数据线相交构成的最小区域定义的画素单元。每一画素单元包括一第一子画素单元及一第二子画素单元,该第一子画素单元包括一第一薄膜晶体管及一第一液晶电容,该第二子画素单元包括一第二薄膜晶体管、一电阻及一第二液晶电容,其中,第一液晶电容包括一第一画素电极、一公共电极及位于其间的液晶分子,第二液晶电容包括一第二画素电极、一公共电极及位于其间的液晶分子,该第一薄膜晶体管的栅极连接该扫描线,源极连接该数据线,漏极连接该第一画素电极,该第二薄膜晶体管的栅极连接该扫描线,源极经该电阻连接该数据线,漏极连接该第二画素电极,该第一液晶电容经由该第一薄膜晶体管连接该扫描线及数据线,该第二液晶电容经由该第二薄膜晶体管及该电阻连接该扫描线及数据线。

[0021] 一种上述液晶显示装置的驱动方法,其包括如下步骤:a. 施加第*i*次扫描信号至该第*n*列扫描线,该数据在线的灰阶电压经由该第一薄膜晶体管给该第一液晶电容充电,经由该第二薄膜晶体管及该电阻给该第二液晶电容充电;及b. 停止施加扫描信号至该第*n*列扫描线,该第一及第二薄膜晶体管关闭,使该第二液晶电容未完全充电。

[0022] 相对于现有技术,由于本发明薄膜晶体管基板、薄膜晶体管基板制造方法所制成的薄膜晶体管基板及液晶显示装置采用了该分压元件,使得本发明薄膜晶体管基板、薄膜晶体管基板制造方法所制成的薄膜晶体管基板及液晶显示装置在减少一半数据线的情况下也可以实现同一子画素单元不同的电压而实现八域显示,进而使得薄膜晶体管基板、薄膜晶体管基板制造方法所制成的薄膜晶体管基板及液晶显示装置布线简单、成本较低。

附图说明

[0023] 图1是一种现有技术八域垂直配向型液晶显示装置的平面结构示意图。

- [0024] 图 2 是图 1 所示第一子画素单元内的液晶分子的站向的俯视示意图。
- [0025] 图 3 是图 1 所示二子画素单元内的液晶分子的站向的侧视示意图。
- [0026] 图 4 是本发明液晶显示装置第一实施方式的立体结构示意图。
- [0027] 图 5 是图 4 所示薄膜晶体管基板的平面结构示意图。
- [0028] 图 6 是图 5 所示薄膜晶体管基板沿 VI-VI 方向剖视示意图。
- [0029] 图 7 是图 5 所示薄膜晶体管基板沿 VII-VII 方向剖视示意图。
- [0030] 图 8 是图 5 所示薄膜晶体管基板中一子画素单元的等效电路图。
- [0031] 图 9 是图 5 所示薄膜晶体管基板中一子画素单元内对应该第一画素电极的液晶分子的站向的俯视示意图。
- [0032] 图 10 是图 5 所示薄膜晶体管基板中二画素电极所对应的液晶分子的站向的侧视示意图。
- [0033] 图 11 是本发明液晶显示装置第二实施方式的薄膜晶体管基板的平面结构示意图。
- [0034] 图 12 是图 11 所示薄膜晶体管基板沿 XII-XII 方向剖视示意图。
- [0035] 图 13 是本发明液晶显示装置第三实施方式的薄膜晶体管基板的平面结构示意图。
- [0036] 图 14 是图 13 所示薄膜晶体管基板沿 XIV-XIV 方向剖视示意图。
- [0037] 图 15 是本发明液晶显示装置第四实施方式的一子画素单元的等效电路图。
- [0038] 图 16 是本发明液晶显示装置第五实施方式的一子画素单元的等效电路图。
- [0039] 图 17 是本发明液晶显示装置第六实施方式的等效电路图。
- [0040] 图 18 是图 17 所示液晶显示装置一子画素单元的等效电路图。
- [0041] 图 19 是本发明液晶显示装置第七实施方式的一子画素单元的等效电路图。

具体实施方式

[0042] 请参阅图 4,其是本发明液晶显示装置第一实施方式的立体结构示意图。该液晶显示装置 200 为一垂直配向型液晶显示装置,其包括一彩色滤光片基板 201、一与该彩色滤光片基板 201 相对设置的薄膜晶体管基板 202 及一夹在该彩色滤光片基板 201 与该薄膜晶体管基板 202 之间的液晶层 230。该液晶层 230 介电常数为负且各向异性,且包括多个液晶分子 231。

[0043] 该彩色滤光片基板 201 包括一第一基底 210,该第一基底 210 邻近该液晶层 230 一侧设置有一彩色滤光片 213、一公共电极 215 及多个突起 219。该彩色滤光片 213 包括多个红色滤光单元 R(图未示)、绿色滤光单元 G(图未示)及蓝色滤光单元 B(图未示)。该突起 219 呈开口向左的“V”形,且相互平行间隔设置。

[0044] 请一并参阅图 5,其是图 4 所示薄膜晶体管基板的平面结构示意图。该薄膜晶体管基板 202 包括一第二基底 220。该第二基底 220 邻近该液晶层 230 一侧设置有多条相互平行的扫描线 221、多条相互平行且与该扫描线 221 垂直的数据线 222。该多条扫描线 221 及该多条数据线 222 均间隔设置,使任意二相邻扫描线 221 与任意二相邻数据线 222 界定一矩形的子画素单元 20,且每一子画素单元 20 在位置上对应该彩色滤光片 213 的一滤光单元 R、G 或者 B。其中,每一条扫描线 221 对应并控制一列该子画素单元 20,每一条数据线 222

对应并控制一行子画素单元 20。

[0045] 每一子画素单元 20 内设置有相互绝缘的一第一画素电极 225 及一第二画素电极 226, 每一子画素单元 20 邻近该扫描线 221 与该数据线 222 相交处还设置有一第一薄膜晶体管 223 及一第二薄膜晶体管 224。每一薄膜晶体管 223、224 包括一源极 (未标示)、一栅极 (未标示) 及一漏极 (未标示)。对于每一子画素单元 20, 该二薄膜晶体管 223、224 的栅极电连接至该子画素单元 20 所对应的扫描线 221, 该第一薄膜晶体管 223 的漏极电连接至该第一画素电极 225, 该第二薄膜晶体管 224 的漏极电连接至该第二画素电极 226, 该第一薄膜晶体管 223 的源极电连接至该子画素单元 20 所对应的数据线 222, 该第二薄膜晶体管 224 的源极通过一用于分压的偶合电容 228 偶接至该数据线 222。

[0046] 该第一画素电极 225 及该第二画素电极 226 均包括多个沟槽 227, 该多个沟槽 227 呈开口向左的“V”形, 且与该突起 219 交错设置。

[0047] 请一并参阅图 6 及图 7, 图 6 是图 5 所示薄膜晶体管基板沿 VI-VI 方向剖视示意图, 图 7 是图 5 所示薄膜晶体管基板沿 VII-VII 方向剖视示意图。该薄膜晶体管基板 201 还包括一栅极绝缘层 252、一半导体图案 250 及一钝化层 255, 该偶合电容 228 包括一偶合电极 229。

[0048] 该二薄膜晶体管 223、224 的栅极 251、261 及该扫描线 222 设置在该第二基底 220 上, 该栅极绝缘层 252 设置在该二栅极 251、261、扫描线 222 及该第二基底 220 上, 该半导体图案 250 对应该二栅极 251、261 设置在该栅极绝缘层 252 上, 该漏极 253、263 及源极 254、264 设置在该半导体图案 250 及该栅极绝缘层 252 上, 该数据线 222 设置在该栅极绝缘层 252 上, 该钝化层 255 设置在该数据线 222、栅极绝缘层 252、漏极 253、263 及源极 254、264 上, 该二画素电极 225、226 及一偶合电极 229 设置在该钝化层 255 上。该第一画素电极 225 通过一贯穿该钝化层 255 的第一通孔 291 连接该漏极 253, 该第二画素电极 226 通过一贯穿该钝化层 255 的第二通孔 292 连接该漏极 263。该源极 254 延伸并连接至该数据线 222。该偶合电极 229 的两端分别与该源极 264 及该数据线 222 交迭, 且该偶合电极 229 一端通过一贯穿该钝化层 255 的第三通孔 293 连接至该源极 264, 另一端与该数据线 222 形成该偶合电容 228。

[0049] 该扫描线 221、该栅极 251、261 由同一步骤形成的不透光金属制成, 如铝 (Al) 是金属、钼 (Mo)、铬 (Cr)、钽 (Ta)、或铜 (Cu) 等。该漏极 253、263、源极 254、264 及该数据线 222 也为同一步骤形成的不透光金属制成。该二画素电极 227、226 及该偶合电极 229 由同一步骤形成的透明导电物制成, 如氧化铟锡 (ITO) 或氧化铟锌 (IZO) 等。

[0050] 描述至此, 该薄膜晶体管基板 201 中一子画素单元 20 的等效电路图可如图 8 所示。

[0051] 请一并参阅图 9, 其是图 5 所示子画素单元内对应该第一画素电极的液晶分子的站向的俯视图。当该第一画素电极 225 与相对该公共电极 215 分别加载一灰阶电压及一公共电压时, 二者之间形成一电场。该电场使得夹在二电极 215、225 之间的液晶分子 231 均向着垂直于该电场方向扭转。该液晶分子 231 受该突起 219 与该沟槽 227 的作用, 沿该突起 219 的斜面倾斜, 该液晶分子 231 倾向于具有 A、B、C、D 四个不同方向的站向。

[0052] 同理, 该第二画素电极 226 与相对的公共电极 215 加载电压时, 其间的液晶分子 231 也倾向于具有 A、B、C、D 四个不同方向的站向。

[0053] 请一并参阅图 10, 其是图 5 中二画素电极所对应的液晶分子的站向的侧视示意图。由于该第一薄膜晶体管 223 的源极 254 是直接电连接至该数据线 222 上, 该第二薄膜晶体管 224 是通过该耦合电容 228 偶接至该数据线 222 上, 该耦合电容 228 的分压作用使得该二源极 254、264 自该数据线 222 获得的电压不同, 进而使该二画素电极 225、226 所加载的灰阶电压也不相同, 因此该二画素电极 225、226 所对应的液晶分子 231 的倾斜角 θ_1 、 θ_2 不同。因此, 该二画素电极 225、226 所对应的液晶分子 231 的四个站向互不相同, 使该液晶显示装置 200 能够实现八域显示。

[0054] 相较于现有技术, 本发明液晶显示装置 200 由于在每一子画素单元 20 中, 该第一薄膜晶体管 223 的源极 254 直接电连接至该数据线 222 上, 该第二薄膜晶体管 264 通过该耦合电容 228 偶接至该数据线 222 上, 使该二画素电极 225、226 所加载的灰阶电压也不相同, 每一子画素单元 20 仅利用一条数据线 222 即实现了八域显示, 因此液晶显示装置 200 基板面积利用率较高。

[0055] 该液晶显示装置 200 所采用的薄膜晶体管基板 202 的制造方法包括如下步骤:

[0056] 步骤 S1: 形成栅极金属层;

[0057] 在该第二基板 220 上依序形成一栅极金属层及一第一光致抗蚀剂层。

[0058] 步骤 S2: 形成栅极 251、261 及该扫描线 221;

[0059] 提供一第一掩膜对该第一光致抗蚀剂层进行曝光显影, 从而形成一预定的光致抗蚀剂图案; 对该栅极金属层进行刻蚀, 进而形成该栅极 251、261 及该扫描线 221 的图案, 移除第一光致抗蚀剂层。

[0060] 步骤 S3: 形成栅极绝缘层 252 及半导体层;

[0061] 在该栅极 251、261 及该第二基板 220 上形成该栅极绝缘层 252 及该半导体层。

[0062] 步骤 S4: 形成半导体图案 250;

[0063] 提供一第二掩膜对该第二光致抗蚀剂层进行曝光显影, 从而形成一预定的光致抗蚀剂图案; 对该半导体层进行刻蚀, 进而形成具有该半导体图案 250, 移除第二光致抗蚀剂层。

[0064] 步骤 S5: 形成源 / 漏极金属层;

[0065] 在该栅极绝缘层 252 及该半导体图案 250 上形成一源 / 漏极金属层及一第三光致抗蚀剂层。

[0066] 步骤 S6: 形成源极 254、264、漏极 253、263 及数据线 222;

[0067] 提供一第三掩膜对该第三光致抗蚀剂层进行曝光显影, 从而形成一预定的光致抗蚀剂图案; 对该源 / 漏极金属层进行刻蚀, 进而形成该源极 254、264、漏极 253、263 及该数据线 222。

[0068] 步骤 S7: 形成钝化层薄膜;

[0069] 在该栅极绝缘层 252、源极 254、264、漏极 253、263 及该数据线 222 上依序沉积一钝化层薄膜及一第四光致抗蚀剂层。

[0070] 步骤 S8: 形成钝化层 255 及第一通孔 291、第二通孔 292 及该第三通孔 293;

[0071] 提供一第四掩膜对该第四光致抗蚀剂层进行曝光显影, 从而形成一预定图案; 对该钝化层薄膜及该栅极绝缘层 252 进行刻蚀, 进而定义出该钝化层 255 及该第一通孔 291、第二通孔 292 及该第三通孔 293, 移除第四光致抗蚀剂层。

[0072] 步骤 S9 :形成一透明导体层 ;

[0073] 在该钝化层 107 上形成一透明导体层及一第五光致抗蚀剂层。

[0074] 步骤 S10 :形成该二画素电极 225、226 及偶合电极 229 ;

[0075] 提供一第五掩膜对该第五光致抗蚀剂层进行曝光显影,从而形成一预定的光致抗蚀剂图案;对该导体层进行刻蚀,进而定义出一导体层图案,即偶合电极 229 及具有沟槽 227 的该二画素电极 225、226,移除第五光致抗蚀剂层。

[0076] 请一并参阅图 11 及图 12,图 11 是本发明液晶显示装置第二实施方式的薄膜晶体管基板的平面结构示意图。图 12 是图 11 所示薄膜晶体管基板沿 XII-XII 方向剖视示意图。该液晶显示装置 300 与该液晶显示装置 200 大体相同,其主要区别在于:薄膜晶体管基板 302 的偶合电极 329 设置在该第二基底 320 与该栅极绝缘层 352 之间。该偶合电极 329 的两端分别与该源极 364 及该数据线 322 交迭,且该偶合电极 329 一端通过一贯穿该栅极绝缘层 352 的第三通孔 393 连接至该源极 364,另一端与该数据线 322 形成该偶合电容 328。该扫描线 321、该栅极 351、361 由同一步骤形成的不透光金属制成,如铝是金属、钼、铬、钽、或铜等。

[0077] 请一并参阅图 13 及图 14,图 13 是本发明液晶显示装置第三实施方式的薄膜晶体管基板的平面结构示意图。图 14 是图 13 所示薄膜晶体管基板沿 XIV-XIV 方向剖视示意图。该液晶显示装置 400 与该液晶显示装置 200 大体相同,其主要区别在于:该薄膜晶体管基板 402 进一步包括一偶合电极 430,该偶合电极 430 设置在该第二基底 420 与该栅极绝缘层 452 之间。偶合电极 429 及该偶合电极 430 通过一贯穿该栅极绝缘层 452 及钝化层 455 的第四通孔 494 电连接。该二偶合电极 429、430 中的至少一个与该数据线 422 交迭形成一偶合电容 428。

[0078] 相较于第一实施方式,由于该液晶显示装置 400 具有二电连接的偶合电极 429、430,可以通过调整该二偶合电极 429、430 与该数据线 422 交迭的总面积来调整第二画素电极 426 上灰阶电压的大小,因此调节范围较宽。

[0079] 该液晶显示装置 400 所采用的薄膜晶体管基板 402 的制造方法与薄膜晶体管基板 202 的制造方法大体相同,其主要区别在于:

[0080] 形成栅极 451、461、该扫描线 421 时一并形成该偶合电极 430 ;

[0081] 形成钝化层 455 及第一通孔 491、第二通孔 492 及该第三通孔 493 时一并形成该第四通孔 494。

[0082] 请参阅图 15,其是本发明液晶显示装置第四实施方式的一子画素单元的等效电路图。该液晶显示装置 500 与该液晶显示装置 200 大体相同,其主要区别在于:第二画素电极 526 经由第二薄膜晶体管 524 及偶合电容 528 串联形成的支路连接至第一薄膜晶体管 523 的漏极。

[0083] 请参阅图 16,其是本发明液晶显示装置第五实施方式的一子画素单元的等效电路图。该液晶显示装置 600 与该液晶显示装置 200 大体相同,其主要区别在于:第二画素电极 626 经由第二薄膜晶体管 624 及偶合电容 628 串联形成的支路连接至第一画素电极 625

[0084] 上述第四、第五实施方式中同样由于该第一薄膜晶体管 523、623 与该第二薄膜晶体管 524、624 由同一条扫描线 521、621 控制,使该第二薄膜晶体管 524、624 可以有效的控制该第二画素电极 526、626 在该扫描线 521、621 被扫描时段经由该偶合电容 528、628 所在

支路充电,在该扫描线 521、621 未被扫描时段(即电压维持时段)断开该偶合电容 528、628 所在支路以防止第一画素电极 525、625 与第二画素电极 526、626 之间电压重新分配。

[0085] 请参阅图 17 及图 18,图 17 是本发明液晶显示装置第六实施方式的等效电路图,图 18 是图 17 所示液晶显示装置一子画素单元的等效电路图。该液晶显示装置 700 与该液晶显示装置 600 大体相同,其主要区别在于:该液晶显示装置 700 将该液晶显示装置 200 的偶合电容 228 替换为一分压电阻 728 用于分压。下面对该液晶显示装置 700 作进一步详细描述:

[0086] 该液晶显示装置 700 包括多条相互平行的扫描线 721 及多条相互平行且与该扫描线 721 垂直绝缘相交的数据线 722。该扫描线 721 与该数据线 722 相交构成的最小矩形区域定义多个子画素单元 70。

[0087] 每一子画素单元 70 包括一第一子画素区 78 及一第二子画素区 79。该第一子画素区 78 包括一第一薄膜晶体管 723、一第一画素电极 725、一公共电极 707 及一第一存储电容 708。该第二子画素区 79 包括一第二薄膜晶体管 724、一分压电阻 728、一第二画素电极 726、一公共电极 707 及一第二存储电容 709。该分压电阻 728 具较高阻抗,可由半导体材质制成。

[0088] 该第一薄膜晶体管 723 的栅极(未标示)连接该扫描线 721,源极(未标示)连接该数据线 722,漏极(未标示)连接该第一画素电极 725。该第二薄膜晶体管 724 的栅极(未标示)连接该扫描线 721,源极(未标示)连接该数据线 722,漏极(未标示)经由该电阻 222 连接该第二画素电极 726。

[0089] 该公共电极 707 与该第一画素电极 725 及位于其间的液晶分子(图未示)构成多个第一液晶电容 718,也与该第二画素电极 726 及位于其间的液晶分子(图未示)构成多个第二液晶电容 719。该第一液晶电容 718 与该第一存储电容 708 并联,该第二液晶电容 719 与该第二存储电容 709 并联。

[0090] 该扫描线 721 用于控制该第一及第二薄膜晶体管 723、724 的开启及关闭。该数据线 722 用于在该第一及第二薄膜晶体管 723、724 开启时提供灰阶电压至该子画素单元 70 以实现显示。该第一子画素区 78 由该第一薄膜晶体管 723 驱动,该第二子画素区 79 由该第二薄膜晶体管 724 及该分压电阻 728 驱动。

[0091] 该液晶显示装置 700 的工作原理如下:

[0092] 当第 n 列扫描线 721 第 i 次被施加扫描信号期间,该列上的第一及第二薄膜晶体管 723、724 开启,同时,该数据线 722 上的灰阶电压经由该第一薄膜晶体管 723 的源极、漏极至该第一画素电极 725,使该第一液晶电容 718 及第一存储电容 708 充电;也经由该第二薄膜晶体管 724 的源极、漏极及该分压电阻 728 至该第二画素电极 726,使该第二液晶电容 719 及第二存储电容 709 充电。

[0093] 由于该分压电阻 728 的分压作用,该灰阶电压经由该第二薄膜晶体管 724 及该分压电阻 728 给该第二液晶电容 719 充电的充电电流较其经由该第一薄膜晶体管 723 给该第一液晶电容 718 充电的充电电流小,从而该第二液晶电容 719 充电较第一液晶电容 718 慢,控制该第一及第二薄膜晶体管 723、724 的导通时间,使该第一液晶电容 718 完全充电及该第二液晶电容 719 未完全充电,进而该第二液晶电容 719 与第一液晶电容 718 具不同的电压。同理,该第一存储电容 708 及第二存储电容 709 也具不同的电压。

[0094] 该 n 列扫描线 721 第 i 次扫描信号关闭至第 i+1 次被施加扫描信号的前,该第一存储电容 708 保持该第一液晶电容 718 的电压,该第二存储电容 709 保持该第二液晶电 719 的电压,以维持该第一子画素区 78 及第二子画素区 79 的显示。

[0095] 相较于现有技术,本发明液晶显示装置 700 中,同一数据线 722 上的灰阶电压经由该第一薄膜晶体管 723 给该第一液晶电容 718 充电,经由该第二薄膜晶体管 724 及该电阻 728 给该第二液晶电容 719 充电,从而该二液晶电容 718、719 的充电电流不同,且使该第二液晶电容 719 未完全充电,进而该第一液晶电容 718 及第二液晶电容 719 具不同的电压而实现八域显示,由于该二子画素区 78、79 仅需一数据线 722 驱动,进而该液晶显示装置 700 布线简单、成本较低。

[0096] 请参阅图 19,其是本发明液晶显示装置第七实施方式的一子画素单元的等效电路图。该液晶显示装置 800 与第六实施方式的液晶显示装置 700 大体相同,其主要区别在于:第二薄膜晶体管 824 的源极(未标示)经由电阻 828 连接至该数据线 822,漏极(未标示)连接第二画素电极 826。

[0097] 本发明液晶显示装置并不限于上述实施方式所述,也可具其它多种变更设计,如:

[0098] 一、第六实施方式中的该第二薄膜晶体管 724 可不连接该数据线 722,而连接第一薄膜晶体管 723 的漏极,该数据线 722 上的灰阶电压经由该第一薄膜晶体管 723、第二薄膜晶体管 724 及分压电阻 728 写入该第二子画素区 79。

[0099] 二、第一至五实施方式中的该耦合电容与该第二薄膜晶体管串联形成的支路中,该耦合电容与该第二薄膜晶体管的连接顺序可以互换。即,第二画素电极可以经由耦合电容连接至第二薄膜晶体管的漏极,该第二薄膜晶体管的源极连接至数据线、第一薄膜晶体管的漏极及该第一画素电极之一;第二画素电极可以连接至第二薄膜晶体管的漏极,该第二薄膜晶体管的源极经由分压电阻连接至数据线、第一薄膜晶体管的漏极及该第一画素电极之一。

[0100] 三、在每一实施方式中,第一薄膜晶体管的沟道宽长比(W/L)与第二薄膜晶体管的沟道宽长比可以相同,也可以不同。

[0101] 四、在每一实施方式中,第一薄膜晶体管及第二薄膜晶体管可以是底栅极型晶体管,也可以是顶栅极型晶体管;第一薄膜晶体管及第二薄膜晶体管可以是对称式晶体管,也可以是非对称式晶体管。

[0102] 五、任何具有分压功能的元件均可以作为分压元件代替上述实施方式中的耦合电容或分压电阻。

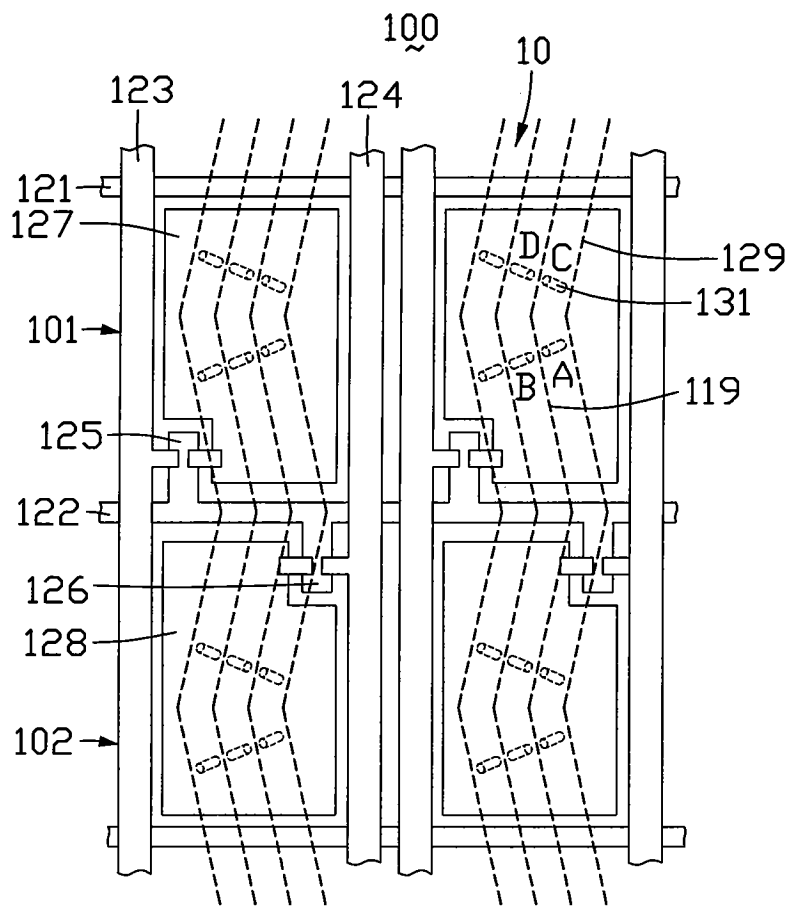


图 1

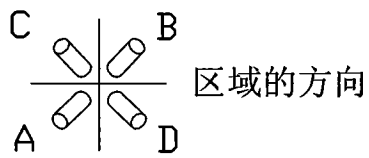


图 2

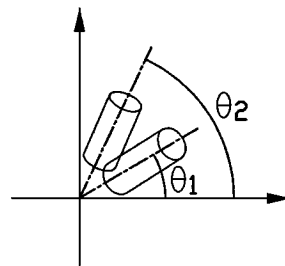


图 3

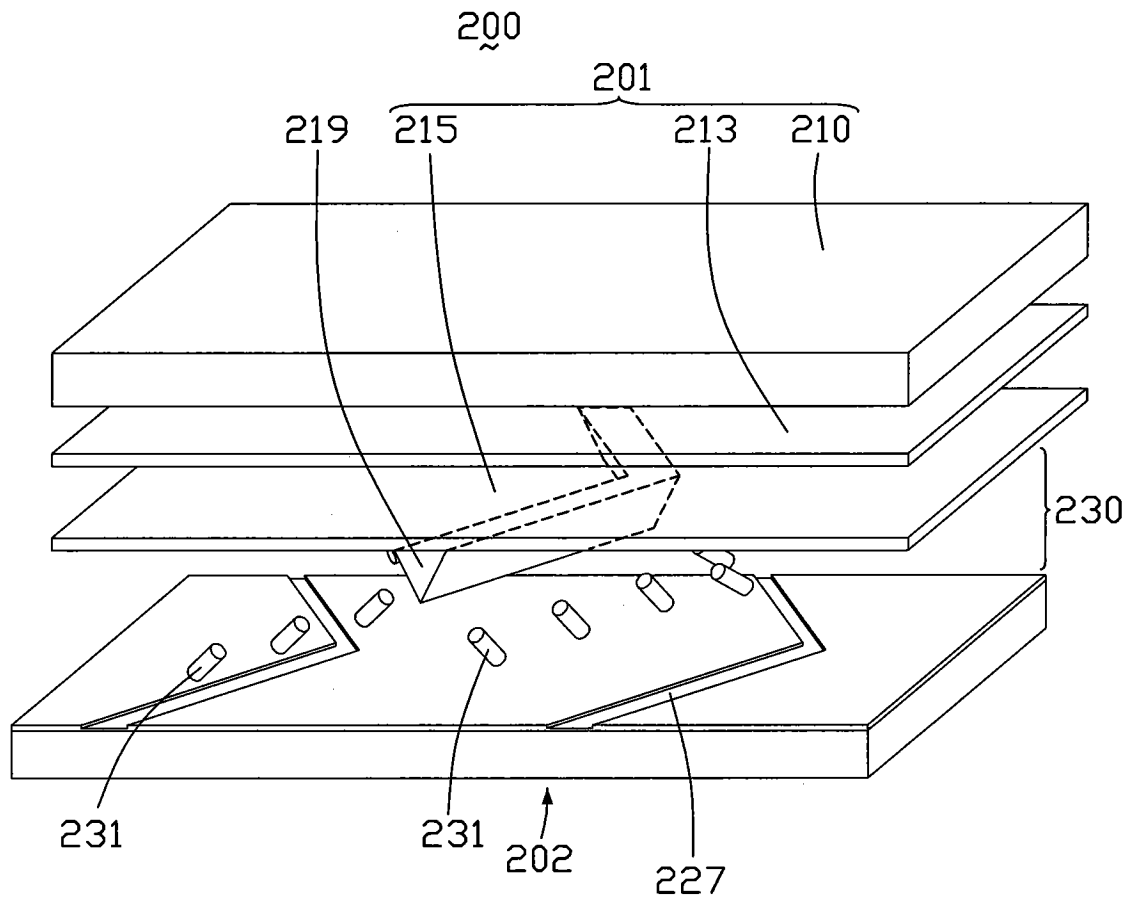


图 4

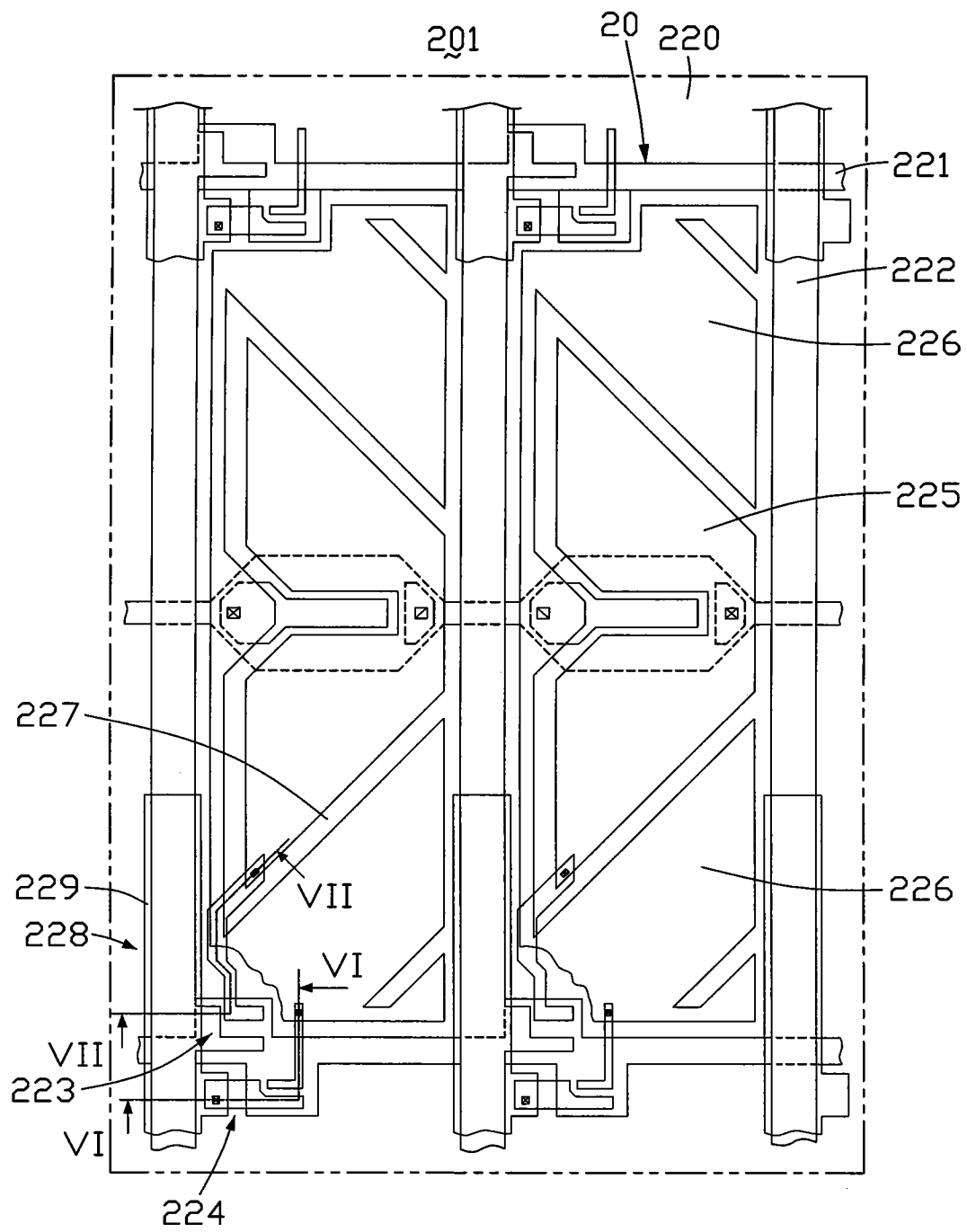


图 5

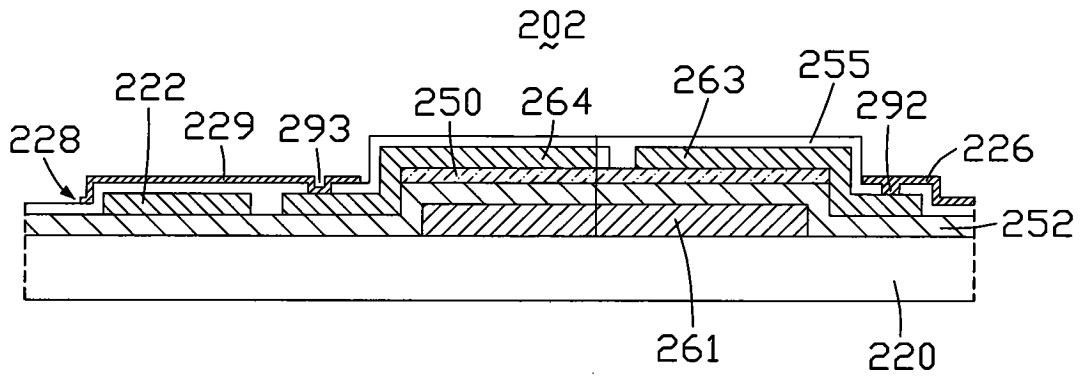


图6

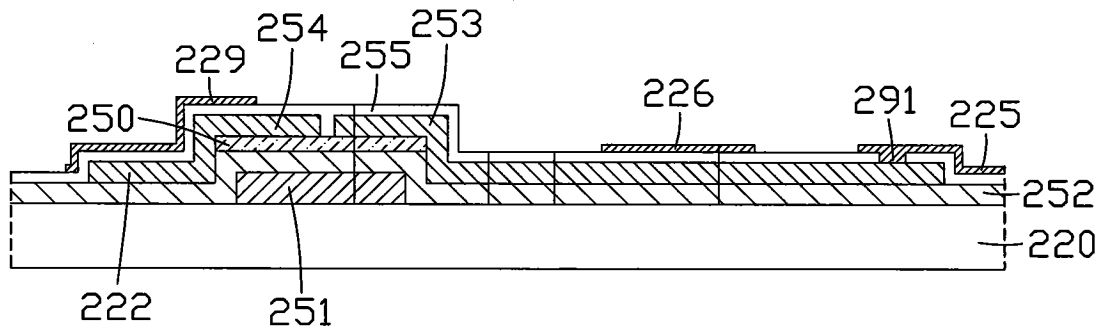


图7

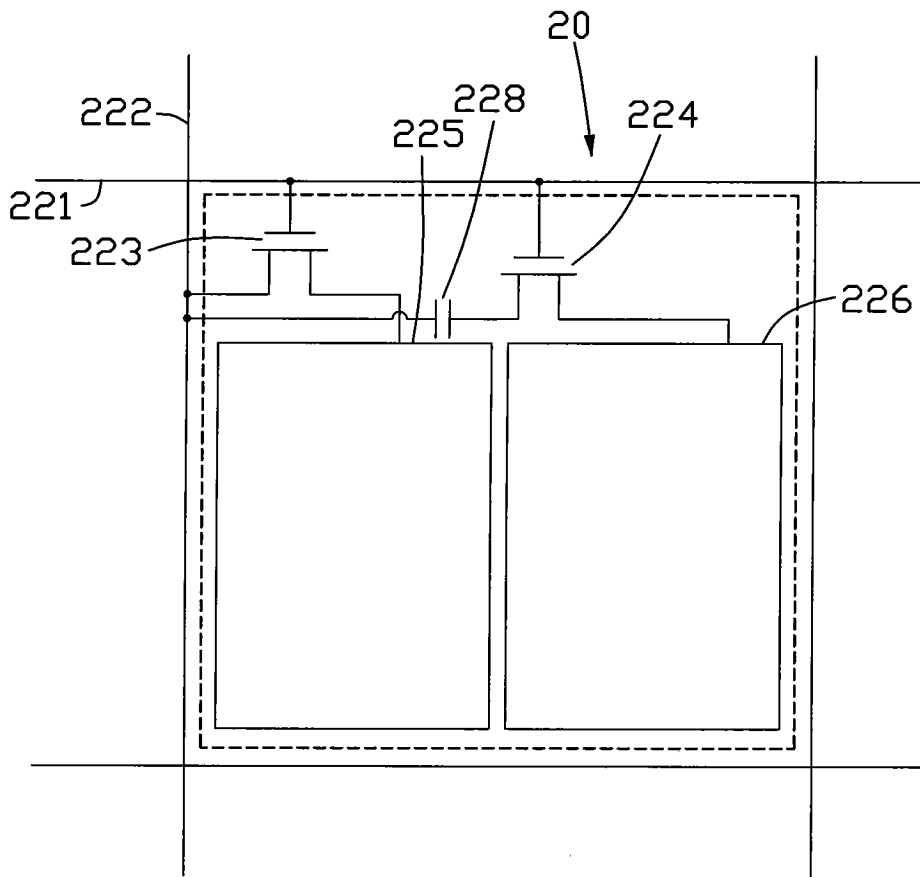


图 8

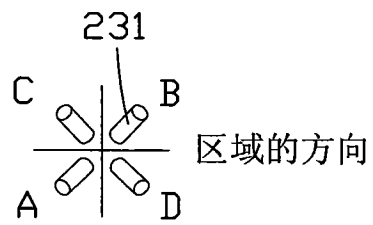


图 9

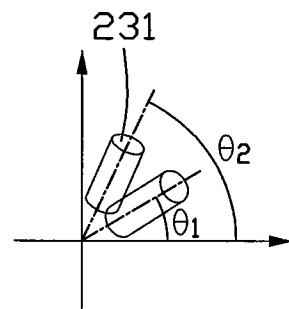


图 10

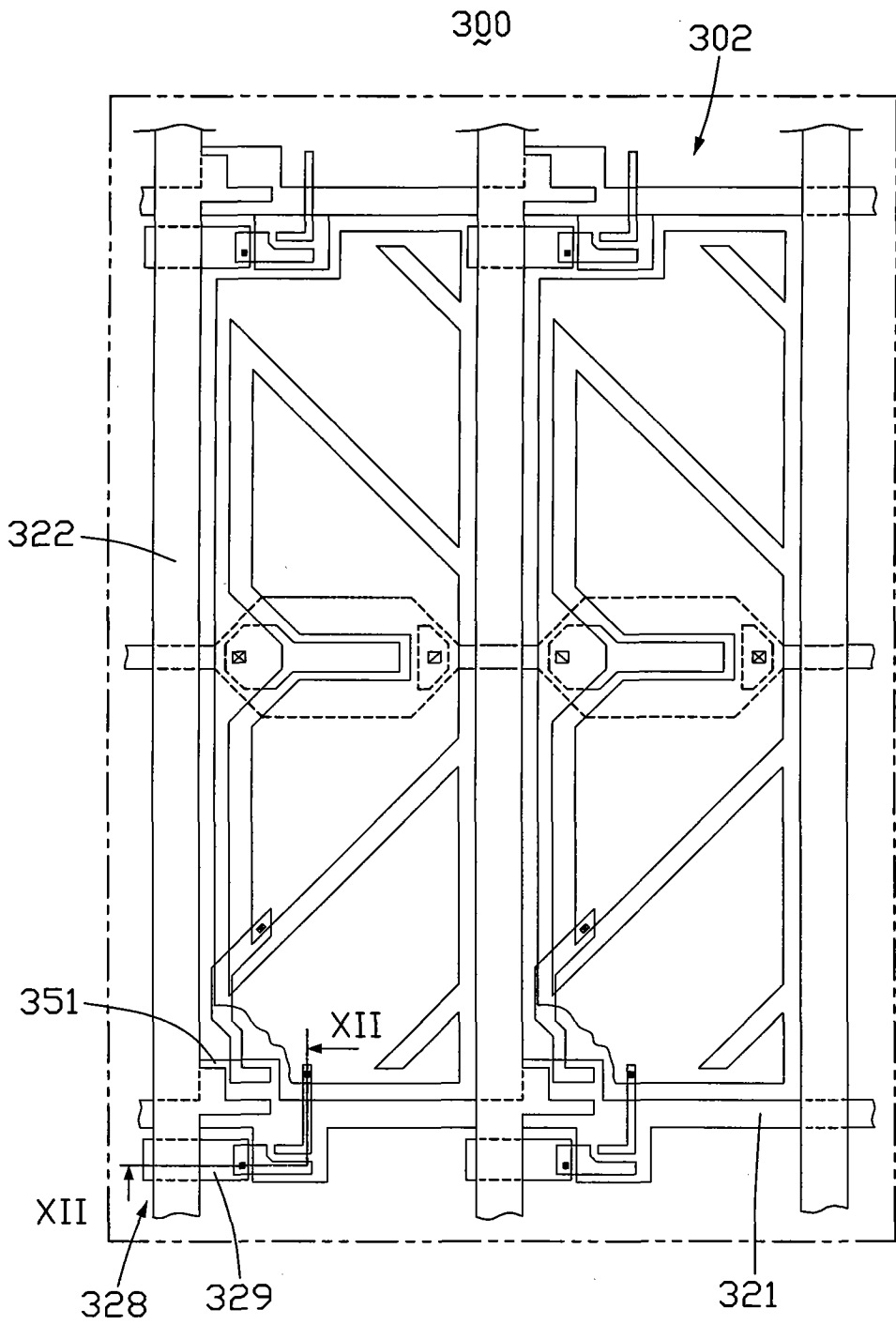


图 11

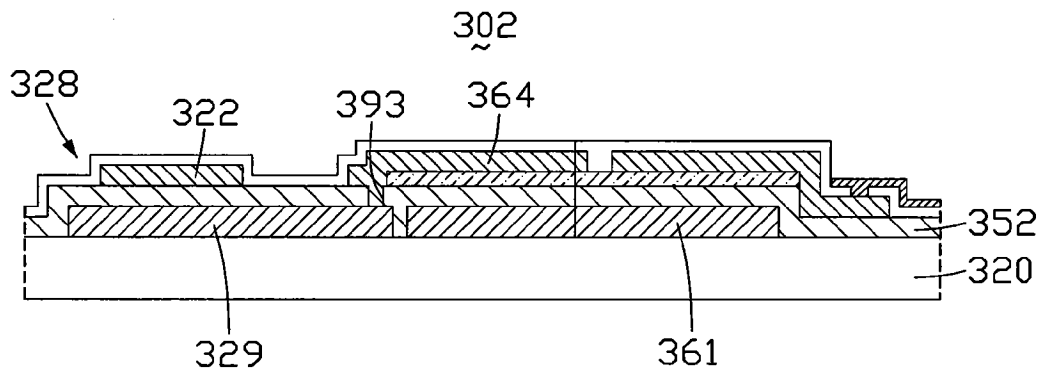


图 12

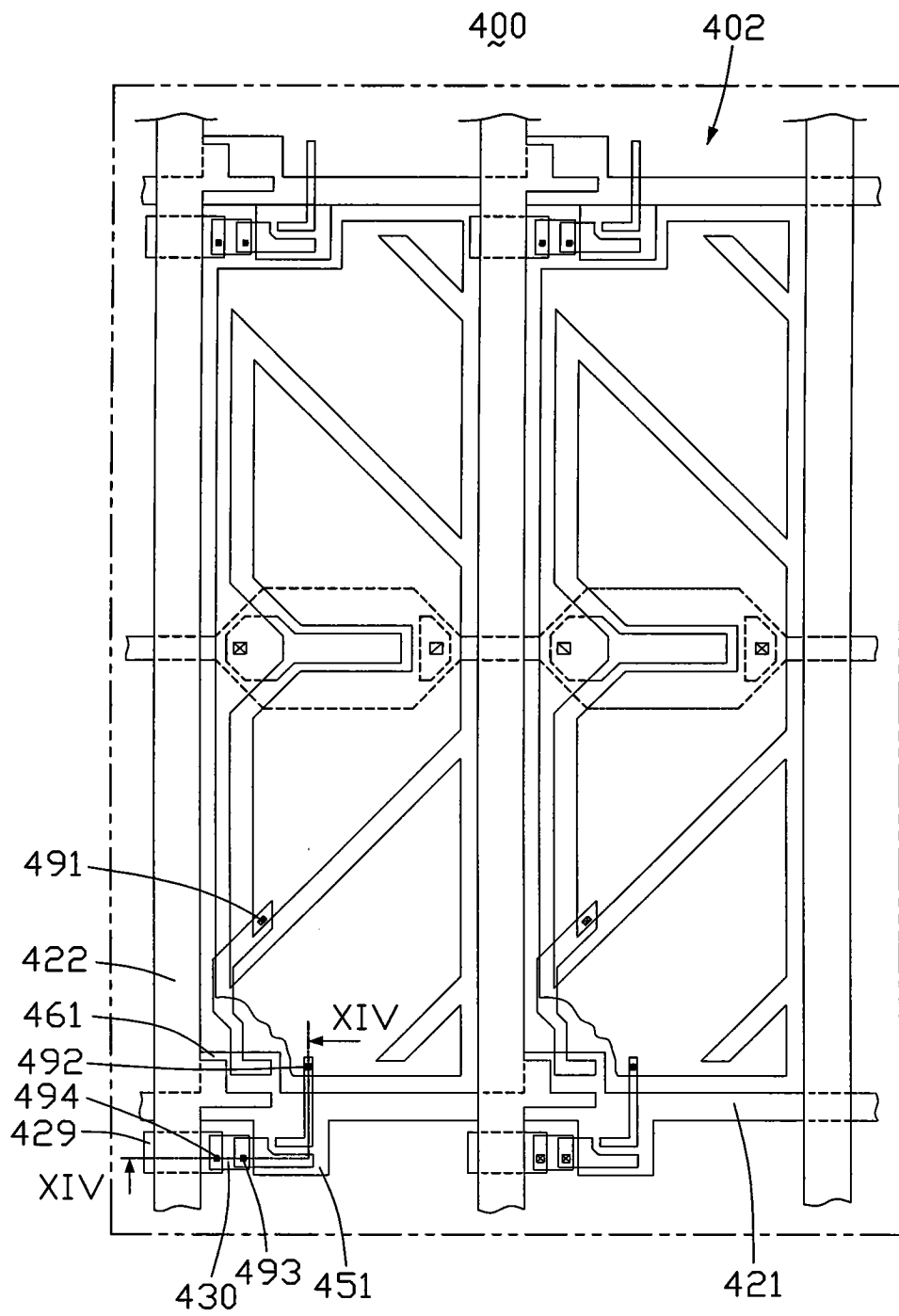


图 13

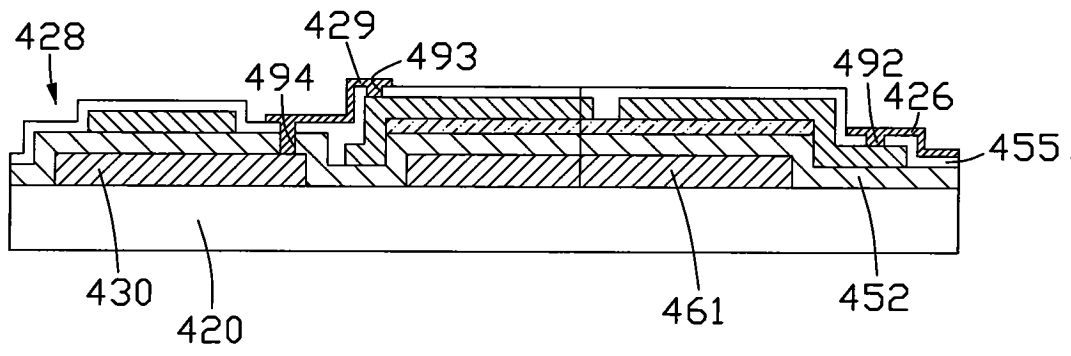


图 14

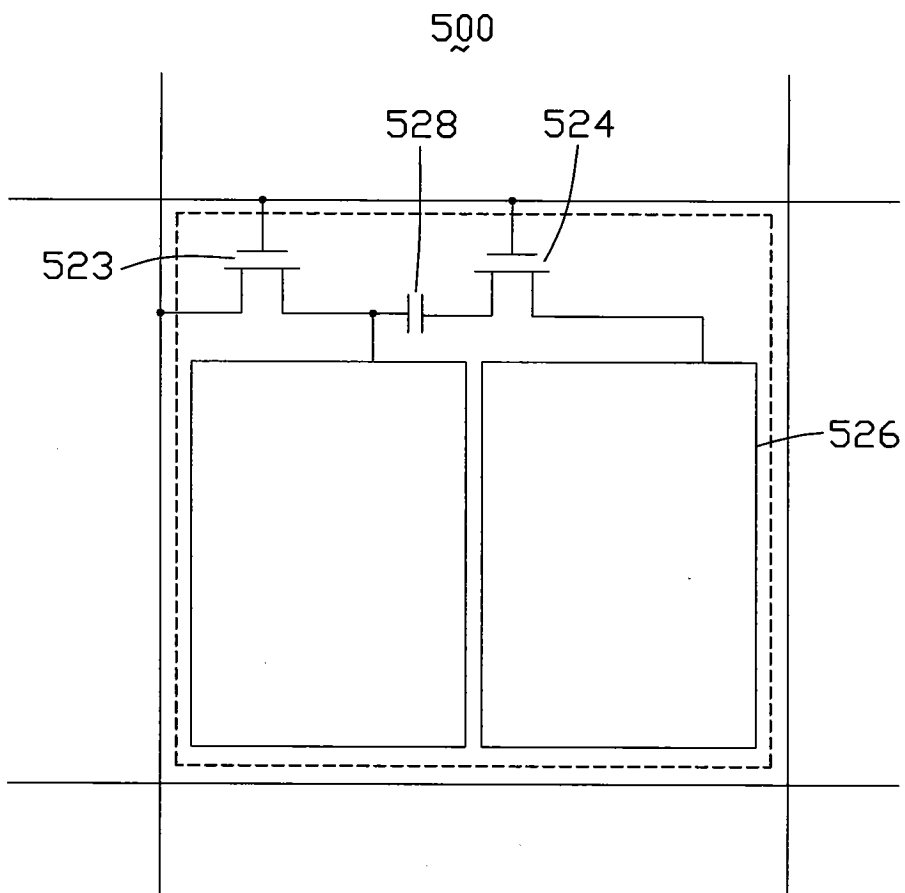


图 15

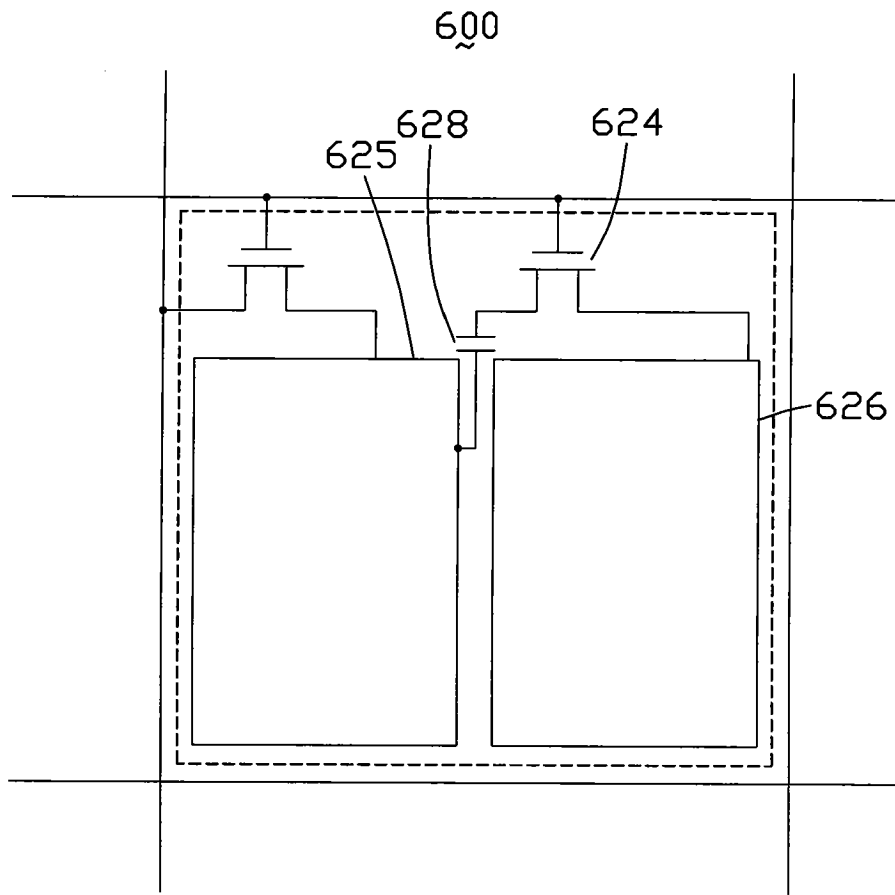


图 16

700

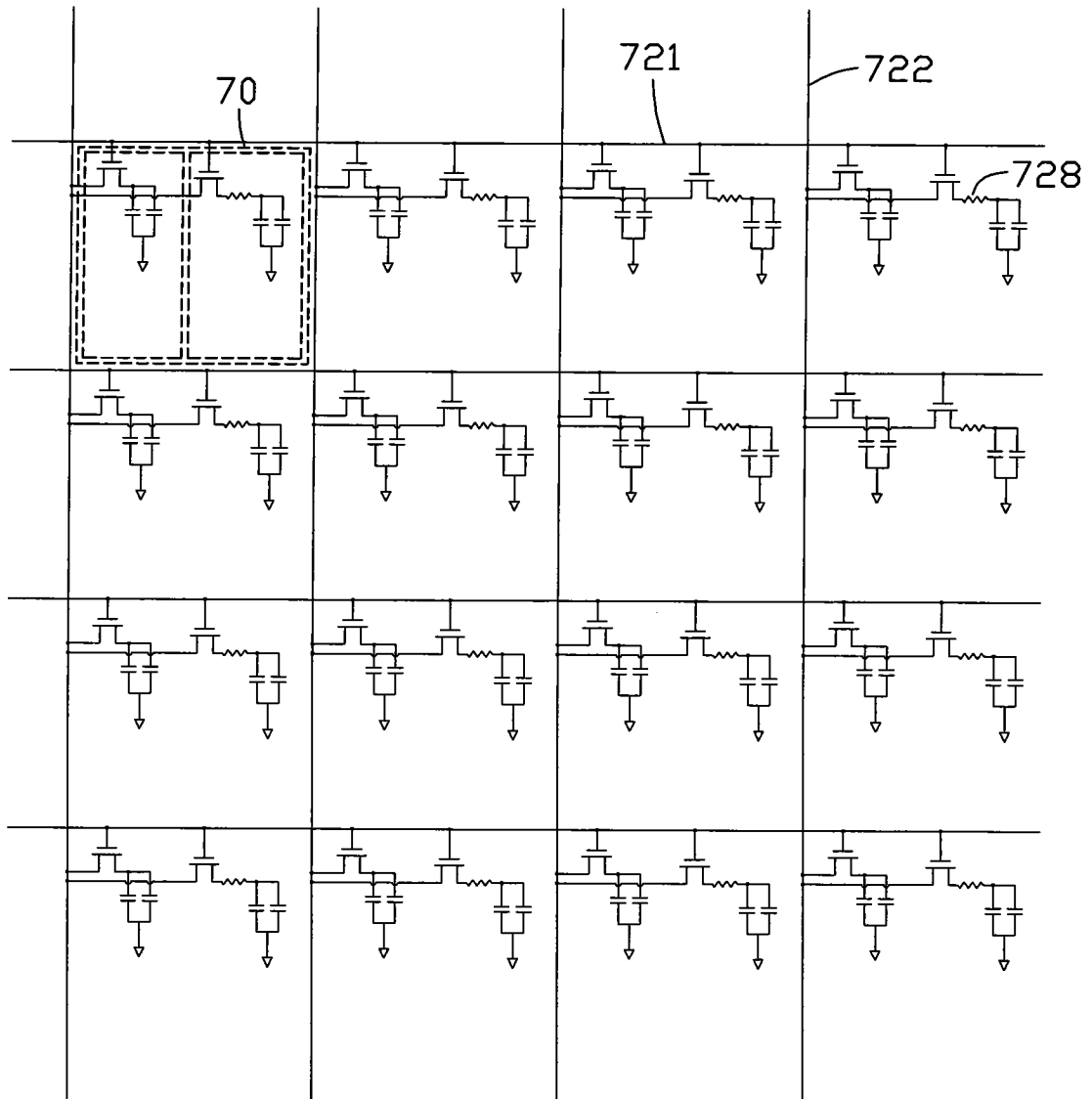


图 17

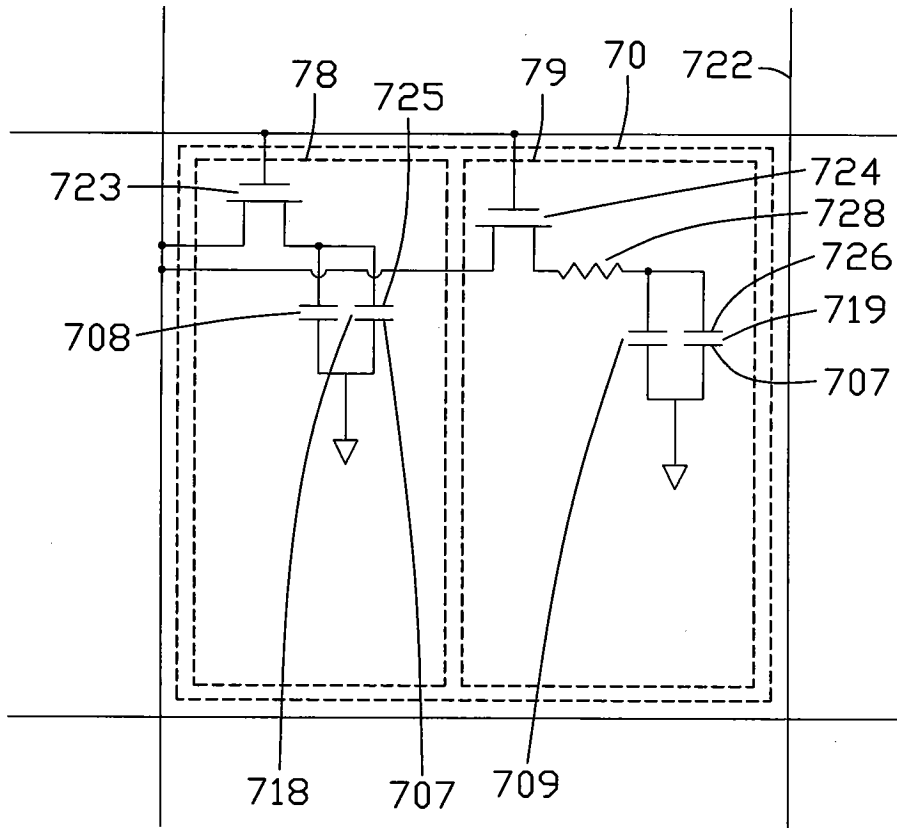


图 18

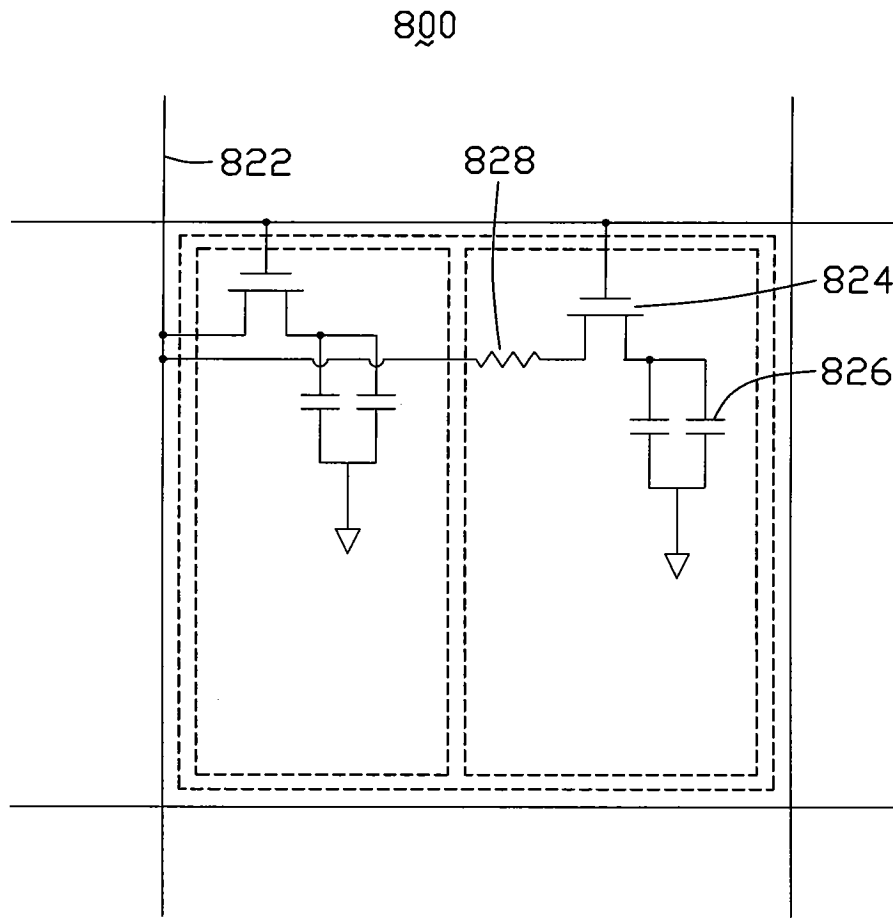


图 19

专利名称(译)	薄膜晶体管基板及其制造方法、液晶显示装置及其驱动方法		
公开(公告)号	CN101364017B	公开(公告)日	2013-01-02
申请号	CN200810131020.7	申请日	2008-08-11
[标]申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
当前申请(专利权)人(译)	群康科技(深圳)有限公司 奇美电子股份有限公司		
[标]发明人	陈建丞 陈弘育 林育正 洪文明 吴勇勋 陈鹤如 林莹聪		
发明人	陈建丞 陈弘育 林育正 洪文明 吴勇勋 陈鹤如 林莹聪		
IPC分类号	G02F1/1362 H01L27/12 H01L21/84 G09G3/36		
CPC分类号	G09G2300/0443 H01L27/1214 G02F1/13624 G09G2300/0447 H01L27/12 G09G3/3648 G09G2300/0426 H01L27/124		
优先权	200710075662.5 2007-08-10 CN		
其他公开文献	CN101364017A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种薄膜晶体管基板，其包括一基底，设置在该基底的多条扫描线，设置在该基底的多条数据线，多个第一开关元件及多个第二开关元件及多个第一画素电极及多个第二画素电极，该数据线与该扫描线交叉并绝缘，且该数据线与该扫描线定义多个子画素单元；每一子画素单元对应一该第一开关元件及一该第二开关元件，每一子画素单元内的第一薄膜开关元件及第二开关元件均由同一条该扫描线控制；每一画素单元内设置有一第一画素电极及一第二画素电极，该第一画素电极经由该第一开关元件由该数据线获取显示信号，该第二画素电极是经由该第二开关元件及一分压元件串联所形成的支路由同一数据线获取显示信号，且该第一开关元件及该第二开关元件由同一扫描线控制。

