



## (12) 发明专利

(10) 授权公告号 CN 101206321 B

(45) 授权公告日 2010.06.30

(21) 申请号 200610170084.9

CN 1495492 A, 2004.05.12, 全文.

(22) 申请日 2006.12.18

US 2005/0083279 A1, 2005.04.21, 全文.

US 2004/0196241 A1, 2004.10.07, 全文.

(73) 专利权人 瀚宇彩晶股份有限公司

地址 中国台湾桃园县

审查员 龚春娟

(72) 发明人 潘轩霖 施博盛

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 林锦辉

(51) Int. Cl.

G02F 1/133 (2006.01)

G02F 1/136 (2006.01)

G09G 3/36 (2006.01)

(56) 对比文件

US 2005/0195139 A1, 2005.09.08, 全文.

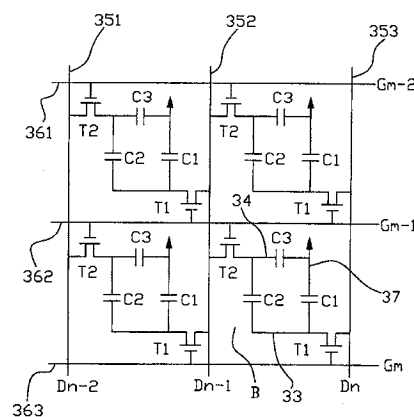
权利要求书 2 页 说明书 10 页 附图 18 页

(54) 发明名称

液晶显示面板及其驱动方法

(57) 摘要

一种液晶显示面板及其驱动方法, 包含像素矩阵, 其包含由多条数据线及扫描线相互交叉所形成的多个像素, 其中, 每一个像素包含第一薄膜晶体管、第二薄膜晶体管、控制电极及像素电极。该第一薄膜晶体管的第一电极连接至数据线, 第二电极连接至该像素电极, 其栅极连接至扫描线。该第二薄膜晶体管的第一电极连接至另一相邻的数据线, 第二电极连接至该控制电极, 其栅极连接至另一相邻的扫描线。其中, 该像素矩阵最外围两条该数据线之一, 称为边界数据线, 该边界数据线与另一非相邻的数据线连结, 且该边界数据线和与其相邻的像素电极之间具有辅助线。该液晶显示面板, 除了具有广视角之特性外, 并可搭配传统源极驱动器来操作像素, 同时其能改善数据信号在传送过程中所可能产生的信号延迟与寄生电容不对称的问题。



1. 一种液晶显示面板,包含:

多条扫描线;

多条数据线,其用以传递数据信号;

像素矩阵,其包含多个像素,每一个所述像素形成于所述多条扫描线和所述多条数据线的交叉处,所述像素包含:

像素电极;

控制电极;

第一晶体管,其具有栅极、第一端与第二端,所述第一端连接至第一所述数据线,所述第二端连接至所述像素电极,且所述栅极连接至第一所述扫描线;

第二晶体管,其具有栅极、第一端与第二端,所述第一端连接至相邻于第一所述数据线的第二所述数据线,所述第二端连接至所述控制电极,且所述栅极连接至相邻于第一所述扫描线的第二所述扫描线;

其中,所述像素矩阵中的最外围两条所述数据线之一,称为边界数据线,所述边界数据线与另一非相邻的所述数据线相连接,并且所述边界数据线及其相邻的所述数据线的数据信号的极性彼此相反。

2. 如权利要求 1 所述的液晶显示面板,其中,所述边界数据线和与其相邻的所述像素电极和所述控制电极之间具有辅助线,所述辅助线和与其相邻的所述像素电极构成第一电容的两个电极,所述辅助线和与其相邻的所述控制电极构成第二电容的两电极,以及所述辅助线与所述边界数据线构成第三电容的两电极,所述辅助线与所述边界数据之间的距离足够大,以使得当所述像素矩阵处于工作状态时,所述第三电容远小于所述第一电容或所述第二电容。

3. 如权利要求 2 所述的液晶显示面板,其中,所述辅助线耦接时变信号或非时变信号。

4. 如权利要求 2 所述的液晶显示面板,其中,所述辅助线与所述边界数据之间的距离等于每一个所述像素的宽距。

5. 一种液晶显示面板,包含:

像素矩阵,其包含  $n$  个像素列及  $m$  个像素行;

多个像素,其形成于所述像素矩阵内的  $n+1$  条数据线和  $m+1$  条扫描线的交叉处;

至少二个晶体管及一个像素电极,其设置于每一个所述像素,且每一个所述像素由其左右两侧的所述数据线所提供的信号所控制,其中

第 1 条所述数据线与第  $n+1$  条所述数据线之一,称为边界数据线,所述边界数据线与另一非相邻的所述数据线相连接,并且所述边界数据线及其相邻的所述数据线的数据信号的极性彼此相反。

6. 如权利要求 5 所述的液晶显示面板,其中,所述边界数据线和与其相邻的像素电极之间具有辅助线,所述辅助线和与其相邻的所述像素电极构成第一电容的两电极,及所述辅助线与所述边界数据线构成第二电容的两电极,所述辅助线与所述边界数据之间的距离足够大,以使得当所述像素矩阵处于工作状态时,所述第二电容远小于所述第一电容。

7. 如权利要求 5 所述的液晶显示面板,还包含驱动器,其分别提供  $n$  个数据信号给第 2 条至第  $n+1$  条所述数据线,其中,所述第 1 条数据线为所述边界数据线。

8. 如权利要求 5 所述的液晶显示面板,还包含驱动器,其分别提供  $n$  个数据信号给第 1

条至第  $n$  条所述数据线,其中,所述第  $n+1$  条数据线为所述边界数据线。

9. 如权利要求 6 所述的液晶显示面板,其中,所述辅助线和与其相邻的所述数据线的间距等于其它所述像素列的宽距。

10. 如权利要求 6 所述的液晶显示面板,其中,所述辅助线与所述边界数据线的间距等于其它所述像素列的宽距。

11. 如权利要求 6 所述的液晶显示面板,其中,所述辅助线耦接时变信号或非时变信号。

12. 如权利要求 6 所述的液晶显示面板,其中,每一个所述像素内还包含另一电极与所述二个晶体管之一耦接,且所述另一电极与所述边界数据线之间存在所述辅助线,以及所述辅助线和与其相邻的所述另一电极之间构成第三电容的两电极。

13. 一种液晶显示面板的驱动方法,所述液晶显示面板包含像素矩阵,所述像素矩阵包含  $n$  个像素列及  $m$  个像素行,所述像素矩阵内的每一个像素形成于  $n+1$  条数据线和  $m+1$  条扫描线的交叉处,且每一个所述像素分别与其左右两侧的所述数据线及其上下两侧的所述扫描线耦接,所述像素矩阵区的最外围两条所述数据线之一,称为边界数据线,其中,所述边界数据线及其相邻的所述数据线的数据信号的极性彼此相反,所述边界数据线和与其相邻的像素电极之间具有辅助线,所述方法包含:

提供  $n$  个数据信号分别至所述  $n+1$  条数据线,其中,所述  $n+1$  条数据线中的所述边界数据线与其另一非相邻的所述数据线共享所述数据信号;

提供辅助信号至所述辅助线,其中,所述辅助线和与其相邻的所述像素电极之间形成第一电容;以及

通过每一个所述像素的左右两侧的所述数据线的的数据信号及上下两侧的所述扫描线的扫描信号来控制每一个所述像素。

14. 如权利要求 13 所述的液晶显示面板驱动方法,其中,所述辅助信号是时变信号或非时变信号。

15. 如权利要求 13 所述的液晶显示面板驱动方法,其中,每一个所述像素还包含至少二个薄膜晶体管,其分别耦接所述上下两侧的所述扫描线,以及控制电极,其耦接于所述二个薄膜晶体管之一。

16. 如权利要求 15 所述的液晶显示面板驱动方法,其中,所述辅助线与所述控制电极之间形成第二电容,以及所述辅助线与所述边界数据线之间形成第三电容,所述辅助线与所述边界数据之间的距离足够大,以使得当所述像素矩阵处于工作状态时,所述第三电容远小于所述第一电容或所述第二电容。

## 液晶显示面板及其驱动方法

### 技术领域

[0001] 本发明涉及一种液晶显示面板及其驱动方法,特别是一种关于改良数据线信号的提供方式以及补偿相关寄生电容效应的液晶显示面板及其驱动方法。

### 背景技术

[0002] 随着液晶显示面板的广泛应用,使用者对于液晶显示面板的质量,如高亮度、高对比、高分辨率、高颜色饱和度及快速时间反应等的要求也越来越高。尤其随着面板面积加大,使用液晶显示面板制成家用平面显示器,如液晶电视,已成为液晶显示面板的重要应用。一般传统液晶显示面板多为窄视角,只有在液晶显示面板的正面才能观看到正常的画面,若要以较大的视角观看时会有颜色失真,甚至会发生灰阶反转(gray inversion)的现象,亦即明处及暗处颠倒的状况。因此如何增广视角已成为制造液晶显示面板时需要解决的重要课题。

[0003] 在众多增广视角的方法中,液晶垂直排列(Vertical Alignment;VA)仍为目前市场上的主流技术之一。然而当液晶分子为朝向单一方向垂直排列(mono-domain VA),随着电场旋转方向时,因为所有液晶分子都平行,因此相反角度的视角仍然受到局限而无法观赏。所以有多区域垂直排列(multi-domain VA)的技术被广泛应用及改进,以增进各种角度的视觉质量。其中日本富士通公司曾尝试在彩色滤光片上设置凸块(ridge or bump),利用凸块产生的倾斜电场以控制液晶分子依照所在区域自动排列转向。然而由于凸块的设计使得彩色滤光片与主动矩阵衬底之间需要精确对准,并且在彩色滤光片上要增加一层覆盖物(over coating),因此造成良品率不佳与成本增加。

[0004] 为改善上述多区域垂直排列液晶显示器的缺点,一种对角扭转垂直排列(Bias-Bending Vertical Alignment;BBVA)的液晶显示面板被提出。图1是已知对角扭转垂直排列的液晶显示面板的剖面视图。该液晶显示面板10包含彩色滤光片11、液晶层12及主动矩阵衬底13,彩色滤光片11及主动衬底13分别具有一透明衬底111及131。彩色滤光片11上有共同电极112,主动衬底13上有像素电极134,且该共同电极112和像素电极134之间会形成主要电场,而主动衬底13上的控制电极133与像素电极134则产生使液晶分子121形成倾角对称的电场。另有绝缘层132设于控制电极133及像素电极134之间。

[0005] 但是当 $V_{CE} < V_{com} < V_P$ ,在区域A的中央会产生向错(disclination)线,其中 $V_{CE}$ 、 $V_{com}$ 及 $V_P$ 分别代表控制电极、共同电极及像素电极的电位。该种两眼向错线会造成液晶层12的光穿透率降低、反应时间变缓慢及液晶分子不稳定等现象。为避免这种不良现象产生,因此希望在极性反转(polarity inversion)时要能满足下列条件:

[0006] 当像素为正极性(positive frame)时,则 $V_{CE} > V_P > V_{com} \cdots$ (条件一);及

[0007] 当像素为负极性(negative frame)时,则 $V_{CE} < V_P < V_{com} \cdots$ (条件二)。

[0008] 图2是韩国三星电子所提出的像素结构等效电路图,该像素20的电路将能消除两眼向错线的缺点。亦即可满足上述条件一及条件二。但由于其每个像素20都包含三个薄

膜晶体管,因此只要其中一个薄膜晶体管损坏,则该像素即视为失效,因此制造良品率目前仍无法达到可接受的标准。另一方面,同一条扫描在线连接的薄膜晶体管数量太多,造成扫描信号传送有严重的 RC 延迟(delay)现象。

[0009] 鉴于上述所提各种广视角液晶显示器产品的缺点,作者曾于 2004 年提出一种垂直排列的广视角液晶显示器技术(详见台湾专利公告号 I239424)。图 3 是这种垂直排列的液晶显示面板的像素结构等效电路图。其中仅示意性地列出四个相邻的像素,分别由扫描线 361、362 及 363(分别代表  $G_{m-2}$ 、 $G_{m-1}$  和  $G_m$ ) 和数据线 351、352 及 353(分别代表  $D_{n-2}$ 、 $D_{n-1}$  和  $D_n$ ) 交叉形成。每一个像素包含第一薄膜晶体管  $T_1$ 、第二薄膜晶体管  $T_2$ 、控制电极 34 及像素电极 33。该第一薄膜晶体管  $T_1$  的第一电极连接至数据线 353,其第二电极连接至该像素电极 33,另外其栅极连接至扫描线 363。该第二薄膜晶体管  $T_2$  的第一电极连接至另一相邻的数据线 352,其第二电极连接至该控制电极 34,另外其栅极连接至另一相邻的扫描线 362。像素电极 33 及共同电极 37 之间形成液晶电容  $C_1$ ,控制电极 34 及像素电极 33 形成对角扭转电容  $C_2$ ,另外控制电极 34 及共同电极 37 之间也有电容  $C_3$  形成。

[0010] 以图 3 中  $D_n$  与  $G_m$  交叉处所在的像素 B(右下角之像素区)为例,像素 B 由其左右两侧的数据线 352 及 353 和上下两侧的扫描线 362 及 363 所控制,其中在像素操作过程中,每扫描线的扫描信号在两个相邻水平扫描周期或一个垂直扫描周期内具有分别可以让控制电极 34 及像素电极 33 写入电位的波形,且控制电极 34 由于像素电极 33 的电位改变会产生耦合电位,而使得控制电极 34 的电位极性可随像素极性 33 改变。由此,在像素 B 为正极性时,控制电极 34 的电位  $V_{CE}$  将可控制在高于像素电极 33 的电位  $V_p$ ;而在像素 B 为负极性时,控制电极 34 的电位  $V_{CE}$  将可控制在低于像素电极 33 的电位  $V_p$ ,而达到满足上述条件一及条件二的要求。且如图 3 所示,每一个像素中只包含二个薄膜晶体管( $T_1$  及  $T_2$ ),因此可提高面板制程的良品率以及改善像素的开口率。另一方面,因为同一条扫描在线连接的薄膜晶体管数量减少,亦降低了扫描信号传送的 RC 延迟的问题。

[0011] 然而如图 3 的像素设计,其每一个像素分别由其左右两侧的数据线和上下两侧的扫描线所控制,亦即每个像素都需要电耦合两条数据线及两条扫描线;换言之,从整个面板的像素矩阵区来看,若一个像素矩阵包含  $n$  个像素列及  $m$  个像素行(即  $n \times m$  的像素矩阵),如图 4 所示,则该像素矩阵 400 将需要  $n+1$  条数据线( $D_1 \sim D_{n+1}$ )及  $m+1$  条扫描线( $G_1 \sim G_{m+1}$ )以驱动每个像素。亦即,像素矩阵 400 的最外围左右侧将各具有一条数据线,分别为数据线  $D_1$  和数据线  $D_{n+1}$ ,以及最外围上下侧将各具有一条扫描线,分别为扫描线  $G_1$  及扫描线  $G_{m+1}$ 。然而,就传统面板内的  $n \times m$  像素矩阵而言,若其内每个像素只具一个薄膜晶体管,则一般而言其只需  $n$  条数据线及  $m$  条扫描线来驱动像素即可,由此其搭配一个能提供  $n$  个数据信号的源极驱动器及一个能提供  $m$  个扫描信号的栅极驱动器。

[0012] 而如图 4 的像素矩阵结构因具有  $n+1$  条数据线及  $m+1$  条扫描线,因此其需要搭配一个能提供  $n+1$  个数据信号的源极驱动器及一个能提供  $m+1$  个扫描信号的栅极驱动器。换言之,传统的只能提供  $n$  个数据信号及  $m$  个扫描信号的源极与栅极驱动器将不再适用,而需额外设计新的源极与栅极驱动器与之匹配。例如,以  $1024 \times 768$  的 XGV 面板为例,传统的源极驱动器提供 1024 个数据信号,然而若如图 4 的像素矩阵 400,则其将需一个能提供 1025 个数据信号的源极驱动器。然而,如同我们所知,要重新设计一个驱动器尤其是一个源极驱动器,其将耗费相当的成本,有鉴于此,期望针对图 4 的像素矩阵 400 提出一种改良式的液

晶显示面板及驱动方法来解决该问题。

## 发明内容

[0013] 本发明的一个目的是提供一种液晶显示面板,其具有广视角的特性,可使当像素为正极性时,控制电极的电位将会高于像素电极的电位,又在像素为负极性时,控制电极的电位低于像素电极的电位,且其数据线的数据信号可由一个传统的源极驱动器所提供。

[0014] 本发明的另一个目的是提供一种液晶显示面板,其像素矩阵区包含  $n$  个像素列及  $m$  个像素行,并分别由  $n+1$  条数据线和  $m+1$  条扫描线控制其内的像素,且其只需由像素矩阵区外部提供  $n$  个数据信号即可驱动该  $n+1$  条数据线。

[0015] 本发明的另一个目的是提供一种液晶显示面板,其具有  $n+1$  条数据线用以控制面板内的像素,而其  $n+1$  条数据线的信号可由一个具有  $n$  个数据信号输出源的传统源极驱动器所提供,不需另外设计新的源极驱动器。

[0016] 本发明的再一个目的是提供一种液晶显示面板,具有像素矩阵,其内部数据线总数多于像素列总数,且其可在未改变传统的源极驱动器的结构情况下来操作内部像素,并且能改善所可能引发的信号传送 RC 延迟与寄生电容不对称的问题。

[0017] 根据上述的目的,本发明提供一种液晶显示面板,该液晶显示面板包含像素矩阵,其包含由多条数据线及多条扫描线相互交叉所形成的多个像素,其中,每一个像素包含第一薄膜晶体管、第二薄膜晶体管、控制电极及像素电极。该第一薄膜晶体管的第一电极连接至数据线,第二电极连接至该像素电极,另外其栅极连接至扫描线。该第二薄膜晶体管的第一电极连接至另一相邻的数据线,第二电极连接至该控制电极,另外其栅极连接至另一相邻的扫描线。其中,该像素矩阵中最外围两条该数据线之一,称为边界数据线,该边界数据线与另一非相邻的数据线连结,所述边界数据线与另一非相邻的所述数据线相连接,并且所述边界数据线及其相邻的所述数据线的数据信号的极性彼此相反。

[0018] 较佳地,所述边界数据线和与其相邻的所述像素电极和所述控制电极之间具有辅助线,所述辅助线和与其相邻的所述像素电极构成第一电容的两个电极,所述辅助线和与其相邻的所述控制电极构成第二电容的两电极,以及所述辅助线与所述边界数据线构成第三电容的两电极,所述辅助线与所述边界数据之间的距离足够大,以使得当所述像素矩阵处于工作状态时,所述第三电容远小于所述第一电容或所述第二电容。

[0019] 较佳地,所述辅助线耦接时变信号或非时变信号。

[0020] 较佳地,所述辅助线与所述边界数据之间的距离等于每一个所述像素的宽距。

[0021] 该液晶显示面板,除了具有广视角之特性外,由于其将边界资线与另一非相邻的数据线连结,故其相对所需的数据信号可因此而减少;由此,其可搭配传统的源极驱动器来操作像素,而不需另外设计新的源极驱动器。同时,通过边界数据线和与其相邻的像素电极之间所设置的辅助线,进而改善了数据信号在传送过程中所可能产生的信号 RC 延迟与寄生电容不对称的问题。

[0022] 根据本发明的另一方面,提供了一种液晶显示面板,包含:像素矩阵,其包含  $n$  个像素列及  $m$  个像素行;多个像素,其形成于所述像素矩阵内的  $n+1$  条数据线和  $m+1$  条扫描线的交叉处;至少二个晶体管及一个像素电极,其设置于每一个所述像素,且每一个所述像素由其左右两侧的所述数据线所提供的数据信号所控制,其中第 1 条所述数据线与第  $n+1$  条

所述数据线之一,称为边界数据线,所述边界数据线与另一非相邻的所述数据线相连接,并且所述边界数据线及其相邻的所述数据线的数据信号的极性彼此相反。

[0023] 较佳地,所述边界数据线和与其相邻的像素电极之间具有辅助线,所述辅助线和与其相邻的所述像素电极构成第一电容的两电极,及所述辅助线与所述边界数据线构成第二电容的两电极,所述辅助线与所述边界数据线之间的距离足够大,以使得当所述像素矩阵处于工作状态时,所述第二电容远小于所述第一电容。

[0024] 较佳地,上述的液晶显示面板,还包含驱动器,其分别提供  $n$  个数据信号给第 2 条至第  $n+1$  条所述数据线,其中,所述第 1 条数据线为所述边界数据线。

[0025] 较佳地,上述的液晶显示面板,还包含驱动器,其分别提供  $n$  个数据信号给第 1 条至第  $n$  条所述数据线,其中,所述第  $n+1$  条数据线为所述边界数据线。

[0026] 较佳地,所述辅助线和与其相邻的所述数据线的间距等于其它所述像素列的宽距。

[0027] 较佳地,所述辅助线与所述边界数据线的间距等于其它所述像素列的宽距。

[0028] 较佳地,所述辅助线耦接时变信号或非时变信号。

[0029] 较佳地,每一个所述像素内还包含另一电极与所述二个晶体管之一耦接,且所述另一电极与所述边界数据线之间存在所述辅助线,以及所述辅助线和与其相邻的所述另一电极之间构成第三电容的两电极。

[0030] 根据本发明的又一方面,提供了一种液晶显示面板的驱动方法,所述液晶显示面板包含像素矩阵,所述像素矩阵包含  $n$  个像素列及  $m$  个像素行,所述像素矩阵内的每一个像素形成于  $n+1$  条数据线和  $m+1$  条扫描线的交叉处,且每一个所述像素分别与其左右两侧的所述数据线及其上下两侧的所述扫描线耦接,所述像素矩阵区的最外围两条所述数据线之一,称为边界数据线,其中,所述边界数据线及其相邻的所述数据线的数据信号的极性彼此相反,所述边界数据线和与其相邻的像素电极之间具有辅助线,所述方法包含:提供  $n$  个数据信号分别至所述  $n+1$  条数据线,其中,所述  $n+1$  条数据线中的所述边界数据线与其另一非相邻的所述数据线共享所述数据信号;提供辅助信号至所述辅助线,其中,所述辅助线和与其相邻的所述像素电极之间形成第一电容;以及通过每一个所述像素的左右两侧的所述数据线的数据信号及上下两侧的所述扫描线的扫描信号来控制每一个所述像素。

[0031] 较佳地,所述辅助信号是时变信号或非时变信号。

[0032] 较佳地,每一个所述像素还包含至少二个薄膜晶体管,其分别耦接所述上下两侧的所述扫描线,以及控制电极,其耦接于所述二个薄膜晶体管之一。

[0033] 较佳地,所述辅助线与所述控制电极之间形成第二电容,以及所述辅助线与所述边界数据线之间形成第三电容,所述辅助线与所述边界数据之间的距离足够大,以使得当所述像素矩阵处于工作状态时,所述第三电容远小于所述第一电容或所述第二电容。

#### 附图说明

[0034] 图 1 是已知的对角扭转垂直排列的液晶显示面板的剖面视图;

[0035] 图 2 是韩国三星电子所提出的像素等效电路图;

[0036] 图 3 是本发明的液晶显示面板的像素等效电路图;

[0037] 图 4 是本发明液晶显示面板的像素矩阵图;

- [0038] 图 5 是本发明第一实施例液晶显示面板的像素矩阵结构及源极驱动器的示意图；  
 [0039] 图 6 是根据图 5 的像素单元示意图；  
 [0040] 图 7 是作用于图 6 的像素的驱动信号波形图；  
 [0041] 图 8 是根据本发明第一实施例的另一实施例的液晶显示面板示意图；  
 [0042] 图 9 是根据本发明第一实施例的另一实施例的液晶显示面板；  
 [0043] 图 10 是显示图 5 液晶显示面板在操作过程中所产生的寄生电容示意图；  
 [0044] 图 11 是显示图 10 液晶显示面板在操作过程中所产生的信号延迟现象示意图；  
 [0045] 图 12 是本发明第二实施例的液晶显示面板示意图；  
 [0046] 图 13 是根据图 12 的像素单元的结构示意图；  
 [0047] 图 14 是显示图 12 液晶显示面板在操作过程中所产生的寄生电容示意图；  
 [0048] 图 15 是根据本发明第二实施例的另一实施例示意图；  
 [0049] 图 16 是本发明第三实施例的液晶显示面板示意图；  
 [0050] 图 17 是根据本发明第三实施例的另一实施例示意图；以及  
 [0051] 图 18 是根据本发明第三实施例的另一实施例示意图。

[0052] 【主要元件符号说明】

- |                                    |                             |
|------------------------------------|-----------------------------|
| [0053] 10 液晶显示面板                   | 11 彩色滤光片                    |
| [0054] 111、131 透明衬底                | 112 共同电极                    |
| [0055] 12 液晶层                      | 121 液晶分子                    |
| [0056] 13 主动衬底                     | 132 绝缘层                     |
| [0057] 133 控制电极                    | 134 像素电极                    |
| [0058] 20 像素                       | $T_1$ 第一晶体管                 |
| [0059] $T_2$ 第二晶体管                 | $C_1$ 液晶电容                  |
| [0060] $C_2$ 对角扭转电容                | $C_3$ 电容                    |
| [0061] 24 像素电极                     | 251、252 扫描线                 |
| [0062] 261、262 数据线                 | 27 共同电极                     |
| [0063] $T_1$ 第一薄膜晶体管               | $T_2$ 第二薄膜晶体管               |
| [0064] $C_1$ 液晶电容                  | $C_2$ 对角扭转电容                |
| [0065] $C_3$ 电容                    | 33 像素电极                     |
| [0066] 34 控制电极                     | 351、352、353 数据线             |
| [0067] 361、362、363 扫描线             | 37 共同电极                     |
| [0068] $D_1 \sim D_{n+1}$ 数据线      | $G_1 \sim G_{m+1}$ 扫描线      |
| [0069] 400 像素矩阵                    | $P_1 \sim P_{n+1}$ 输出管脚     |
| [0070] C 连接处                       | 500 像素矩阵                    |
| [0071] 501 液晶显示面板                  | 551 $\sim$ 554 数据线          |
| [0072] 561 $\sim$ 563 扫描线          | B、D 像素单元                    |
| [0073] $V_{D2} \sim V_{D3}$ 数据信号电位 | $V_{G2} \sim V_{G3}$ 扫描信号电位 |
| [0074] $V_{com}$ 共同电极电位            | $T_{CE}$ 驱动时间               |
| [0075] $T_p$ 驱动时间                  | $V_p$ 像素电极电位                |
| [0076] $V_{CE}$ 控制电极电位             | E 连接处                       |



|        |                          |                            |
|--------|--------------------------|----------------------------|
| [0077] | 600 像素矩阵                 | 601 液晶显示面板                 |
| [0078] | F 连接处                    | $C_1 \sim C_3$ 寄生电容        |
| [0079] | $W_0$ 原始信号波形             | G 扫描信号波形                   |
| [0080] | $W_m$ 延迟信号波形             | $T_{C1}$ 、 $T_{C2}$ 有效充电时间 |
| [0081] | 700 像素矩阵                 | L 辅助线                      |
| [0082] | $d$ 、 $d_1$ 、 $d_2$ 间隔距离 | 800 像素矩阵                   |
| [0083] | S 显示区                    |                            |

### 具体实施方式

[0084] 图 5 是根据本发明第一实施例的液晶显示面板的等效电路示意图,其中该液晶显示面板 501 包含  $n \times m$  的像素矩阵 500,其整体结构与第四图的像素矩阵 400 相同,具有  $n$  个像素列及  $m$  个像素行,并由  $n+1$  条数据线及  $m+1$  条扫描线控制其内的像素,而每个像素内各薄膜晶体管与电容间的连结方式与第四图的连结方式相同,故于此不再赘述,且相同的元件是以相同的符号表示的。源极驱动器 502 具有  $n$  个信号源输出管脚 (signal output pin)  $P_1 \sim P_n$ ,提供  $n$  个数据源信号给像素矩阵 500 的  $n+1$  条数据线。而为解决源极驱动器 502 数据信号总数无法与数据线总数匹配的问题,本发明如图 5 所示,将像素矩阵 500 的左侧最外围的数据线  $D_1$  称为边界数据线,与另一非相邻的数据线电性连结,如图中,数据线  $D_1$  是与数据线  $D_3$  电性相连结,换言之,数据线  $D_1$  的数据信号由数据线  $D_3$  所提供。如此一来,该  $n+1$  条数据线将只需  $n$  个数据信号源,故其将可匹配传统的只能提供  $n$  个数据信号源的源极驱动器,而不需再重新设计源极驱动器;且如图 5 的实施例的数据线连接方式,亦将使得数据线  $D_1$  所对应的像素列(即第 1 像素列)在像素显示操作时,满足条件一及条件二的要求,关于此点以及液晶显示面板 501 的像素显示操作方式将说明如下。

[0085] 图 6 示意列出图 5 中任意六个相邻的像素单元,其中包含两个位于第 1 像素列的像素及四个分别位于第 2 和第 3 像素列的像素。图 6 所示的六个相邻像素,分别由扫描线 561、562 及 563(分别代表扫描线  $G_1$ 、 $G_2$  和  $G_3$ )和数据线 551、552、553 及 554(分别代表数据线  $D_1$ 、 $D_2$ 、 $D_3$  和  $D_4$ )交叉形成。每一个像素单元包含第一薄膜晶体管  $T_1$ 、第二薄膜晶体管  $T_2$ 、控制电极 34、像素电极 33、共同电极 37、液晶电容  $C_1$ 、对角扭转电容  $C_2$  及电容  $C_3$ ,其中各元件的连结方式同如前述。

[0086] 任取图 6 中非第 1 像素列上的像素为例,例如取第 2 像素列的像素 D 为例,图 7 显示相关驱动信号应用于图 6 像素 D 的一个例子。 $V_{D2}$  及  $V_{D3}$  分别代表作用于数据线 552 及 553 的数据信号,且  $V_{G2}$  及  $V_{G3}$  分别代表作用于扫描线 562 及 563 的扫描信号,在每一个垂直扫描周期内的扫描波形包含在  $T_{CE}$  及  $T_p$  时间内的第一波形及第二波形。图 7 最下一行的波形为像素 D 的相关电极的电位变化,其中  $V_p$  及  $V_{CE}$  分别代表像素 D 的像素电极 33 及控制电极 34 的电位。

[0087] 再次参考图 7,当时间在  $V_{G2}$  前半部分的  $T_{CE}$  时间内,因为其第二薄膜晶体管  $T_2$  被  $V_{G2}$  选择而开启,同时时间的数据信号  $V_{D2}$  会因此写入控制电极 34,如图所示,控制电极 34 的电位由原本的电位(低于  $V_{com}$ )改变为与  $V_{D2}$  相同的电位(高于  $V_{com}$ )。同时因为第一薄膜晶体管  $T_1$  被  $V_{G3}$  选择而开启,数据信号  $V_{D3}$  的电位(低于  $V_{com}$ )会因此写入像素电极 33。且在  $V_{G3}$  后半部分的  $T_p$  时间内,因为第一薄膜晶体管  $T_1$  被  $V_{G3}$  选择而开启,同时时间的数据信号  $V_{D3}$  的

电位（高于  $V_{com}$ ）会因此写入像素电极 33，由于此时第二薄膜晶体管  $T_2$  为关闭，所以控制电极 34 为浮动（floating）状态，而控制电极 34 会受到电容耦合效应而提升至更高的电位。

[0088] 由图 7 可清楚看见，在像素为正极性时，则满足  $V_{CE} > V_P > V_{com}$ 。当一个垂直扫描周期结束后，因为像素的极性改变为负极性，则又满足  $V_{CE} < V_P < V_{com}$ 。因此图 6 的像素结构并搭配如图 7 的控制波形，将可使每一个像素单元的操作满足条件一（ $V_{CE} > V_P > V_{com}$ ）及条件二（ $V_{CE} < V_P < V_{com}$ ），进而消除两眼向错线的问题。然而，本发明的像素驱动信号并非由图 7 的驱动方式所限制，任何能使得像素操作满足条件一及条件二的驱动方式都可以采用。此外，要注意的是，以像素 D 为例，其像素电极 33 的电位由数据信号  $V_{D3}$  提供，主要用以显示所要求的画面，故对于像素电极 33 的电位大小值（即数据信号  $V_{D3}$  的大小值）的精准度将有较严谨的要求；而控制电极 34 的电位由数据信号  $V_{D2}$  提供，用以产生使液晶分子形成倾角对称的电场。由于控制电极 34 的电位供给其的目的只是为产生倾角电场，因此其电位的大小值要求将不需如像素电极的电位要求一样严谨。因此，大体上来说，对于控制电极的电位要求只要其极性能与像素电极 33 的极性相反（如图 7 所示），即可使像素操作满足条件一（ $V_{CE} > V_P > V_{com}$ ）及条件二（ $V_{CE} < V_P < V_{com}$ ）。由此同理，如图 6 所示，当操作第 1 像素列上的像素时，该像素列两侧数据线  $D_1$  及  $D_2$  的信号也须彼此极性相反，也即与数据线  $D_1$ （即边界数据线）相连接的数据线  $D_3$ ，其所提供的信号极性必须与数据线  $D_2$  的极性相反。另外，诚如前面所提，由于控制电极 34 的电位要求并非如像素电极 33 的要求一样严谨，因此本发明主要是采用控制电极 34 的电位由其它数据线所提供（如数据线  $D_1$  的电位由数据线  $D_3$  所提供）的方式，然而在其它实施例中，应该不排除像素电极 33 的电位由其它数据线提供的可能。

[0089] 一般而言，液晶显示面板为解决串音（cross talking）或闪烁（flicker）的问题，通常会采取如帧反转（frame inversion）、行反转（row inversion）、列反转（column inversion）或点反转（dot inversion）等反转驱动技术，其中，又以点反转驱动技术最为常用。而点反转驱动的特征之一为相邻两数据线的信号极性彼此相反。因此，图 5 或图 6 的液晶显示面板，若在点反转驱动的操作下，则数据线  $D_2$  与数据线  $D_3$  的信号极性将彼此相反。因此，图 5 的实施例将边界数据线（数据线  $D_1$ ）与数据线  $D_3$  电性相连接于 C 处，将可使边界数据线获取与数据线  $D_2$  极性相反的电压。且由于边界数据线与数据线  $D_3$  的跨距最短，因此边界数据线与数据线  $D_3$  相连接为优选，不但可节省所需的线材成本，亦因传输路线较短而使数据线整体的电阻值较小，进而减少信号延迟的问题。然而值得注意的是，边界数据线并非限制于连接于数据线  $D_3$ ，其也可连结于任何可提供相反于数据线  $D_2$ （即与该边界数据线相邻的数据线）的信号极性的数据线。如图 8 所示，在另一实施例中，边界数据线与数据线  $D_5$  连接于 E 处。另外，虽然图 5 中边界数据线与数据线  $D_3$  的连接处 C 位于像素矩阵 500 的外部，然而本发明并未限定连接处 C 的所在，其也可设于像素矩阵 500 内的任何位置。

[0090] 此外，虽然图 5 的面板的扫描线端（栅极）部分对应于  $m+1$  条扫描线，亦需提供  $m+1$  个扫描信号以供驱动像素，即传统只能提供  $m$  个扫描信号的栅极驱动器亦将不再适用。然而，由于栅极驱动器的电路设计一般而言将比源极驱动器的电路设计来得容易，因此重新设计栅极驱动器将比重新设计源极驱动器所耗成本来得低廉许多。因此，关于  $m+1$  条扫描线的信号提供，建议可重新设计栅极驱动器与之搭配；而本发明将主要着重在面板数据信号的提供方式的设计。然而，事实上，在其它实施中，本发明的源电极数据信号的提供方

式亦可推广至栅电极扫描信号的提供。

[0091] 图 5 的第一实施例中, 将像素矩阵 500 左边最外侧数据线  $D_1$  定义为边界数据线, 并将该边界数据线与数据线  $D_3$  电性连接, 通过源极驱动器 502 的信号输出管脚  $P_2$  同时提供数据信号给边界数据线及数据线  $D_3$ 。如此一来像素矩阵 500 即可匹配传统的源极驱动器来控制面板。同理可推得, 在另一实施例中, 如图 9 所示, 亦可定义像素矩阵 600 右边最外侧数据线  $D_{n+1}$  为边界数据线, 并将该边界数据线与数据线  $D_{n-1}$  电性连接于 F 处, 或与任何能提供和数据线  $D_n$  相反信号极性的数据线电性连接, 如此一来原先需要  $n+1$  个数据信号的面板, 将转而只需  $n$  个数据信号, 故可匹配传统的源极驱动器。在此, 像素矩阵 600 的信号波形操作方式与第一实施例相似, 于此不再赘述。然而, 特别注意的是, 为配合图 9 的数据线连接设计, 其像素单元内的元件的连接方式与图 5 内的元件连接方式左右颠倒, 亦即以最后一条数据线内的像素为例, 其第二晶体管  $T_2$  位于像素内的右侧并与边界数据线 (数据线  $D_{n+1}$ ) 连结, 而第一晶体管  $T_1$  位于像素内的左侧并连结于数据线  $D_n$ , 如此一来通过将边界数据线与数据线相连接于 F 处将可提供控制电极 34 所需的电位。

[0092] 然而, 如图 10 所示, 在图 5 的面板画面操作的过程中, 每一个像素列中的每一个像素的像素电极 33 和与其相邻的数据线之间, 将会产生寄生电容  $C_1$ , 以及每一个像素的控制电极 34 和与其相邻的数据线之间, 亦会产生寄生电容  $C_2$ 。然而, 如图 10 所示, 以  $m \times n$  像素矩阵为例, 每一个像素列包含  $m$  个像素, 且由于每一个数据线与其相邻两侧的像素电极 33 都会产生寄生电容  $C_1$  及  $C_2$ , 因此源极驱动器 502 每一输出管脚所对应的数据线将分别耦合  $2m$  个  $C_1$  及  $2m$  个  $C_2$ 。但由于输出管脚  $P_2$  是对应连接于数据线  $D_3$  与边界数据线的, 因此, 输出管脚  $P_3$  所对应的数据线将有别于其它输出管脚而与  $3m$  个  $C_1$  及  $3m$  个  $C_1$  耦接。由此, 其耦合的总寄生电容值将大于其它输出管脚。

[0093] 如此一来, 在面板画面操作中, 输出管脚  $P_2$  所对应的电容总负载将远大于其它输出管脚, 并造成由输出管脚  $P_2$  输出的信号在传输过程中产生严重的 RC 延迟问题。例如, 以数据线  $D_2$  与边界数据线 (数据线  $D_1$ ) 上的数据信号传输来做比较, 图 11a 与图 11b 为根据第一实施例 (图 5 或图 10 所示), 分别为数据线  $D_2$  与边界数据在线信号延迟现象示意图。图 11a 中  $G$  表示扫描线的扫描信号,  $W_0$  是从输出管脚  $P_1$  发出的原始信号波形, 该信号波形将透过数据线  $D_2$  传输并配合各扫描线的驱动而被该列的对应像素所接收。然而, 如前所述, 由于数据线  $D_2$  其上的寄生电容效应, 将使得信号传输至数据线末端时产生 RC 延迟现象, 而使得其所对应的像素列末端的像素所接收到的信号波形变形如  $W_m$ , 即该像素的有效充电时间将缩短为  $T_{C1}$ 。同样地, 图 11b 中  $W_0$  是从输出管脚  $P_2$  发出的原始信号波形, 然而, 由于输出管脚  $P_2$  所连结的寄生电容总值比其它输出管脚都来得大, 即其 RC 延迟效应将比其它数据线严重, 因此该列末端的像素所接收到的信号波形  $W_m$  的失真程度 (变形程度) 将比图 11a 中的  $W_m$  来得严重, 而其有效充电时间  $T_{C2}$  将比  $T_{C1}$  更短, 造成像素充电 (charging) 不足, 而影响显示质量。

[0094] 为解决如图 11b 的数据线  $D_{n-1}$  信号延迟问题, 本发明基于图 5 实施例的结构更进一步提出改良设计, 如图 12 所示。图 12 是本发明的第二实施例, 其大部结构与图 5 相同, 且相同的元件以相同的编号表示, 不同之处在于, 图 12 中的像素矩阵区 600 的最左侧的第 1 像素列中的每一像素内增设辅助线 L, 辅助线 L 位于边界数据线以及与该边界数据线相邻的薄膜晶体管  $T_2$  之间。优选地, 辅助线 L 设于边界数据线及其相邻的像素电极 33 或控制

电极 34 之间,其结构示意图如图 13 所示。图 13 是图 12 的第 1 像素列内的像素结构示意图,然而要注意的是图 12 的像素结构并非以图 13 所示为限,任何与图 12 的电路等效的像素结构都可以使用。在图 13 中,第一像素列内的像素结构中,辅助线 L 位于边界数据线 ( $D_1$ ) 与像素电极 33 及控制电极 34 之间。优选地,辅助线 L 大致平行于像素电极 33 与控制电极 34。辅助线 L 可以是浮接线或连结时变信号或非时变信号,其中该非时变信号可以为极性为正的信号,例如,辅助线 L 可以直接连接共同电极电位。

[0095] 同理,图 12 的像素结构,在面板进行显示操作时,辅助线 L 与像素电极 33 之间将产生寄生电容  $C_1$ ,以及与控制电极 34 之间产生寄生电容  $C_2$ ,如图 14 所示。通过辅助线 L 的设计,将可避免边界数据线与像素电极 33 和控制电极 34 之间分别产生寄生电容,亦即,边界数据线将不再耦接寄生电容  $C_1$  和  $C_2$ ,进而大幅降低边界数据线的电容负载。然而,如图 14 所示,若辅助线 L 与边界数据线之间的间隔过小,也将会使辅助线 L 与边界数据线之间另外产生寄生电容  $C_3$  (如图虚线所示),而该电容  $C_3$  亦将使得边界数据线的电容负载增加,最后终究无法改善边界数据线的 RC 负载过大的问题。因此,在设计时辅助线 L 与边界数据线之间的间距应至少维持适当距离  $d$  (如图 14 所示),避免  $d$  过小,优选地, $d$  的选择以使得  $C_3$  的电容值远小于  $C_1$  与  $C_2$  的电容值为原则。

[0096] 如前所述,由于边界数据线与辅助线 L 之间维持适当的间距  $d$ ,使得边界数据线与辅助线 L 之间的寄生电容  $C_3$  与  $C_1$  和  $C_2$  相较之下可以忽略不计。比较图 14 与图 10 可知,图 14 的边界数据线并无耦接如图 10 的寄生电容  $C_1$  与  $C_2$ ,因此将大幅降低输出管脚  $P_2$  的传导线路的电容负载,进而大幅改善如图 11b 的信号延迟问题。由图 14 亦知,辅助线 L 的设计具有下列两项主要功能:(1). 将边界数据线和与其相邻的像素电极和控制电极隔离开来,使得边界数据线与像素电极和控制电极之间不致产生寄生电容  $C_1$  和  $C_2$ ,进而改善输出管脚  $P_3$  信号传输的 RC 延迟问题(2). 通过辅助线 L 的设置,使得辅助线 L 和与其相邻的像素电极 33 和控制电极 34 之间能分别产生耦合电容  $C_1$  和  $C_2$ ,而使第 1 像素列内的左右两侧的寄生电容效应对称,避免造成该像素列与其它像素列的亮度不均,而影响画面的显示质量。然而,在另一实施例,为求设计的简单并改善信号 RC 延迟的问题,像素面板的设计亦可无须设置如图 12 的辅助线 L 而仅将边界数据线与像素电极以及控制电极的间距拉大,使得边界数据线与像素电极以及控制电极之间不致产生寄生电容或仅产生微小的寄生电容,如此亦能改善 RC 延迟的问题。不过,诚如前述,如此的设计由于缺乏辅助线 L,其将使像素电极的左右两侧电容无法对称,进而影响到显示质量。同理,如前所述,在另一实施例,若定义数据线  $D_{n+1}$  为边界数据线,则亦可仿照上述第二实施例的实施方式,在图 9 的面板的第  $n+1$  像素列上增设辅助线 L,而得到如图 15 所示的设计。

[0097] 在图 12 的实施例中,整个  $n \times m$  像素矩阵区 600 亦可定义为面板的显示区。然而如第二实施例中所述,由于边界数据线与辅助线 L 之间的间距须维持适当的距离  $d$ ,因此,在另一实施例中,我们可将边界数据线直接设置在面板的显示区外,由此拉大边界数据线与辅助线 L 之间的距离,如图 16 所示。图 16 为本发明的第三实施例,其中,虚线部分表示整个面板的显示区 S,而边界数据线设置在显示区 S 之外。在图 16 中,整个像素矩阵依然由  $n+1$  条数据线与  $m+1$  条扫描线所构成的  $n \times m$  像素矩阵,其中第 1 像素列可分割为两个次像素列,分别为宽幅为  $d_1$  的第一次像素列与宽幅为  $d_2$  的第二次像素列。第一次像素列位于显示区 S 内,并包含像素电极 33 与控制电极 34 用以显示像素;而第二次像素列位于显示区 S

外。其中,辅助线 L 位于第一次像素列内。然而,在另一实施例中,辅助线 L 与边界数据线亦可都设于第二次像素列内,亦即,辅助线 L 与边界数据线都位于显示区 S 外。在另一实施例中,如图 16 所示,第一次像素列是由辅助线 L 与数据线  $D_2$  所界定的区域,而第二次像素列是由辅助线 L 与边界数据线所界定的区域,即,整个显示区 S 是辅助线 L 与数据线  $D_{n+1}$  所界定的区域。

[0098] 优选地,在图 16 的实施例中,第一次像素列的宽幅  $d_1$  与第二次像素列的宽幅  $d_2$  为相等,且等于其它像素列的宽幅;如此的像素区布局,将使像素区的尺寸规格及像素制造过程的光罩容易设计,增加制造过程的容易度,且因边界数据线与辅助线 L 的距离至少保持一个像素列的宽幅,从而使边界数据线与像素电极和控制电极之间不致于产生寄生电容。另外,在另一实施例中,图 16 中的第一次像素列内的第二晶体管  $T_2$  亦可设置于第二次像素列中,亦即设置于显示区 S 外,如图 17 所示。同理,如前所述,若定义数据线  $D_{n+1}$  为边界数据线,则亦可仿照上述第三实施例的实施方式,而得到如图 18 所示的设计。

[0099] 如上所述,本发明的特征与优点在于,其提供一种液晶显示面板,具有像素矩阵,其内部数据线总数大于像素列总数,且其可在未改变传统源极驱动器的结构下来操作面板像素,亦即其数据线所需的数据信号可全部由传统源极驱动器所提供,因此不需再重新设计新的驱动器与之匹配。同时本发明也同时提出解决可能存在的信号延迟问题及寄生电容不对称而致显示质量不佳的方法。然而,本发明的设计并非仅局限于应用于如图 6 所示的像素结构,其也可应用于任何具有如下像素结构特征的面板:(1) 具有  $n$  个像素列及  $m$  个像素行的像素矩阵区,其中多个像素形成在该像素矩阵区内的  $n+1$  条数据线和  $m+1$  条扫描线的交叉处(2) 每一个像素单元至少包含两个晶体管及一个像素电极,且每一个像素单元是通过其左右两侧的数据线所提供的信号控制的。因此,诚如上述(1)(2)两点的像素结构特征,本发明也可应用于如图 2 所示的具有三个薄膜晶体管的像素面板。

[0100] 以上已经公开了本发明技术内容及技术特点,然而本领域技术人员在根据本发明的教示和公开的情况下,在不背离本发明精神的同时进行各种替换及修饰。因此,本发明的保护范围应该不局限于实施例所公开的内容,而是应该包括各种不背离本发明的替换及修饰,并为以下的权利要求所涵盖。

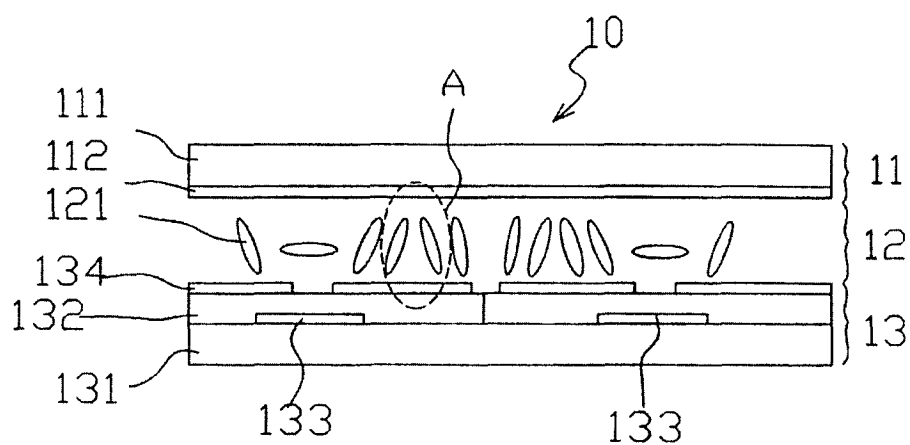


图 1 (现有技术)

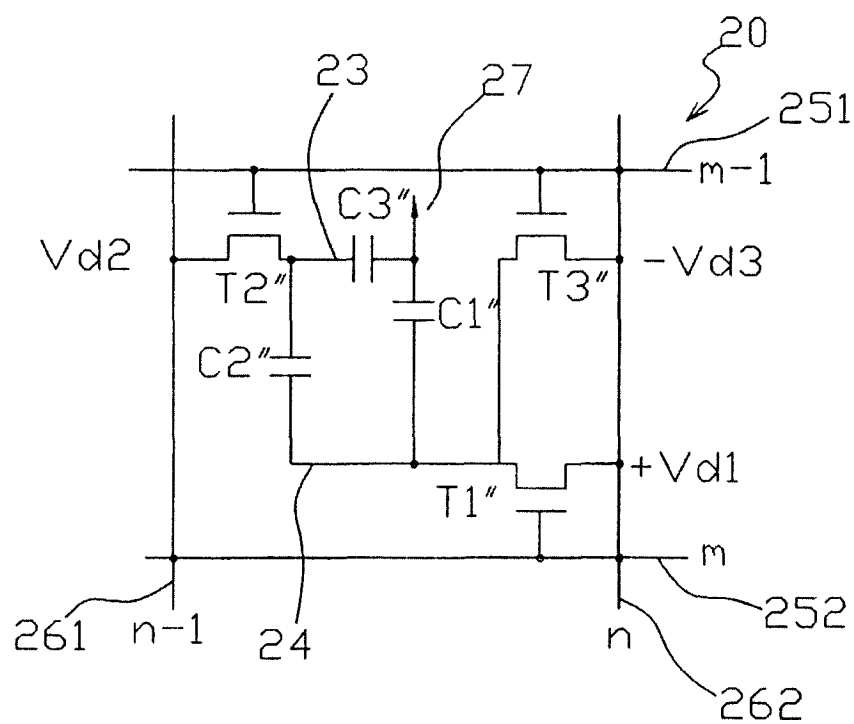


图 2 (现有技术)

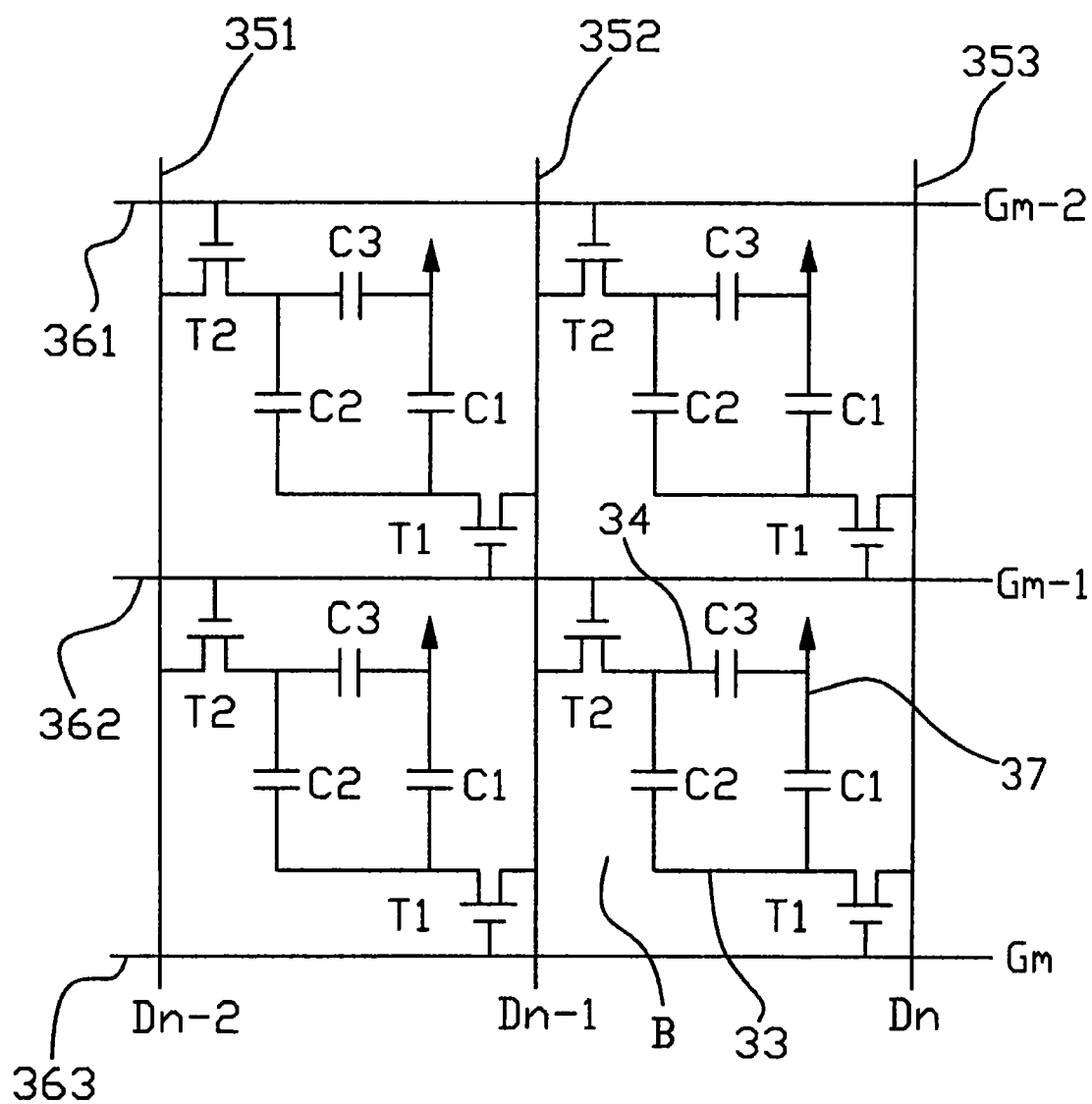


图 3

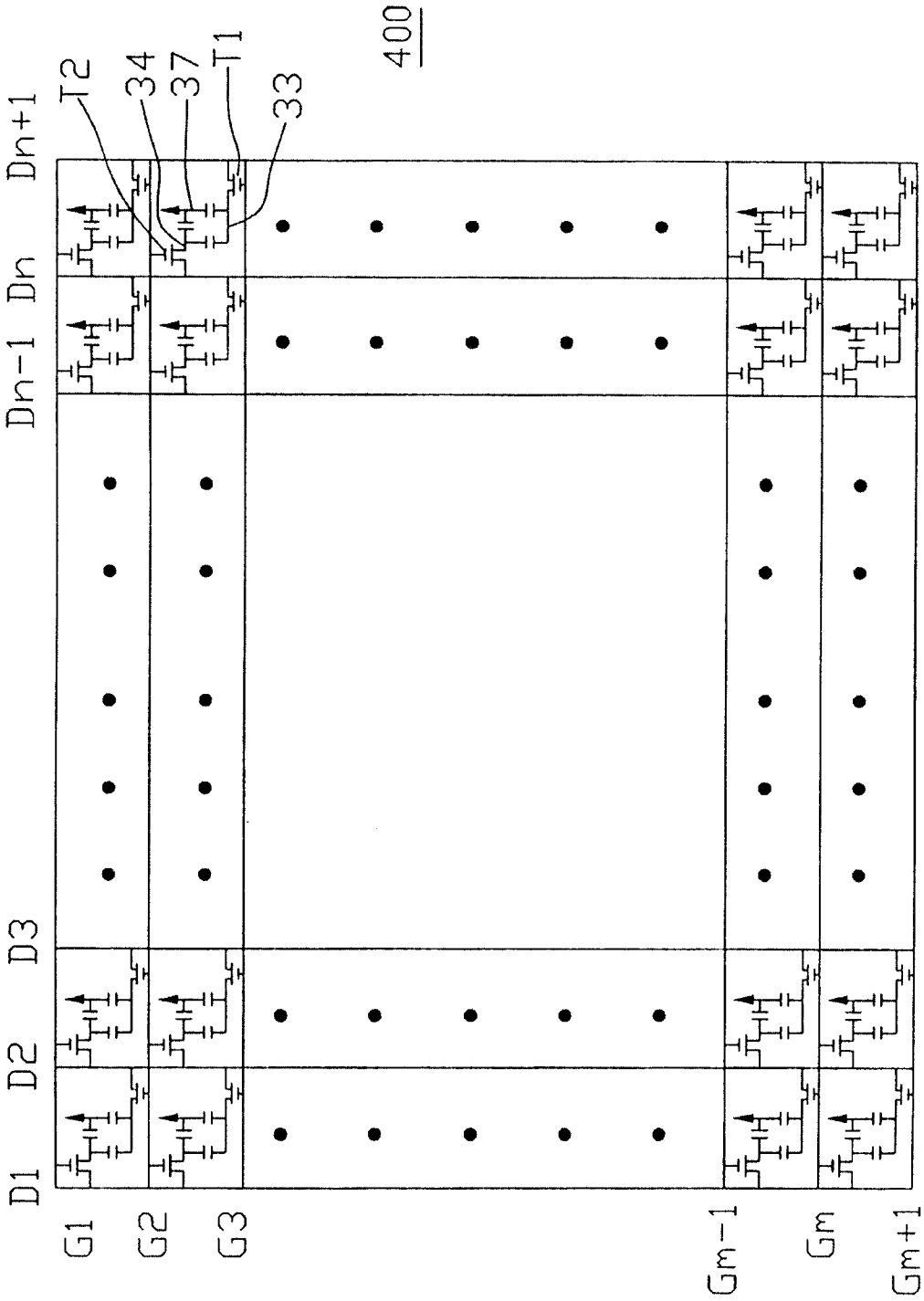
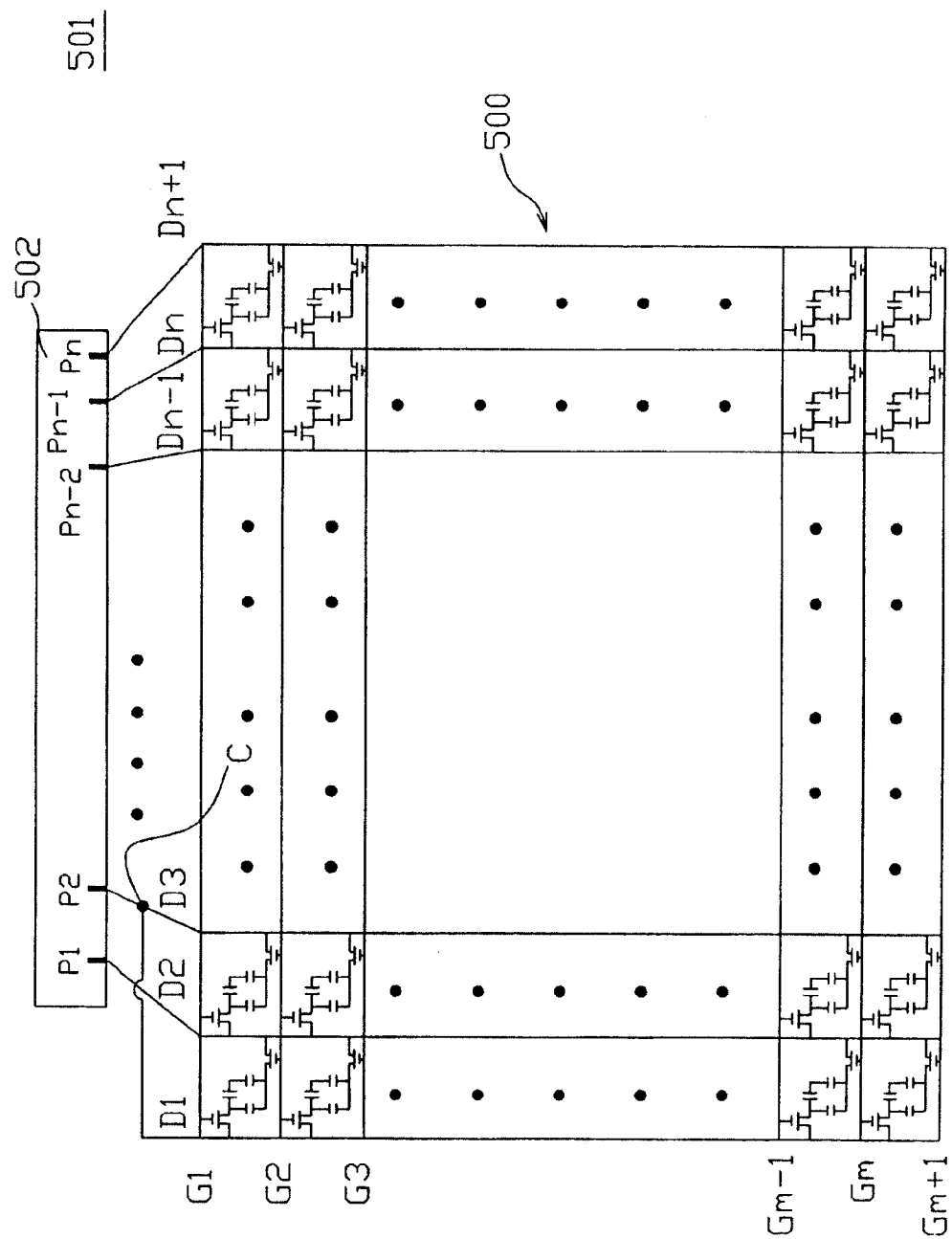


图4





5  
圖

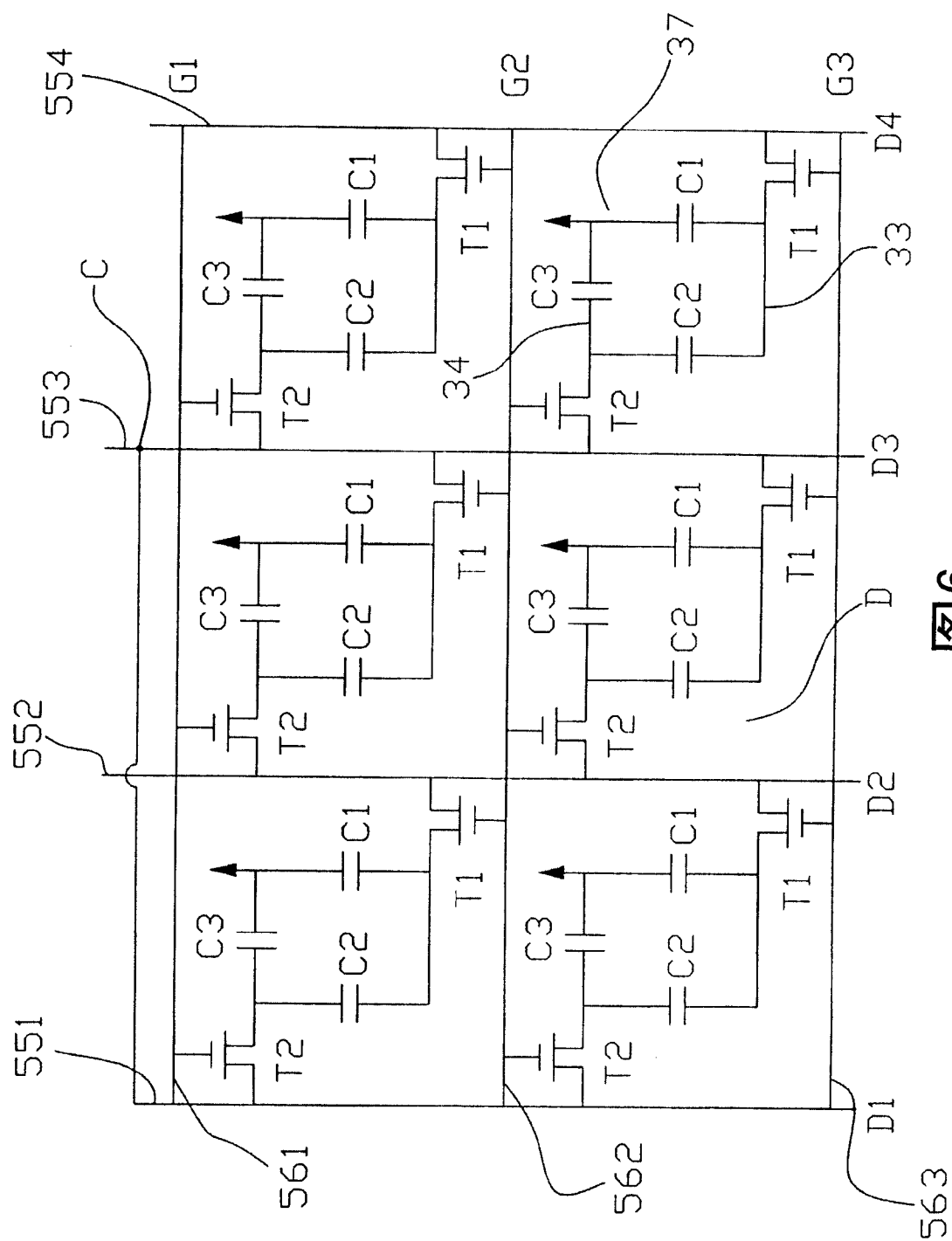


图6

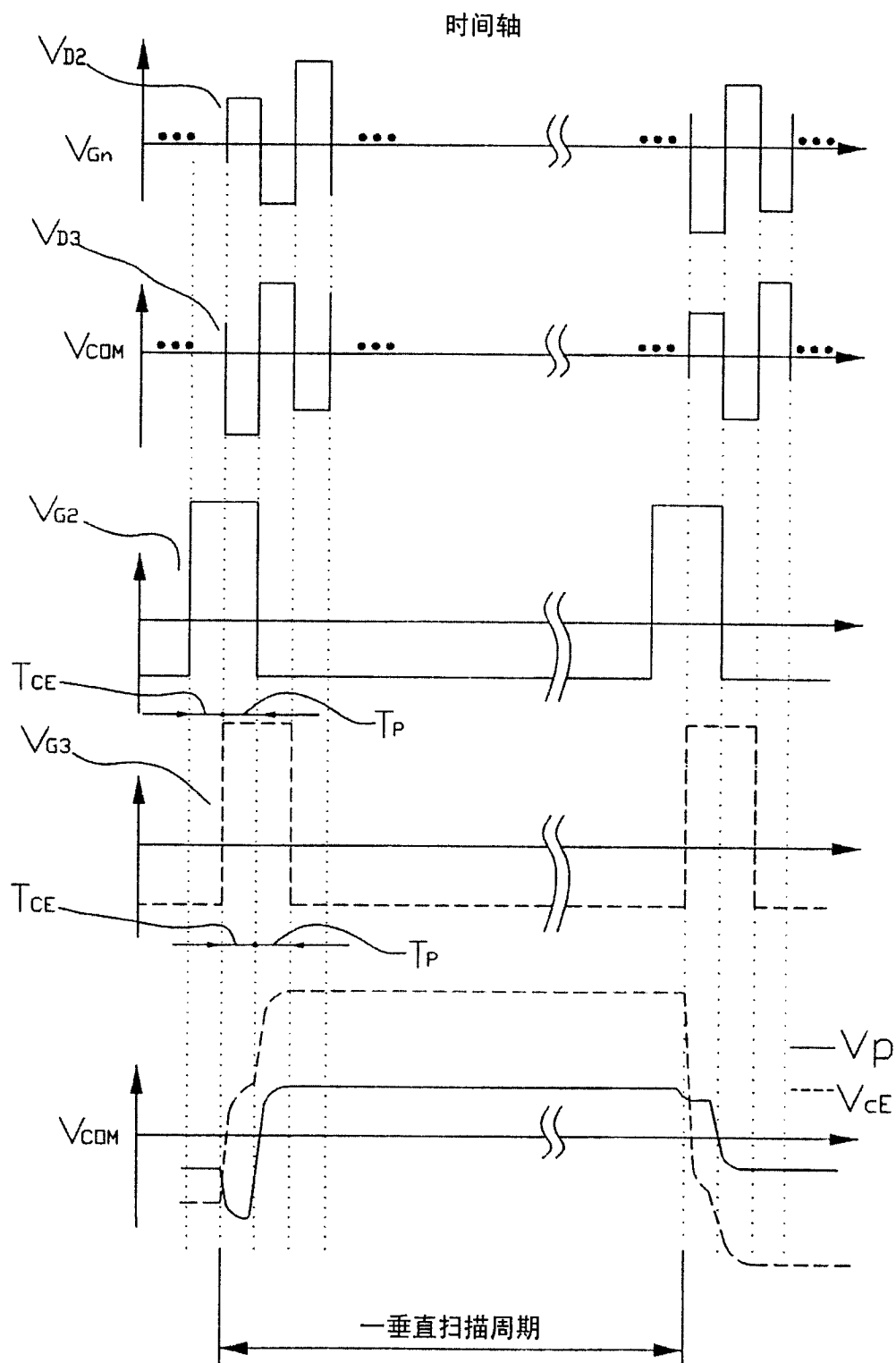


图 7

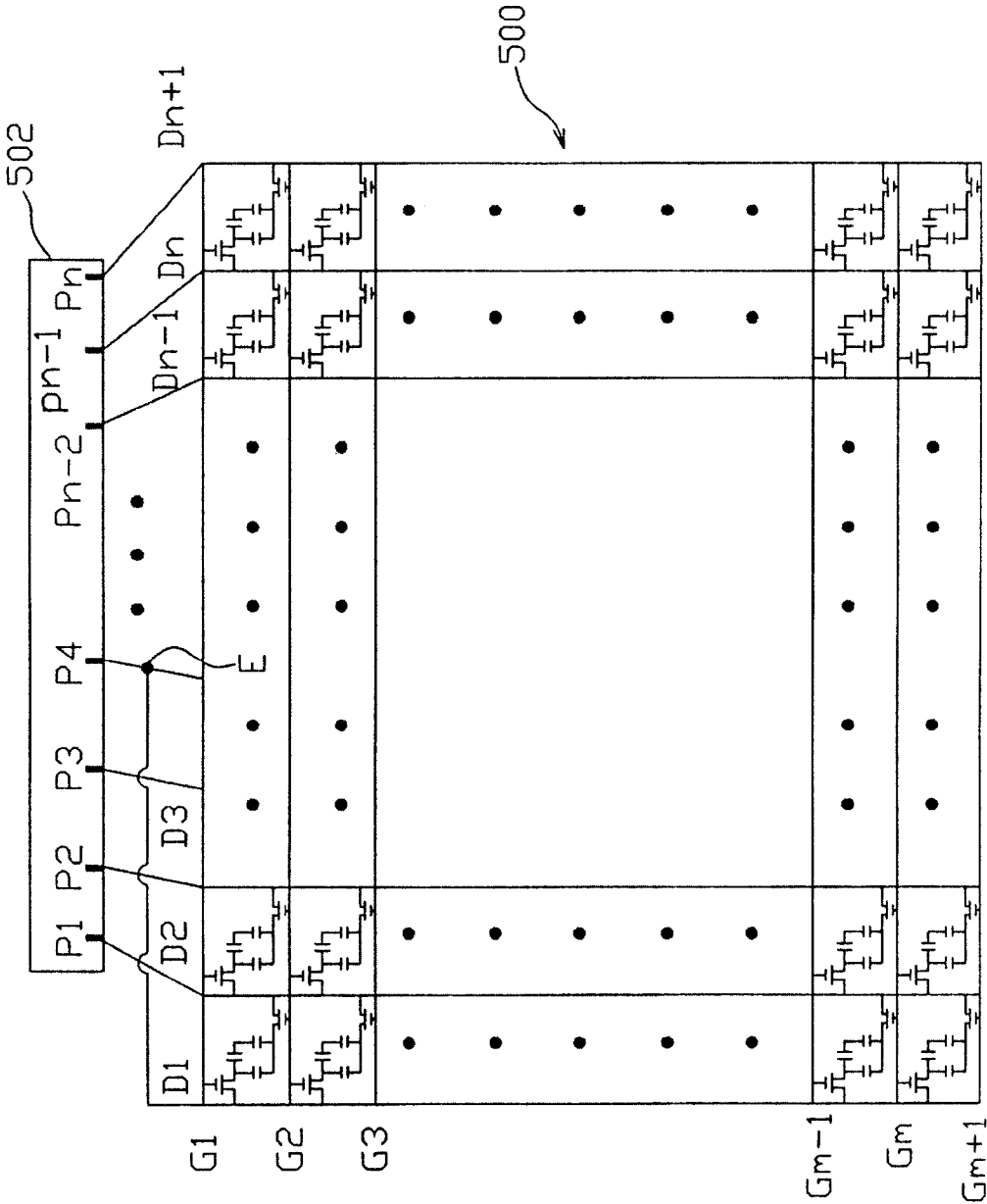


图8

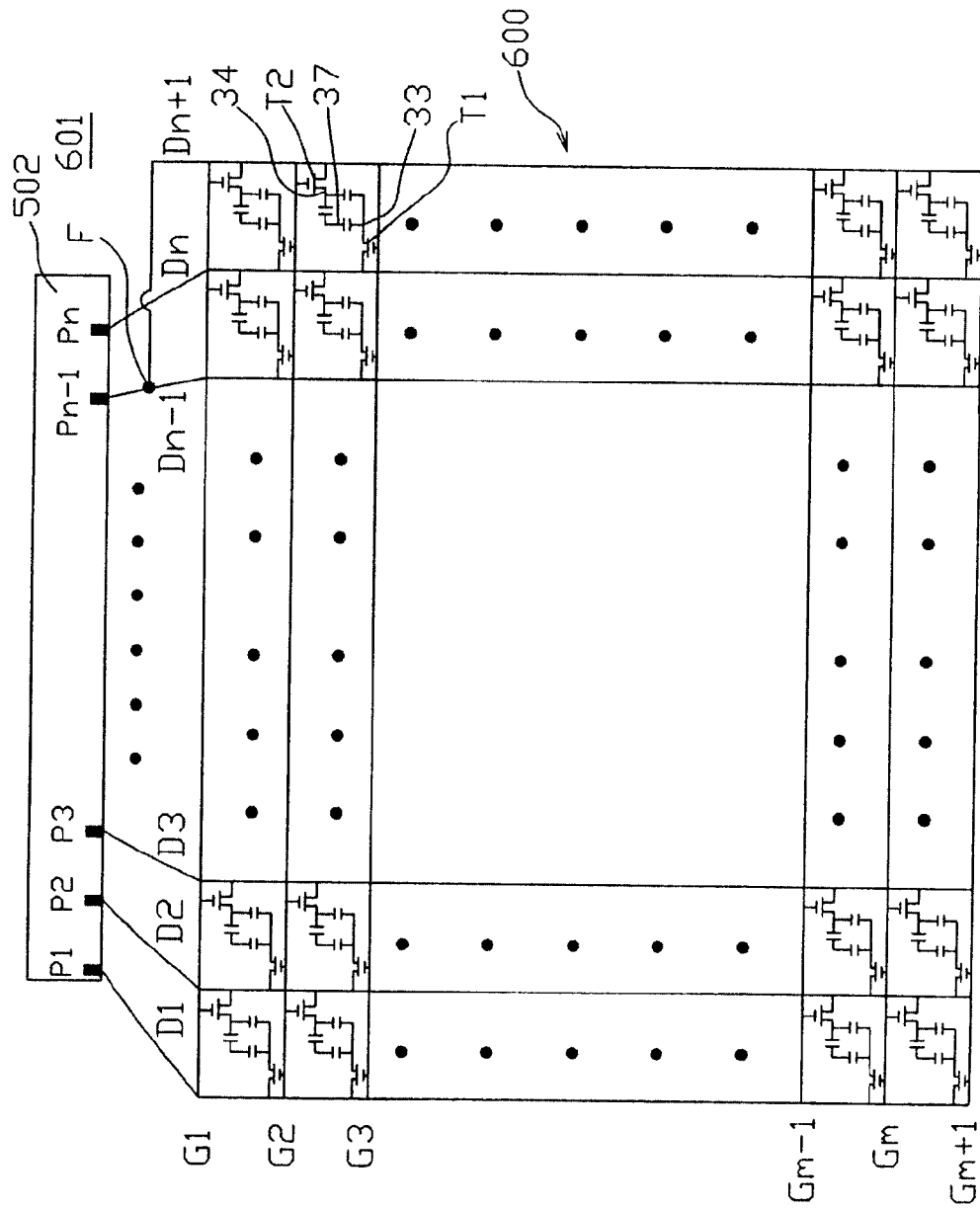


图9

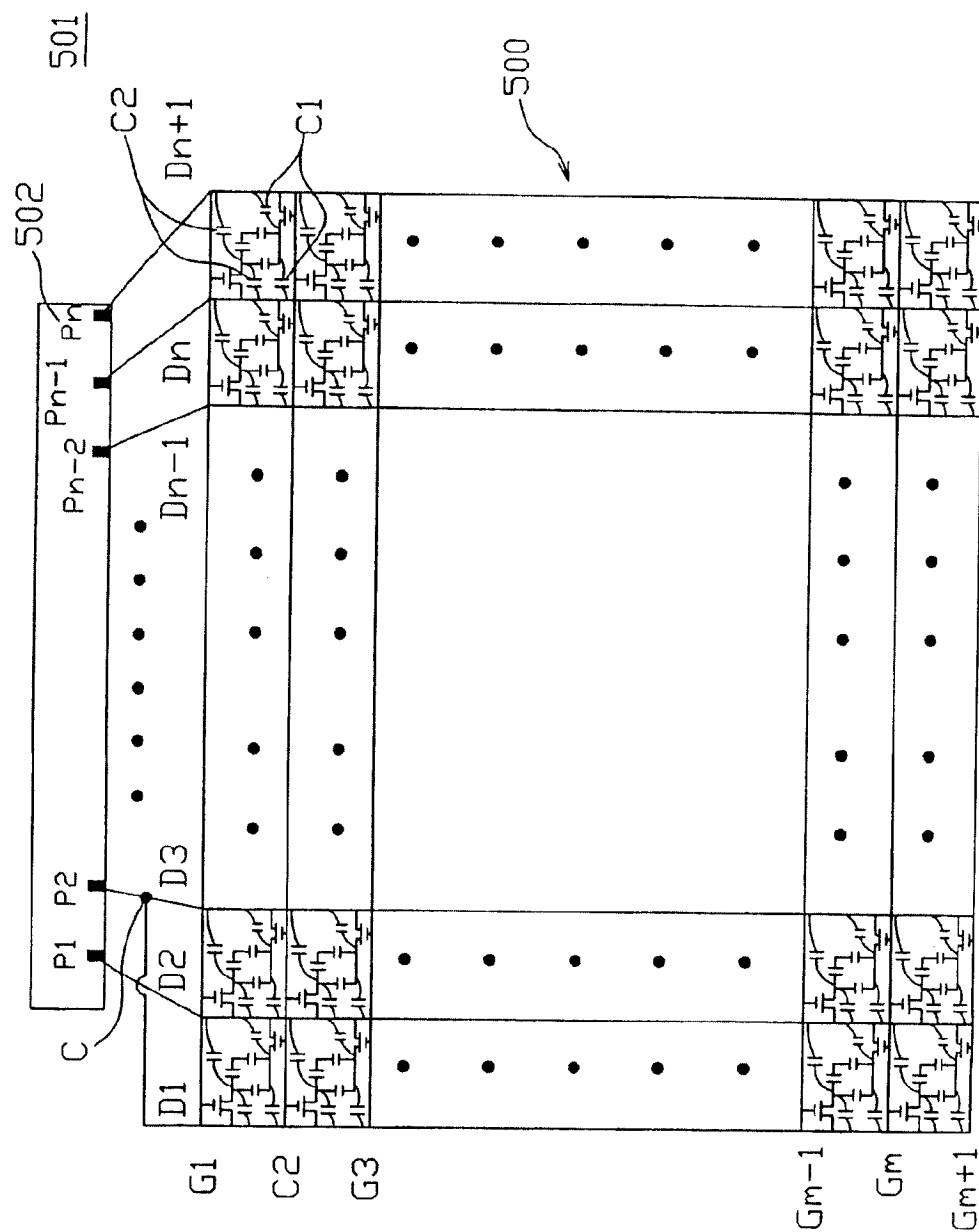


图10

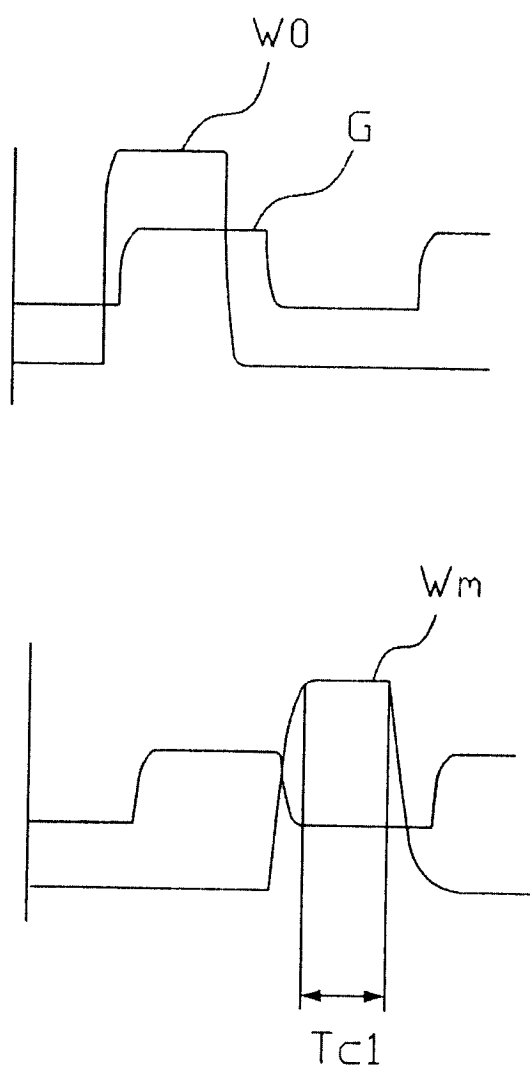


图 11a

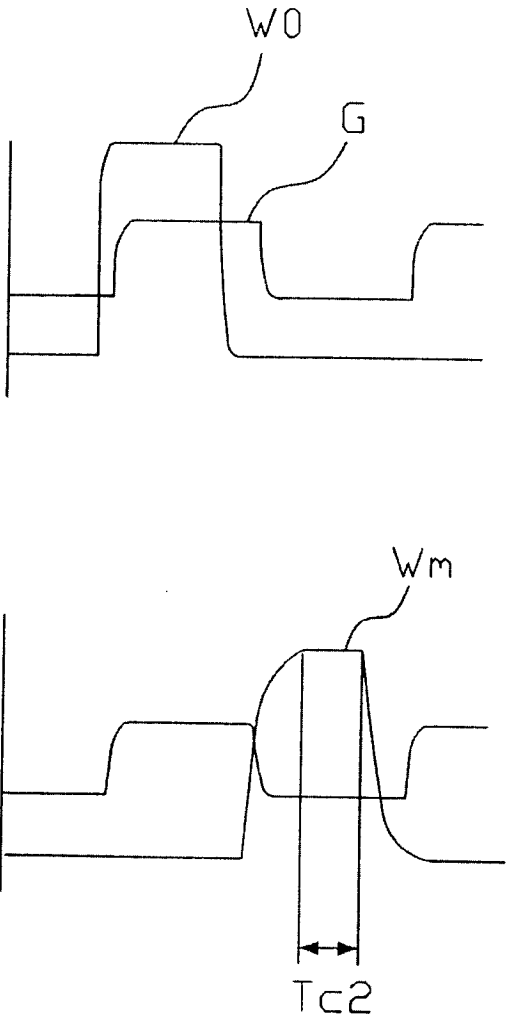


图 11b



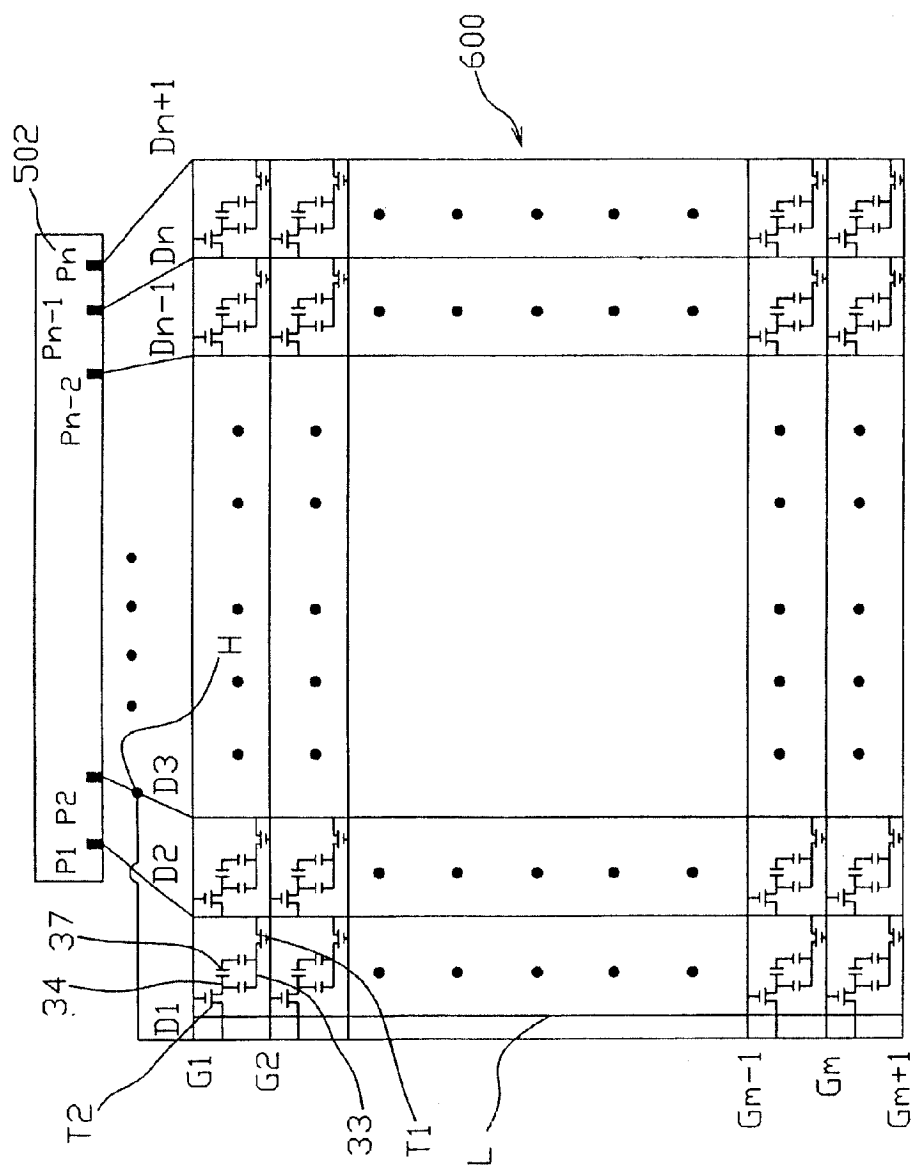


图 12

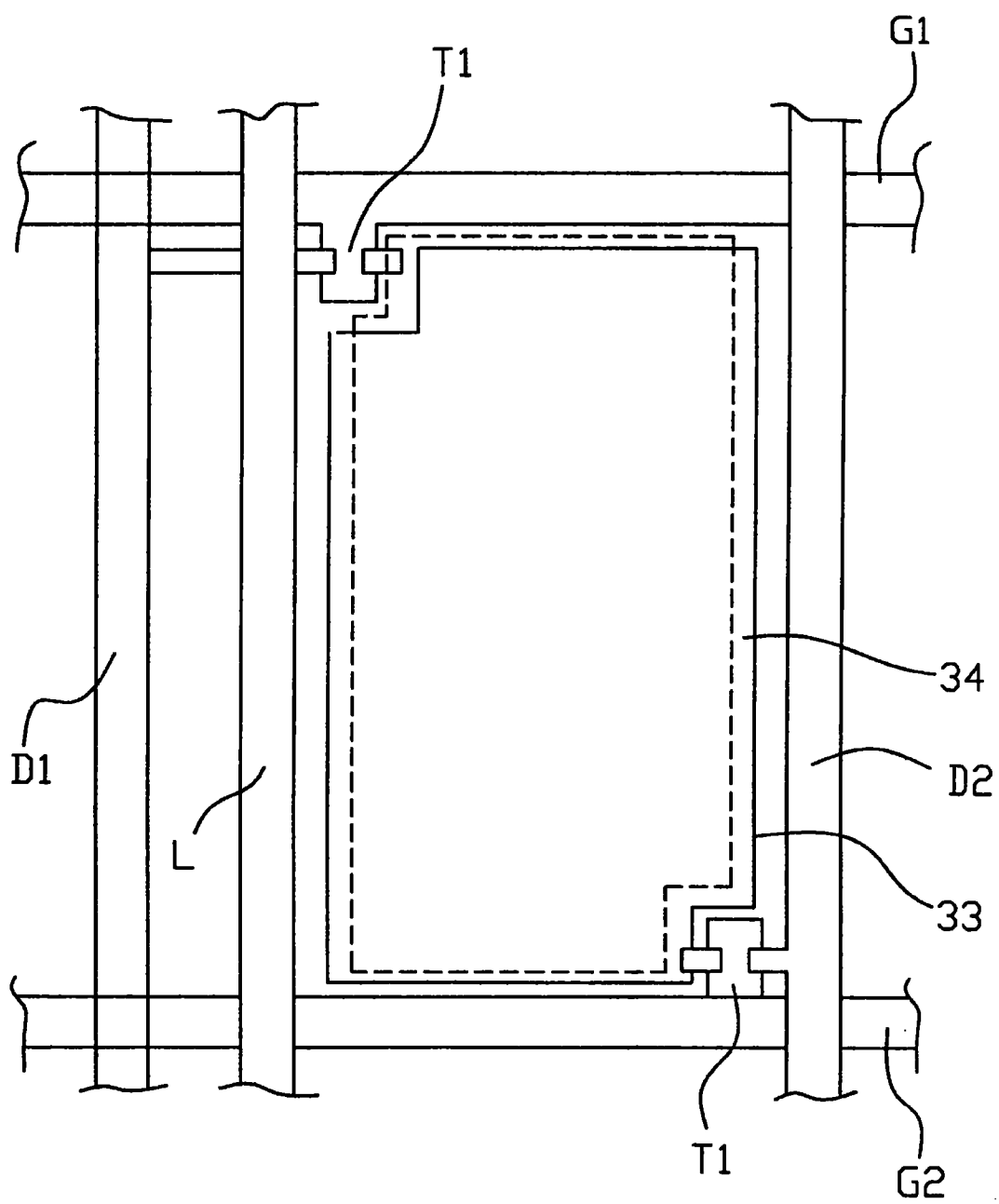


图 13

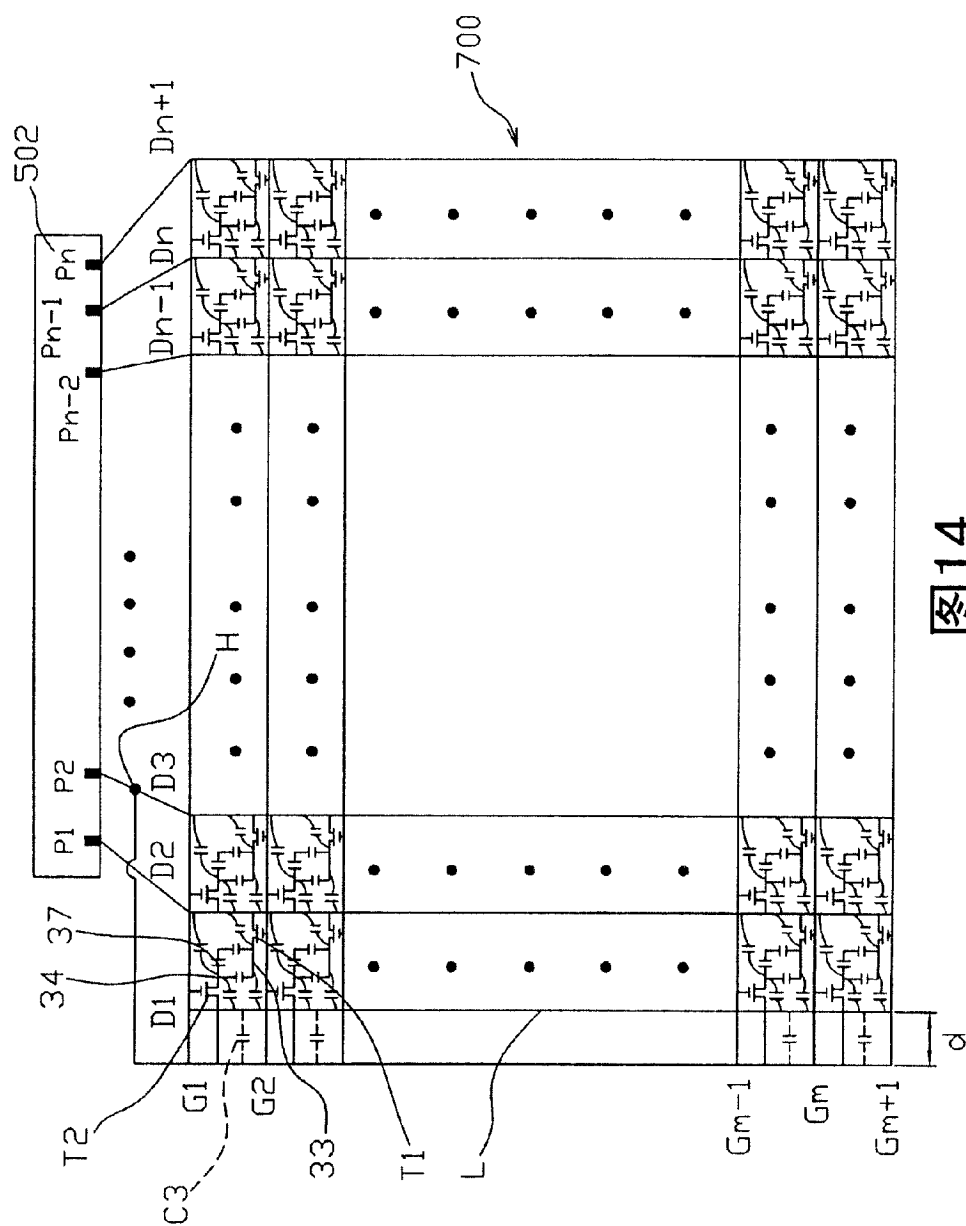


圖 14

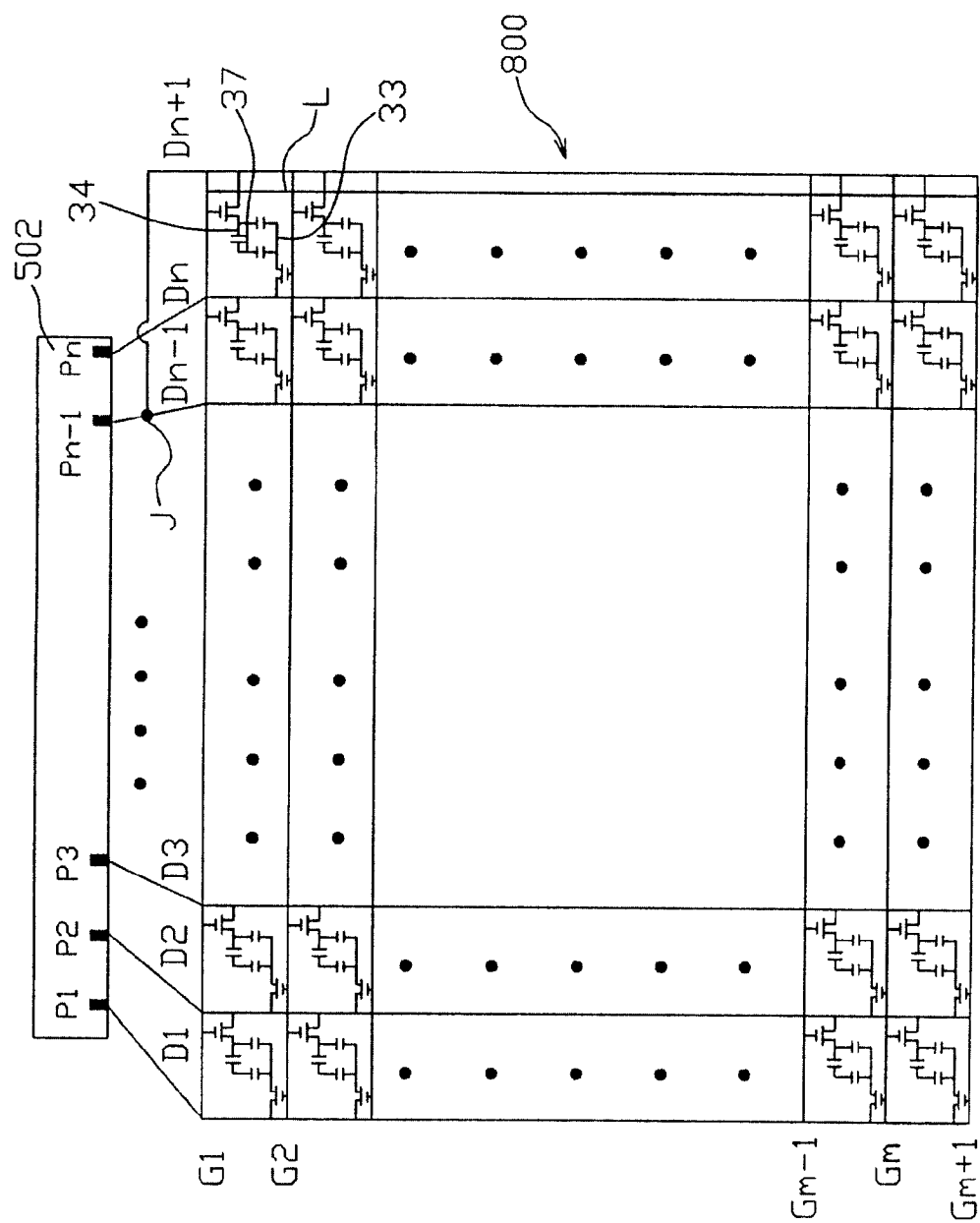


图15

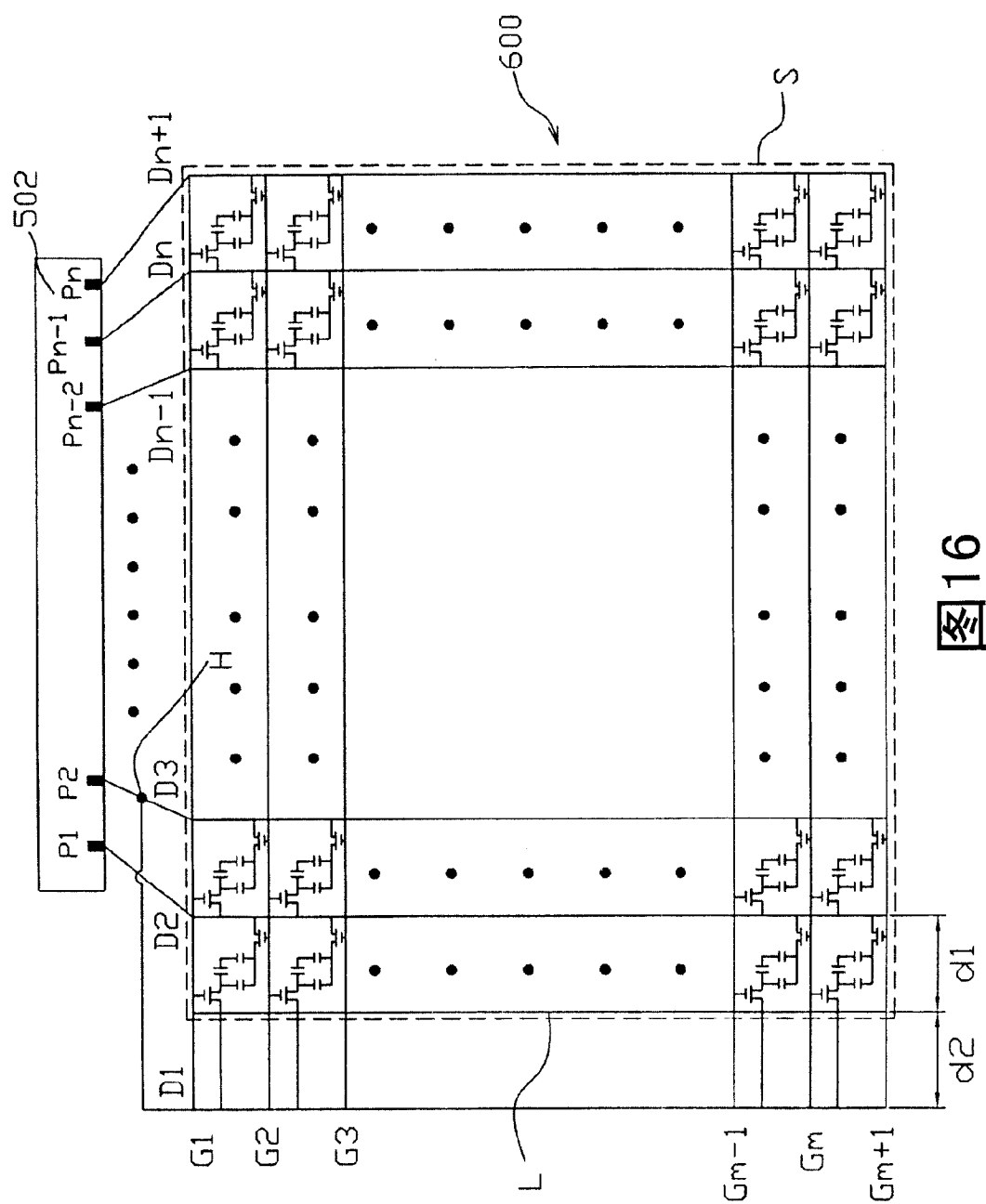


圖 16

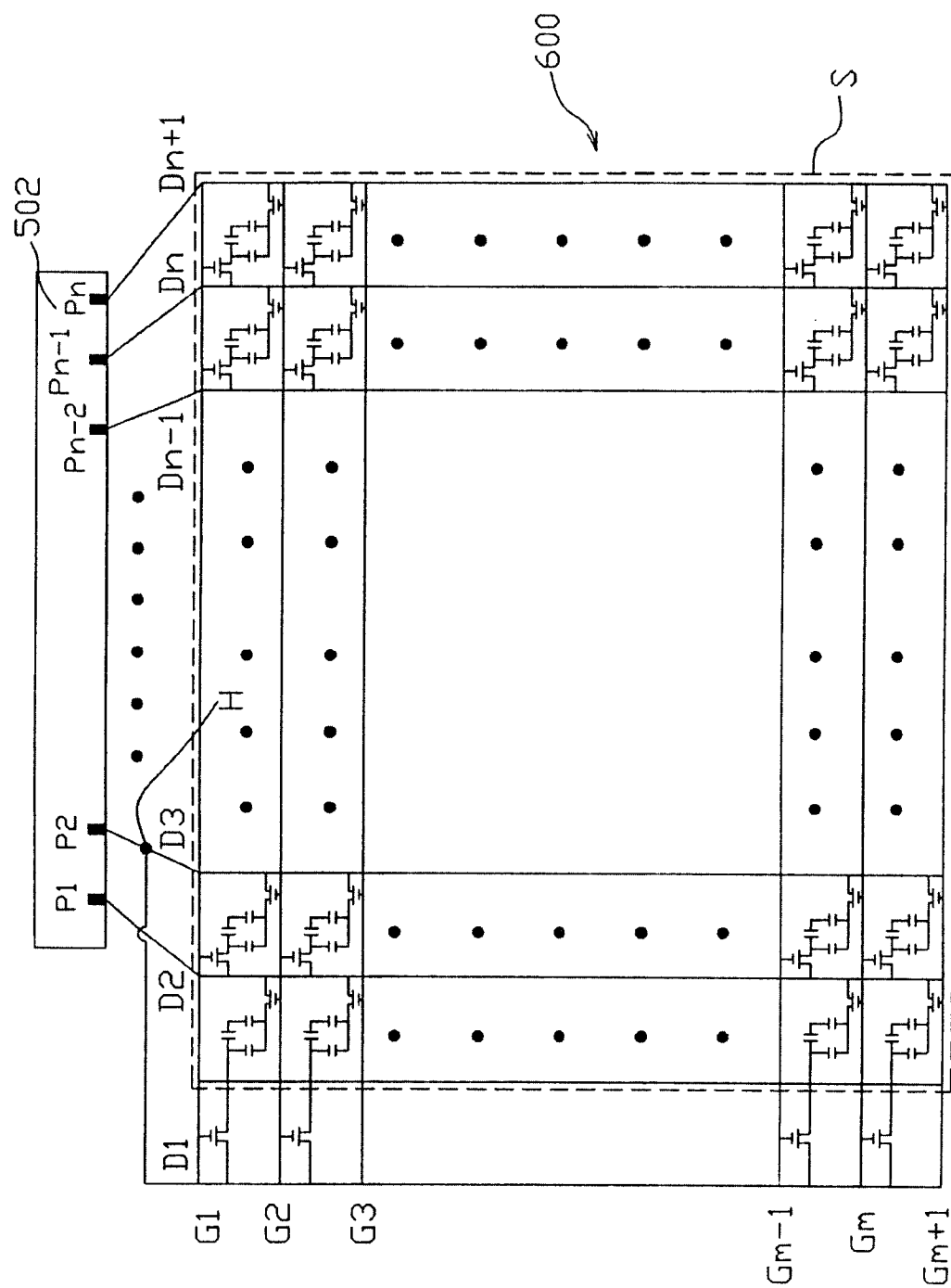


图 17

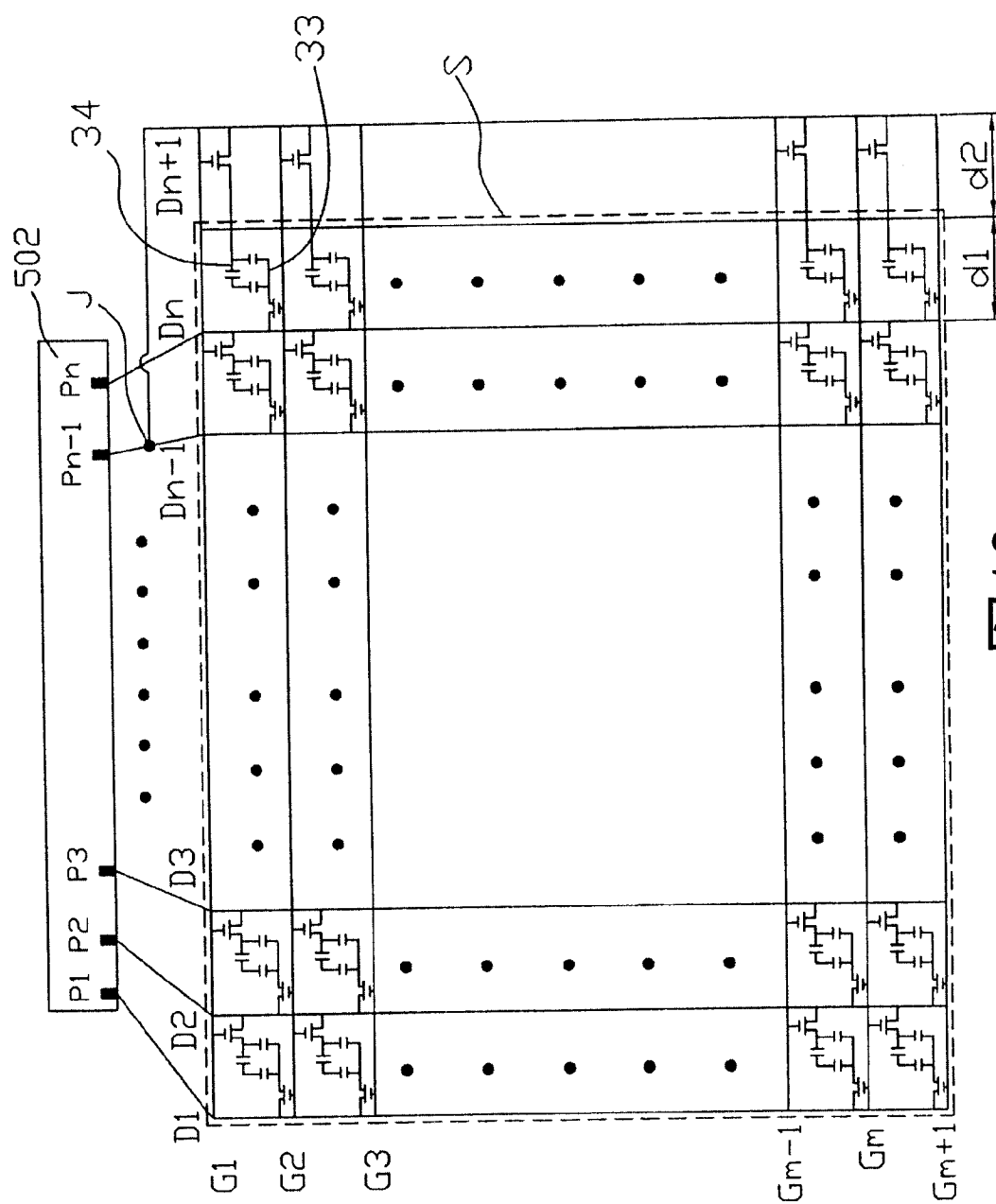


图18

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示面板及其驱动方法                                   |         |            |
| 公开(公告)号        | <a href="#">CN101206321B</a>                   | 公开(公告)日 | 2010-06-30 |
| 申请号            | CN200610170084.9                               | 申请日     | 2006-12-18 |
| [标]申请(专利权)人(译) | 瀚宇彩晶股份有限公司                                     |         |            |
| 申请(专利权)人(译)    | 瀚宇彩晶股份有限公司                                     |         |            |
| 当前申请(专利权)人(译)  | 瀚宇彩晶股份有限公司                                     |         |            |
| [标]发明人         | 潘轩霖<br>施博盛                                     |         |            |
| 发明人            | 潘轩霖<br>施博盛                                     |         |            |
| IPC分类号         | G02F1/133 G02F1/136 G09G3/36                   |         |            |
| 代理人(译)         | 林锦辉                                            |         |            |
| 审查员(译)         | 龚春娟                                            |         |            |
| 其他公开文献         | CN101206321A                                   |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

一种液晶显示面板及其驱动方法，包含像素矩阵，其包含由多条数据线及扫描线相互交叉所形成的多个像素，其中，每一个像素包含第一薄膜晶体管、第二薄膜晶体管、控制电极及像素电极。该第一薄膜晶体管的第一电极连接至数据线，第二电极连接至该像素电极，其栅极连接至扫描线。该第二薄膜晶体管的第一电极连接至另一相邻的数据线，第二电极连接至该控制电极，其栅极连接至另一相邻的扫描线。其中，该像素矩阵最外围两条该数据线之一，称为边界数据线，该边界数据线与另一非相邻的数据线连结，且该边界数据线和与其相邻的像素电极之间具有辅助线。该液晶显示面板，除了具有广视角之特性外，并可搭配传统源极驱动器来操作像素，同时其能改善数据信号在传送过程中所可能产生的信号延迟与寄生电容不对称的问题。

