



(12) 发明专利

(10) 授权公告号 CN 101174038 B

(45) 授权公告日 2010.05.26

(21) 申请号 200610063422.9

(22) 申请日 2006.11.01

(73) 专利权人 群康科技(深圳)有限公司

地址 518109 广东省深圳市宝安区龙华镇富
士康科技工业园 E 区 4 栋 1 层

专利权人 群创光电股份有限公司

(72) 发明人 祁小敬

(51) Int. Cl.

G02F 1/133(2006.01)

G09G 3/36(2006.01)

(56) 对比文件

CN 1845233 A, 2006.10.11, 全文.

CN 1779862 A, 2006.05.31, 全文.

CN 1447306 A, 2003.10.08, 全文.

审查员 郭栋

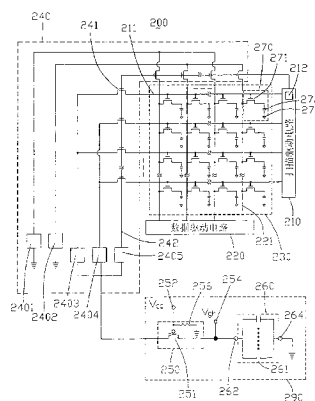
权利要求书 2 页 说明书 4 页 附图 2 页

(54) 发明名称

液晶显示器

(57) 摘要

本发明涉及可消除关机残影的一种液晶显示器,其包括一液晶显示面板、一扫描驱动电路和一数据驱动电路。该液晶显示面板包括一像素阵列、一短路测试电路和一控制单元。该扫描驱动电路用来扫描该液晶显示面板,该数据驱动电路用来在该液晶显示面板被扫描时提供灰阶电压给该液晶显示面板。该控制单元和该短路测试电路构成一放电电路,该液晶显示器断开电源时,该液晶显示面板内部储存的电荷通过该放电电路迅速释放。



1. 一种液晶显示器,其包括一液晶显示面板、一用来扫描该液晶显示面板的扫描驱动电路和一用来在该液晶显示面板被扫描时提供灰阶电压到该液晶显示面板的数据驱动电路,该液晶显示面板包括一像素阵列和一短路测试电路,其特征在于:该液晶显示面板进一步包括一控制单元,该控制单元及该短路测试电路构成一放电电路,当该液晶显示器断开电源时,该液晶显示面板内部储存的电荷通过该放电电路迅速释放。

2. 如权利要求 1 所述的液晶显示器,其特征在于:该控制单元包括一开关电路和一电荷储存电路,该短路测试电路与该开关电路、该电荷储存电路依次串联并接地。

3. 如权利要求 2 所述的液晶显示器,其特征在于:该控制单元还包括一第一直流输入端和一第二直流输入端,该开关电路包括一 P 沟道金属氧化物半导体场效应晶体管和一接地电阻,该 P 沟道金属氧化物半导体场效应晶体管的漏极连接到该短路测试电路,栅极连接到该第一直流输入端并经由该接地电阻接地,源极连接到该电荷储存电路与该第二直流输入端。

4. 如权利要求 3 所述的液晶显示器,其特征在于:该电荷储存电路包括一第一端和一第二端,该第一端连接到该 P 沟道金属氧化物半导体场效应晶体管的源极,该第二端接地。

5. 如权利要求 4 所述的液晶显示器,其特征在于:该电荷储存电路还包括多个并联于该第一端和该第二端之间的电容。

6. 如权利要求 3 所述的液晶显示器,其特征在于:该短路测试电路包括一测试控制线、多个开关薄膜晶体管和一第一测试端、一第二测试端、一第三测试端、一第四测试端、一第五测试端,该第一测试端、第二测试端接地,该第三测试端、第四测试端、第五测试端连接到该 P 沟道金属氧化物半导体场效应晶体管的漏极,该第五测试端经由该测试控制线依次与该多个开关薄膜晶体管的栅极串联,并连接到该扫描驱动电路。

7. 如权利要求 6 所述的液晶显示器,其特征在于:该扫描驱动电路包括一断电保护电路,在该液晶显示器断开电源时该断电保护电路切断该扫描驱动电路与该测试控制线的连接。

8. 如权利要求 6 所述的液晶显示器,其特征在于:该像素阵列包括多条相互平行的扫描线,多条相互平行且与该扫描线绝缘相交的数据线和多个像素单元,每一像素单元位于该多条扫描线与该多条数据线所界定的最小矩形区域内,每一奇数行扫描线连接到该第三测试端,每一偶数行扫描线连接到该第四测试端,每一奇数列数据线连接到该第一测试端,每一偶数列数据线连接到该第二测试端。

9. 如权利要求 8 所述液晶显示器,其特征在于:该像素单元包括一薄膜晶体管、一储存电容和一公共电极,该薄膜晶体管的栅极与该扫描线连接,源极与该数据线连接,漏极与该储存电容的一端连接,该储存电容的另一端与该公共电极连接。

10. 如权利要求 9 所述液晶显示器,其特征在于:该液晶显示器接通电源时,该第一直流输入端接通一 10V 直流电压,该第二直流输入端接通一 10V 直流电压,该 P 沟道金属氧化物半导体场效应晶体管的源极与漏极不导通,该第二直流输入端所接通的直流电压对该电荷储存电路所包括的多个并联电容充电;该液晶显示器断开电源时,该第一直流输入端和该第二直流输入端断开所接通的 10V 直流电压,该电荷储存电路具有高电压,该 P 沟道金属氧化物半导体场效应晶体管的源极与漏极导通,该电荷储存电路放电并经由该 P 沟道金属氧化物半导体场效应晶体管施加一高电压到该第三、第四及第五测试端,使得该短路测试

电路所包括的所有开关薄膜晶体管 and 每一像素单元所包括的薄膜晶体管先后导通,进而该多个像素单元的储存电容通过接地的该第一测试端和该第二测试端放电。

液晶显示器

技术领域

[0001] 本发明涉及一种液晶显示器。

背景技术

[0002] 由于液晶显示器具有轻、薄、耗电小等优点,因此被广泛应用于电视、笔记本电脑、移动电话、个人数字助理等现代化信息设备上。通常,在一帧画面的显示时间内,液晶显示器利用储存电容储存电荷以维持画面的显示。当该液晶显示器关机时,储存电容所储存的电荷如果不能及时释放则会出现画面残留现象。

[0003] 请参阅图 1,是一种现有技术液晶显示器的等效电路图。该液晶显示器 100 包括一液晶显示面板(未标示)、一扫描驱动电路 110 和一数据驱动电路 120。该扫描驱动电路 110 和该数据驱动电路 120 是通过玻璃覆晶(chip on glass,COG)工艺贴合在该液晶显示面板上。该扫描驱动电路 110 用来扫描该液晶显示面板,该数据驱动电路 120 用来在该液晶显示面板被扫描时提供灰阶电压到该液晶显示面板。

[0004] 该液晶显示面板包括一像素阵列 130 和一短路测试电路 140。该短路测试电路 140 通常用来在液晶显示面板制造过程后期未贴装驱动电路时检测该液晶显示面板。该像素阵列 130 包括多条平行的扫描线 111、多条平行且与该扫描线 111 绝缘相交的数据线 121 和多个像素单元 150。每一像素单元 150 位于该多条扫描线 111 与该多条数据线 121 所界定的最小矩形区域内。该扫描线 111 与该扫描驱动电路 110 连接,该数据线 121 与该数据驱动电路 120 连接。

[0005] 该像素单元 150 包括一薄膜晶体管 151、一储存电容 152 和一公共电极 153。该薄膜晶体管 151 的栅极与该扫描线 111 连接,源极与该数据线 121 连接,漏极与该储存电容 152 的一端连接。该储存电容 152 的另一端连接到该公共电极 153。该薄膜晶体管 151 用作该储存电容 152 充电、放电的控制开关。

[0006] 该短路测试电路 140 包括多个开关薄膜晶体管 (switch thinfilm transistor) 141、一测试控制线 142 和一第一测试端 1401、一第二测试端 1402、一第三测试端 1403、一第四测试端 1404、一第五测试端 1405。每一奇数行扫描线 111 分别经由一开关薄膜晶体管 141 的漏极、源极连接到该第三测试端 1403。每一偶数行扫描线 111 分别经由一开关薄膜晶体管 141 的漏极、源极连接到该第四测试端 1404。每一奇数列数据线 121 分别经由一开关薄膜晶体管 141 的源极、漏极连接到该第一测试端 1401。每一偶数列数据线 121 分别经由一开关薄膜晶体管 141 的源极、漏极连接到该第二测试端 1402。该第五测试端 1405 经由该测试控制线 142 依次与该多个开关薄膜晶体管 141 的栅极串联,并连接到该扫描驱动电路 110。上述短路测试电路 140 的结构也称为 2G2D 结构。

[0007] 该短路测试电路 140 通常用来在液晶显示面板制造过程后期未贴装驱动电路时检测该多条扫描线 111 和该多条数据线 121 是否完好。在进行液晶显示面板检测时,上述每一测试端各自分别外接一测试讯号。该第五测试端 1405 施加一高电压讯号,使该多个开关薄膜晶体管 141 导通。该第三测试端 1403 和该第四测试端 1404 分别施加一高电压到每

一奇数行扫描线 111 和每一偶数行扫描线 111 并导通所对应的薄膜晶体管 151。该第一测试端 1401 和该第二测试端 1402 经由每一奇数列数据线 121 和每一偶数列数据线 121 将灰阶电压写入对应的储存电容 152, 从而在面板上显示出测试画面。通过这种方法, 该短路测试电路 140 可用来检测液晶显示面板的扫描线 111 和数据线 121 是否完好。而在液晶显示面板贴装一扫描驱动电路 110 之后, 该扫描驱动电路 110 工作时会施加一低电压经由该测试控制线 142 到所有开关薄膜晶体管 141 的栅极, 使该短路测试电路 140 失效。

[0008] 该液晶显示器 100 接通电源后, 该扫描驱动电路 110 依次施加一高电压到该多条扫描线 111, 使与该扫描线 111 连接的多个薄膜晶体管 151 导通。该数据驱动电路 120 依次经由相应的数据线 121 和处于导通状态的薄膜晶体管 151 施加一灰阶电压到该储存电容 152, 该储存电容 152 充电后储存一定电荷。在该数据驱动电路 120 下一次写入灰阶电压之前, 该储存电容 152 维持上述电荷不变。

[0009] 当该液晶显示器 100 断开电源时, 即停止对该液晶显示器 100 供电时, 该多个储存电容 152 残留大量的电荷无法及时释放, 从而导致显示屏上仍有残留影像, 即关机残影现象。

发明内容

[0010] 为解决现有技术中液晶显示器存在的关机残影的问题, 有必要提供一种有效消除关机残影的液晶显示器。

[0011] 一种液晶显示器, 其包括一液晶显示面板、一扫描驱动电路和一数据驱动电路。该液晶显示面板包括一像素阵列、一短路测试电路和一控制单元。该扫描驱动电路用来扫描该液晶显示面板, 该数据驱动电路用来在该液晶显示面板被扫描时提供灰阶电压到该液晶显示面板。该控制单元与该短路测试电路构成一放电电路, 断开电源时, 该液晶显示面板内部储存的电荷迅速释放。

[0012] 相较于现有技术, 本发明液晶显示器包括一控制单元和短路测试电路构成的放电电路, 在该液晶显示器在关闭电源后, 该液晶显示面板内部储存的电荷可以经由该放电电路迅速释放, 有效消除关机残影。

附图说明

[0013] 图 1 是一种现有技术液晶显示器的等效电路图。

[0014] 图 2 是本发明液晶显示器一较佳实施方式的等效电路图。

具体实施方式

[0015] 请参阅图 2, 是本发明液晶显示器一较佳实施方式的等效电路图。该液晶显示器 200 包括一液晶显示面板 (未标示)、一扫描驱动电路 210 和一数据驱动电路 220。该扫描驱动电路 210 和该数据驱动电路 220 是通过玻璃覆晶工艺贴合于该液晶显示面板上。该扫描驱动电路 210 用来扫描该液晶显示面板, 该数据驱动电路 220 用来在该液晶显示面板被扫描时提供灰阶电压给该液晶显示面板。

[0016] 该液晶显示面板包括一像素阵列 230、一短路测试电路 240 和一控制单元 290。该短路测试电路 240 与该控制单元 290 构成一放电电路, 该液晶显示器 200 断开电源时, 该液

晶显示面板内部所储存的大量电荷经由该放电电路迅速释放。

[0017] 该像素阵列 230 包括多条相互平行的扫描线 211、多条相互平行且与该扫描线绝缘相交的数据线 221 和多个像素单元 270。每一像素单元 270 位于该多条扫描线 211 和该多条数据线 221 所界定的最小矩形区域内。该扫描线 211 与该扫描驱动电路 210 连接,该数据线 221 与该数据驱动电路 220 连接。

[0018] 该像素单元 270 包括一薄膜晶体管 271、一储存电容 272 和一公共电极 273。该薄膜晶体管 271 的栅极与该扫描线 211 连接,源极与该数据线 221 连接,漏极与该储存电容 272 的一端连接。该储存电容 272 的另一端连接到该公共电极 273。该薄膜晶体管 271 用作该储存电容 272 充、放电的控制开关。

[0019] 该短路测试电路 240 包括多个开关薄膜晶体管 241、一测试控制线 242 和一第一测试端 2401、一第二测试端 2402、一第三测试端 2403、一第四测试端 2404、一第五测试端 2405。每一奇数行扫描线 211 分别经由一开关薄膜晶体管 271 的漏极、源极连接到该第三测试端 2403。每一偶数行扫描线 211 分别经由一开关薄膜晶体管 271 的漏极、源极连接到该第四测试端 2404。每一奇数列数据线 221 分别经由一开关薄膜晶体管 271 的源极、漏极连接到该第一测试端 2401。每一偶数列数据线 221 分别经由一开关薄膜晶体管 271 的源极、漏极连接到该第二测试端 2402,该第五测试端 2405 经由该测试控制线 242 依次与该多个开关薄膜晶体管 241 的栅极串联。在该液晶显示面板未贴装驱动电路时,该短路测试电路 240 从该五个测试端 2401、2402、2403、2404 和 2405 接收外部检测讯号并检测该液晶显示面板。在贴装驱动电路后,该第一测试端 2401 和该第二测试端 2402 接地,该测试控制线 242 连接到该扫描驱动电路 210。

[0020] 该扫描驱动电路 210 包括一断电保护电路 212,该断电保护电路 212 在关闭电源瞬间断开该扫描驱动电路 210 与该测试控制线 242 的连接。

[0021] 该控制单元 290 包括一开关电路 250、一电荷储存电路 260、一第一直流输入端 252 和一第二直流输入端 254。该开关电路 250 包括一 P 沟道金属氧化物半导体场效应晶体管 (p-channel metal oxidesemiconductor field effect transistor,P-MO SFET) 251 和一接地电阻 256。该电荷储存电路 260 包括一第一端 262、一第二端 264 和多个并联于该第一端 262 和该第二端 264 之间的电容 261。该 P-MOSFET 251 的栅极连接到该第一直流输入端 252,并经由该接地电阻 256 接地。该 P-MOSFET 251 的漏极连接到该第三测试端 2403、该第四测试端 2404 和该第五测试端 2405。该 P-MOSFET 251 的源极连接到该第二直流输入端 254,并连接到该第一端 262。该第二端 264 接地。

[0022] 该液晶显示器 200 的工作流程如下:该液晶显示器 200 在接通电源后,一 10V 直流电源电压 V_{cc} 施加到该第一直流输入端 252,一来自该扫描驱动电路 210 的 10V 电压 V_{gh} 施加到该第二直流输入端 254,因此该 P-MO SFET 251 的栅极与源极之间的电压 V_{gs} 为零电压,该 P-MOSFET 251 的源极与漏极不导通。该第二直流输入端 254 对该电荷储存电路 260 充电。

[0023] 该扫描驱动电路 210 依次施加一高电压到该多条扫描线 211,使与该扫描线 211 连接的多个薄膜晶体管 271 导通。该数据驱动电路 220 依次经由相应的数据线 221 和处于导通状态的薄膜晶体管 271 施加一灰阶电压到该储存电容 272,该储存电容 272 充电后储存一定电荷。在该数据驱动电路 220 下一次写入灰阶电压之前该储存电容 272 维持上述电荷不

变。

[0024] 该液晶显示器 200 断开电源后,该第一直流输入端 252 所接通的 10V 直流电源电压 V_{cc} 和第二直流输入端 254 所接通的 10V 电压 V_{gh} 断开。该 P-MOSFET 251 的栅极经由该接地电阻 256 接地。又,先前该电荷储存电路 260 被充电而保持 10V 的电压,该 P-MOSFET 251 的源极为 10V 的电压,因此该 P-MOSFET 251 的栅极与源极之间的电压 V_{gs} 为 -10V 的负电压,该 P-MOSFET 251 导通。该电荷储存电路 260 施加一高电压经由该导通的 P-MOSFET 251 和该第五测试端 2405 到该多个开关薄膜晶体管 241 的栅极,使该多个开关薄膜晶体管 241 导通。该电荷储存单元 260 施加高电压经由该第三测试端 2403、该第四测试端 2404 到该多条扫描线 211,使该多个薄膜晶体管 271 导通。于是储存在每一储存电容 272 中的电荷经由相应的薄膜晶体管 271、数据线 221、该第一测试端 2401 和该第二测试端 2402 接地迅速释放,进而有效消除关机残影现象。

[0025] 与现有技术相比,本发明液晶显示器 200 不需要改变扫描驱动电路 210 和资料驱动电路 220 的内部电路结构。利用液晶显示面板制造过程后期的短路测试电路 240 的结构,再增加一定数目的电容、电阻和开关即可实现关机时有效消除残影。

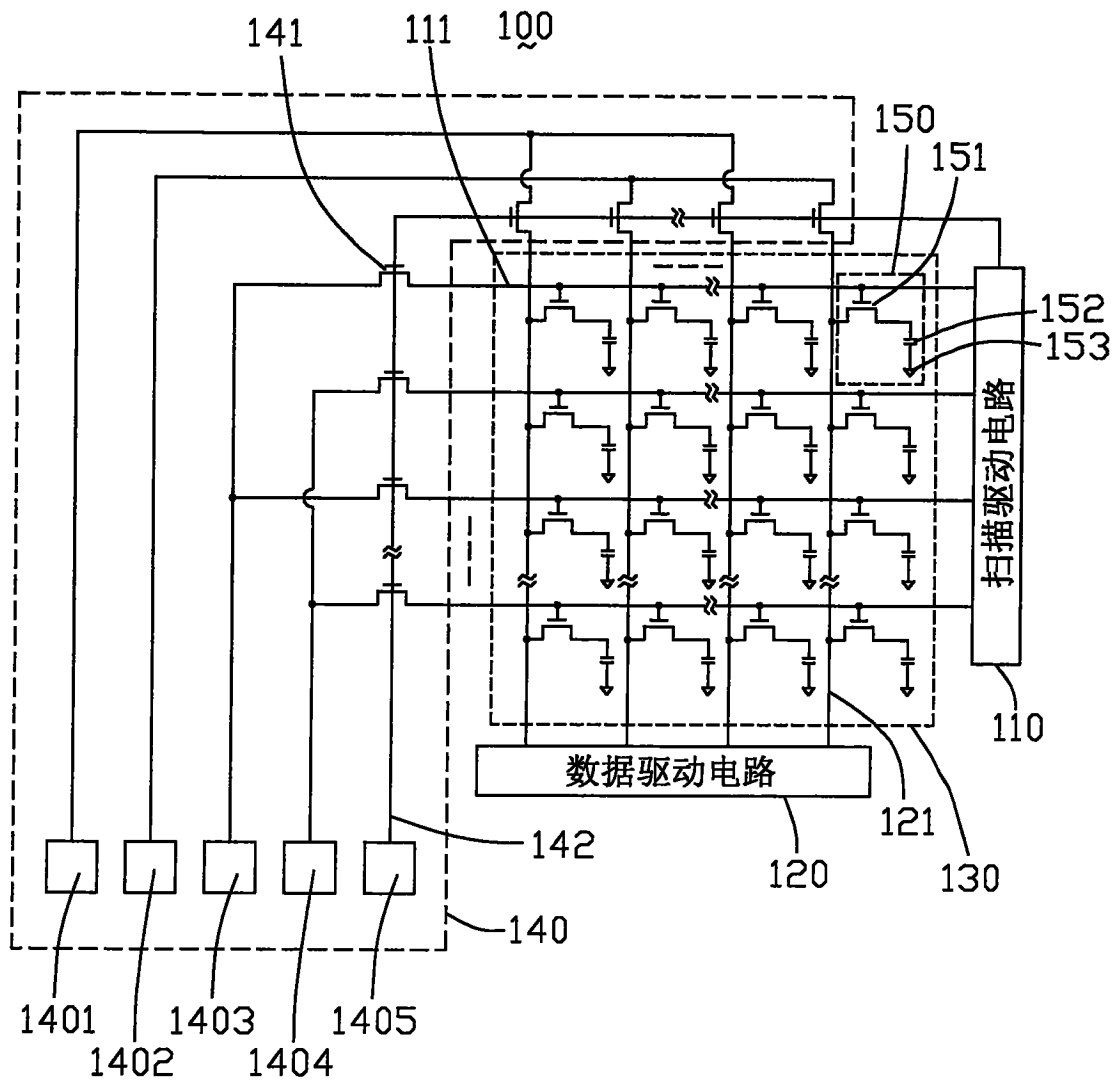


图 1

专利名称(译)	液晶显示器		
公开(公告)号	CN101174038B	公开(公告)日	2010-05-26
申请号	CN200610063422.9	申请日	2006-11-01
[标]申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
当前申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
[标]发明人	祁小敬		
发明人	祁小敬		
IPC分类号	G02F1/133 G09G3/36		
审查员(译)	郭栋		
其他公开文献	CN101174038A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及可消除关机残影的一种液晶显示器，其包括一液晶显示面板、一扫描驱动电路和一数据驱动电路。该液晶显示面板包括一像素阵列、一短路测试电路和一控制单元。该扫描驱动电路用来扫描该液晶显示面板，该数据驱动电路用来在该液晶显示面板被扫描时提供灰阶电压给该液晶显示面板。该控制单元和该短路测试电路构成一放电电路，该液晶显示器断开电源时，该液晶显示面板内部储存的电荷通过该放电电路迅速释放。

