

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/133 (2006.01)

G02F 1/1362 (2006.01)

G02F 1/1337 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610142530.5

[43] 公开日 2008 年 4 月 30 日

[11] 公开号 CN 101169531A

[22] 申请日 2006.10.23

[21] 申请号 200610142530.5

[71] 申请人 中华映管股份有限公司

地址 台湾省台北市中山北路三段二十二号

[72] 发明人 戴孟杰 柳智忠 张月萍

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 陈 亮

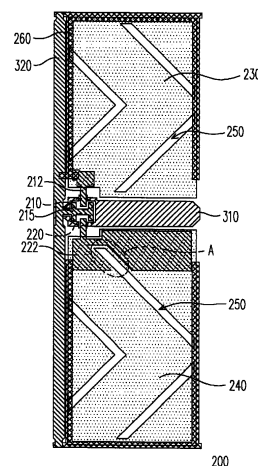
权利要求书 1 页 说明书 5 页 附图 3 页

[54] 发明名称

像素结构

[57] 摘要

本发明公开了一种像素结构，其适于通过一多域垂直配向式液晶显示面板的一薄膜晶体管阵列基板的一扫描线与一数据线所控制。此像素结构包括一第一薄膜晶体管、一第二薄膜晶体管、一第一像素电极、一第二像素电极与多个配向构件，其中第一薄膜晶体管与第二薄膜晶体管均电性连接至扫描线与数据线。第一薄膜晶体管具有一第一漏极，且第一像素电极电性连接至第一漏极。第二薄膜晶体管具有一第二漏极，且第二像素电极浮置于第二漏极的上方，以形成一耦合电容，且第二像素电极与第一像素电极之间具有一电压差。配向构件配置于第一像素电极与第二像素电极上。



1.一种像素结构，适于通过一多域垂直配向式液晶显示面板的一薄膜晶体管阵列基板的一扫描线与一数据线所控制，该像素结构包括：

一第一薄膜晶体管，电性连接至该扫描线与该数据线，且该第一薄膜晶体管具有一第一漏极；

一第二薄膜晶体管，电性连接至该扫描线与该数据线，且该第二薄膜晶体管具有一第二漏极；

一第一像素电极，电性连接至该第一漏极；

一第二像素电极，浮置于该第二漏极上方，以形成一耦合电容，且该第二像素电极与该第一像素电极之间具有一电压差；以及

多个配向构件，配置于该第一像素电极与该第二像素电极上。

2.如权利要求1所述的像素结构，其特征在于，该第一像素电极与该第二像素电极的面积比为1：1。

3.如权利要求1所述的像素结构，其特征在于，该第一像素电极与该第二像素电极的面积比为1：2。

4.如权利要求1所述的像素结构，其特征在于，该第一薄膜晶体管与该第二薄膜晶体管具有一共用源极。

5.如权利要求1所述的像素结构，其特征在于，该第一像素电极与该第二像素电极分别位于该扫描线的两侧。

6.如权利要求1所述的像素结构，其特征在于，还包括一共通线，配置于该第一像素电极与该第二像素电极下方。

7.如权利要求1所述的像素结构，其特征在于，这些配向构件包括凸起物或狭缝。

像素结构

技术领域

本发明有关于一种液晶显示面板 (liquid crystal display panel) 的像素 (pixel) 结构, 且特别有关于一种多域垂直配向式 (multi-domain vertical alignment, MVA) 液晶显示面板的像素结构。

背景技术

现有的液晶显示器多朝向高亮度、高对比、大面积显示与广视角的趋势发展, 其中为了改善液晶显示器的视角, 已有多种广视角技术被提出。目前较常见的广视角液晶显示器例如有多域垂直配向式液晶显示器、共平面转换式 (in-plane switching, IPS) 液晶显示器以及边缘电场转换式 (fringe field switching, FFS) 液晶显示器等等。

图 1 为现有的现有的一种应用于多域垂直配向式液晶显示器的像素结构的上视示意图。请参照图 1, 像素结构 100 配置于一薄膜晶体管阵列基板上, 此像素结构 100 包括一扫描线 110、一数据线 120、一薄膜晶体管 130、一像素电极 140 与一凸起物 150。其中薄膜晶体管 130 包括栅极 132、半导体层 134、源极 136a、漏极 136b 以及接触窗 138。栅极 132 与扫描线 110 电性连接, 而半导体层 134 配置于栅极 132 上方。源极 136a 与漏极 136b 配置于半导体层 134 上, 其中源极 136a 与数据线 120 电性连接。

像素电极 140 透过接触窗 138 而与漏极 136b 电性连接。此外, 为了达到液晶分子能够产生多域垂直配向, 凸起物 150 配置于像素电极 140 上, 而在相对的彩色滤光基板 (未绘示) 上配置多个凸起物 (未绘示)。因此, 通过凸起物 150 与凸起物的搭配, 可以使得配置于薄膜晶体管阵列基板与彩色滤光基板之间的液晶分子呈现多方向的倾倒, 进而达到广视角显示的效果。

虽然上述的多域垂直配向式液晶显示器可以增加视角范围, 但是, 当视角由 0 度往 90 度变化时, 此多域垂直配向式液晶显示器的光穿透率 (transmission) 相

对于灰阶 (gray level) 的伽玛曲线 (gamma curve) 将有所不同。简单而言, 随着视角的改变, 此多域垂直配向式液晶显示器所提供的画面的色调及亮度分布失真的程度将越明显。

发明内容

有鉴于此, 本发明的目的就是提供一种像素结构, 以降低显示品质随着视角改变的程度。

为达上述或其他目的, 本发明提出一种像素结构, 其适于通过一多域垂直配向式液晶显示面板的一薄膜晶体管阵列基板的一扫描线与一数据线所控制。此像素结构包括一第一薄膜晶体管、一第二薄膜晶体管、一第一像素电极、一第二像素电极与多个配向构件, 其中第一薄膜晶体管与第二薄膜晶体管均电性连接至扫描线与数据线。第一薄膜晶体管具有一第一漏极, 且第一像素电极电性连接至第一漏极。第二薄膜晶体管具有一第二漏极, 且第二像素电极浮置 (floating) 于第二漏极的上方, 以形成一耦合电容, 且第二像素电极与第一像素电极之间具有一电压差。配向构件配置于第一像素电极与第二像素电极上。

在本发明的一实施例中, 第一像素电极与第二像素电极的面积比可以是 1: 1。

在本发明的一实施例中, 第一像素电极与第二像素电极的面积比可以是 1: 2。

在本发明的一实施例中, 第一薄膜晶体管与第二薄膜晶体管可以是具有一共用源极。

在本发明的一实施例中, 第一像素电极与第二像素电极可以是分别位于扫描线的两侧。

在本发明的一实施例中, 像素结构还包括一共通线, 其配置于第一像素电极与第二像素电极下方。

在本发明的一实施例中, 配向构件可以是凸起物或狭缝。

基于上述, 由于本发明的像素结构采用两个像素电极, 并让其中一个像素电极浮置于两个薄膜晶体管其中之一的漏极上方, 以形成耦合电容, 故两像素电极之间可产生一电压差。此电压差能使位于两像素电极上方的液晶分子的倾倒角度不同, 而降低多域垂直配向式液晶显示面板的光穿透率相对于灰阶的伽玛曲线随着视角改变的程度。

为了让本发明的上述和其他目的、特征和优点能更明显易懂，下文特举较佳实施例，并配合附图作详细说明如下。

附图说明

图 1 为现有的一种应用于多域垂直配向式液晶显示器的像素结构的上视示意图。

图 2 为本发明一实施例的一种像素结构的上视示意图。

图 3 为图 2 所示的像素结构的等效电路图。

具体实施方式

图 2 为本发明一实施例的一种像素结构的上视示意图。请参照图 2，本实施例的像素结构 200 适于配置于一多域垂直配向式液晶显示面板的一薄膜晶体管阵列基板的一扫描线 310 与一数据线 320 所控制。像素结构 200 包括一第一薄膜晶体管 210、一第二薄膜晶体管 220、一第一像素电极 230、一第二像素电极 240 以及多个配向构件 250。其中，第一薄膜晶体管 210 电性连接至扫描线 310 及数据线 320，且第二薄膜晶体管 220 也电性连接至扫描线 310 及数据线 320。此外，第一薄膜晶体管 210 具有一第一漏极 212，且第一像素电极 230 电性连接至第一漏极 212。第二薄膜晶体管 220 具有一第二漏极 222，且第二像素电极 240 浮置于第二漏极 222 的上方，以形成一耦合电容 C_p ，且第二像素电极 240 与第一像素电极 230 之间具有一电压差。另外，该些配向构件 250 配置于第一像素电极 230 与第二像素电极 240 上。

更详细而言，由于第二像素电极 240 以浮置方式配置于第二漏极 222 的上方，因此第二像素电极 240 与第一像素电极 230 之间便产生了一电压差。故能使位于第一像素电极 230 与第二像素电极 240 上方的液晶分子的倾倒角度不同，以减少光穿透率相对于灰阶的伽玛曲线随着视角改变的现象。因此，采用本实施例之像素结构 200 的多域垂直配向式液晶显示器将能提供较佳的显示品质。

在本实施例中，第一像素电极 230 与第二像素电极 240 分别位于扫描线 310 的两侧，然而第一像素电极 230 与第二像素电极 240 也可以是位在扫描线 310 的同一侧。此外，在本实施例中，第一像素电极 230 与第二像素电极 240 的面积比为 1:

1, 然而在另一实施例中, 第一像素电极 230 与第二像素电极 240 的面积比也可以是 1: 2 或其他比例。

在本实施例中, 第一薄膜晶体管 210 与第二薄膜晶体管 220 具有一共用源极 215。然而, 在另一实施例中, 第一薄膜晶体管 210 与第二薄膜晶体管 220 亦可个别具有独立的源极。此外, 在本实施例中, 第一薄膜晶体管 210 与第二薄膜晶体管 220 均采用部分的扫描线 310 作为栅极, 然而在另一实施例中, 第一薄膜晶体管 210 与第二薄膜晶体管 220 也可以具有独立的栅极。另外, 在本实施例中, 配向构件 250 为狭缝, 然而在另一实施例中, 配向构件 250 也可以是凸起物。再者, 为了避免第二漏极 222 的电场对于液晶分子产生干扰, 在第二漏极 222 对于配向构件 250 的区域同样配置有狭缝 A。

在本实施例中, 像素结构 200 还包括一共通线 260, 其配置于第一像素电极 230 与第二像素电极 240 下方, 以形成一存储电容。换言之, 本实施例所揭示的存储电容的架构为存储电容形成于共通线上 (Cst on common)。然而, 本发明并非限定存储电容的架构为存储电容形成于共通线 (Cst on common)。在其他实施例中, 存储电容的架构也可为存储电容形成于扫描线上 (Cst on gate)。举例而言, 由第一像素电极 230 及第二像素电极 240 分别与扫描线 310 有部分重叠而形成。以下将就本实施例的等效电路图进行说明。

图 3 为图 2 所绘示的像素结构的等效电路图。请参照图 3, C_{ic1} 代表由第一像素电极 230 与对向基板上的共通电极 (未绘示) 所形成的第一液晶电容、 C_{st1} 代表由第一像素电极 230 与共通线 260 所形成的第一存储电容、 C_{cp} 代表由第二像素电极 240 与第二漏极 222 所形成的耦合电容、 C_{ic2} 代表由第二像素电极 240 与共通电极所形成的第二液晶电容以及 C_{st2} 代表由第二像素电极 240 与共通线 260 所形成的第二存储电容。

请同时参考图 2 与图 3, 当开启信号输入扫描线 310 时, 第一薄膜晶体管 210 与第二薄膜晶体管 220 将开启, 而数据电压便经由第一漏极 212 而输入第一像素电极 230。此外, 数据电压也输入第二漏极 222, 然而由于第二像素电极 240 浮置于第二漏极 222 上方, 因此第二像素电极 240 所感应到的电压将小于第一像素电极 230 的电压。换言之, 位于第一像素电极 230 与第二像素电极 240 上方的液晶分子的倾倒角度将不同, 以改善因视角改变所产生的色偏 (color shift) 的现象。因

此,采用本实施例的像素结构 200 的多域垂直配向式液晶显示器将能提供较佳的显示品质。

虽然本发明已以较佳实施例揭示如上,然其并非用以限定本发明,任何本领域普通技术人员在不脱离本发明的精神和范围内,当可作些许更动与润饰,因此本发明的保护范围当以权利要求所界定的为准。

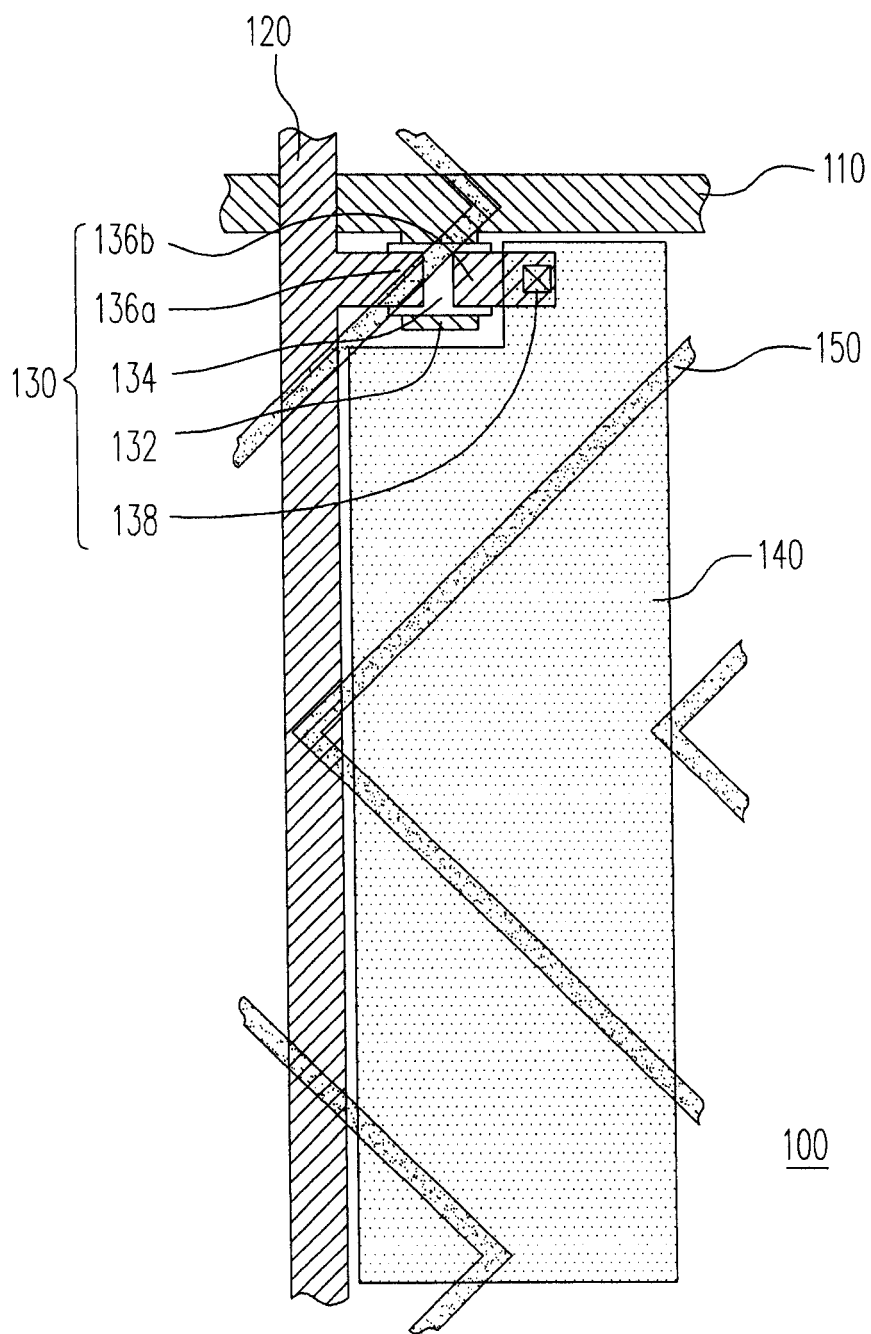


图 1

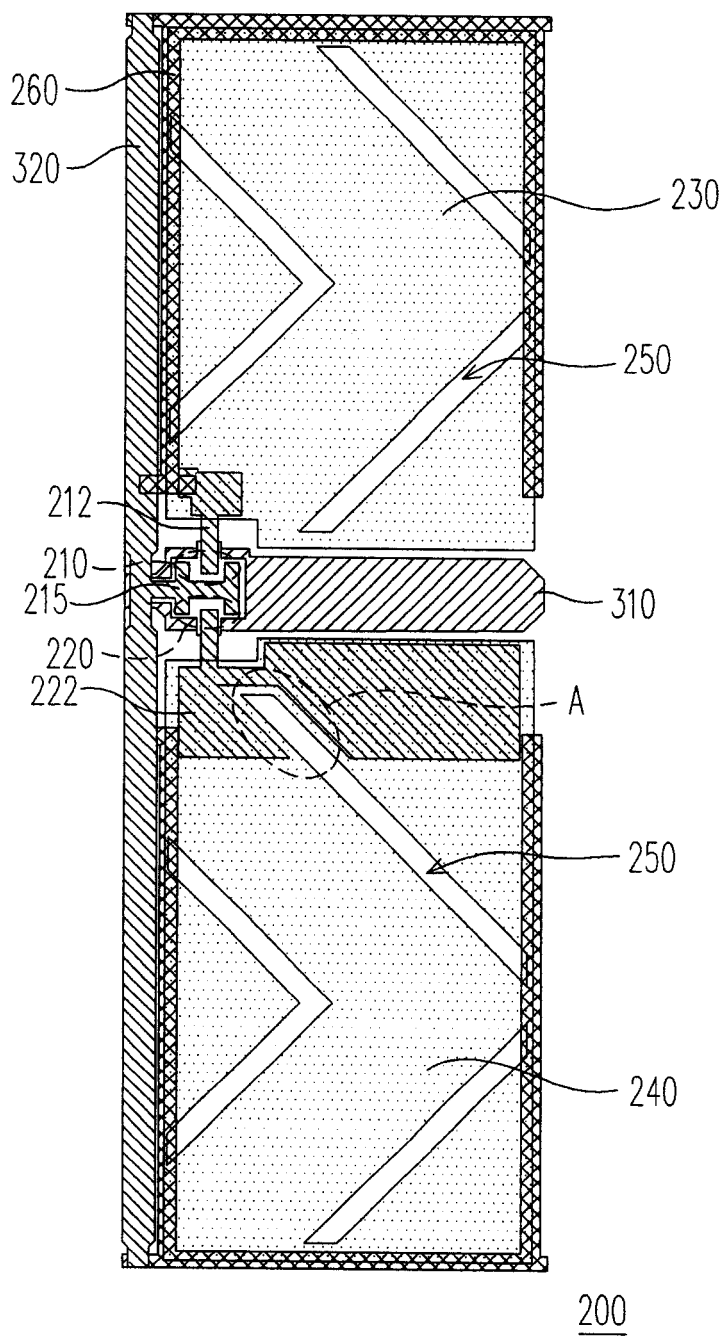


图 2

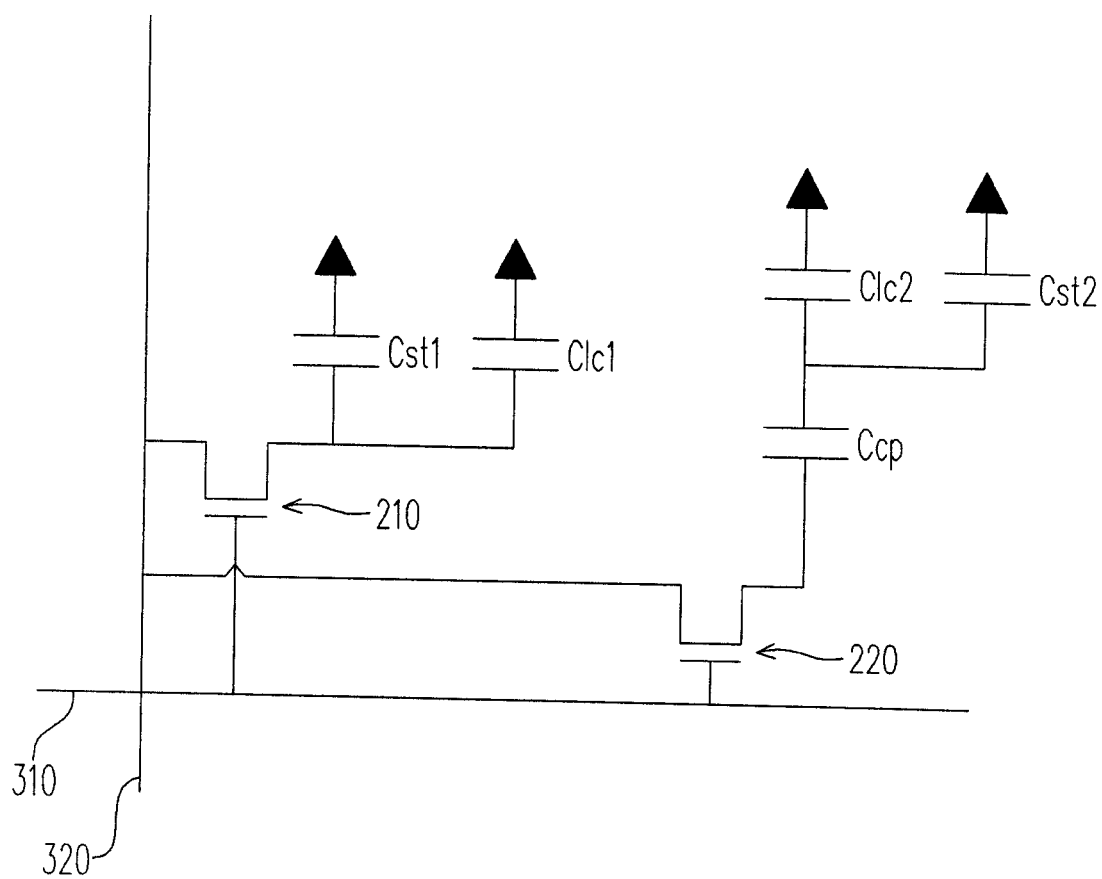


图 3

专利名称(译)	像素结构		
公开(公告)号	CN101169531A	公开(公告)日	2008-04-30
申请号	CN200610142530.5	申请日	2006-10-23
[标]申请(专利权)人(译)	中华映管股份有限公司		
申请(专利权)人(译)	中华映管股份有限公司		
当前申请(专利权)人(译)	中华映管股份有限公司		
[标]发明人	戴孟杰 柳智忠 张月萍		
发明人	戴孟杰 柳智忠 张月萍		
IPC分类号	G02F1/133 G02F1/1362 G02F1/1337		
代理人(译)	陈亮		
其他公开文献	CN101169531B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素结构，其适于通过一多域垂直配向式液晶显示面板的一薄膜晶体管阵列基板的一扫描线与一数据线所控制。此像素结构包括一第一薄膜晶体管、一第二薄膜晶体管、一第一像素电极、一第二像素电极与多个配向构件，其中第一薄膜晶体管与第二薄膜晶体管均电性连接至扫描线与数据线。第一薄膜晶体管具有一第一漏极，且第一像素电极电性连接至第一漏极。第二薄膜晶体管具有一第二漏极，且第二像素电极浮置于第二漏极的上方，以形成一耦合电容，且第二像素电极与第一像素电极之间具有一电压差。配向构件配置于第一像素电极与第二像素电极上。

