

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1362 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710097373.5

[43] 公开日 2007 年 10 月 17 日

[11] 公开号 CN 101055389A

[22] 申请日 2007.5.11

[21] 申请号 200710097373.5

[30] 优先权

[32] 2007.4.2 [33] CN [31] 200710090767.8

[71] 申请人 友达光电股份有限公司

地址 中国台湾新竹

[72] 发明人 赖纪光

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 梁 挥 徐金国

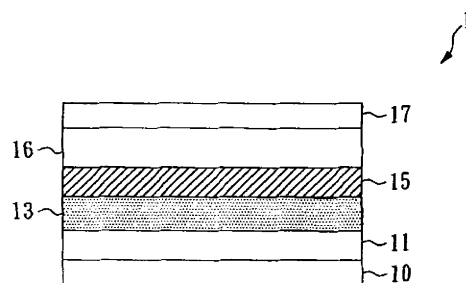
权利要求书 2 页 说明书 8 页 附图 9 页

[54] 发明名称

液晶显示装置用基板

[57] 摘要

本发明是关于一种液晶显示装置用基板，其通过第二扫描线仅以一端与第一扫描线电性连接，及第二扫描线其余部分与第一扫描线之间保持电性绝缘，而使第二扫描线屏蔽第一扫描线上传输的波形电压，而达到降低传输波形失真、增进液晶显示装置的亮度、对比度的均匀度以及降低液晶显示装置的画面闪烁现象的目的。



1、一种有源阵列基板，其特征在于，包括：

一开关元件，位于一基板上；

一第一扫描线，位于该基板上，且电性连接该开关元件；

一第二扫描线，重叠于该第一扫描线，且该第二扫描线具有两个相对的末端，且其一末端与该第一扫描线电性连接，而另一末端不与该第一扫描线电性连接；

一数据线，位于该基板上，并电性连接该开关元件，其中该数据线与该第一扫描线交错但不电性连接；以及

一像素电极，位于该基板上，且与该开关元件电性连接，该像素电极并与该第二扫描线部分重叠，且该像素电极与该第二扫描线间夹置有一第一绝缘层。

2、根据权利要求1所述的基板，其特征在于，该第二扫描线由两个金属线段及一辅助连接垫电性连接形成。

3、根据权利要求2所述的基板，其特征在于，该辅助连接垫与该第一扫描线间有一第一间隙以使该辅助连接垫不与该第一扫描线及该像素电极电性连接。

4、根据权利要求1所述的基板，其特征在于，该第二扫描线与该第一扫描线间夹置有一第二绝缘层。

5、根据权利要求1所述的基板，其特征在于，该数据线与该第一扫描线，或该数据线与该辅助连接垫间夹置有该第二绝缘层。

6、根据权利要求2所述的基板，其特征在于，该辅助连接垫的宽度小于该第一扫描线的平均宽度。

7、根据权利要求2所述的基板，其特征在于，该第一扫描线设置有一缺口，该缺口位于该第一扫描线与该辅助连接垫的交错处，且该等口可容置该辅助连接垫的部分。

8、根据权利要求2所述的基板，其特征在于，各该金属线段以一第一延伸突线连接该辅助连接垫，且该延伸突线的宽度小于该第一扫描线的平均宽度。

9、根据权利要求2所述的基板，其特征在于，该第二扫描线与该数据线为同一金属材料。

10、根据权利要求2所述的基板，其特征在于，该第一扫描线与该辅助连接垫为同一金属材料。

11、根据权利要求2所述的基板，其特征在于，该第一扫描线的平均宽度等于该第二扫描线的平均宽度。

12、根据权利要求2所述的基板，其特征在于，该第一扫描线与该数据线垂直交错。

13、根据权利要求2所述的基板，其特征在于，该第一扫描线与该辅助连接垫平行。

14、根据权利要求2所述的基板，其特征在于，该开关元件为包括有一栅极、一源极以及一漏极的一薄膜晶体管。

15、根据权利要求1所述的基板，其特征在于，该数据线还包括一辅助连接垫，且该辅助连接垫与该第一扫描线间有一第一间隙以使该辅助连接垫不与该第一扫描线、及该像素电极电性连接。

16、根据权利要求15所述的基板，其特征在于，该辅助连接垫的宽度大于或等于该数据线的平均宽度。

17、根据权利要求15所述的基板，其特征在于，该第二扫描线间以一第二延伸突线相互连接。

液晶显示装置用基板

技术领域

本发明涉及一种有源阵列基板，尤其涉及一种适用于液晶显示装置的有源阵列基板。

背景技术

液晶显示器面板制作技术中，存储电容在扫描线上的结构（以下简称 Cs on Gate）为利用扫描线（Scan Line）与像素电极（Pixel Electrode）之间重叠并设置一绝缘层于其间来形成存储电容（Storage Capacitance, Cs）的设计。

一般来说，相较于以公共线（Common Line）与像素电极之间重叠以制作出存储电容的存储电容在公共线上的结构（以下简称 Cs on Common）来说，以 Cs on Gate 结构制作的像素具有较佳开口率的优点，因为他的存储电容堆栈于扫描线上而不额外消耗开口率；然而，相比之下，Cs on Gate 结构的缺点为串联在扫描线上的存储电容使扫描线承受较大的负载。

因此，在 Cs on Gate 结构中，因扫描线上的电阻电容时间延迟（RC Delay）现象故而造成相当严重的波形传送失真现象。对于此现象，请一并参考图 1A、图 1B 所示的扫描线上的波形示意图，其中，图 1A 为当波形从扫描线一端传送进入扫描线时的示意图，图 1B 为当波形在扫描线上传送至扫描线另一端时的示意图。

由图中可以发现，传输的波形在扫描线上逐渐变化、失真，而如此造成液晶显示器的亮度或对比度不均匀、以及画面闪烁的现象并进而影响画质。

发明内容

本发明提供一种有源阵列基板，其能改善扫描线上传输波形的失真，增进液晶显示装置亮度、对比度的均匀度，以降低液晶显示装置的画面闪烁现象。

本发明的有源阵列基板，包括：一基板、一开关元件、一第一扫描线、一第二扫描线、一数据线以及一像素电极。上述开关元件位于基板上；第一扫描

线位于基板上，且电性连接开关元件；第二扫描线重叠于第一扫描线，且第二扫描线具有两个相对的末端，且其一末端与第一扫描线电性连接，而另一末端不与第一扫描线电性连接；数据线位于基板上，并电性连接开关元件，其中数据线与第一扫描线交错但不电性连接；像素电极位于基板上，并与开关元件电性连接，像素电极并与第二扫描线部分重叠，且像素电极与第二扫描线间夹置有一第一绝缘层。

在本发明中，可以两层导电层的工艺制作上述有源阵列基板，为了配合两层导电层的工艺，因此本发明的第二扫描线的部分线路与第一扫描线制作于同一层导电层，另外部分线路与数据线制作于同一层导电层，或者第二扫描线也可以全部线路都与数据线制作于同一层导电层，然而，本发明也可为使用两层以上导电层的工艺制作的有源阵列基板。

继而，当第二扫描线的部分线路与第一扫描线在同一层导电层制作，且另外部分线路与数据线在同一层导电层制作时，本发明的第二扫描线都可还包括两个金属线段及一辅助连接垫，该两个金属线段重叠于该第一扫描线上，经由该辅助连接垫电性连接该两个金属线段。辅助连接垫位于基板上并与第一扫描线制作于同一层导电层，且辅助连接垫与第一扫描线之间有一第一间隙以使辅助连接垫不与第一扫描线电性连接，且辅助连接垫也不与像素电极电性连接。

其次，本发明的每一金属线段可还包括一第一延伸突线以电性连接上述辅助连接垫，且第一延伸突线的宽度小于第一扫描线的平均宽度。

上述的辅助连接垫的位置可设置于第一扫描线与数据线交错处，而第二扫描线与第一扫描线间、数据线与第一扫描线，或数据线与辅助连接垫间可夹置有一第二绝缘层，且较佳是在上述三者中都夹置有第二绝缘层，以达成第一扫描线上重叠有第二扫描线，第一扫描线、及第二扫描线并与数据线交错而维持第一扫描线及第二扫描线仅以一末端电性相连，且第一扫描线及第二扫描线与数据线不电性连接的等效电路。

此外，当第二扫描线全部线路都与数据线制作于同一层导电层时，本发明的数据线可更包括一辅助连接垫，其位于基板上并与第一扫描线制作于同一层导电层，且辅助连接垫与第一扫描线之间有一第一间隙以使辅助连接垫不与第一扫描线电性连接，且辅助连接垫也不与像素电极电性连接。

因此，本发明的第二扫描线可更包括一第二延伸突线，且第二延伸突线的

宽度小于第二扫描线的平均宽度，第二延伸突线对应数据线的辅助连接垫设置，以使第二扫描线可浮置于辅助连接垫之上而不与数据线电性连接。

然而，上述数据线的辅助连接垫的位置也可设置于第一扫描线与数据线交错处，且第二绝缘层也可夹置于第二扫描线与第一扫描线间、数据线与第一扫描线、或第二扫描线与辅助连接垫间，并以上述三者都夹置有第二绝缘层为其较佳实施形态，以达成第一扫描线上重叠有第二扫描线，第一扫描线、及第二扫描线并与数据线交错而维持第一扫描线及第二扫描线仅以一末端电性相连，且第一扫描线及第二扫描线与数据线不电性连接的等效电路。

本发明的第一扫描线可设置有一缺口，缺口位于第一扫描线与辅助连接垫的交错处，且缺口可容置辅助连接垫的部分，然而在本发明的另一实施形态中，缺口可容置辅助连接垫的全部，因此，本发明的辅助连接垫的宽度可小于第一扫描线的平均宽度。

又，本发明的开关元件可为一薄膜晶体管或等效的开关元件，薄膜晶体管具有一栅极、一源极及一漏极。

复，本发明第一扫描线的平均宽度可大于或等于第二扫描线的平均宽度，然而以第一扫描线的平均宽度等于第二扫描线的平均宽度为较佳。

又，本发明的第一扫描线与数据线之间或第一扫描线与辅助连接垫之间的角度没有限制，然而第一扫描线与数据线之间以垂直交错为较佳，而第一扫描线与辅助连接垫之间以平行为较佳。

附图说明

图 1A 是公知的当波形从扫描线一端传送进入扫描线时的示意图；

图 1B 是公知的当波形在扫描线上传送至扫描线另一端时的示意图；

图 2 是本发明第一较佳实施例的显示电路示意图；

图 3A、图 3B、图 3C 及图 3D 显示图 2 电路的一有源阵列基板制作流程示意图；

图 4 是沿图 3D 的基板上 I-I 线的剖面图；

图 5 是本发明显示电路的仿真结果与公知显示电路的仿真结果示意图；

图 6 显示图 2 电路的另一有源阵列基板示意图。

其中，附图标记：

10~基板	11~第一扫描线
12~辅助连接垫	13~第二绝缘层
14~数据线	15~第二扫描线
16~第一绝缘层	17~像素电极
18~第一间隙	20~开关元件
21~源极	22~栅极
23~漏极	111~缺口
151~第一延伸突线	152~第二延伸突线
141,142,153,154~金属线段	
1~液晶显示装置用基板	

具体实施方式

首先，请参考图2所显示的本发明一较佳实施例的显示电路示意图。

如图中所示，本发明的显示电路是在扫描线上覆盖有另一金属线（Capping metal line）以在其间形成一次要电容（Minor Capacitance）。

另外请一并参考图3A~图3D及图4，其中图3A~图3D分别显示图2电路的一有源阵列基板制作流程示意图，而图4是沿图3D中基板上的I-I线的剖面图。

图3D的液晶显示装置用基板1，包括：多个开关元件20、多条第一扫描线11、多条第二扫描线15、多条数据线14以及多个像素电极17，第二扫描线15又分别包括多个辅助连接垫12。

然而，图中所示的制作顺序为：在图3A中，首先在基板10上先以第一层金属材料制作出第一扫描线11以及辅助连接垫12，第一扫描线11与辅助连接垫12平行，且第一扫描线11内凹设置有一缺口111，缺口111位于第一扫描线11与辅助连接垫12的交错处，且缺口111可容置辅助连接垫12的全部，且辅助连接垫12与第一扫描线11间有一第一间隙18，以使辅助连接垫12不与第一扫描线11电性连接，且辅助连接垫12的宽度小于第一扫描线11的平均宽度。

其次，同时参考图3B及3C，如图3B中所示，至少在第一层金属材料上预定要制作出数据线14及第二扫描线15的区域制作一第二绝缘层13，继而，

如图 3C 中所示, 制作出数据线 14、第二扫描线 15 的图形, 以及完成开关元件 20。

第二扫描线 15 与第一扫描线 11 之间夹置的第二绝缘层 13 覆盖于第一扫描线 11 电性连接扫描驱动单元之外的所有其它第一扫描线 11 与第二扫描线 15 的重叠部分, 以使第一扫描线 11 仅以波形输入的一端电性连接第二扫描线 15, 且第二扫描线 15、第二绝缘层 13 与第一扫描线 11 的导体-绝缘体-导体结构形成次要电容。

数据线 14 与第一扫描线 11, 以及辅助连接垫 12 垂直交错, 但至少在第一扫描线 11 与数据线 14 重叠交错处, 及第一扫描线 11 与辅助连接垫 12 重叠交错处, 有第二绝缘层 13 夹置于第一扫描线 11 与数据线 14 之间, 及第一扫描线 11 与辅助连接垫 12 之间, 以使数据线 14 与第一扫描线 11, 以及辅助连接垫 12 与扫描线 11 在其交错处也可保持电性绝缘。

上述第二扫描线 15 重叠于第一扫描线 11, 且经由辅助连接垫 12 而形成第二扫描线 15 仅以一端电性连接第一扫描线 11, 而非其两端皆电性连接第一扫描线 11 的并联结构, 而在本实施例中, 第二扫描线 15 的平均宽度等于第一扫描线 11 的平均宽度。另外, 第二扫描线 15 包括重叠于第一扫描线 11 上的两个金属线段 153、154, 该两个金属线段 153、154 经由辅助连接垫 12 彼此电性连接而成。该每一金属线段 153、154 以一第一延伸突线 151 连接辅助连接垫 12, 且第一延伸突线 151 的宽度小于第一扫描线 11 的平均宽度。

需注意的是, 在第一扫描线 11 与数据线 14 交错处, 因为在本实施例当中第二扫描线 15 的两个金属线段 153、154 与数据线 14 为同一金属材料, 所以需要第一延伸突线 151 以与辅助连接垫 12 电性连接, 而达成同时维持辅助连接垫 12 与第一扫描线 11 及数据线 14 的电性绝缘, 并使第二扫描线 15 与数据线 14 可在同一层金属中制作, 以及保持此处第二扫描线 15 与第一扫描线 11 及数据线 14 的电性绝缘的电路结构。

上述开关元件 20 包括一栅极 22、一源极 21 以及漏极 23 的薄膜晶体管, 上述第一扫描线 11 电性连接栅极 22, 其一端连接于液晶显示装置的扫描驱动单元 (图中未示); 上述数据线 14 电性连接源极 21, 且其一端连接于液晶显示装置的数据驱动单元 (图中未示), 使供控制来自液晶显示装置的扫描驱动单元与数据驱动单元的数据信号输入。

最后,如图 3D 中所示,制作出像素电极 17 的图形,像素电极 17 与开关元件 20 的一漏极 23 电性连接,并有部分与第二扫描线 15 重叠但不电性连接,如此即完成液晶显示装置用基板 1。

上述像素电极 17 与漏极 23 电性连接,其中像素电极 17 不与数据线 14、第一扫描线 11、第二扫描线 15 等电性连接,像素电极 17 与第二扫描线 15 部分重叠,且像素电极 17 与第二扫描线 15 间夹置有一第一绝缘层 16。

本实施例的像素电极 17 与另一对向基板(图中未示)的间溢注有一液晶层(图中未示),以形成一液晶电容(Liquid Crystal Capacitance, C_{LC}),而像素电极 17、第一绝缘层 16 与第二扫描线 15 的导体-绝缘体-导体结构形成存储电容(Storage Capacitance, C_s)。

在本实施例当中,第一扫描线 11 与第二扫描线 15 在扫描信号波形输入处为电性连接,换句话说,第一扫描线 11 与第二扫描线 15 接受相同的波形输入,并且,基本上第一扫描线 11 与第二扫描线 15 之间没有电压差异,所以在次要电容中,第一扫描线 11 上并不会受到第二扫描线 15 的影响而累积电荷,即,第二扫描线 15 屏蔽第一扫描线 11,也即,由第一绝缘层 16 与第二扫描线 15 的导体-绝缘体-导体结构形成的存储电容不会影响第一扫描线 11 上的传输波形,因此,直至第一扫描线 11 的末端仍可维持波形的电压准位而不致失真,并进而达到增进液晶显示装置的亮度、对比度的均匀度以及降低液晶显示装置的画面闪烁现象的目的。

另请参考图 5 中所示的本发明显示电路的仿真结果与公知显示电路的仿真结果的示意图,其列示出扫描线输入端的输入信号(Gate Input)、本实施例、传统 Cs on Common、传统 Cs on Gate 及传统 Cs on Gate 结构的第一扫描线上增加一条两端都电性连接传统扫描线的金属导线的仿真结果。

本实施例的模拟结果是在第一扫描线 11 总电阻值 2187 欧姆、第一扫描线 11 与接地线间的总电容值 657pF、第二扫描线 15 总电阻值 2187 欧姆、存储电容总电容值 6957pF 及次要电容总电容值 2700pF 的环境下所得,而图中以本实施例的扫描线标示第一扫描线 11 末端的仿真信号,并以本实施例的金属导线标示第二扫描线 15 末端的仿真信号。

传统 Cs on Common 的模拟结果在扫描线总电阻值 2187 欧姆、扫描线与接地线之间的总电容值 657pF 的环境下所得,而图中以 Gate End (Cs on

Common) 标示其扫描线末端的仿真信号。

传统 Cs on Gate 的模拟结果在扫描线总电阻值 2187 欧姆、扫描线与接地线间的总电容值 657pF、且扫描线的存储电容总电容值 6957pF 的环境下所得，而图 5 以 Gate End (Cs on Gate) 标示其扫描线末端的仿真信号。

传统 Cs on Gate 结构的第一扫描线上增加一条两端都电性连接扫描线的金属导线的仿真结果在扫描线总电阻值 2187 欧姆、扫描线与接地线间的总电容值 657pF、金属导线总电阻值 2187 欧姆、存储电容总电容值 6957pF 及扫描线与金属导线间的总电容值 2700pF 的环境下所得，且在图中以两端连接金属导线的扫描线标示其扫描线末端的仿真信号。

如图中所示，本实施例第一扫描线末端的波形优于传统 Cs on Gate 及第一扫描线上增加两端都电性连接第一扫描线的金属导线的设计的第一扫描线末端波形。

另外请参考图 6 所示的本发明图 2 的显示电路的另一有源阵列基板示意图。

如图中所示，本实施例与上述实施例相异之处仅在于辅助连接垫 12、第二绝缘层 13、第二扫描线 15 与数据线 14，其它相同的部分为简省篇幅，所以此处不加赘述。

在本实施例中，液晶显示装置用基板 1 包括多个开关元件 20、多条第一扫描线 11、多条第二扫描线 15、多条数据线 14 以及多个像素电极 17，第二扫描线 15 又分别包括多个辅助连接垫 12。上述开关元件 20 包括一栅极 22，一源极 21 以及一漏极 23。第一扫描线 11 内凹设置有一缺口 111，缺口 111 容置部分的辅助连接垫 12，辅助连接垫 12 与第一扫描线 11 之间有一第一间隙 18，而数据线 14 通过两个金属线段 141、142 分别电性连接辅助连接垫 12 以维持其与第一扫描线 11 交错而不电性连接的电路。辅助连接垫 12 的图形、位置与上述实施例的辅助连接垫 12 相异，所以，第一扫描线 11 包括有一内凹的缺口，缺口位于第一扫描线 11 与辅助连接垫 12 的交错处，且缺口可容置辅助连接垫 12 的部分。

其次，本实施例的数据线 14 还包括多个辅助连接垫 12，且第二扫描线 15 在辅助连接垫 12 与第二绝缘层 13 的上方形成一第二延伸突线 152，且第二延伸突线 152 电性绝缘于辅助连接垫 12。

然而，第二扫描线 15 与辅助连接垫 12 重叠处夹置有第二绝缘层 13，而使第二扫描线 15 与辅助连接垫 12 电性绝缘。

因此，从上述中可以得知，本发明通过第二扫描线一端与第一扫描线电性连接，及第二扫描线其余部分与第一扫描线之间保持电性绝缘，而使第二扫描线屏蔽第一扫描线上传输的波形电压，而达到传输波形不易失真、增进液晶显示装置的亮度、对比度的均匀度以及降低液晶显示装置的画面闪烁现象的目的。

上述实施例仅为了方便说明而举例而已，本发明所主张的权利范围自应以权利要求书所述为准，而非仅限于上述实施例。

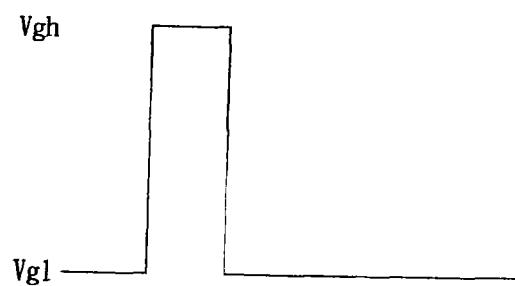


图 1A

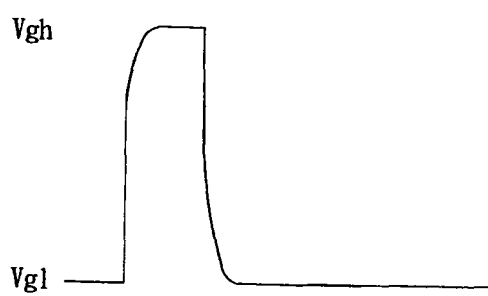


图 1B

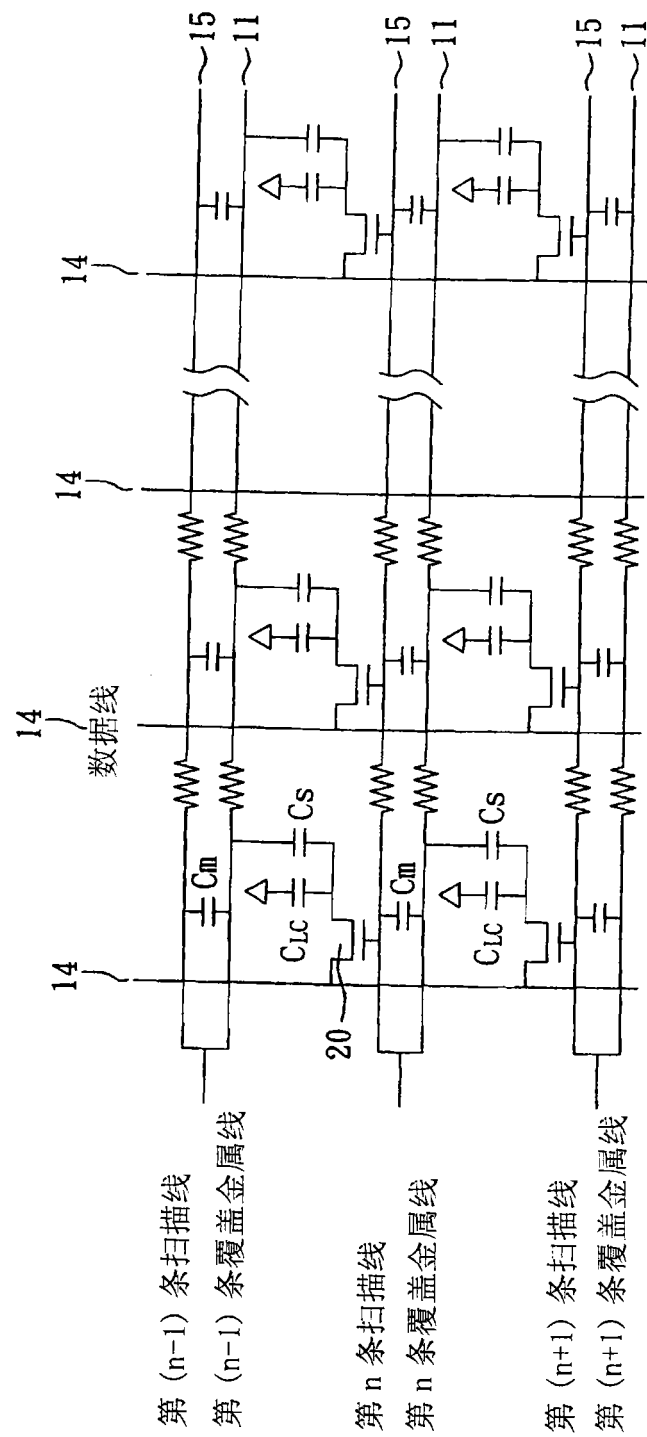


图2

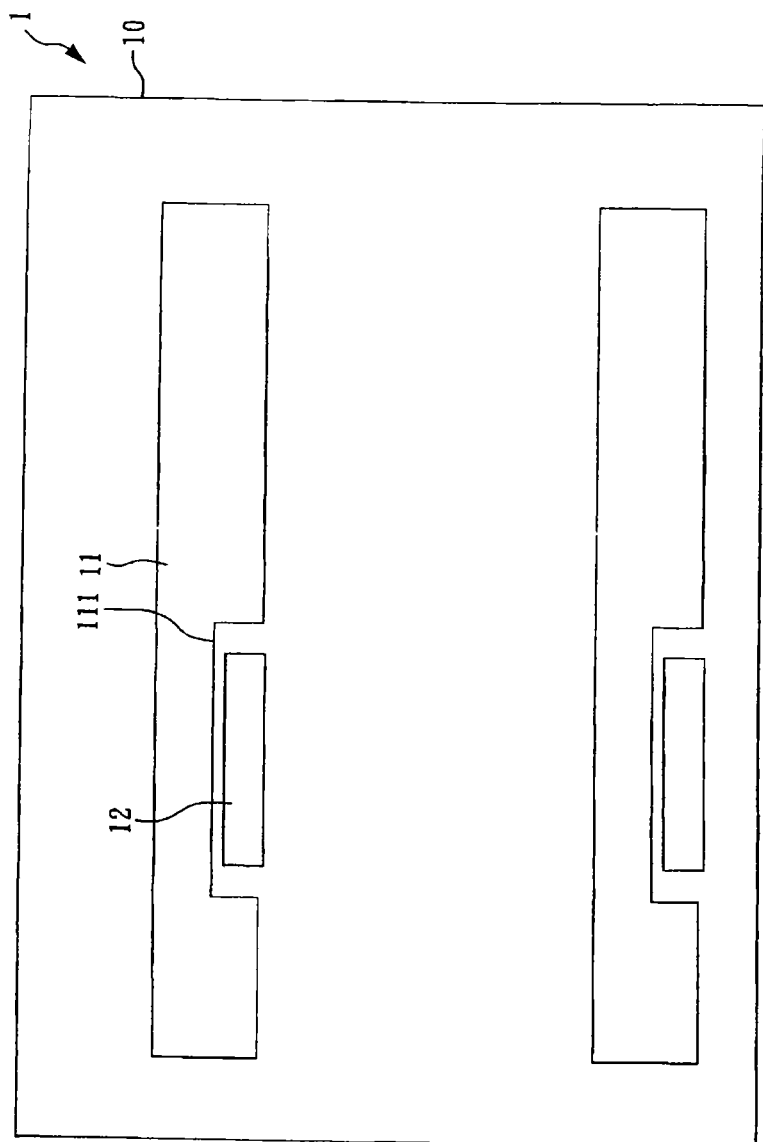


图3A

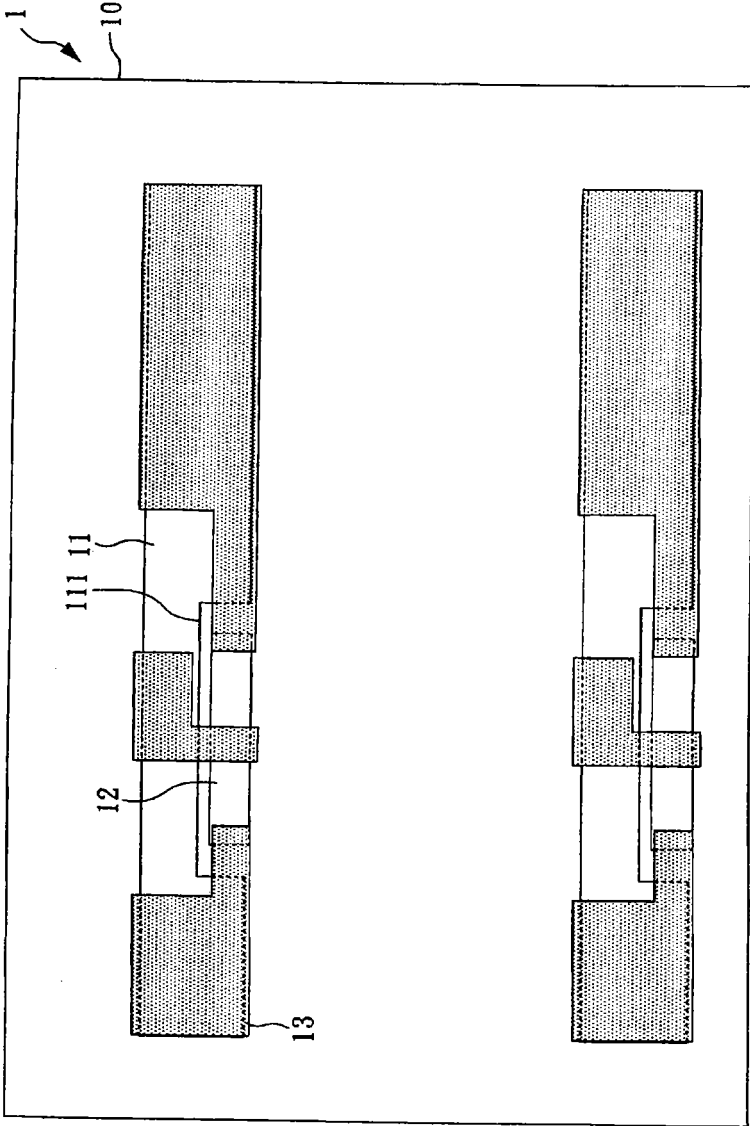


图3B

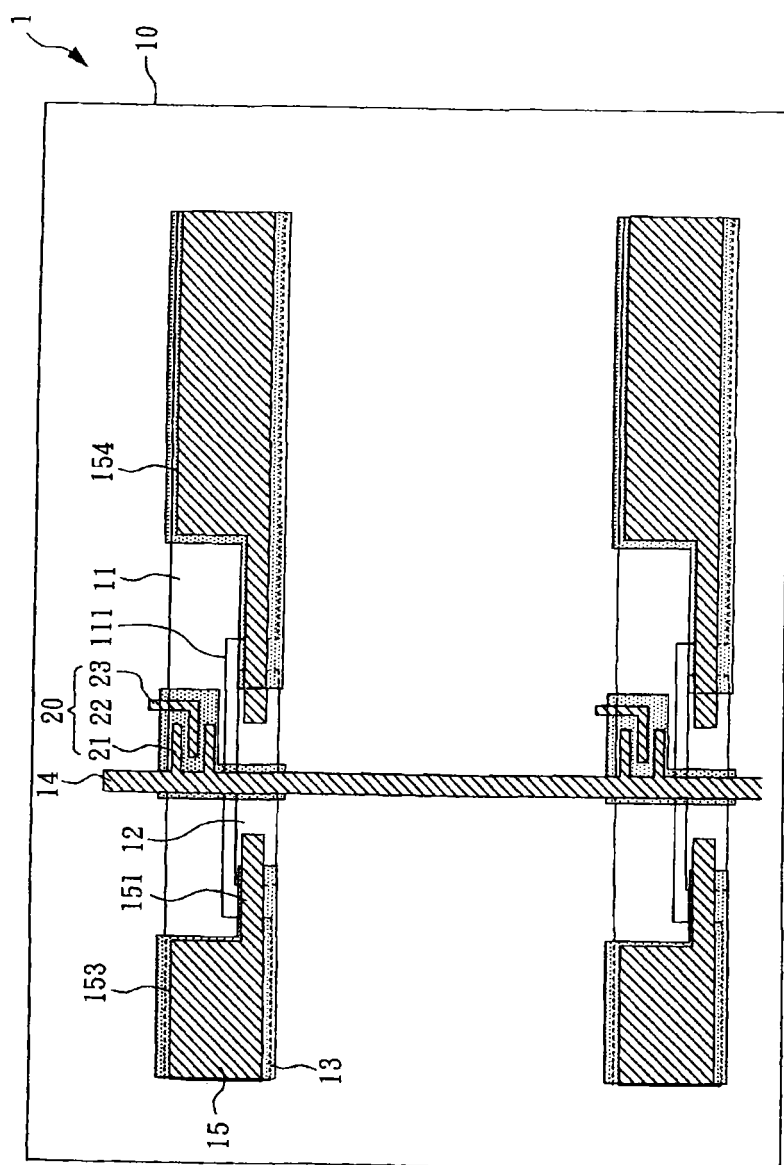


图3C

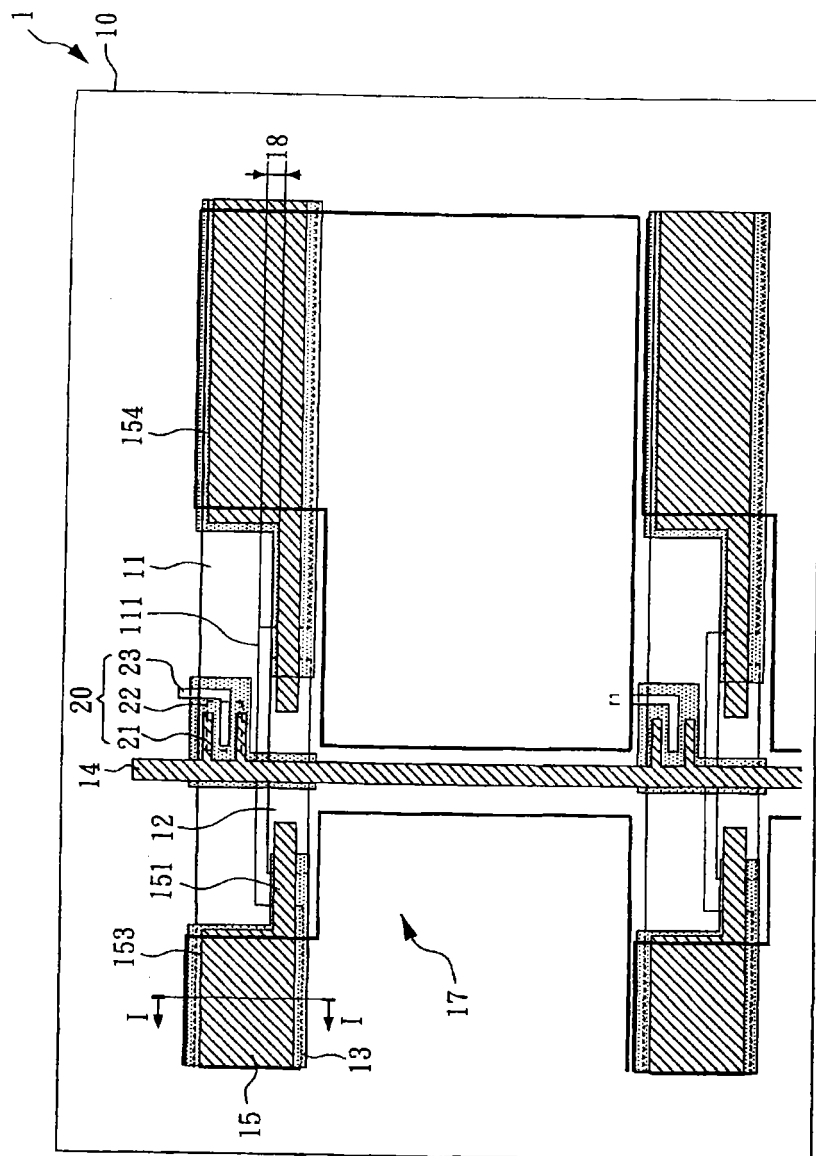


图3D

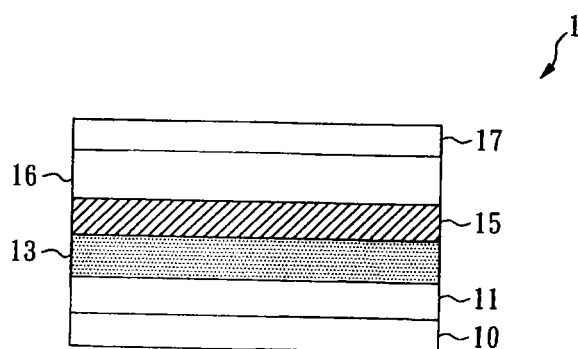


图 4

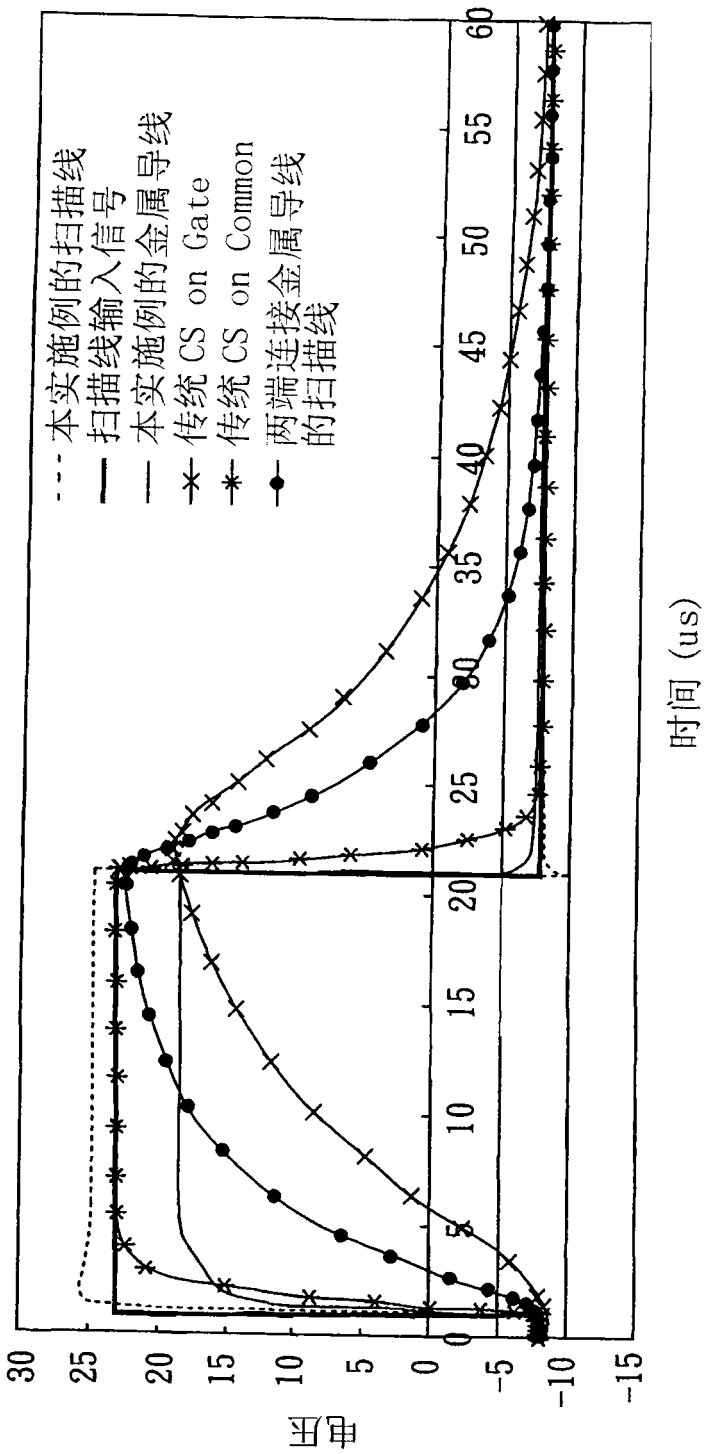


图5

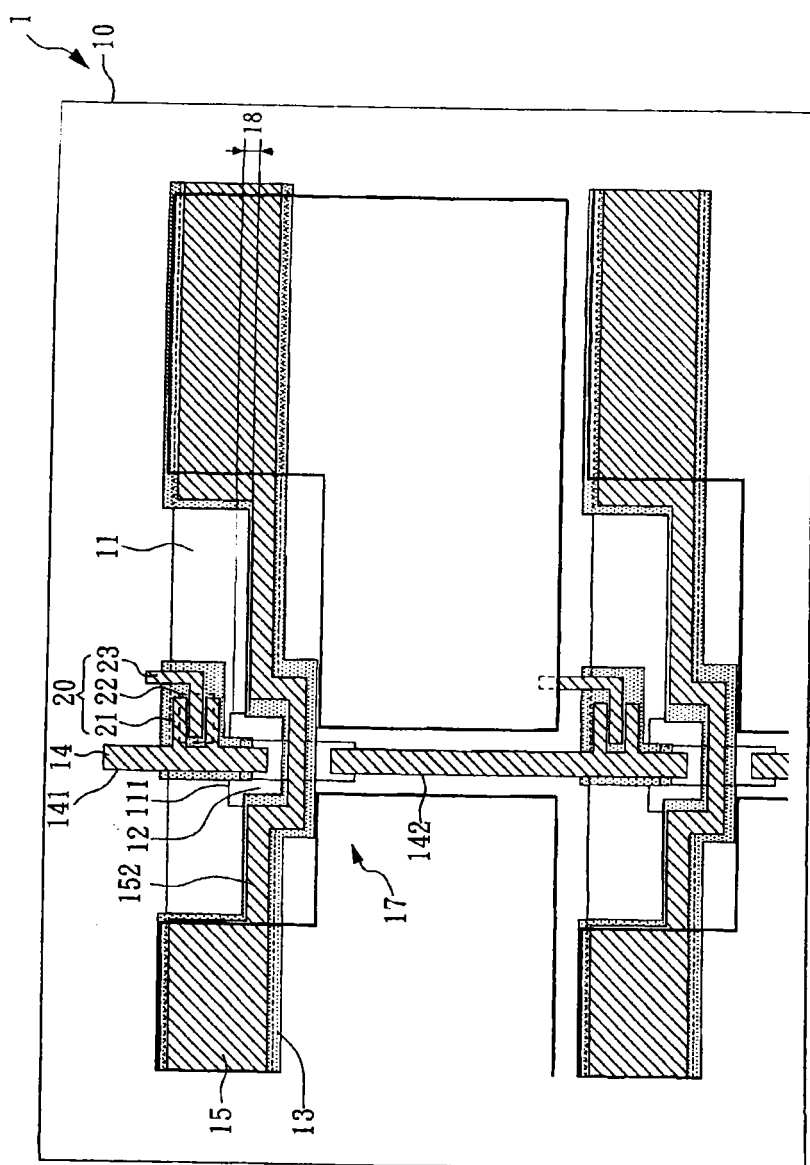


图6

专利名称(译)	液晶显示装置用基板		
公开(公告)号	CN101055389A	公开(公告)日	2007-10-17
申请号	CN200710097373.5	申请日	2007-05-11
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	赖纪光		
发明人	赖纪光		
IPC分类号	G02F1/1362		
代理人(译)	徐金国		
优先权	200710090767.8 2007-04-02 CN		
其他公开文献	CN100480825C		
外部链接	Espacenet SIPO		

摘要(译)

本发明是关于一种液晶显示装置用基板，其通过第二扫描线仅以一端与第一扫描线电性连接，及第二扫描线其余部分与第一扫描线之间保持电性绝缘，而使第二扫描线屏蔽第一扫描线上传输的波形电压，而达到降低传输波形失真、增进液晶显示装置的亮度、对比度的均匀度以及降低液晶显示装置的画面闪烁现象的目的。

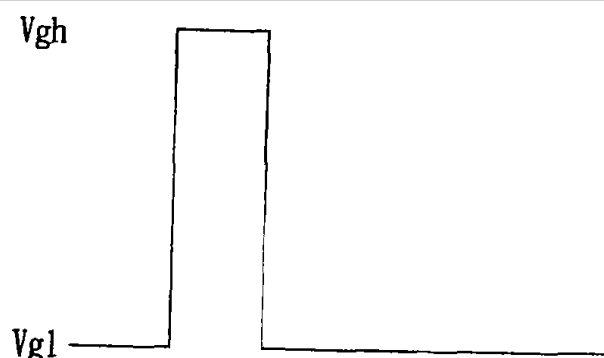


图 1A