

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/13 (2006.01)
G09G 3/00 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610001627.4

[43] 公开日 2007 年 7 月 25 日

[11] 公开号 CN 101004490A

[22] 申请日 2006.1.18

[21] 申请号 200610001627.4

[71] 申请人 中华映管股份有限公司

地址 台湾省台北市中山北路三段二十二号

[72] 发明人 张原豪 黄金海 林光祥

[74] 专利代理机构 上海专利商标事务所有限公司
代理人 陈 亮

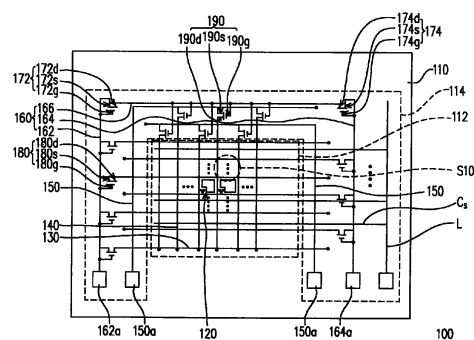
权利要求书 6 页 说明书 14 页 附图 3 页

[54] 发明名称

主动元件阵列基板、液晶显示面板与两者的检测方法

[57] 摘要

一种主动元件阵列基板。像素单元设置于基板之显示区内，而扫描线与数据线控制像素单元。内部抗静电环包括第一线段、第二线段与连接两者之连接线段。第一主动元件之栅极及源极与第二主动元件之栅极及源极分别连接至第一与第二线段，而漏极与连接线段相连。部分第三主动元件的栅极及源极与第一线段相连，且漏极与奇数条扫描线相连，而其它部分第三主动元件的栅极与源极与第二线段相连，且漏极与偶数条扫描线相连。第四主动元件的栅极与连接线段相连，而源极与数据测试线相连，且漏极分别连接至奇数条与偶数条数据线。



1. 一种主动元件阵列基板，其特征是包括：

基板，具有相邻的显示区以及周边线路区；

多个像素单元，设置于该显示区内；

多条扫描线，设置于该基板上；

多条数据线，设置于该基板上，且上述这些扫描线与上述这些数据线控制上述这些像素单元；

两条数据测试线，设置于该周边线路区内；

内部抗静电环，设置于该周边线路区内，而该内部抗静电环包括第一线段、第二线段与电连接该第一线段与该第二线段之间之连接线段；

第一主动元件，具有栅极、源极以及漏极，其中该栅极以及该源极与该第一线段相连，而该漏极与该连接线段相连；

第二主动元件，具有栅极、源极以及漏极，其中该栅极以及该源极与该第二线段相连，而该漏极与该连接线段相连；

多个第三主动元件，设置于该周边线路区内，各该第三主动元件具有栅极、源极以及漏极，其中部分上述这些第三主动元件的上述这些栅极与上述这些源极与该第一线段相连，且相对应之上述这些漏极则与上述这些奇数条扫描线相连，而其它部分上述这些第三主动元件的上述这些栅极与上述这些源极与该第二线段相连，且相对应之上述这些漏极则与上述这些偶数条扫描线相连；以及

多个第四主动元件，设置于该周边线路区内，而各该第四主动元件具有栅极、源极以及漏极，其中上述这些第四主动元件的上述这些栅极与该连接线段相连，而部分上述这些源极分别与上述这些数据测试线中的一条相连，相对应之上述这些漏极则与上述这些奇数条数据线相连，其它部分上述这些源极分别与上述这些数据测试线中的另一条相连，相对应之上述这些漏极则与上述这些偶数条数据线相连。

2. 根据权利要求1所述之主动元件阵列基板,其特征是该内部抗静电环位于上述这些数据测试线之外侧。

3. 根据权利要求1所述之主动元件阵列基板,其特征是各该像素单元包括:

第五主动元件,与对应之该扫描线与该数据线电相连;以及
像素电极,与该第三主动元件电相连。

4. 根据权利要求1所述之主动元件阵列基板,其特征是还包括多个检测垫,设置于该基板上之周边电路区内,且该内部抗静电环之该第一线段以及该第二线段的末端分别与上述这些检测垫之一连接,而每一条数据测试线的一端分别与上述这些检测垫之一连接。

5. 根据权利要求1所述之主动元件阵列基板,其特征是还包括多条共用配线与连接上述这些共用配线之一端的检测走线,其中上述这些共用配线设置于该基板上,且从该显示区延伸至该周边线路区,而检测走线设置于该基板上之周边线路区内。

6. 根据权利要求1所述之主动元件阵列基板,其特征是上述这些数据测试线为虚拟数据线,且上述这些数据测试线位于上述这些数据线之两侧。

7. 根据权利要求1所述之主动元件阵列基板,其特征是上述这些数据测试线为另一内部抗静电环。

8. 一种液晶显示面板,其特征是包括:

主动元件阵列基板,包括:

基板,具有相邻的显示区与周边线路区;

多个像素单元,设置于该显示区内;

多条扫描线,设置于该基板上;

多条数据线,设置于该基板上,且上述这些扫描线与上述这些数据线控制上述这些像素单元;

两条数据测试线，设置于该周边线路区内；

内部抗静电环，设置于该周边线路区内，而该内部抗静电环包括第一线段、第二线段与电连接该第一线段与该第二线段之间的连接线段；

第一主动元件，具有栅极、源极以及漏极，其中该栅极以及该源极与该第一线段相连，而该漏极与该连接线段相连；

第二主动元件，具有栅极、源极以及漏极，其中该栅极以及该源极与该第二线段相连，而该漏极与该连接线段相连；

多个第三主动元件，设置于该周边线路区内，各该第三主动元件具有栅极、源极以及漏极，其中部分上述这些第三主动元件的上述这些栅极与上述这些源极与该第一线段相连，且相对应之上述这些漏极则与上述这些奇数条扫描线相连，而其它部分上述这些第三主动元件的上述这些栅极与上述这些源极与该第二线段相连，且相对应之上述这些漏极则与上述这些偶数条扫描线相连；

多个第四主动元件，设置于该周边线路区内，而各该第四主动元件具有栅极、源极以及漏极，其中上述这些第四主动元件的上述这些栅极与该连接线段相连，而部分上述这些源极分别与上述这些数据测试线中的一条相连，相对应之上述这些漏极则与上述这些奇数条数据线相连，其它部分上述这些源极分别与上述这些数据测试线中的另一条相连，相对应之上述这些漏极则与上述这些偶数条数据线相连；

彩色滤光基板；以及

液晶层，设置于该彩色滤光基板与该主动元件阵列基板之间。

9. 根据权利要求8所述之液晶显示面板，其特征是该主动元件阵列基板之该内部抗静电环位于上述这些数据测试线之外侧。

10. 根据权利要求8所述之液晶显示面板，其特征是该主动元件阵列基板之各该像素单元包括：

第五主动元件，与对应之该扫描线与该数据线电相连；以及

像素电极，与该第三主动元件电相连。

11. 根据权利要求 8 所述之液晶显示面板，其特征是该主动元件阵列基板还包括多个检测垫，设置于该基板上之周边电路区内，且该内部抗静电环之该第一线段以及该第二线段的末端分别与上述这些检测垫之一连接，而每一条数据测试线的一端分别与上述这些检测垫之一连接。

12. 根据权利要求 8 所述之液晶显示面板，其特征是该主动元件阵列基板还包括多条共用配线与连接上述这些共用配线之一端的检测走线，其中上述这些共用配线设置于该基板上，且从该显示区延伸至该周边线路区，而检测走线设置于该基板上之周边线路区内。

13. 根据权利要求 8 所述之液晶显示面板，其特征是该主动元件阵列基板之上述这些数据测试线为虚拟数据线，且上述这些数据测试线位于上述这些数据线之两侧。

14. 根据权利要求 8 所述之液晶显示面板，其特征是该主动元件阵列基板之上述这些数据测试线为另一内部抗静电环。

15. 一种主动元件阵列基板的检测方法，适用于权利要求 1 所述之主动元件阵列基板，其特征是该主动元件阵列基板的检测方法包括：

输入第一扫描信号至该内部抗静电环之该第一线段，以开启该第一主动元件与上述这些第四主动元件，且该第一扫描信号经由部分上述这些第三主动元件输入至上述这些奇数条扫描线内；

输入第二扫描信号至该内部抗静电环之该第二线段，以关闭该第二主动元件以及连接至上述这些偶数条扫描线之部分上述这些第三主动元件，其中该第一扫描信号为高栅极电压信号，该第二扫描信号为低栅极电压信号；

输入第一数据信号至上述这些数据测试线中的一条，而该第一数据信号经由部分上述这些第四主动元件输入至相对应之上述这些数据线；以及测量另一条数据测试线之电压。

16. 一种主动元件阵列基板的检测方法，适用于权利要求 1 所述之主

动元件阵列基板，其特征是该主动元件阵列基板的检测方法包括：

输入第一扫描信号至该内部抗静电环之该第一线段；

输入第二扫描信号至该内部抗静电环之该第二线段；以及

测量上述这些数据测试线之电压。

17. 根据权利要求 16 所述之主动元件阵列基板的检测方法，其特征是该第一扫描信号为高栅极电压信号，该第二扫描信号为低栅极电压信号。

18. 根据权利要求 16 所述之主动元件阵列基板的检测方法，其特征是该第一扫描信号与该第二扫描信号为高栅极电压信号。

19. 一种主动元件阵列基板的检测方法，适用于权利要求 5 所述之主动元件阵列基板，其特征是该主动元件阵列基板的检测方法包括：

输入第一扫描信号至该内部抗静电环之该第一线段；

输入第二扫描信号至该内部抗静电环之该第二线段；以及

测量该检测走线之电压。

20. 根据权利要求 19 所述之主动元件阵列基板的检测方法，其特征是该第一扫描信号为高栅极电压信号，该第二扫描信号为低栅极电压信号。

21. 根据权利要求 19 所述之主动元件阵列基板的检测方法，其特征是该第一扫描信号与该第二扫描信号为高栅极电压信号。

22. 一种主动元件阵列基板的检测方法，适用于权利要求 5 所述之主动元件阵列基板，其特征是该主动元件阵列基板的检测方法包括：

输入第一扫描信号至该内部抗静电环之该第一线段；

输入第二扫描信号至该内部抗静电环之该第二线段，该第一扫描信号与该第二扫描信号中的至少一个信号为高栅极电压信号；

输入第一数据信号至上述这些数据测试线中的一条，而该第一数据信号经由部分上述这些第四主动元件输入至相对应之上述这些数据线；以及

测量该检测走线之电压。

23. 一种液晶显示面板的检测方法，适用于权利要求 8 所述之液晶显

示面板，其特征是该检测方法包括：

提供光源，并将该液晶显示面板置于该光源上方；

输入第一扫描信号至该内部抗静电环之该第一线段；

输入第二扫描信号至该内部抗静电环之该第二线段；

输入第一数据信号至上述这些数据测试线中的一条；以及

输入第二数据信号至另一条数据测试线。

24. 根据权利要求 23 所述之检测方法，其特征是输入该第一扫描信号、第二扫描信号、第一数据信号以及第二数据信号至该第一线段、该第二线段、上述这些数据测试线中的一条以及另一条数据测试线后，该液晶显示面板呈现黑色画面、白色画面或灰色画面。

25. 根据权利要求 23 所述之检测方法，其特征是输入该第一扫描信号、第二扫描信号、第一数据信号以及第二数据信号至该第一线段、该第二线段、上述这些数据测试线中的一条以及另一条数据测试线后，该液晶显示面板呈现直条状或横条状之亮线画面。

26. 根据权利要求 23 所述之检测方法，其特征是输入该第一扫描信号、第二扫描信号、第一数据信号以及第二数据信号至该第一线段、该第二线段、上述这些数据测试线中的一条以及另一条数据测试线后，该液晶显示面板呈现亮点阵列之画面。

主动元件阵列基板、液晶显示面板与两者的检测方法

技术领域

本发明涉及一种主动元件阵列基板、显示面板与两者的检测方法，且特别涉及一种具有内部抗静电环(inner short ring)的主动元件阵列基板、液晶显示面板与两者的检测方法。

背景技术

由于显示器的需求与日剧增，因此业界全力投入相关显示器的发展。其中，又以阴极射线管(cathode ray tube, CRT)因具有优异的显示质量与技术成熟性，因此长年独占显示器市场。然而，近来由于绿色环保概念的兴起对于其能源消耗较大与产生辐射量较大的特性，加上产品扁平化空间有限，因此无法满足市场对于轻、薄、短、小、美以及低消耗功率的市场趋势。因此，具有高画质、空间利用效率佳、低消耗功率、无辐射等优越特性之薄膜晶体管液晶显示器(thin film transistor liquid crystal display, TFT-LCD)已逐渐成为市场之主流。

以薄膜晶体管液晶显示模块(TFT-LCD module)而言，其主要由液晶显示面板(liquid crystal display panel)及背光模块(backlight module)所构成。其中，液晶显示面板通常是由薄膜晶体管阵列基板(thin film transistor array substrate)、彩色滤光基板(color filter substrate)与设置于此两基板间之液晶层所构成，而背光模块用以提供此液晶显示面板所需之面光源，以使液晶显示模块达到显示的效果。

薄膜晶体管阵列基板可分为显示区(display region)与周边线路区(peripheral circuit region)，其中在显示区上设置有以阵列排列之多个像素单元，而每一像素单元包括薄膜晶体管以及与薄膜晶体管连接之像素电极(pixel electrode)。另外，在周边线路区与显示区内设置有多条扫描配

线 (scan line) 与数据配线 (data line)，其中每一个像素单元之薄膜晶体管由对应之扫描配线与数据配线所控制。

在完成薄膜晶体管阵列基板的工艺后，通常会对薄膜晶体管阵列基板上的像素单元进行电检测，以判断像素单元可否正常运行。当像素单元无法正常运行时，便可对于不良的元件（如薄膜晶体管或像素电极等）或线路进行修补。然而，为了对像素单元进行检测，在薄膜晶体管阵列基板之周边线路区上便需要制作出检测线路 (examining circuit)。值得注意的是，这些测试线路不仅复杂，且也会使得面板上可以作为布线 (layout) 的区域缩小。此外，在检测完毕后就得使用激光切割 (laser cutting) 技术将这些测试线路断路 (disable)，以避免影响液晶显示面板的显示质量。

此外，液晶显示面板通常会因为外在因素，例如人为搬运或环境变化等，而在面板内产生静电累积的现象。如此一来，当电荷累积至一定数量之后，便可能因为静电放电，而导致薄膜晶体管阵列基板上之线路或薄膜晶体管遭受破坏。为了避免静电破坏的问题，通常会于薄膜晶体管阵列基板的周边线路区上设置静电放电 (electrostatic discharge, ESD) 保护线路。

然而，公知若欲达到上述之检测以及静电防护功能，则必须在薄膜晶体管阵列基板的周边线路区上同时制作检测线路与静电放电保护线路。如此一来，不仅使得周边线路的布局更为复杂，亦可能产生布线空间不足的问题，因此相对不利于工艺之简化与生产效率之提高。

发明内容

鉴于上述情况，本发明的目的就是提供一种主动元件阵列基板，其布线较为简单。

此外，本发明的另一目的就是提供一种液晶显示面板，其检测线路能够简化。

另外，本发明的又一目的是提供一种检测方法，以检测主动元件阵列基板之配线间是否短路。

再者，本发明的另一目的是提供一种检测方法，以检测液晶显示面板

之显示是否正常。

基于上述目的与其它目的，本发明提出一种主动元件阵列基板，包括基板、多个像素单元、多条扫描线、多条数据线、两条数据测试线、内部抗静电环、第一主动元件、第二主动元件、多个第三主动元件以及多个第四主动元件。基板具有相邻的显示区以及周边线路区。像素单元设置于显示区内。扫描线与数据线设置于基板上，且控制像素单元。数据测试线设置于周边线路区内。内部抗静电环设置于周边线路区内，且包括第一线段、第二线段与电连接第一线段与第二线段之间之连接线段。第一主动元件、第二主动元件、每一第三主动元件以及每一第四主动元件皆具有栅极、源极以及漏极。第一主动元件的栅极以及源极与第一线段相连，而漏极与连接线段相连。第二主动元件的栅极以及源极与第二线段相连，而漏极与连接线段相连。第三主动元件设置于周边线路区内，其中部分第三主动元件的栅极与源极与第一线段相连，且相对应之漏极则与奇数条扫描线相连，而其它部分第三主动元件的栅极与源极与第二线段相连，且相对应之漏极则与偶数条扫描线相连。第四主动元件设置于周边线路区内，其中第四主动元件的栅极与连接线段相连，而部分源极分别与数据测试线中的一条相连，相对应之漏极则与奇数条数据线相连，其它部分源极分别与数据测试线中的另一条相连，相对应之漏极则与偶数条数据线相连。

依照本发明一实施例，其中内部抗静电环位于数据测试线之外侧。

依照本发明一实施例，其中每一像素单元包括第五主动元件以及像素电极。第五主动元件与对应之扫描线与数据线的电相连，而像素电极与第三主动元件电相连。

依照本发明一实施例，主动元件阵列基板还包括多个检测垫，设置于基板上之周边电路区内，且内部抗静电环之第一线段以及第二线段的末端分别与这些检测垫之一连接，而每一条数据测试线的一端分别与这些检测垫之一连接。

依照本发明一实施例，主动元件阵列基板还包括多条共用配线与连接这些共用配线之一端的检测走线，其中共用配线设置于基板上，且从显示

区延伸至周边线路区，而检测走线设置于基板上之周边线路区内。

依照本发明一实施例，其中数据测试线为虚拟数据线(dummy data line)，且数据测试线位于数据线之两侧。

依照本发明一实施例，其中数据测试线为另一内部抗静电环。

本发明还提出一种液晶显示面板，包括上述之主动元件阵列基板、彩色滤光基板以及液晶层。其中，液晶层设置于彩色滤光基板与主动元件阵列基板之间。

本发明又提出一种主动元件阵列基板的检测方法，适用于上述之主动元件阵列基板，此主动元件阵列基板的检测方法包括下列步骤。输入第一扫描信号至内部抗静电环之第一线段，以开启第一主动元件与第四主动元件，且第一扫描信号经由部分第三主动元件输入至奇数条扫描线内。输入第二扫描信号至内部抗静电环之第二线段，以关闭第二主动元件以及连接至偶数条扫描线之部分第三主动元件。其中，第一扫描信号为高栅极电压信号(Vgh)，第二扫描信号为低栅极电压信号(Vgl)。输入第一数据信号至数据测试线中的一条，而第一数据信号经由部分第四主动元件输入至相对应之数据线。测量另一条数据测试线之电压。

本发明提出一种主动元件阵列基板的检测方法，适用于上述之主动元件阵列基板，此主动元件阵列基板的检测方法包括下列步骤。输入第一扫描信号至内部抗静电环之第一线段。输入第二扫描信号至内部抗静电环之第二线段。测量数据测试线之电压。

依照本发明一实施例，其中第一扫描信号为高栅极电压信号，第二扫描信号为低栅极电压信号。或者，第一扫描信号与第二扫描信号皆为高栅极电压信号。

本发明提出一种主动元件阵列基板的检测方法，适用于上述之主动元件阵列基板，此主动元件阵列基板的检测方法包括下列步骤。输入第一扫描信号至内部抗静电环之第一线段。输入第二扫描信号至内部抗静电环之第二线段。测量检测走线之电压。

依照本发明一实施例，其中第一扫描信号为高栅极电压信号，第二扫

描信号为低栅极电压信号。或者，第一扫描信号与第二扫描信号皆为高栅极电压信号。

本发明提出一种主动元件阵列基板的检测方法，适用于上述之主动元件阵列基板，此主动元件阵列基板的检测方法包括下列步骤。输入第一扫描信号至内部抗静电环之第一线段。输入第二扫描信号至内部抗静电环之第二段。其中，第一扫描信号与第二扫描信号中至少一个信号为高栅极电压信号。输入第一数据信号至数据测试线中的一条，而第一数据信号经由部分第四主动元件输入至相对应之数据线。测量检测走线之电压。

本发明提出一种液晶显示面板的检测方法，适用于上述之液晶显示面板，此检测方法包括下列步骤。提供光源，并将液晶显示面板置于光源上方。输入第一扫描信号至内部抗静电环之第一线段。输入第二扫描信号至内部抗静电环之第二段。输入第一数据信号至数据测试线中的一条。输入第二数据信号至另一条数据测试线。

依照本发明一实施例，在输入第一扫描信号、第二扫描讯、第一数据信号以及第二数据讯至第一线段、第二段、数据测试线中的一条以及另一条数据测试线后，液晶显示面板呈现黑色画面、白色画面或灰色画面。

依照本发明一实施例，在输入第一扫描信号、第二扫描信号、第一数据信号以及第二数据信号至第一线段、第二段、数据测试线中的一条以及另一条数据测试线后，液晶显示面板呈现直条状或横条状之亮线画面。

依照本发明一实施例，在输入第一扫描信号、第二扫描信号、第一数据信号以及第二数据信号至第一线段、第二段、数据测试线中的一条以及另一条数据测试线后，液晶显示面板呈现亮点阵列之画面。

综上所述，本发明将内部抗静电环、第一主动元件与第二主动元件作为检测线路，因此检测线路与静电放电保护线路能够整合在一起。因此布线较为简单、检测垫的数量较少、规划(layout)空间较大。此外，通过第三主动元件与第四主动元件可使液晶显示面板的显示画面不会受检测线路影响。因此不需进行激光切割工艺将检测线路切断，更不需添购激光切割机。再者，本发明利用单一检测线路检测奇数条或偶数条扫描线，使输入

的奇偶信号不会互相影响。

为了让本发明的上述和其它目的、特征和优点能更明显易懂，下文特举本发明之较佳实施例，并配合附图，作详细说明如下。

附图说明

图 1 为依照本发明较佳实施例之主动元件阵列基板的结构示意图。

图 2 为图 1 中区域 S10 的局部放大图。

图 3 为利用图 1 之主动元件阵列基板所组装的液晶显示面板之俯视图。

主要元件标记说明

100：主动元件阵列基板

110：基板

112：显示区

114：周边线路区

120：像素单元

122：第五主动元件

124：像素电极

130：扫描线

140：数据线

150：数据测试线

160：内部抗静电环

162：第一线段

162a、164a、150a：检测垫

164：第二线段

166：连接线段

172: 第一主动元件

172d、174d、180d、190d: 漏极

172g、174g、180g、190g: 栅极

172s、174s、180s、190s: 源极

174: 第二主动元件

180: 第三主动元件

190: 第四主动元件

200: 彩色滤光基板

300: 液晶显示面板

Cs: 共用配线

L: 检测走线

S10: 区域

具体实施方式

图1为依照本发明较佳实施例之主动元件阵列基板的结构示意图。请参照图1, 主动元件阵列基板100包括基板110、多个像素单元120、多条扫描线130、多条数据线140、两条数据测试线150、内部抗静电环160、第一主动元件172、第二主动元件174、多个第三主动180元件以及多个第四主动元件190。

其中, 基板110例如为玻璃基板、石英基板或是其它适当材料之基板, 且基板110具有相邻的显示区112以及周边线路区114。像素单元120设置于显示区112内。扫描线130例如为铝合金导线或是其它适当导体材料所形成的导线, 而数据线140例如为铬金属导线、铝合金导线或是其它适当导体材料所形成的导线。扫描线130与数据线140皆设置于基板110上, 用以控制像素单元120。数据测试线150例如为铬金属导线、铝合金导线或是其它适当导体材料所形成的导线, 且数据测试线150设置于周边线路区114内。内部抗静电环160例如为铝合金导线、双金属层导线或是其它

适当导体材料所形成的导线。此内部抗静电环 160 设置于周边线路区 114 内，且包括第一线段 162、第二线段 164 与电连接第一线段 162 与第二线段 164 之间之连接线段 166。

第一主动元件 172、第二主动元件 174、第三主动元件 180 以及第四主动元件 190 例如为薄膜晶体管、低温多晶硅薄膜晶体管 (low temperature poly silicon thin film transistor, LTPS-TFT) 或是其它具有三端子之开关元件。这些第一主动元件 172、第二主动元件 174、第三主动元件 180 以及第四主动元件 190 都设置于基板 110 上。第一主动元件 172 具有栅极 172g、源极 172s 以及漏极 172d。第二主动元件 174 具有栅极 174g、源极 174s 以及漏极 174d。每一第三主动元件 180 具有栅极 180g、源极 180s 以及漏极 180d。每一第四主动元件 190 具有栅极 190g、源极 190s 以及漏极 190d。

第一主动元件 172 的栅极 172g 以及源极 172s 与第一线段 162 相连，而漏极 172d 与连接线段 166 相连。第二主动元件 174 的栅极 174g 以及源极 174s 与第二线段 164 相连，而漏极 174d 与连接线段 166 相连。换言之，连接线段 166 即通过第一主动元件 172 与第二主动元件 174 而电连接第一线段 162 与第二线段 164。

第三主动元件 180 设置于周边线路区 114 内，其中部分第三主动元件 180 的栅极 180g 与源极 180s 与第一线段 162 相连，且相对应之漏极 180d 则与奇数条扫描线 130 相连。其它部分第三主动元件 180 的栅极 180g 与源极 180s 与第二线段 164 相连，且相对应之漏极 180d 则与偶数条扫描线 130 相连。

第四主动元件 190 设置于周边线路区 114 内，其中第四主动元件 190 的栅极 190g 与连接线段 166 相连，而部分源极 190s 分别与数据测试线 150 中的一条相连。相对应之漏极 190d 则与奇数条数据线 140 相连，其它部分源极 190s 分别与数据测试线 150 中的另一条相连，且相对应之漏极 190d 则与偶数条数据线 140 相连。

值得注意的是，在本实施例中，主动元件阵列基板 100 还包括多个检测垫 162a、164a、150a，设置于基板 110 上之周边电路区 114 内。内部抗

静电环 160 之第一线段 162 以及第二线段 164 的末端分别与检测垫 162a、164a 连接,而每一条数据测试线 150 的一端分别与检测垫 150a 之一连接。这些检测垫 162a、164a、150a 可供测试机台的探针压覆,以输入或读取电压信号。而检测垫 162a、164a、150a 可设置于基板 110 上之适当位置,以配合检测机台的探针压覆。

此外,数据测试线 150 为虚拟(dummy)数据线,且数据测试线 150 位于数据线 140 之两侧,而内部抗静电环 160 位于数据测试线 150 之外侧。但需注意的是,在其它实施例中,数据测试线 150 可为另一内部抗静电环 160,且内部抗静电环 160 并不限定位于数据测试线 150 之外侧。

本实施例之主动元件阵列基板 100 也包括多条共用配线 Cs 与连接这些共用配线 Cs 之一端的检测走线 L,其中共用配线 Cs 设置于基板上,且从显示区 112 延伸至周边线路区 114,而检测走线 L 设置于基板 110 上之周边线路区 114 内。一般而言,共用配线 Cs 与检测走线 L 并非是必要的构件,因此其它实施例之主动元件阵列基板不一定包括共用配线 Cs 与检测走线 L。

图 2 为图 1 中区域 S10 的局部放大图。请参照图 2,在主动元件阵列基板 100 中,像素单元 120 包括第五主动元件 122 以及像素电极 124。第五主动元件 122 例如为薄膜晶体管、低温多晶硅薄膜晶体管或是其它具有三端子之开关元件,且与对应之扫描线 130 与数据线 140 电相连。像素电极 124 与第三主动元件 130 电相连,且像素电极 124 例如为透明电极(transparent electrode)、反射电极(reflective electrode)或是半穿透半反射电极(transflective electrode)。承上所述,像素电极 124 的材质可为铟锡氧化物、铟锌氧化物(Indium Zinc Oxide, IZO)、金属或是其它导电材料。

在主动元件阵列基板 100 中,内部抗静电环 160 与第三主动元件 180 可用以防止静电破坏,数据测试线 150 与第四主动元件 190 也具有相同的功用。举例而言,当静电传导至第一线段 162 时,连接第一线段 162 的多个第三主动元件 180 须先被开启,静电才能传导至扫描线 130。然而只有当第三主动元件 180 的栅极 180g 之电压到达某个门坎电压时,源极 180s

与漏极 180d 才会导通，因此部分的静电会累积于第三主动元件 180 之栅极 180d，剩余的部分才会传导至扫描线 130。由于内部抗静电环 160 之第一线段 162 通过多个第三主动元件 180 与扫描线 130 电相连，这意味静电将会通过多条传导路径而形成分流。通过开启多个第三主动元件 180 以及经由多条路径分流后，传导至每一条扫描线 130 之静电流将会被大幅降低。换言之，内部抗静电环 160 与第三主动元件 180 可防止静电造成局部的线路的损伤。因此，第一主动元件 172、第二主动元件 174 与内部抗静电环 160 也可以合称为主动元件阵列基板 100 之静电放电保护线路。另外，第一主动元件 172 与第二主动元件 174 也可以称为静电放电保护元件。此外，数据测试线 150 与第四主动元件 190 防止静电破坏的机制与上述相似，故不再赘述。值得注意的是，第一主动元件 172、第二主动元件 174 与内部抗静电环 160 不仅可以作为静电放电保护线路，还可作为主动元件阵列基板 100 之检测线路。由于以内部抗静电环 160、第一主动元件 172 以及第二主动元件 174 作为检测线路，使检测线路与静电放电保护线路整合，因此布线较为简单、检测垫的数量较少、规划(layout)空间较大。数据测试线 150 与第四主动元件 190 同样可以作为静电放电保护线路，亦可作为主动元件阵列基板 100 之检测线路。以下将详述主动元件阵列 100 的四种检测方法。

主动元件阵列基板 100 的第一种检测方法包括下列步骤。首先，输入第一扫描信号至内部抗静电环 160 之第一线段 162，以开启第一主动元件 172 与第四主动元件 190，且第一扫描信号经由部分第三主动元件 180 输入至奇数条扫描线 130 内。然后，输入第二扫描信号至内部抗静电环 160 之第二线段 164，以关闭第二主动元件 174 以及连接至偶数条扫描线 130 之部分第三主动元件 180。需注意的是，上述之第一扫描信号为高栅极电压信号(high gate voltage, Vgh)，第二扫描信号为低栅极电压信号(low gate voltage, Vgl)。接着，输入第一数据信号至数据测试线 150 中的一条，而第一数据信号经由部分第四主动元件 190 输入至相对应之数据线 130。然后，测量另一条数据测试线 150 之电压。若测量另一条数据测试线 150 时可以测量到类似第一数据信号的电压信号，则奇数条数据线 140 与偶数条数据

线 140 之间发生短路。

主动元件阵列基板 100 的第二种检测方法包括下列步骤。首先，输入第一扫描信号至内部抗静电环 160 之第一线段 162。接着，输入第二扫描信号至内部抗静电环 160 之第二线段 164。然后，测量数据测试线 150 之电压。当上述的第一扫描信号为高栅极电压信号且第二扫描信号为低栅极电压信号时，第一主动元件 172 与第四主动元件 190 将会被开启，而部分的第三主动元件 180 也会被开启。在本实施例中，这些被开启的第三主动元件 180 连接于奇数条扫描线 130。若测量数据测试线 150 时，可以测量其中一条数据测试线 150 具有类似于第一扫描信号的电压信号，则意谓奇数条数据线 140 或是偶数条数据线 140 与奇数条扫描线 130 之间发生短路。

承上所述，若上述条件下的测量结果正常，可将第一扫描信号与第二扫描信号皆改变为高栅极电压信号。此时测量其中一条数据测试线 150 有无类似于第二扫描信号的电压信号，则可判断奇数条数据线 140 或是偶数条数据线 140 与偶数条扫描线 130 之间是否发生短路。值得一提的是，若直接将第一扫描信号改变为低栅极电压信号且第二扫描信号改变为高栅极电压信号时，可以测量其中一条数据测试线 150 有无类似于第一扫描信号的电压信号，如此也可判断奇数条数据线 140 或是偶数条数据线 140 与偶数条扫描线 130 之间是否发生短路。

主动元件阵列基板 100 的第三种检测方法包括下列步骤。首先，输入第一扫描信号至内部抗静电环 160 之第一线段 162。接着，输入第二扫描信号至内部抗静电环 160 之第二线段 164。然后，测量检测走线 L 之电压。若第一扫描信号为高栅极电压信号且第二扫描信号为低栅极电压信号时，第一主动元件 172 与第四主动元件 190 将会被开启，而部分的第三主动元件 180 也会被开启。在本实施例中，这些被开启的第三主动元件 180 连接于奇数条扫描线 130。若测量检测走线 L 时，可以测量检测走线 L 具有类似于第一扫描信号的电压信号，则意谓共用配线 Cs 与奇数条扫描线 130 之间发生短路。

承上所述，若上述条件下的测量结果正常，可将第一扫描信号与第二

扫描信号皆改变为高栅极电压信号。此时测量检测走线 L 有无类似于第二扫描信号的电压信号，则可判断共用配线 Cs 与偶数条扫描线 130 之间是否发生短路。同样地，若直接将第一扫描信号改变为低栅极电压信号且第二扫描信号改变为高栅极电压信号时，可以测量检测走线 L 有无类似于第一扫描信号的电压信号，如此也可判断共用配线 Cs 与偶数条扫描线 130 之间是否发生短路。

主动元件阵列基板的第四种检测方法包括下列步骤。首先，输入第一扫描信号至内部抗静电环 160 之第一线段 162。接着，输入第二扫描信号至内部抗静电环 160 之第二线段 164。输入第一数据信号至数据测试线 150 中的一条，而第一数据信号经由部分第四主动元件 190 输入至相对应之数据线 140。然后，测量检测走线 L 之电压。其中，上述的第一扫描信号与第二扫描信号中至少一个信号为高栅极电压信号。如此，第四主动元件 190 将会被开启。若测量检测走线 L 时，可以测量检测走线 L 具有类似于第一数据信号的电压信号，则意谓共用配线 Cs 与奇数条数据线 140 或偶数条数据线 140 之间发生短路。

由上述主动元件阵列基板 100 的检测方法可得知，本实施例利用内部抗静电环、第一主动元件与第二主动元件作为检测奇数条或偶数条扫描线的单一检测线路，而输入的奇偶信号不会互相影响。内部抗静电环 160 不但可防止静电破坏，也可作为主动元件阵列基板 100 的阵列测试之检测线路，利用这些主动元件阵列基板 100 的检测方法，可以快速检测主动元件阵列基板 100 的线路。因此可以减少检测时间，提高检测工艺的产能。

主动元件阵列基板 100 可用于组装液晶显示面板。图 3 为利用图 1 之主动元件阵列基板所组装的液晶显示面板之俯视图。请参照图 3，液晶显示面板 300 包括上述之主动元件阵列基板 100、液晶层(图中未表示)以及彩色滤光基板 200。其中彩色滤光基板 200 设置于主动元件阵列基板 100 的上方，而液晶层设置于主动元件阵列基板 100 与彩色滤光基板 200 之间。由于液晶显示面板 300 包括主动元件阵列基板 100，主动元件阵列基板 100 上的检测线路可沿用作为面板检测(panel test)的检测线路。以下将配合图 1 与图 3 详述液晶显示面板 300 的检测方法。

液晶显示面板 300 的检测方法包括下列步骤。首先,提供光源,并将此液晶显示面板 300 置于该光源上方。此光源例如为背光模块。接着,输入第一扫描信号至内部抗静电环 160 之第一线段 162。然后,输入第二扫描信号至内部抗静电环 160 之第二线段 162。输入第一数据信号至数据测试线 150 中的一条。然后,输入第二数据信号至另一条数据测试线 150。

在输入第一扫描信号、第二扫描信号、第一数据信号以及第二数据信号至第一线段、第二线段、这些数据测试线中的一条以及另一条数据测试线后,液晶显示面板 300 可呈现多种不同的显示画面,例如黑色画面、白色画面或灰色画面。黑色画面可用于检查液晶显示面板 300 上有无亮点(bright point)或亮线(bright line)产生;白色画面可用于检查液晶显示面板 300 上有无暗点(dark point)或暗线(dark line)产生;灰色画面通常用于检查液晶显示面板 300 的显示画面是否有显示不均(mura)的情形产生。

除了上述的显示画面以外,液晶显示面板 300 亦可呈现直条状或横条状之亮线画面。在这样的显示画面下可以更容易查数据线 140 或扫描线 130 有无断线、短路的瑕疵。此外,液晶显示面板 300 还呈现亮点阵列之画面,而此画面下可更容易检查出亮点、微亮点或闪点(flash point)。

利用上述液晶显示面板 300 的检测方法,可以快速检测液晶显示面板 300 的显示画面,以减少检测时间,提高检测工艺的产能。

综上所述,本发明之主动元件阵列基板、液晶显示面板与两者的检测方法至少具有下列优点:

一、本发明利用内部抗静电环、第一主动元件与第二主动元件作为检测线路,使检测线路与静电放电保护线路能够整合在一起,因此布线较为简单、检测垫的数量较少、规划空间较大。

二、本发明将检测线路与静电放电保护线路整合在一起,通过第三主动元件与第四主动元件可使像素单元的充放电不受检测线路的影响,即液晶显示面板的显示画面不会受检测线路影响。因此不需进行激光切割工艺将检测线路切断,更不需添购激光切割机。

三、本发明利用内部抗静电环、第一主动元件与第二主动元件作为检

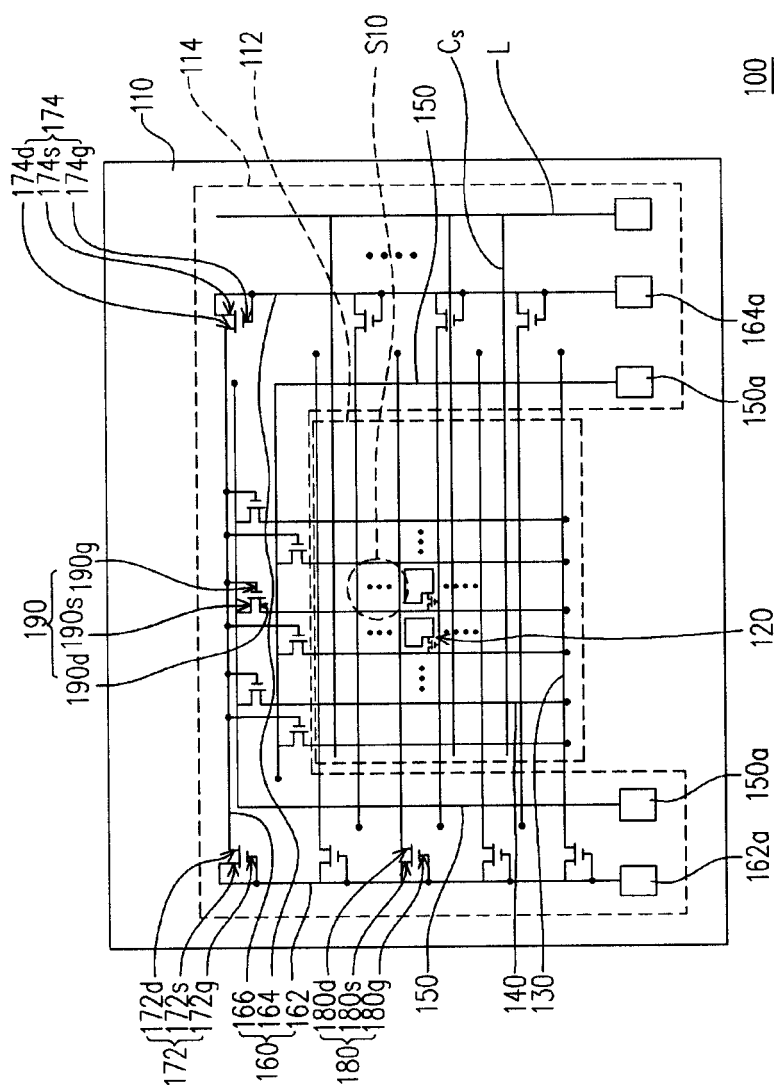
测奇数条或偶数条扫描线的单一检测线路，使输入的奇偶信号不会互相影响。

四、利用本发明之主动元件阵列基板与液晶显示面板的检测方法，可以快速检测主动元件阵列基板的线路以及液晶显示面板的显示画面。因此可以减少检测时间，提高检测工艺的产能。

五、本发明之检测方法可用于现有之阵列检测机台，不需额外购置检测设备。

六、本发明之主动元件阵列基板、液晶显示器与两者的检测方法可用于小尺寸显示产品，有助于小尺寸厂转型及产品批量生产。

虽然本发明已以较佳实施例披露如上，然其并非用以限定本发明，任何所属技术领域的技术人员，在不脱离本发明的精神和范围内，当可作些许的更动与改进，因此本发明的保护范围当视权利要求所界定者为准。



一
四

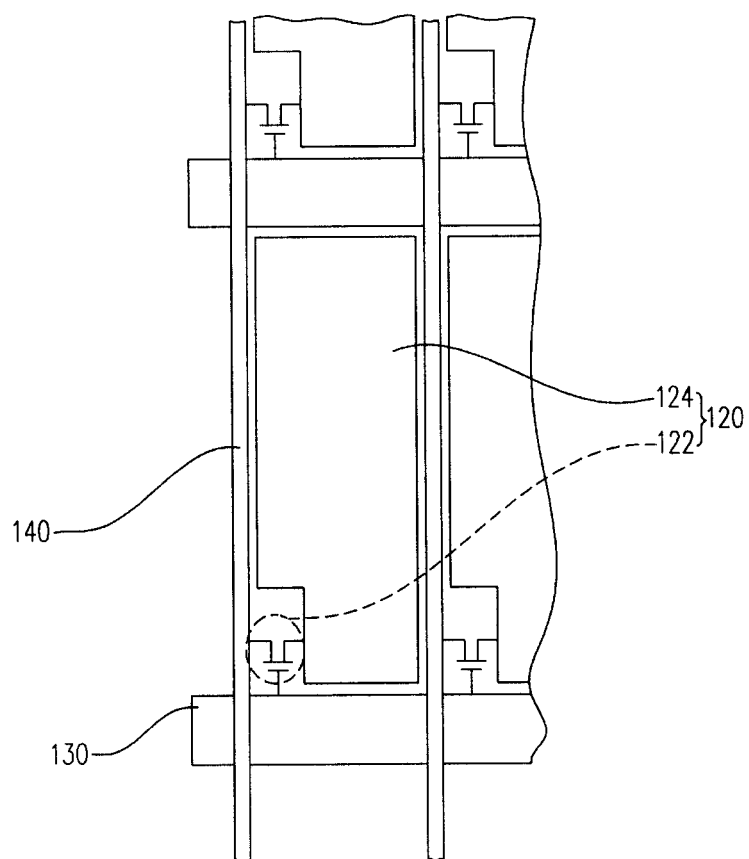


图 2

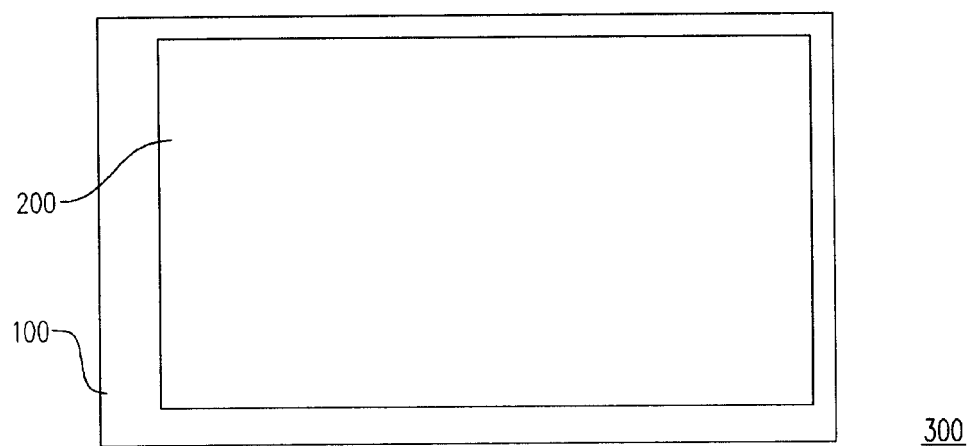


图 3

专利名称(译)	主动元件阵列基板、液晶显示面板与两者的检测方法		
公开(公告)号	CN101004490A	公开(公告)日	2007-07-25
申请号	CN200610001627.4	申请日	2006-01-18
[标]申请(专利权)人(译)	中华映管股份有限公司		
申请(专利权)人(译)	中华映管股份有限公司		
当前申请(专利权)人(译)	中华映管股份有限公司		
[标]发明人	张原豪 黄金海 林光祥		
发明人	张原豪 黄金海 林光祥		
IPC分类号	G02F1/13 G09G3/00		
代理人(译)	陈亮		
其他公开文献	CN100416344C		
外部链接	Espacenet SIPO		

摘要(译)

一种主动元件阵列基板。像素单元设置于基板之显示区内，而扫描线与数据线控制像素单元。内部抗静电环包括第一线段、第二线段与连接两者之连接线段。第一主动元件之栅极及源极与第二主动元件之栅极及源极分别连接至第一与第二线段，而漏极与连接线段相连。部分第三主动元件的栅极及源极与第一线段相连，且漏极与奇数条扫描线相连，而其它部分第三主动元件的栅极与源极与第二线段相连，且漏极与偶数条扫描线相连。第四主动元件的栅极与连接线段相连，而源极与数据测试线相连，且漏极分别连接至奇数条与偶数条数据线。

