



[45] 授权公告日 2009 年 4 月 22 日

[11] 授权公告号 CN 100480824C

[22] 申请日 2006.11.29

[21] 申请号 200610162943. X

[30] 优先权

[32] 2006.5.10 [33] KR [31] 10-2006-0041733

[73] 专利权人 乐金显示有限公司

地址 韩国首尔

[72] 发明人 金哲世

[56] 参考文献

US5012228 1991.4.30

WO94/08331A1 1994.4.14

JP6-337435A 1994.12.6

CN1620682A 2005.5.25

JP2003-223156A 2003.8.8

审查员 房元峰

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 李 辉

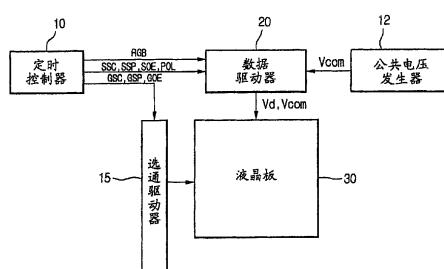
权利要求书 3 页 说明书 12 页 附图 6 页

[54] 发明名称

液晶显示板、具有其的液晶显示装置及其驱动方法

[57] 摘要

本发明提供了一种能够提高图像质量的液晶显示板、具有该液晶显示板的液晶显示装置及其驱动方法。所述液晶显示装置包括：液晶显示板；选通驱动器；以及数据驱动器。所述液晶显示板包括按矩阵布置的多个像素区，每个像素区由选通线和与该选通线交叉的第一数据线及第二数据线来限定。所述选通驱动器向所述选通线提供扫描信号。所述数据驱动器向所述第一数据线和所述第二数据线交替提供数据电压和公共电压。



1. 一种液晶显示板，该液晶显示板包括按矩阵布置的多个像素区，各个像素区包括：

选通线；

与所述选通线交叉的第一数据线和第二数据线；

连接到所述选通线和所述第一数据线的第一薄膜晶体管；

连接到所述选通线和所述第二数据线的第二薄膜晶体管；以及

形成在所述第一薄膜晶体管与所述第二薄膜晶体管之间的液晶单元，

其中，向所述第一数据线和所述第二数据线交替提供数据电压和公共电压。

2. 根据权利要求 1 所述的液晶显示板，其中，所述第一薄膜晶体管和所述第二薄膜晶体管具有相同的寄生电容。

3. 根据权利要求 1 所述的液晶显示板，其中，对于各个预定时段，向所述第一数据线和所述第二数据线交替提供所述数据电压和所述公共电压。

4. 根据权利要求 3 所述的液晶显示板，其中，所述时段以 s 帧为单位，其中  $s=1, 2, 3\ldots\ldots$ 。

5. 根据权利要求 3 所述的液晶显示板，其中，所述时段以一帧内的 t 条选通线为单位，其中  $t=1, 2, 3\ldots\ldots$ 。

6. 根据权利要求 1 所述的液晶显示板，其中，以 s 帧为单位向所述第一数据线和所述第二数据线交替提供所述数据电压和所述公共电压，并且以各帧内的 t 条选通线为单位向所述第一数据线和所述第二数据线交替提供所述数据电压和所述公共电压，其中  $s=1, 2, 3\ldots\ldots$ ，其中  $t=1, 2, 3\ldots\ldots$ 。

7. 一种液晶显示装置，该液晶显示装置包括：

液晶显示板，其包括按矩阵布置的多个像素区，每个像素区由选通线和与该选通线交叉的第一数据线及第二数据线来限定；

选通驱动器，其向所述选通线提供扫描信号；以及  
数据驱动器，其向所述第一数据线和所述第二数据线交替提供数据  
电压和公共电压，

其中，所述多个像素区各自包括：

连接到所述选通线和所述第一数据线的第一薄膜晶体管；

连接到所述选通线和所述第二数据线的第二薄膜晶体管；以及

形成在所述第一薄膜晶体管与所述第二薄膜晶体管之间的液晶单  
元。

8. 根据权利要求 7 所述的液晶显示装置，其中，所述第一薄膜晶体  
管和所述第二薄膜晶体管具有相同的寄生电容。

9. 根据权利要求 7 所述的液晶显示装置，其中，对于各个预定时段，  
向所述第一数据线和所述第二数据线交替提供所述数据电压和所述公共  
电压。

10. 根据权利要求 9 所述的液晶显示装置，其中，所述时段以 s 帧  
为单位，其中  $s=1, 2, 3\ldots\ldots$ 。

11. 根据权利要求 9 所述的液晶显示装置，其中，所述时段以一帧  
内的 t 条选通线为单位，其中  $t=1, 2, 3\ldots\ldots$ 。

12. 根据权利要求 7 所述的液晶显示装置，其中，以 s 帧为单位向  
所述第一数据线和所述第二数据线交替提供所述数据电压和所述公共电  
压，并且以各帧内的 t 条选通线为单位向所述第一数据线和所述第二数据  
线交替提供所述数据电压和所述公共电压，其中  $s=1, 2, 3\ldots\ldots$ ，其中  $t=1,$   
 $2, 3\ldots\ldots$ 。

13. 一种液晶显示装置，该液晶显示装置包括：

液晶显示板，其包括按矩阵布置的多个像素区，每个像素区由选通  
线和与该选通线交叉的第一数据线及第二数据线来限定；

选通驱动器，其向所述选通线提供扫描信号；

数据驱动器，其向所述第一数据线和所述第二数据线交替提供数据  
电压和公共电压；以及

切换单元，该切换单元进行切换使得向所述第一数据线和所述第二

数据线交替提供所述数据电压和所述公共电压，

其中，所述切换单元包括与所述液晶显示板的各个像素区相对应的多个切换器，

其中，所述多个切换器各自包括用于交替切换所述数据电压和所述公共电压的四个晶体管。

14. 根据权利要求 13 所述的液晶显示装置，其中，所述切换单元设置在所述数据驱动器中。

15. 根据权利要求 13 所述的液晶显示装置，其中，所述切换单元形成在所述液晶显示板上。

16. 根据权利要求 13 所述的液晶显示装置，其中，所述四个晶体管是 N 型金属氧化物半导体晶体管和 P 型金属氧化物半导体晶体管中的一种。

## 液晶显示板、具有其的液晶显示装置及其驱动方法

### 技术领域

本发明涉及一种液晶显示装置，更具体地涉及一种能够提高图像质量的液晶显示板、具有该液晶显示板的液晶显示装置及其驱动方法。

### 背景技术

液晶显示（LCD）装置通过根据图像信号控制液晶单元的透光率来显示图像。LCD 装置可通过反转类型来驱动，其中周期性地反转数据以减少图像闪烁和残像。反转类型包括：行反转类型，其中数据按垂直线发生反转；列反转类型，其中数据按水平线发生反转；以及点反转类型，其中数据针对各个相邻的液晶单元发生反转。

图 1 是表示现有技术 LCD 装置的液晶板的示意性电路图。参照图 1，通过在上玻璃基板和下玻璃基板之间注入液晶而构成现有技术的液晶板。在下玻璃基板上，沿第一方向布置有多条选通线  $G_{n-1}$ 、 $G_n$  和  $G_{n+1}$ ，沿第二方向布置有多条数据线  $D_{m-1}$ 、 $D_m$  和  $D_{m+1}$ 。由选通线  $G_{n-1}$ 、 $G_n$  和  $G_{n+1}$  以及数据线  $D_{m-1}$ 、 $D_m$  和  $D_{m+1}$  来限定像素区 P。在各个像素区 P 中形成有薄膜晶体管 T 和像素电极。在上玻璃基板上形成有红色（R）、绿色（G）和蓝色（B）滤色器以及公共电极。在这种情况下，各个液晶单元 Clc 形成在下玻璃基板的像素电极与上玻璃基板的公共电极之间。通过提供给像素电极的数据电压和提供给公共电极的公共电压来驱动液晶单元 Clc。

当像素电极和位于前一位置处的选通线彼此交叠时形成存储电容器 Cst（未示出）。存储电容器 Cst 使提供给像素电极的数据电压维持第一水平时段 H。

向多条选通线  $G_{n-1}$ 、 $G_n$  和  $G_{n+1}$  依次提供扫描信号，连接到选通线  $G_{n-1}$ 、 $G_n$  和  $G_{n+1}$  的薄膜晶体管通过该扫描信号而导通。在这种情况下，提供给

多条数据线  $D_{m-1}$ 、 $D_m$  和  $D_{m+1}$  的数据电压经由薄膜晶体管  $T$  施加在像素电极上。因此，将提供给下玻璃基板的像素电极的数据电压和提供给上玻璃基板的公共电极的公共电压提供到液晶单元  $Clc$ ，从而显示预定图像。

参照图 2，当选通高压  $Vgh$  切换至选通低压  $Vgl$  时，由薄膜晶体管  $T$  的寄生电容  $Cgd$  产生以下等式 1 中所示的反冲电压 (kickback voltage)  $\Delta Vp$ 。在液晶单元  $Clc$  中充入下降了反冲电压  $\Delta Vp$  的电压。与数据电压的极性是正还是负无关，该反冲电压  $\Delta Vp$  在反转类型中始终导致电压降低。

$$\Delta Vp = \frac{Cgd}{Cgd + Cst + Clc} (Vgh - Vgl) \dots \dots \text{(等式 1)}$$

其中  $\Delta Vp$  表示反冲电压， $Cgd$  表示薄膜晶体管  $T$  的栅极和漏极之间的电容， $Cst$  表示存储电容器。从等式 1 中可知， $\Delta Vp$  主要根据薄膜晶体管的寄生电容  $Cgd$  而改变。

在表示相同灰度级的情况下，参照公共电压  $Vcom$ ，下降了反冲电压  $\Delta Vp$  的正极性数据电压的充电量不同于下降了反冲电压  $\Delta Vp$  的负极性数据电压的充电量，从而导致闪烁。该闪烁可发生在点、线或帧之间。

虽然通过反转类型驱动该 LCD 装置，但仍然会产生不期望的残像。

而且，在现有技术的 LCD 装置中，为了获得高亮度，相对于公共电压  $Vcom$  升高数据电压以增加它们之间的电势差。因为升高数据电压来获得高亮度，所以不利地增加了功耗。

通常，向各个液晶单元  $Clc$  提供不同的数据电压。在这种情况下，因为寄生电容  $Cgd$  受数据电压影响，所以不同的数据电压产生不同的反冲电压。为此，使用公共电压  $Vcom$  不能有效地控制根据不同的数据电压发生变化的反冲电压。

## 发明内容

因此，本发明致力于一种液晶显示装置，该液晶显示装置本质上消除了由于现有技术的局限和缺点导致的一个或更多个问题。

本发明的一个目的在于提供一种能够通过防止出现残像和图像闪烁而提高图像质量的液晶显示板、具有该液晶显示板的液晶显示装置及其驱动方法。

本发明的另一目的在于提供一种能够通过有效地控制不同的反冲电压而提高图像质量的液晶显示板、具有该液晶显示板的液晶显示装置及其驱动方法。

本发明的又一目的在于提供一种能够降低功耗的液晶显示板、具有该液晶显示板的液晶显示装置及其驱动方法。

本发明的其他优点、目的和特征将部分地在以下说明中得以阐述，部分地对于本领域普通技术人员在考察以下内容时变得显而易见，或者可以从对本发明的实践而习得。通过在文字说明及其权利要求以及附图中具体指出的结构，可以实现和获得本发明的这些目的以及其他优点。

为了实现这些目的和其他优点并且根据本发明的目的，如在此具体实施和概括描述的，提供了一种液晶显示板，该液晶显示板包括按矩阵布置的多个像素区。各个像素区包括：选通线；与所述选通线交叉的第一数据线和第二数据线；连接到所述选通线和所述第一数据线的第一薄膜晶体管；连接到所述选通线和所述第二数据线的第二薄膜晶体管；以及形成在所述第一薄膜晶体管与所述第二薄膜晶体管之间的液晶单元，其中，向所述第一数据线和所述第二数据线交替提供数据电压和公共电压。

在本发明的另一方面中，提供了一种液晶显示装置，该液晶显示装置包括：液晶显示板，其包括按矩阵布置的多个像素区，每个像素区由选通线和与该选通线交叉的第一数据线及第二数据线来限定；选通驱动器，其向所述选通线提供扫描信号；以及数据驱动器，其向所述第一数据线和所述第二数据线交替提供数据电压和公共电压，其中，所述多个像素区各自包括：连接到所述选通线和所述第一数据线的第一薄膜晶体管；连接到所述选通线和所述第二数据线的第二薄膜晶体管；以及形成在所述第一薄膜晶体管与所述第二薄膜晶体管之间的液晶单元。

在本发明的另一方面中，提供了一种液晶显示装置，该液晶显示装置包括：液晶显示板，其包括按矩阵布置的多个像素区，每个像素区由选通线和与该选通线交叉的第一数据线及第二数据线来限定；选通驱动器，其向所述选通线提供扫描信号；数据驱动器，其向所述第一数据线和所述第二数据线交替提供数据电压和公共电压；以及切换单元，该切

换单元进行切换使得向所述第一数据线和所述第二数据线交替提供所述数据电压和所述公共电压，其中，所述切换单元包括与所述液晶显示板的各个像素区相对应的多个切换器，其中，所述多个切换器各自包括用于交替切换所述数据电压和所述公共电压的四个晶体管。

在本发明的又一方面中，提供了一种驱动液晶显示装置的方法，该液晶显示装置包括：液晶显示板，其包括按矩阵布置的多个像素区，每个像素区包括选通线以及与该选通线交叉的第一数据线和第二数据线；以及用于驱动所述液晶显示板的选通驱动器和数据驱动器，所述方法包括以下步骤：对于第一时段，向所述第一数据线提供第一数据电压，并向所述第二数据线提供公共电压；以及对于第二时段，向所述第二数据线提供第二数据电压，并向所述第一数据线提供所述公共电压。

应当理解，对本发明的以上一般性说明和以下详细说明都是示例性和说明性的，旨在提供对如权利要求所述的本发明的进一步说明。

#### 附图说明

附图被包括进来以提供对本发明的进一步理解，并且被并入且构成本申请的一部分，附图例示了本发明的实施例，并与说明书一起用于解释本发明的原理。附图中：

图 1 是表示现有技术的液晶显示装置的液晶显示板的示意性电路图；

图 2 是表示图 1 的液晶显示板中产生的反冲电压的图；

图 3 是表示根据本发明实施例的一个像素区的示意性电路图；

图 4 是表示提供给图 3 中的一个像素区的选通线的扫描信号的波形图；

图 5 是表示图 3 中按矩阵布置的像素区的示意性电路图；

图 6 是包括图 5 的液晶显示板的液晶显示装置的框图；

图 7 是图 6 中的数据驱动器的框图；

图 8 是图 7 中的切换单元的示意性电路图；

图 9 是表示以线为单位交替提供数据电压和公共电压的波形图；

图 10 是表示以帧为单位交替提供数据电压和公共电压的波形图；  
图 11 是表示从图 5 中的液晶显示板产生的反冲电压的图。

### 具体实施方式

现在将详细说明本发明的优选实施例，其示例在附图中示出。

图 3 是表示根据本发明的一个像素区的示意性电路图。

参照图 3，根据本发明的一个像素区 P 可由一条选通线  $G_n$  与第一数据线  $D_{l1}$  和第二数据线  $D_{r1}$  限定。像素区 P 包括第一薄膜晶体管  $T_1$  和第二薄膜晶体管  $T_r$ ，以及一个像素单元  $C_t$ 。

第一薄膜晶体管  $T_1$  和第二薄膜晶体管  $T_r$  的栅极共同连接到选通线  $G_n$ ，它们的漏极共同连接到液晶单元  $C_t$ ，而它们的源极分别连接到第一数据线  $D_{l1}$  和第二数据线  $D_{r1}$ 。

液晶单元  $C_t$  包括由液晶形成的液晶电容 ( $C_{lc}$ ) 以及由位于前一位置处的选通线或预定的公共电压线形成的存储电容器。第一像素电极和第二像素电极 (均未示出) 连接在第一薄膜晶体管  $T_1$  和第二薄膜晶体管  $T_r$  与液晶单元  $C_t$  之间。

参照图 4，向选通线  $G_n$  提供作为选通高压  $V_{gh}$  的扫描信号第一水平时段  $H$ ，并在第一水平时段  $H$  之后向选通线  $G_n$  提供选通低压直到下一帧。因此，当向选通线  $G_n$  提供作为选通高压  $V_{gh}$  的扫描信号时，连接到选通线  $G_n$  的第一薄膜晶体管  $T_1$  和第二薄膜晶体管  $T_r$  同时导通。

可向第一数据线  $D_l$  和第二数据线  $D_r$  提供数据电压或公共电压。例如，可向第一数据线  $D_l$  提供数据电压，而向第二数据线  $D_r$  提供公共电压。相反，可向第一数据线  $D_l$  提供公共电压，而向第二数据线  $D_r$  提供数据电压。

能够以一帧为单位向第一数据线  $D_l$  和第二数据线  $D_r$  交替提供数据电压和公共电压。而且，能够以两、三、四、…、 $s$  帧为单位向第一数据线  $D_l$  和第二数据线  $D_r$  交替提供数据电压和公共电压。例如，对于第一个  $s$  帧，可向第一数据线  $D_l$  提供数据电压，而向第二数据线  $D_r$  提供公共电压；对于第二个  $s$  帧，可向第二数据线  $D_r$  提供数据电压，而向第一

数据线 D1 提供公共电压。

能够以一帧内的一条选通线为单位向第一数据线 D1 和第二数据线 Dr 交替提供数据电压和公共电压。而且，能够以两条、三条、四条、…、t 条选通线为单位向第一数据线 D1 和第二数据线 Dr 交替提供数据电压和公共电压。例如，对于第一个 t 条选通线，可向第一数据线 D1 提供数据电压，而向第二数据线 Dr 提供公共电压；对于第二个 t 条选通线，可向第二数据线 Dr 提供数据电压，而向第一数据线 D1 提供公共电压。

参照图 5，像素区 P 按矩阵布置以构成液晶显示 (LCD) 板。各个像素区可具有与图 3 所示的一个像素区 P 相同的结构。

图 6 是表示包括图 5 中的液晶板的 LCD 装置的框图。参照图 6，根据本发明的 LCD 装置包括定时控制器 10、选通驱动器 15、数据驱动器 20 以及液晶板 30。

定时控制器 10 利用从外部提供的时钟信号 CLK 以及垂直/水平同步信号 V 和 H，产生用于控制选通驱动器 15 和数据驱动器 20 的第一控制信号和第二控制信号。即，定时控制器 10 利用垂直/水平同步信号 V 和 H 以及时钟信号 CLK，产生用于控制选通驱动器 15 的第一控制信号和用于控制数据驱动器的第二控制信号。第一控制信号包括选通移位时钟 (GSC)、选通起动脉冲 (GSP)、选通输出使能 (GOE) 信号等等，第二控制信号包括扫描移位时钟 (SSC)、扫描起动脉冲 (SSP)、扫描输出使能 (SOE)、POL 信号等等。定时控制器 10 向选通驱动器 15 提供第一控制信号，同时向数据驱动器 20 提供第二控制信号和数字数据信号 RGB。

选通驱动器 15 响应于第一控制信号，依次产生第一水平时段 H 的扫描信号（即，选通高压 Vgh），并将该选通高压 Vgh 提供给相应的选通线 G<sub>n-1</sub>、G<sub>n</sub> 和 G<sub>n+1</sub>。

参照图 7，数据驱动器 20 包括移位寄存器 21、第一锁存器 22、第二锁存器 23、数模转换器 (DAC) 24、缓冲单元 25 以及切换单元 26。移位寄存器 21、第一锁存器 22、第二锁存器 23、DAC 24 和缓冲单元 25 在现有技术中是已知的，因此将对它们进行简略描述。

移位寄存器 21 利用 SSC 信号和 SSP 信号依次输出预定信号。响应

于该输出信号，将一条线的数字数据信号（红色（R）、绿色（G）或蓝色（B））依次锁存到第一锁存器 22。当完全锁存到第一锁存器 22 时，将一条线的数字数据信号 RGB 锁存到第二锁存器 23。

DAC 24 利用从伽马值生成器（未示出）生成的预定伽马值  $V_{gamma}$ ，输出与锁存到第二锁存器 23 的数字数据信号 RGB 对应的数据电压  $V_d$ 。响应于从定时控制器 10 提供的 POL 信号，可将一条线的数字数据信号反转为正或负极性的数据电压。因此，将正或负极性的数据电压从 DAC 24 输出至缓冲单元 25。

缓冲单元 25 响应于 SOE 信号输出数据电压  $V_d$ 。

切换单元 26 是本发明的技术特征，将对其进行详细描述。切换单元 26 接收来自缓冲单元 25 的数据电压  $V_d$ ，并接收来自公共电压发生器 12 的公共电压  $V_{com}$ 。可通过预定的控制信号 S1 和 S2 交替输出数据电压  $V_d$  和公共电压  $V_{com}$ 。

将从切换单元 26 输出的数据电压  $V_d$  和公共电压  $V_{com}$  周期性地交替提供给像素区 P 的第一数据线 Dl1、Dl2 和 Dl3 以及第二数据线 Dr1、Dr2 和 Dr3。例如，在第一时段期间，向第一数据线 Dl1 提供数据电压  $V_d$ ，向第二数据线 Dr1 提供公共电压  $V_{com}$ 。在第二时段期间，通过切换单元 26 的切换而向第二数据线 Dr1 提供数据电压  $V_d$ ，向第一数据线 Dl1 提供公共电压  $V_{com}$ 。按照这种方式，对于各个时段，可向第一数据线 Dl1 和第二数据线 Dr1 交替提供数据电压  $V_d$  和公共电压  $V_{com}$ 。时段可指以一帧内的 t 条选通线为单位，或者以 s 帧为单位。

参照图 8，切换单元 26 可包括与液晶板 30 的各个像素区 P 相对应的多个切换器 27a、27b 和 27c。切换器 27a、27b 和 27c 中的每一个都可包括第一晶体管 T1 至第四晶体管 T4。第一晶体管 T1 至第四晶体管 T4 可以是 NMOS 型晶体管或 PMOS 型晶体管。

为了便于描述，图 8 是表示第一至第四晶体管的连接结构的示例图，可以利用各种类型的连接结构。

例如，第一晶体管 T1 和第二晶体管 T2 的漏极可连接到第一数据线 Dl1、Dl2 和 Dl3，而第三晶体管 T3 和第四晶体管 T4 的漏极连接到第二

数据线 Dr1、Dr2 和 Dr3。

第一晶体管 T1 和第四晶体管 T4 的栅极可连接到第一控制线，通过该第一控制线提供第一控制信号 S1，而第二晶体管 T2 和第三晶体管 T3 的栅极可连接到第二控制线，通过该第二控制线提供第二控制信号 S2。

第一晶体管 T1 和第三晶体管 T3 的源极连接到缓冲单元 25 的输出线 D1、D2 和 D3，而第二晶体管 T2 和第四晶体管 T4 的源极可连接到公共线，通过所述公共线提供公共电压 Vcom。

切换器 27a、27b 和 27c 中的每一个可进行切换，以使可周期性地将数据电压 Vd 和公共电压 Vcom 交替提供给第一数据线 Dl1、Dl2 和 Dl3 以及第二数据线 Dr1、Dr2 和 Dr3。

例如，在第一时段期间第一控制信号 S1 具有高电平而第二控制信号 S2 具有低电平的情况下，第一晶体管 T1 和第四晶体管 T4 导通，第二晶体管 T2 和第三晶体管 T3 截止。因此，经由第一晶体管 T1 将数据电压 Vd 提供给数据线 Dl1、Dl2 和 Dl3，经由第四晶体管 T4 将公共电压 Vcom 提供给第二数据线 Dr1、Dr2 和 Dr3。在第二时段期间第一控制信号 S1 具有低电平而第二控制信号 S2 具有高电平的情况下，第二晶体管 T2 和第三晶体管 T3 导通，第一晶体管 T1 和第四晶体管 T4 截止。因此，经由第二晶体管 T2 将公共电压 Vcom 提供给第一数据线 Dl1、Dl2 和 Dl3，经由第三晶体管 T3 将数据电压 Vd 提供给第二数据线 Dr1、Dr2 和 Dr3。

如上所述，对于各个时段，可向第一数据线 Dl1、Dl2 和 Dl3 以及第二数据线 Dr1、Dr2 和 Dr3 交替提供数据电压 Vd 和公共电压 Vcom。时段可指以一帧内的 t 条选通线为单位，或者以 s 帧为单位。

为了更好地理解本发明，将以如下情况为例进行描述：其中，以一帧内的选通线为单位（图 9）或以帧为单位（图 10）向第一数据线 Dl1、Dl2 和 Dl3 以及第二数据线 Dr1、Dr2 和 Dr3 提供数据电压 Vd 和公共电压 Vcom。

参照图 9，以第一水平时段为单位，向液晶板 30 的相应的选通线 G<sub>n-1</sub>、G<sub>n</sub> 和 G<sub>n+1</sub> 依次提供扫描信号 SC1、SC2 和 SC3（即，选通高压 Vgh）。在第一水平时段之后直到下一帧之前，向各个选通线 G<sub>n-1</sub>、G<sub>n</sub> 和 G<sub>n+1</sub> 提供

选通低压  $V_{gl}$ 。

在向第  $n-1$  条选通线  $G_{n-1}$  提供第一扫描信号  $SC1$  的同时，第一控制信号  $S1$  具有高电平，而第二控制信号  $S2$  具有低电平。因此，切换单元 26 的各个切换器 27a、27b 和 27c 的第一晶体管  $T1$  和第四晶体管  $T4$  导通，使得将数据电压  $Vd$  提供给第  $n-1$  条选通线  $G_{n-1}$  上的像素区  $P$  的第一数据线  $Dl1$ 、 $Dl2$  和  $Dl3$ ，将公共电压  $Vcom$  提供给第  $n-1$  条选通线  $G_{n-1}$  上的像素区  $P$  的第二数据线  $Dr1$ 、 $Dr2$  和  $Dr3$ 。

在向第  $n$  条选通线  $G_n$  提供第二扫描信号  $SC2$  的同时，第一控制信号  $S1$  具有低电平，而第二控制信号  $S2$  具有高电平。因此，切换单元 26 的各个切换器 27a、27b 和 27c 的第二晶体管  $T2$  和第三晶体管  $T3$  导通，使得将数据电压  $Vd$  提供给第  $n$  条选通线  $G_n$  上的像素区  $P$  的第二数据线  $Dr1$ 、 $Dr2$  和  $Dr3$ ，将公共电压  $Vcom$  提供给第  $n$  条选通线  $G_n$  上的像素区  $P$  的第一数据线  $Dl1$ 、 $Dl2$  和  $Dl3$ 。

在向第  $n+1$  条选通线  $G_{n+1}$  提供第三扫描信号  $SC3$  的同时，第一控制信号  $S1$  具有高电平，而第二控制信号  $S2$  具有低电平。因此，切换单元 26 的各个切换器 27a、27b 和 27c 的第一晶体管  $T1$  和第四晶体管  $T4$  导通，使得将数据电压  $Vd$  提供给第  $n+1$  条选通线  $G_{n+1}$  上的像素区  $P$  的第一数据线  $Dl1$ 、 $Dl2$  和  $Dl3$ ，将公共电压  $Vcom$  提供给第  $n+1$  条选通线  $G_{n+1}$  上的像素区  $P$  的第二数据线  $Dr1$ 、 $Dr2$  和  $Dr3$ 。

因此，以一帧内的各个选通线  $G_{n-1}$ 、 $G_n$  和  $G_{n+1}$  为单位，向第一数据线  $Dl1$ 、 $Dl2$  和  $Dl3$  以及第二数据线  $Dr1$ 、 $Dr2$  和  $Dr3$  周期性地交替提供数据电压  $Vd$  和公共电压  $Vcom$ 。因此，在各条选通线  $G_{n-1}$ 、 $G_n$  和  $G_{n+1}$  上不会存在残留 DC，从而防止出现残像。

参照图 10，向第一帧内的第  $n$  条选通线  $G_n$  提供第二扫描信号  $SC2$ ，并向第二帧内的第  $n$  条选通线  $G_n$  提供第二扫描信号  $SC2$ 。为了便于描述，将限于各个帧的第  $n$  条选通线  $G_n$  进行描述。

在向第一帧内的第  $n$  条选通线  $G_n$  提供第二扫描信号  $SC2$  的同时，第一控制信号  $S1$  具有高电平，而第二控制信号  $S2$  具有低电平。因此，切换单元 26 的各个切换器 27a、27b 和 27c 的第一晶体管  $T1$  和第四晶体管

T4 导通，使得将数据电压 Vd 提供给第一数据线 Dl1、Dl2 和 Dl3，将公共电压 Vcom 提供给第二数据线 Dr1、Dr2 和 Dr3。

在向第二帧内的第 n 条选通线  $G_n$  提供第二扫描信号 SC2 的同时，第一控制信号 S1 具有低电平，而第二控制信号 S2 具有高电平。因此，各个切换器 27a、27b 和 27c 的第二晶体管 T2 和第三晶体管 T3 导通，使得将数据电压 Vd 提供给第二数据线 Dr1、Dr2 和 Dr3，将公共电压 Vcom 提供给第一数据线 Dl1、Dl2 和 Dl3。

因此，以各个帧为单位向第一数据线 Dl1、Dl2 和 Dl3 以及第二数据线 Dr1、Dr2 和 Dr3 周期性地交替提供数据电压 Vd 和公共电压 Vcom。因此，在各条选通线上不会存在残留 DC，从而防止出现残像。

不仅能够以各个帧为单位，而且能够以各个帧内的各条选通线为单位，向第一数据线 Dl1、Dl2 和 Dl3 以及第二数据线 Dr1、Dr2 和 Dr3 周期性地交替提供数据电压 Vd 和公共电压 Vcom。

而且，可以仅以各个帧为单位向第一数据线 Dl1、Dl2 和 Dl3 以及第二数据线 Dr1、Dr2 和 Dr3 周期性地提供数据电压 Vd 和公共电压 Vcom。另一方面，在各个帧内，对于相应的帧，与各条选通线无关地按预定方式向第一数据线 Dl1、Dl2 和 Dl3 以及第二数据线 Dr1、Dr2 和 Dr3 提供数据电压 Vd 和公共电压 Vcom。例如，在相应的帧中向第一数据线 Dl1、Dl2 和 Dl3 提供数据电压 Vd 并且向第二数据线 Dr1、Dr2 和 Dr3 提供公共电压 Vcom 的情况下，对于相应帧中的每条数据线，可向第一数据线 Dl1 提供数据电压 Vd 并且向第二数据线 Dr1 提供公共电压 Vcom。

虽然在以上描述中将切换单元 26 设置在数据驱动器 20 中，但可通过半导体工艺将切换单元 26 直接形成在液晶板 30 上。在这种情况下，切换单元 26 的各个切换器 27a、27b 和 27c 的第一晶体管 T1 至第四晶体管 T4 可由多晶硅、微晶硅、非晶硅等形成。

本发明不仅可有助于防止出现残像，而且有助于防止图像闪烁。根据图 11 可以很容易地理解这一点。

参照图 11，向第 n 条选通线  $G_n$  提供第二扫描信号 SC2，即选通高压  $V_{gh}$ ，使得第 n 条选通线  $G_n$  上的像素区 P 的第一薄膜晶体管 T1 和第二薄

膜晶体管 Tr 导通。在这种情况下，通过切换单元 26 的切换器 27a、27b 和 27c 的切换，向第一数据线 Dl1、Dl2 和 Dl3 提供数据电压 Vd，向第二数据线 Dr1、Dr2 和 Dr3 提供公共电压 Vcom。由此，向液晶单元 Clc 提供数据电压 Vd 与公共电压 Vcom 之间的第一势差  $\Delta Vd1$ 。

向第 n 条选通线  $G_n$  提供选通高压  $Vgh$  第一水平时段 H，并在第一水平时段 H 后向第 n 条选通线  $G_n$  提供选通低压  $Vgl$ 。当选通高压  $Vgh$  变为选通低压  $Vgl$  时，由第一晶体管 T1 和第二晶体管 Tr 的寄生电容  $Cgd$  产生反冲电压  $\Delta Vp$ 。当第一薄膜晶体管 T1 的寄生电容  $Cgd$  和第二薄膜晶体管 Tr 的寄生电容彼此相等时，其反冲电压相同。当选通高压  $Vgh$  变为选通低压  $Vgl$  时，数据电压  $Vd$  降低反冲电压  $\Delta Vp$ ，公共电压  $Vcom$  也降低反冲电压  $\Delta Vp$ 。因此，在液晶单元 Clc 中，维持降低了反冲电压  $\Delta Vp$  的数据电压  $Vd$  与降低了反冲电压  $\Delta Vp$  的公共电压  $Vcom$  之间的第二势差  $\Delta Vd2$ 。因为数据电压  $Vd$  和公共电压  $Vcom$  都降低了相同的反冲电压  $\Delta Vp$ ，所以第一势差  $\Delta Vd1$  和第二势差  $\Delta Vd2$  彼此相等。因此，在各个像素区 P 中设置产生相同反冲电压的第一薄膜晶体管 T1 和第二薄膜晶体管 Tr，使得在选通高压  $Vgh$  反转为选通低压  $Vgl$  之前和之后提供给液晶单元 Clc 的势差相同。因此能正确地表示期望的灰度，并且能防止图像闪烁，从而提高显示质量。

而且，在本发明中，在各个像素区 P 中设置连接到第一数据线 Dl1 的第一薄膜晶体管 T1 和连接到第二数据线 Dr1 的第二薄膜晶体管 Tr，使得将数据电压  $Vd$  和公共电压  $Vcom$  交替提供给第一数据线 Dl1 和第二数据线 Dr1。因此，去除了存在于各条选通线上的残留 DC，从而防止出现残像。

如至此所描述的，根据本发明，在各个像素区中设置产生相同反冲电压的第一和第二薄膜晶体管，使得能表示期望的灰度，防止闪烁，从而能提高显示质量。

根据本发明，第一数据线和第二数据线连接到各个像素区中相应的第一薄膜晶体管和第二薄膜晶体管。从而将数据电压和公共电压交替提供给第一数据线和第二数据线，从而去除各条选通线上的残留 DC 并防

止出现残像。因此能提高显示质量。

根据本发明，与其中使用公共电压  $V_{com}$  控制反冲电压的现有技术不同，将数据电压  $V_d$  和公共电压  $V_{com}$  周期性地交替提供给像素区  $P$  中的第一数据线  $D_{l1}$ 、 $D_{l2}$  和  $D_{l3}$  以及第二数据线  $D_{r1}$ 、 $D_{r2}$  和  $D_{r3}$ 。从而能与反冲电压无关地正确表示灰度。因此，本发明可有助于有效地控制反冲电压。

根据本发明，因为数据电压和公共电压相对彼此而改变，所以数据电压的摆动幅度比其中公共电压固定的现有技术的摆动幅度减小一半。因此，有利地减小了功耗。

对于本领域技术人员来说，显然可以对本发明进行各种修改和变型。由此，本发明旨在覆盖落入所附权利要求及其等同物范围内的对本发明进行的修改和变型。

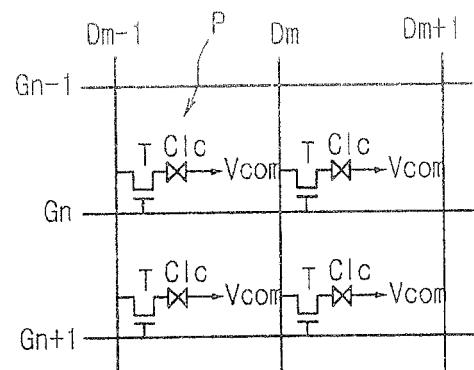


图 1  
现有技术

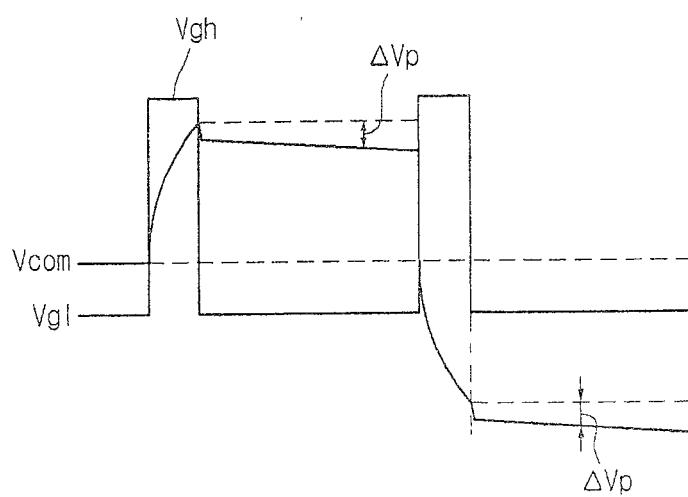


图 2  
现有技术

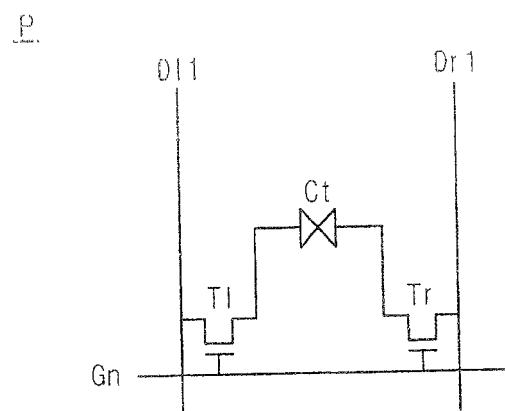


图 3

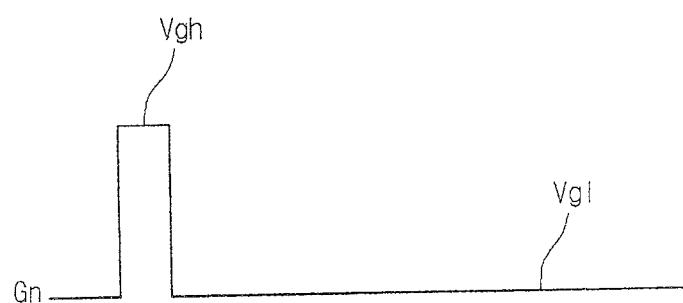


图 4

30

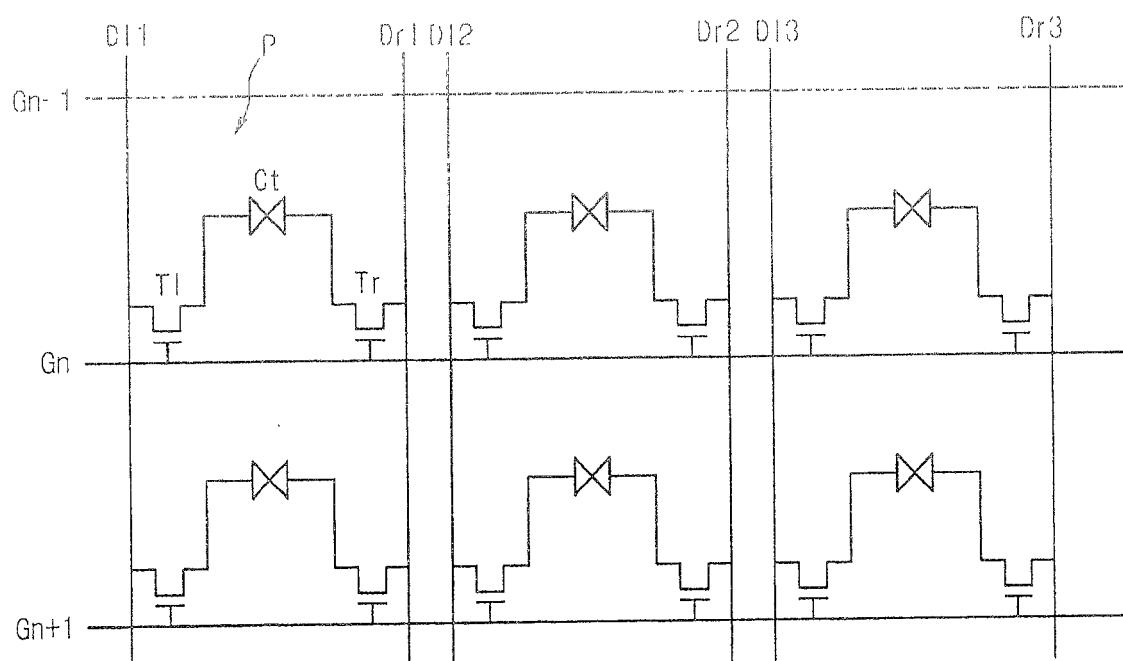


图 5

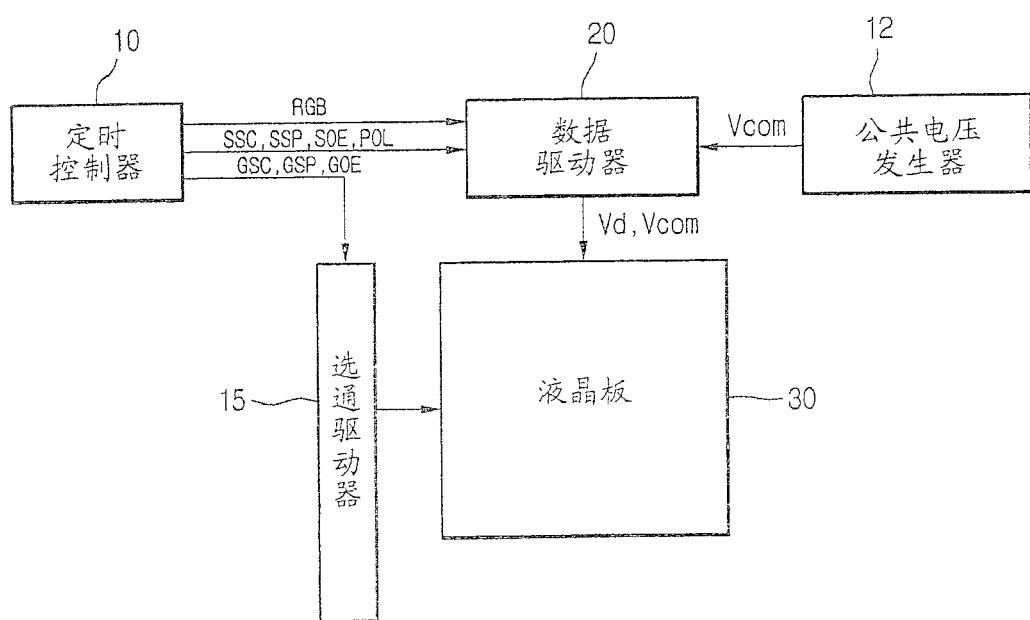


图 6

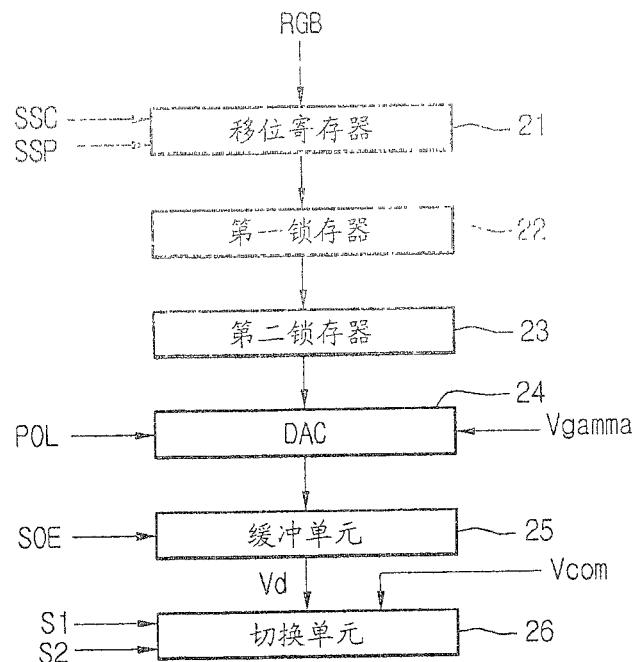


图 7

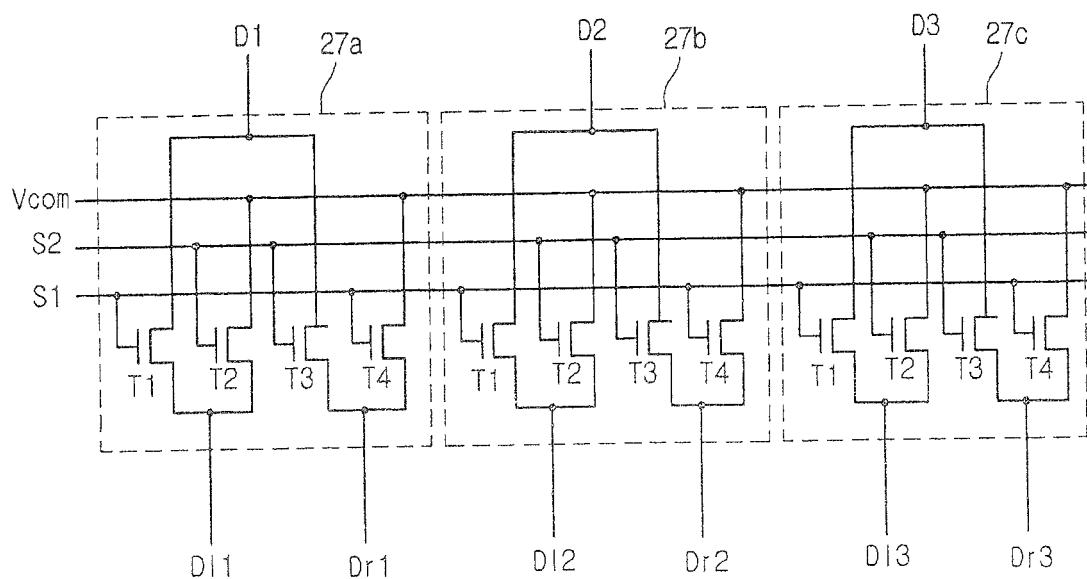
26

图 8

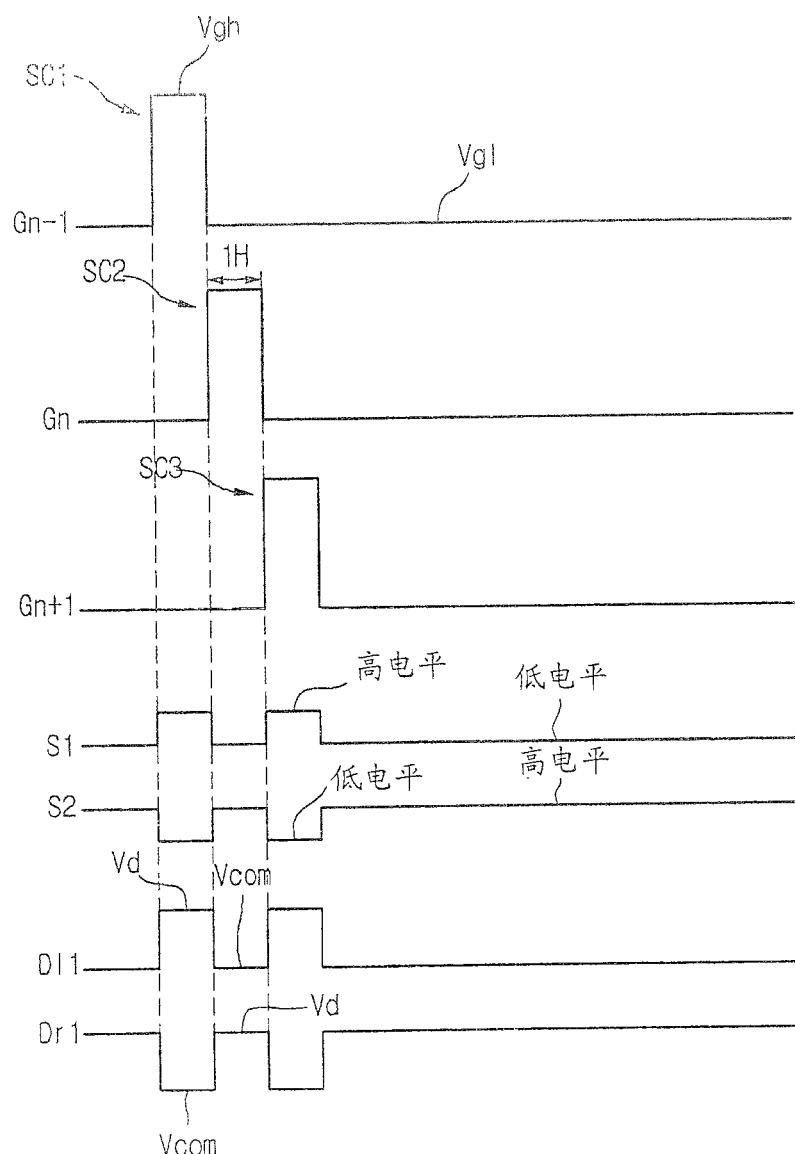


图 9

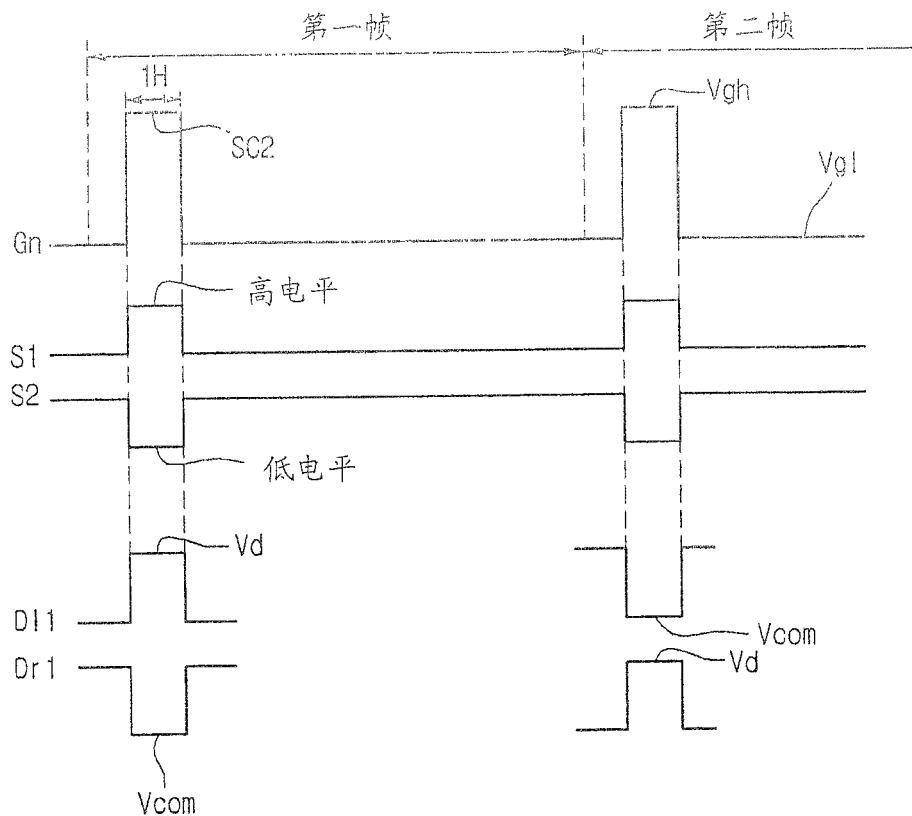


图 10

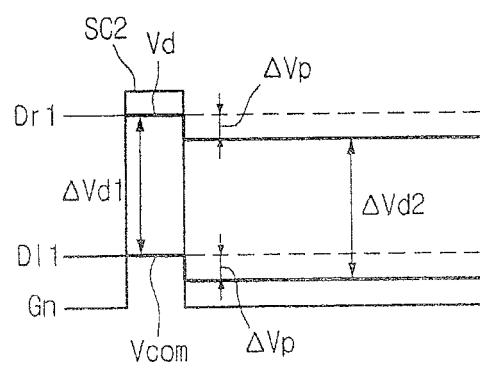


图 11

专利名称(译)	液晶显示板、具有其的液晶显示装置及其驱动方法		
公开(公告)号	<a href="#">CN100480824C</a>	公开(公告)日	2009-04-22
申请号	CN200610162943.X	申请日	2006-11-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG. 菲利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金哲世		
发明人	金哲世		
IPC分类号	G02F1/1362 G02F1/133 G09G3/36		
CPC分类号	G09G2320/0257 G09G2300/0823 G09G3/3688 G09G2310/027 G02F1/13624 G09G3/3614		
代理人(译)	李辉		
优先权	1020060041733 2006-05-10 KR		
其他公开文献	CN101071240A		
外部链接	<a href="#">Espacenet</a> <a href="#">Sipo</a>		

#### 摘要(译)

本发明提供了一种能够提高图像质量的液晶显示板、具有该液晶显示板的液晶显示装置及其驱动方法。所述液晶显示装置包括：液晶显示板；选通驱动器；以及数据驱动器。所述液晶显示板包括按矩阵布置的多个像素区，每个像素区由选通线和与该选通线交叉的第一数据线及第二数据线来限定。所述选通驱动器向所述选通线提供扫描信号。所述数据驱动器向所述第一数据线和所述第二数据线交替提供数据电压和公共电压。

