

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/136 (2006.01)

H01L 29/786 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410037891.4

[45] 授权公告日 2007 年 12 月 19 日

[11] 授权公告号 CN 100356260C

[22] 申请日 2004.5.13

[21] 申请号 200410037891.4

[30] 优先权

[32] 2003.12.11 [33] KR [31] 10-2003-0090359

[73] 专利权人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 李润復 金廷炫

[56] 参考文献

US20020085156A1 2002.7.4

US6483566B2 2002.11.19

US6621102B2 2003.9.16

US6243154B1 2001.6.5

US20030137615A1 2003.7.24

审查员 王志远

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

权利要求书 3 页 说明书 11 页 附图 11 页

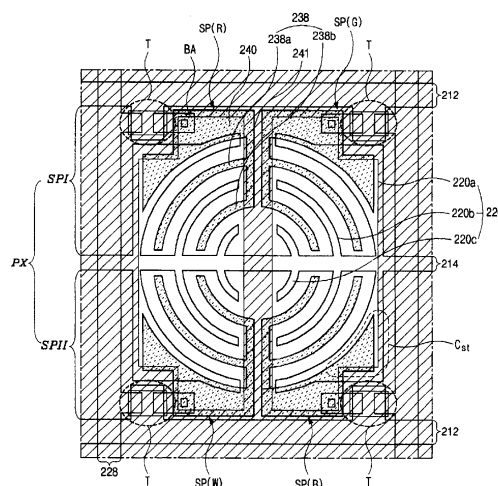
[54] 发明名称

共面开关型液晶显示装置的阵列基板及其制造方法

[57] 摘要

一种共面开关型液晶显示装置中使用的阵列基板包括：在基板上沿第一方向布置的多条栅极线；沿着与多条栅极线基本垂直的第二方向布置的多条数据线，其中多条成对的栅极线和成对的数据线构成像素区，该像素区包括多个分像素；在多条栅极线之间沿第一方向布置的公共线；在像素区内从公共线上伸出的多个公共电极，其中公共电极为弧形形状并且设置在各分像素中；靠近栅极线和数据线的交点设置在像素区四个角上并且形成在各所述分像素中的薄膜晶体管；处于各公共电极的一部分上方的电容电极，其中电容电极与一个相应的薄膜晶体管相连；和设置在各所述分像素中的多个像素电极，各像素电极与电容电极相连并与各公共电极分

中的多个公共电极作为一个整体形成为圆形，并且所述分像素中的多个像素电极作为一个整体形成为圆形。



1. 一种在共面开关型液晶显示装置中使用的阵列基板，包括：
在基板上沿第一方向布置的多条栅极线；
沿着与多条栅极线基本垂直的第二方向布置的多条数据线，其中多条成对的栅极线和成对的数据线构成像素区，该像素区包括多个分像素；
在多条栅极线之间沿第一方向布置的公共线；
在像素区内从公共线上伸出的多个公共电极，其中公共电极为弧形形状并且设置在各所述分像素中；
靠近栅极线和数据线的交点设置在像素区四个角上并且形成在各所述分像素中的薄膜晶体管；
处于各公共电极的一部分上方的电容电极，其中电容电极与一个相应的薄膜晶体管相连；和
设置在各所述分像素中的多个像素电极，各像素电极与电容电极相连并与各公共电极分隔开，其中像素电极为弧形形状，
其中所述分像素中的多个公共电极作为一个整体形成为圆形，并且所述分像素中的多个像素电极作为一个整体形成为圆形。
2. 根据权利要求1所述的阵列基板，其特征在于，多条数据线中的每一条靠近相邻像素的数据线，而且每条栅极线靠近相邻像素的栅极线。
3. 根据权利要求1所述的阵列基板，其特征在于，像素区分成红、绿、蓝和白色分像素。
4. 根据权利要求1所述的阵列基板，其特征在于，像素区分成红、绿和蓝色分像素。
5. 根据权利要求1所述的阵列基板，其特征在于，公共电极分成两部分，每一部分都具有半圆形形状。
6. 根据权利要求5所述的阵列基板，其特征在于，公共电极包括围绕像素区周边的第一公共电极图形，第一公共电极图形在其中部具有圆形开口。
7. 根据权利要求6所述的阵列基板，其特征在于，公共电极进一步包括处于圆形开口内的第二和第三公共电极图形。
8. 根据权利要求7所述的阵列基板，其特征在于，进一步包括像素连

接线,其中象素连接线从电容电极上伸出,并且其中象素电极与象素连接线相连。

9. 根据权利要求8所述的阵列基板,其特征在于,象素电极包括处于第一和第二公共电极图形之间的第一象素电极图形,以及位于第二和第三公共电极图形之间的第二象素电极图形。

10. 根据权利要求9所述的阵列基板,其特征在于,电容电极和第一公共电极图形形成存储电容。

11. 根据权利要求10所述的阵列基板,其特征在于,进一步包括覆盖栅极线和数据线的相应部分、薄膜晶体管以及象素连接线的黑色矩阵。

12. 根据权利要求1所述的阵列基板,其特征在于,所述多个分象素的孔径区域作为一个整体基本上为圆形形状。

13. 根据权利要求12所述的阵列基板,其特征在于,具有至少四个分象素。

14. 根据权利要求1所述的阵列基板,其特征在于,多个分象素中的每一个与相邻的分象素对称。

15. 根据权利要求14所述的阵列基板,其特征在于,多个分象素每一个中的薄膜晶体管相对于公共线对称。

16. 一种形成共面开关型液晶显示装置中所用的阵列基板的方法,包括:
形成栅极线、公共线、栅极和公共电极,其中将公共线设置在两条栅极线之间,栅极从栅极线上延出并朝向公共线,从公共线上伸出的公共电极呈弧形;
在栅极线、公共线、栅极和公共电极上形成栅极绝缘层;

在栅极绝缘层上形成半导体层,半导体层包括第一纯非晶硅层和第二掺杂质的非晶硅层;

形成数据线、源极和漏极,其中数据线与栅极线和公共线基本上垂直并相交,每一个源极从数据线上伸出并处在半导体层的第一端部之上,每一个漏极与相应的源极相隔一定距离并与半导体层的第二端部重叠,多对成对的栅极线和成对的数据线构成象素区,其中将象素区分成多个分象素;

在数据线、源极和漏极上形成钝化层,该钝化层上具有暴露一部分漏极用的漏极接触孔;和

形成电容电极以及象素电极,电容电极设置在一部分公共电极之上并通过

每个分像素中的漏极接触孔与漏极接触，其中像素电极在每个分像素中通过像素连接线与电容电极相连，

其中公共电极和像素电极在像素区内为弧形，所述分像素中的多个公共电极作为一个整体形成为圆形，并且所述分像素中的多个像素电极作为一个整体形成为圆形。

17. 根据权利要求 16 所述的方法，其特征在于，将每一条数据线设置得靠近相邻像素的数据线，而将每一条栅极线设置得靠近相邻像素的栅极线。

18. 根据权利要求 16 所述的方法，其特征在于，将像素区分成红、绿、蓝和白色分像素。

19. 根据权利要求 16 所述的方法，其特征在于，将像素区分成红、绿和蓝色分像素。

20. 根据权利要求 16 所述的方法，其特征在于，将公共电极分成两部分，每一部分都具有半圆形形状。

21. 根据权利要求 20 所述的方法，其特征在于，公共电极包括围绕像素区周边的第一公共电极图形，第一公共电极图形在其中部具有圆形开口。

22. 根据权利要求 21 所述的方法，其特征在于，公共电极进一步包括处于圆形开口内的第二和第三公共电极图形。

23. 根据权利要求 22 所述的方法，其特征在于，像素连接线从电容电极上伸出，并且其中像素电极从像素连接线上伸出。

24. 根据权利要求 23 所述的方法，其特征在于，像素电极包括处于第一和第二公共电极图形之间的第一像素电极图形，以及处于第二和第三公共电极图形之间的第二像素电极图形。

25. 根据权利要求 24 所述的方法，其特征在于，电容电极和第一公共电极图形形成存储电容。

26. 根据权利要求 24 所述的方法，其特征在于，像素电极同时形成在每个分像素中。

27. 根据权利要求 16 所述的方法，其特征在于，进一步包括形成覆盖栅极线和数据线的相应部分、薄膜晶体管以及像素连接线的黑色矩阵。

共面开关型液晶显示装置的阵列基板及其制造方法

本发明要求 2003 年 12 月 11 日申请的第 2003—0090359 号韩国专利申请的权益，该申请的全部内容在本申请中以引用的形式加以结合。

技术领域

本发明涉及一种液晶显示装置。更确切地说，本发明涉及可实现共面开关（IPS）的液晶显示装置，其中在平行于基板的平面内产生施加到液晶上的电场。

背景技术

液晶显示装置利用液晶分子的光学各向异性和极化特性来产生图像。由于液晶分子形成细长形状所以具有确定的方位取向。通过施加电场可以控制取向的方向。换句话说，随着所施加的电场的变化，液晶分子的取向也发生变化。由于光学各向异性，使得入射光的折射取决于液晶分子的取向方向。因此，通过适当控制施加的电场，可以产生理想的光图像。

在公知的不同类型的液晶显示器（LCD）中，由于具有设置成矩阵形式的薄膜晶体管（TFT）和像素电极的有源矩阵型 LCD（AM—LCD）具有高分辨率和显示运动图像的优势，所以成为主要的研究和发展主题。

LCD 装置由于其重量轻、厚度薄和具有低能耗等特性，所以在办公自动化（OA）设备和视频装置中获得了广泛的应用。典型的液晶显示板具有上基板、下基板和设在上、下基板之间的液晶层。通常称作滤色片基板的上基板一般包括公共电极和滤色片。通常称作阵列基板的下基板包括诸如薄膜晶体管和像素电极等开关元件。

如上所述，LCD 装置是根据以下原理工作的，即，液晶分子的取向方向取决于施加到公共电极和像素电极之间的电场。因此，通过向液晶层施加电场，可以控制液晶分子的取向方向。当适当调整液晶分子的取向方向时，入射光将沿取向方向折射从而显示图像数据。液晶分子起光学调制元件的作用，其具有

多种与所加电压极性有关的光学特性。

在传统的 LCD 装置中，由于像素电极和公共电极分别位于下、上基板上，所以在像素电极和公共电极之间感应的电场垂直于下、上基板。然而，具有纵向电场的传统 LCD 装置存在的缺点是它们的视角很窄。为了解决视角窄的问题，而提出了共面开关型液晶显示（IPS-LCD）装置。IPS-LCD 装置通常包括设有像素电极和公共电极的下基板，没有电极的上基板，和设于上、下基板之间的液晶。下面将参照图 1 详细说明典型 IPS-LCD 板的有关工作模式。

图 1 是表示现有技术中 IPS-LCD 板的示意性剖面图。如图 1 所示，上基板 10 和下基板 20 彼此相隔一定距离，而且在上、下基板之间设有液晶层 30。通常，把上基板 10 和下基板 20 分别称作滤色片基板和阵列基板。在下基板 20 上通常设置公共电极 22 和像素电极 24。公共电极 22 和像素电极 24 彼此平行取向。在上基板 10 的表面上，一般将滤色片层（未示出）固定在下基板 20 的像素电极 24 和公共电极 22 之间的位置上。公共电极 22 和像素电极 24 之间施加的电压产生穿过液晶 32 的电场 26。液晶 32 具有正的介电各向异性，因此它的取向平行于电场 26。

当公共电极 22 和像素电极 24 不产生电场，即处于关闭状态时，液晶（LC）分子 32 的纵轴彼此平行并与公共电极 22 和像素电极 24 形成确定的角度。例如，将 LC 分子 32 的纵轴设置成平行于公共电极 22 和像素电极 24。

相反，当在公共电极 22 和像素电极 24 上施加电压时，即处于接通状态时，由于公共电极 22 和像素电极 24 设在下基板 20 上，所以产生的共面电场 26 平行于下基板 20 的表面。因此，LC 分子 32 重新排列成使它们的纵轴与电场 26 相一致。

由此可得到 IPS-LCD 板的垂线的上下和左右约 80—85 度范围的宽视角。

图 2 是表示现有技术的 IPS-LCD 装置中阵列基板内一个像素的平面图。如图中所示，将栅极线 40 横向设置而将数据线 42 基本上垂直于栅极线 40 设置。公共线 50 也横向设置成平行于栅极线 40 并与栅极线 40 相隔一定距离。栅极线 40、公共线 50 和一对数据线 42 在阵列基板上构成像素区 P。薄膜晶体管（TFT）设置在像素区 P 中靠近栅极线 40 和数据线 42 交点的角上。

在每个像素中，三个公共电极 44 垂直于公共线 50 延伸，其中两个公共电极 44 分别设置在紧靠数据线 42 的位置上。像素连接线 48 设置在栅极线 40

的旁边并平行于栅极线 40，而且与 TFT T 电性连接。象素电极 46 垂直于象素连接线 48 并朝向公共线 50 延伸。每个象素电极 46 都设置在两个公共电极 44 之间并与数据线 42 平行。各公共电极 44 和各象素电极 46 之间的每个区域“1”构成一个区块，在该区块中液晶分子在电场的作用下重新排列。如图 2 所示，在一个象素内有四个区块。

如图 2 所示，按照现有技术所述的 IPS-LCD 装置利用平行于阵列基板产生的电场使液晶分子重新排列和工作。因此，与电场垂直于阵列基板的 LCD 装置相比可以提供较宽的视角。为了进一步增大视角，而对 IPS-LCD 装置进行了一些改进。

图 3 是现有技术中用于具有多个区域的 IPS-LCD 装置的阵列基板平面图。在图 3 中，为了避免重复，而省略了前面已参照图 2 解释过的细节。

在图 3 中，在公共线 60 的上方设置象素连接线 58。公共电极和象素电极 54 和 56 分别从公共线和象素连接线 60 和 58 向上下方向延长。公共电极和象素电极 54 和 56 为带多个弯曲部分的锯齿(zigzag)形，但它们彼此平行并交替设置。锯齿形在象素区内确定了多个与公共电极和象素电极 54 和 56 的弯曲部分对称的区域。这些锯齿形结构和多个区域比图 2 中的直线形增大了视角。

此外，在图 3 中，象素连接线 58 与公共线 60 重叠，从而在重叠的区域形成存储电容 C_{ST} 。即，象素接触线 58 作为存储电容 C_{ST} 的一个电极，而公共线 60 的重叠部分作为存储电容 C_{ST} 的另一个电极。象素电极 56 之一与漏极 62 相连从而将所有象素电极 56 与 TFT T 电性连通。

然而，具有上述多个区域的 IPS-LCD 装置存在的问题是，由于液晶分子具有细长形状，所以色彩会随着视角而改变。

图 4 是表示具有图 3 所示锯齿形结构的 IPS-LCD 装置的视角特性曲线图。具有锯齿形公共电极和象素电极的 IPS-LCD 装置在 $\pm 90^\circ$ 和 $\pm 180^\circ$ 的方向上，即，在图 4 中标记“IVa”和“IVb”表示的左右和上下方向上具有增大的视角。然而，在 $\pm 45^\circ$ 和 $\pm 135^\circ$ 的方向上，即，在图 4 中标记“IVc”和“IVd”表示的对角线方向上视角减小。此外，色彩也随视角或方向而发生变化。

当施加到电极上的电压在公共电极和象素电极之间产生电场时，液晶分子随电场而旋转约 45 度。然后，由于液晶分子的旋转而产生灰色逆变(gray inversion)。当 IPS-LCD 以灰色模式(gray mode)工作时，由于液晶分子的光学

各向异性而使 IPS-LCD 在液晶极化时产生 45 (+45) 度偏角的淡黄色。而且，由于液晶分子的光学各向异性使得 IPS-LCD 在液晶极化时还产生 135 (-45) 度偏角的淡蓝色。

发明内容

因此，本发明的目的在于提供一种共面开关模式液晶显示装置 IPS-LCD 的阵列基板及其制造方法，所述阵列基板及其制造方法基本上克服了因现有技术的局限和缺点而导致的一个或多个问题。

本发明的一个优点是提供一种用于 IPS-LCD 装置的阵列基板和形成阵列基板的方法，其能增大视角并防止色彩偏离。

本发明的另一个优点是提供一种用于 IPS-LCD 装置的阵列基板和形成阵列基板的方法，其能在所有方向上为液晶分子提供一致的指向矢 (director)。

本发明的其它特征和优点将在下面的说明中给出，其中一部分特征和优点可以从说明中明显得出或是通过本发明的实践而得到。通过在文字说明部分、权利要求书以及附图中特别指出的结构，可以实现和获得本发明的这些和其它优点。

为了得到这些和其它优点，根据本发明原理所述的实施例提供一种共面开关型液晶显示装置中使用的阵列基板。所述阵列基板包括：在基板上沿第一方向布置的多条栅极线；沿着与多条栅极线基本垂直的第二方向布置的多条数据线，其中多对成对的栅极线和成对的数据线构成像素区，该像素区包括多个分像素；在多条栅极线之间沿第一方向布置的公共线；在像素区内从公共线上伸出的多个公共电极，其中公共电极为弧形形状并且设置在各所述分像素中；靠近栅极线和数据线的交点设置在像素区四个角上并且形成在各所述分像素中的薄膜晶体管；处于各公共电极的一部分上方的电容电极，其中电容电极与一个相应的薄膜晶体管相连；和设置在各所述分像素中的多个像素电极，各像素电极与电容电极相连并与各公共电极分隔开，其中像素电极为弧形形状，其中所述分像素中的多个公共电极作为一个整体形成为圆形，并且所述分像素中的多个像素电极作为一个整体形成为圆形。

按照另一方面，本发明提供一种形成共面开关型液晶显示装置中所用阵列基板的方法。所述方法包括：形成栅极线、公共线、栅极和公共电极，其中将公共线设置在两条栅极线之间，栅极从栅极线上延出并朝向公共线；公共电极

从公共线上伸出并呈弧形；在栅极线、公共线、栅极和公共电极上形成栅极绝缘层；在栅极绝缘层上形成半导体层，半导体层包括第一纯非晶硅层和第二掺杂质的非晶硅层；形成数据线、源极和漏极，其中数据线与栅极线和公共线基本上垂直相交，每一个源极在半导体层的第一端部之上从数据线上伸出，每一个漏极与相应的源极相隔一定距离并与半导体层的第二端部重叠，多对成对的栅极线和成对的数据线构成像素区，其中将像素区分成多个分像素；在数据线、源极和漏极上形成钝化层；钝化层上具有暴露一部分漏极用的漏极接触孔；和形成电容电极以及像素电极，电容电极设置在一部分公共电极之上并通过每个分像素中的漏极接触孔与漏极接触，其中像素电极在每个分像素中通过像素连接线与电容电极相连，其中公共电极和像素电极在像素区内为弧形，所述分像素中的多个公共电极作为一个整体形成为圆形，并且所述分像素中的多个像素电极作为一个整体形成为圆形。

很显然，上面的一般性描述和下面的详细说明都是示例性和解释性的，其意在对本发明的权利要求作进一步解释。

附图说明

本申请所包含的附图用于进一步理解本发明，其与说明书相结合并构成说明书的一部分，所述附图表示本发明实施例并与说明书一起解释本发明原理。

附图中：

图 1 是表示现有技术中 IPS-LCD 板概念的示意性剖面图；

图 2 是表示现有技术中 IPS-LCD 装置内阵列基板一个像素的平面图；

图 3 是在另一个现有技术所述具有多个区域的 IPS-LCD 装置中使用的阵列基板平面图；

图 4 是表示具有图 3 所示锯齿结构的 IPS-LCD 装置视角的曲线图；

图 5 是表示按照本发明第一实施例所述 IPS-LCD 装置中使用的阵列基板的平面图；

图 6 是表示按照本发明第二实施例所述 IPS-LCD 装置中使用的阵列基板中一个像素的平面图；

图 7 是表示当把图 6 中的阵列基板用于 DD-GG 型装置时多个像素的平面图；和

图 8A-8E 是表示形成图 6 中所示阵列基板的工艺步骤的平面图。

具体实施方式

现在将详细说明本发明的实施例，所述实施例的实例示于附图中。在所有附图中将尽可能用类似的标记表示相同或相似的部件。

图 5 是表示按照本发明第一实施例所述 IPS-LCD 装置中使用的阵列基板的平面图。在图 5 中，公共电极和象素电极基本上为圆形，而且一个象素由四个分象素 SP (R)、SP (G)、SP (B) 和 SP (W) (红色、绿色、蓝色和白色分象素) 构成。

如图 5 所示，横向布置栅极线 112 而且将数据线 128 布置成基本上垂直于栅极线 112。多对成对的栅极线 112 和成对的数据线 128 在阵列基板上构成分象素区 SP (R)、SP (G)、SP (B) 和 SP (W)。四个分象素区形成一个象素。特别是，一个象素包括四个分象素 SP (R)、SP (G)、SP (B) 和 SP (W)。

在栅极线 112 和数据线 128 的各个交点附近分别设置一个薄膜晶体管 (TFT) T，由此使每个分象素 SP (R)、SP (G)、SP (B) 和 SP (W) 包括一个 TFT T。特别是，每个分象素 SP (R)、SP (G)、SP (B) 和 SP (W) 在其左下角有一个 TFT。栅极线 112 和数据线 128 作为相邻分象素 SP (R)、SP (G)、SP (B) 和 SP (W) 的边界。在相邻栅极线 112 之间的中部形成与栅极线 112 大致平行的公共线 114。

在每个分象素 SP (R)、SP (G)、SP (B) 和 SP (W) 上形成第一公共电极图形 120a。第一公共电极图形 120a 围绕着分象素区并且在中部具有环形开口 118。第一公共电极图形 120a 与公共线 114 相连。此外，形状像环状带的第二公共电极图形 120b 从公共线 114 上延出并且形成在分象素区 SP (R)、SP (G)、SP (B) 和 SP (W) 的环形开口 118 内。因此，公共线 114 与环状带形的第二公共电极图形 120b 和环形开口 118 的径向线相对应并且相交。第一和第二公共电极图形 120a 和 120b 形成公共电极 120。

在设有第一公共电极图形 120a 的区域中形成电容电极 140，使得电容电极 140 与第一公共电极图形 120a 重叠并与第一公共电极图形 120a 的重叠部分一起形成存储电容 C_{ST} 。电容电极 140 在分象素的底部和顶部分别包括第一电容电极图形 140a 和第二电容电极图形 140b。第一电容电极 140a 与 TFT T 相连。具有环状带形状的第一象素电极图形 138a 设置在第一和第二公共电极图形 120a 和 120b 之间，而且具有环形形状的第二象素电极图形 138b 设置在环

形带状形状的第二公共电极图形 120b 的内侧。第一和第二像素电极图形 138a 和 138b 形成像素电极 138。像素连接线 141 垂直设置在分像素的中部并且与第一和第二电容电极图形 140a 及 140b 相连。此外，像素连接线 141 还将第一像素电极图形 138a 连接到第二像素电极图形 138b。因此，像素电极 138、电容电极 140 和像素连接线 141 在同一个制图工序中形成一个单元体。

在参照图 5 所示的第一实施例中，公共电极 120 和像素电极 138 之间构成的孔区具有环形结构。因此，液晶指向矢在所有方向上都是同样的，由此可防止色彩偏离。此外，还提高了 IPS-LCD 的图像质量，而且 IPS-LCD 具有更宽的视角。

在图 5 中用斜阴影线划出的区域“BA”表示黑色矩阵。黑色矩阵 BA 覆盖栅极线 112、数据线 128 和薄膜晶体管 T。

图 5 中所示的环形结构增大了 IPS-LCD 的视角并提高了其图像质量，但是还需要改进 Ultra Extended Video Graphics Array (UXVGA) (1600×1200) 显示器中使用的上述结构以获得高孔径比和高分辨率。

图 6 是表示按照本发明第二实施例所述 IPS-LCD 装置中使用的阵列基板中一个像素的平面图。

如图 6 中所示，将栅极线 212 横向布置而将数据线 228 设置成基本上垂直于栅极线 212。多对成对的栅极线和成对的数据线 212 和 228 在阵列基板上构成一个像素 PX。公共线 214 横向设置在栅极线 212 之间像素 PX 的中部并与数据线 228 相交。

在图 6 中，由公共线 214 将一个像素 PX 分成两个分像素组“SPI”和“SPII”。第一和第二分像素组“SPI”和“SPII”相对于公共线 214 具有几何对称结构。第一分像素组“SPI”包括红色分像素 SP (R) 和绿色分像素 SP (G)，而第二分像素组“SPII”包括白色分像素 SP (W) 和蓝色分像素 SP (B)。因此，四个分像素 SP (R)、SP (G)、SP (B) 和 SP (W) 形成了一个单像素 PX。

与第一实施例不同的是，数据线 228 不设在红色分像素 SP (R) 和绿色分像素 SP (G) 之间，以及白色分像素 SP (W) 和蓝色分像素 SP (B) 之间，栅极线 212 也不设在红色分像素 SP (R) 和白色分像素 SP (W) 之间，以及绿色分像素 SP (G) 和蓝色分像素 SP (B) 之间。薄膜晶体管 (TFT) 位于像素 PX 的四个角上。因此，每个分像素 SP (R)、SP (G)、SP (B) 和 SP (W) 具有一

个 TFT T。第一分像素组“SPI”中的 TFT 与第二分像素组“SPII”中的 TFT 对称设置并具有对称结构。

第一公共电极图形 220a 形成在像素 PX 的外周上并且具有环形开口。第二和第三公共电极图形 220b 和 220c 设置在环形开口内并且每个公共电极图形都具有半圆形形状。第三公共电极图形 220c 进一步处于分像素中第二公共电极图形 220b 的内侧。半圆形第二和第三公共电极图形 220b 和 220c 的左部与其右部彼此相隔一定距离并且通过公共线 214 相互连接。此外，第一公共电极图形 220a 的左部与其右部彼此相隔一定距离，但是通过公共线 214 相互连接。第一到第三公共电极图形 220a-220c 形成公共电极 220。

电容电极 240 形成在像素 PX 内并且与第一公共电极图形 220a 重叠。每个电容电极 240 与每个分像素 SP (R)、SP (G)、SP (B) 和 SP (W) 内的一部分第一公共电极图形 220a 重叠。每个电容电极 240 和每个分像素 SP(R)、SP(G)、SP (B) 和 SP (W) 内重叠部分的第一公共电极图形 220a 形成存储电容 C_{ST} 。此外，每个电容电极 240 与相应的 TFT T 相连。电容电极 240 的内侧是弧形并对应于第一公共电极 220a 的内侧。像素连接线 241 从各电容电极 240 上垂直延伸，但是也可以横向延伸。在每个分像素 SP (R)、SP (G)、SP (B) 和 SP (W) 内，形状为弧形的第一和第二像素电极图形 238a 和 238b 从像素连接线 241 上伸出。第一像素电极图形 238a 设置在第一和第二公共电极图形 220a 和 220b 之间，而第二像素电极图形 238b 设置在第二和第三公共电极图形 220b 和 220c 之间。第一和第二像素电极图形 238a 和 238b 在每个分像素 SP (R)、SP (G)、SP (B) 和 SP (W) 内形成像素电极 238。

第一分像素组“SPI”中的第一到第三公共电极图形 220a-220c 与第二分像素组“SPII”中的第一到第三公共电极图形 220a-220c 对称，而且所有第一到第三公共电极图形 220a-220c 都通过公共线 214 几何连接。电容电极 240、像素连接线 241 和像素电极 238 分别形成在每个分像素 SP (R)、SP (G)、SP (B) 和 SP (W) 内，而且与相邻分像素中的电容电极、像素连接线以及像素电极形成电绝缘和几何隔离。

在图 6 中用斜阴影线划出的区域“BA”表示黑色矩阵。黑色矩阵 BA 覆盖栅极线 212、数据线 228 和薄膜晶体管 T。此外，黑色矩阵 BA 通过覆盖像素连接线 214 而与像素 PX 垂直相交。与第一实施例相比，在第二实施例中可以看

出，由于黑色矩阵与像素 PX 并不横向相交，所以使得与黑色矩阵 BA 重叠的区域减小。因此，与第一实施例相比，在第二实施例中显著地增加了孔径比。

图 6 中示出的像素结构可以用于 DD-GG 型 IPS-LCD 装置。

图 7 是表示当把图 6 中的阵列基板用于 DD-GG 型装置时多个像素的平面图。如图 7 所示，将两条栅极线 212 和两条数据线 228 设置在两个相邻的像素 PX 之间，每个像素 PX 中设有图 6 中所示的四个分像素。为了增加孔径比，使黑色矩阵与像素 PX 垂直相交，但不水平相交。

虽然在图 5、6 和 7 中示出了具有四个分像素的结构，即，红、绿、蓝和白色分像素，但是也可以在 IPS-LCD 装置中采用三个分像素的结构，例如，采用红、绿和蓝色分像素。

图 8A-8E 是表示形成图 6 中阵列基板的五个掩模工艺的平面图。

在图 8A 中，在基板 310 上形成第一金属层，然后使用第一掩模并通过光刻工艺制图以形成栅极线 312 和公共线 314。同时还形成栅极 316 和第一到第三公共电极图形 320a-320c。公共线 314 设置在两条栅极线 312 之间。栅极 316 从栅极线 312 上伸出并朝向公共线 314。第一到第三公共电极图形 320a-320c 从公共线 314 上伸出而且每个电极图形都具有半圆形状。第一到第三公共电极图形 320a-320c 形成公共电极 320。第一到第三公共电极图形 320a-320c 的左部与其右部对称，因此，可以将两部分布置成大致上为圆形的形状。

在图 8B 中，在基板 310 上形成栅极绝缘层（未示出），所述栅极绝缘层覆盖上述已制成图形的金属层。此后，在栅极绝缘层上形成纯非晶硅层和掺杂质的非晶硅层，并用第二掩模工序制图从而形成半导体层 326，每个半导体层均为岛形。每个半导体层 326 由第一层纯非晶硅和第二层掺杂质的非晶硅构成，并且所述半导体层设置在栅极 316 的上方。

在图 8C 中，在栅极绝缘层（未示出）上形成覆盖半导体层 326 的第二金属层，并用第三掩模工序制图以形成数据线 328。多对成对的栅极线 312 和成对的数据线 328 分别构成像素 PX。像素 PX 由公共线 314 分成两个分像素组“SPI”和“SPII”。每个分像素组包括两个分像素 SP。

源极 330 从每条数据线 328 上伸出到每个半导体层 326 第一部分的上方，并形成与半导体层 326 第二部分重叠的漏极 332，漏极与源极 330 相隔一定距离。栅极 316、半导体层 326 和源极 330 以及漏极 332 形成设在每个分像素 SP

一个角上的薄膜晶体管 T。薄膜晶体管 T 设置在像素 PX 的四个角上靠近数据线 328 和栅极线 312 的交点处。薄膜晶体管 T 具有基本上与相邻分像素中的薄膜晶体管对称的几何结构。

尽管在图 8C 中未示出，但在图 7 中示出，栅极线 312 和数据线 328 可以与相邻像素中的栅极线和数据线并列设置。这种情形通常称为 DD-GG 结构。具体地说，栅极线 312 和数据线 328 各自并不位于分像素 SP 之间。因此，增加了孔径比。

在图 8D 中，在基板的整个表面上形成覆盖第二已制图金属的钝化层（未示出）。此后，用第四掩模工序将钝化层制图以形成漏极接触孔 334，每个漏极接触孔暴露每个漏极 332 的一部分。

在图 8E 中，在制成图形的钝化层上形成导电层，然后用第五掩模工序制图以形成电容电极 340、像素连接线 341 和像素电极 338，所述每个像素电极包括第一和第二像素电极图形 338a 和 338b。将电容电极 340 设置成与第一像素电极图形 338a 重叠，而且每个像素电极通过漏极接触孔 334 与相应 TFT T 的漏极 332 相连。每个电容电极 340 在不与相邻电容电极相连的情况下独立地设置在每个分像素中。像素连接线 341 从电容电极 340 伸到像素 PX 的内部。第一和第二像素电极图形 338a 和 338b 从像素连接线 341 伸出，而且每个像素电极图形的形状都为弧形。第一像素电极图形 338a 设置在第一和第二公共电极图形 320a 和 320b 之间，而第二像素电极图形 338b 设置在第二和第三公共电极图形 320b 和 320c 之间。在像素区 PX 内，第一像素电极图形 338a 和第二像素电极图形 338b 形成弧形形状。此外，如图 8E 所示，像素电极图形和公共电极图形在像素 PX 内布置成交替的图形。

形成像素电极 338 和电容电极 340 之后，再形成覆盖栅极线、数据线和薄膜晶体管的黑色矩阵。在本发明的第二实施例中，黑色矩阵还可以与像素连接线 341 相重叠，所述像素连接线与像素 PX 垂直相交。

在本发明的第二实施例中，在像素电极和公共电极 338 和 320 之间构成的区域基本上为圆形，其中液晶的指向矢在所有方向上都是均匀的。因此，防止了色彩偏差，而且在多个区域中增大了视角。

尽管参照图 8A-8E 所示的制造过程展示了五个掩模工序，但是可以采用包含衍射曝光法的四个掩模工序制造 IPS-LCD 装置中使用的 DD-GG 型阵列基

板。

按照本发明，由于在弧形象素和公共电极之间形成圆形区域，所以可以防止色彩偏差。此外，因为液晶指向矢在所有侧面上具有一致的方向，所以增大了视角并降低了晶粒转化。根据第二实施例，通过减少由黑色矩阵覆盖的面积而增加了 IPS-LCD 装置的孔径比并使显示图像包含了更高的分辨率。

对于熟悉本领域的技术人员来说，很显然，在不脱离本发明构思或范围的情况下，可以对本发明的阵列基板做出各种改进和变型。因此，本发明意在覆盖那些落入所附权利要求及其等同物范围内的改进和变型。

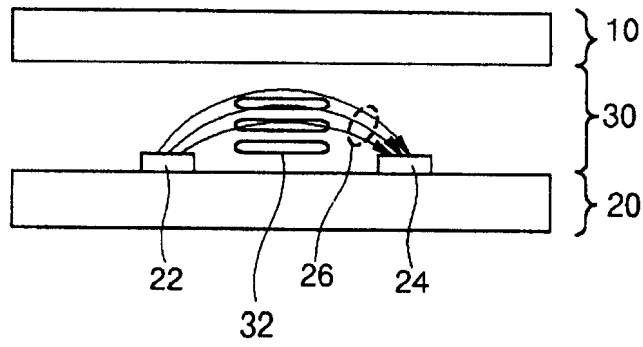


图 1

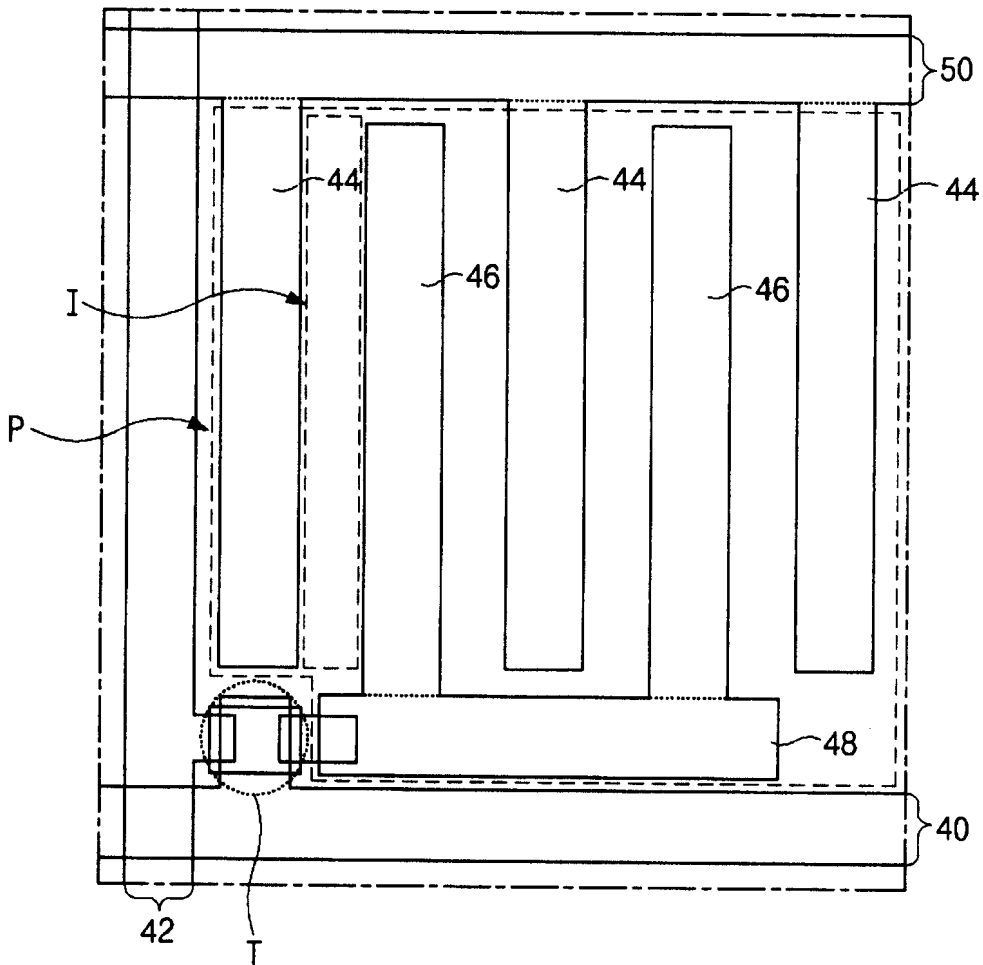


图 2

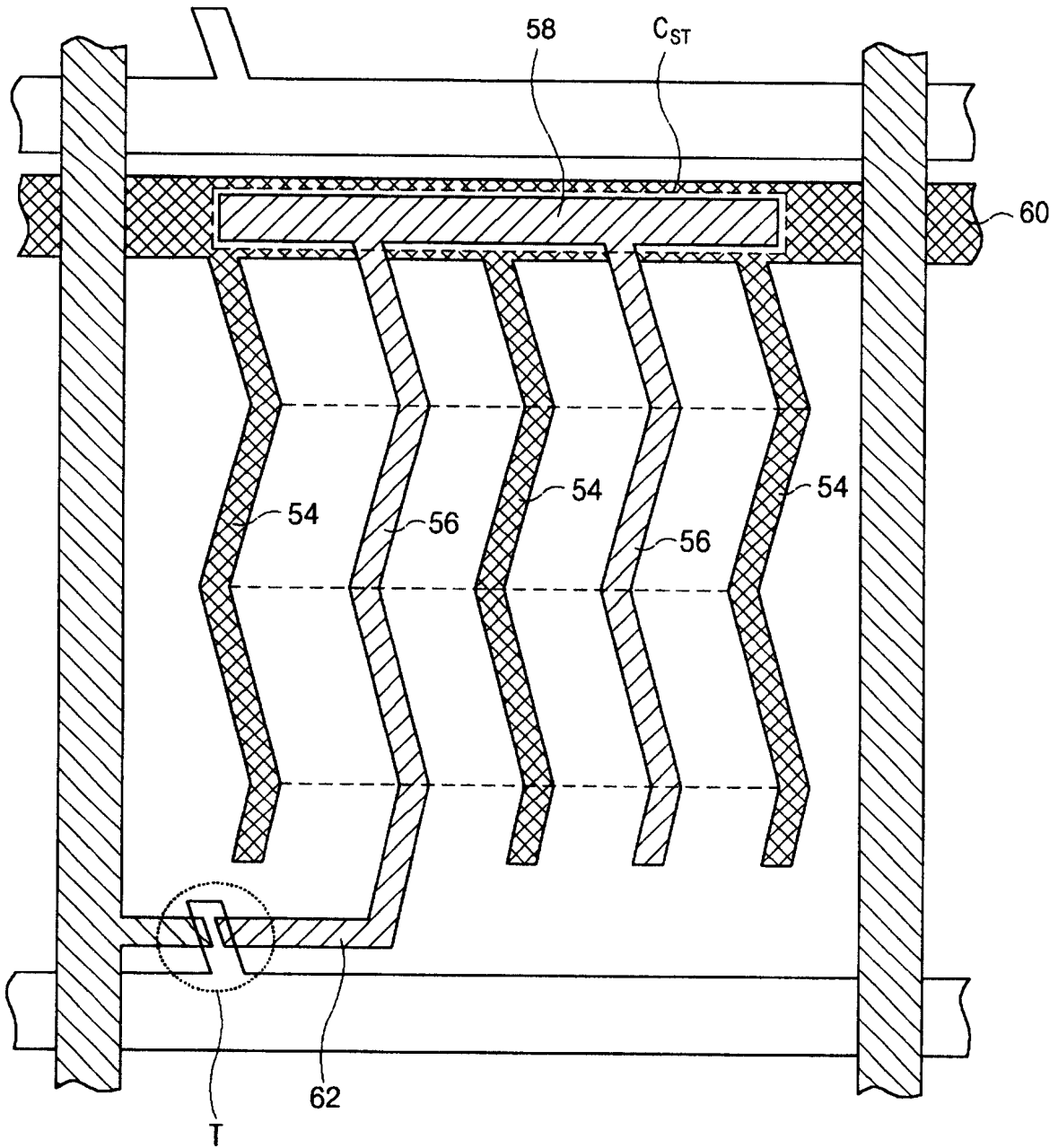


图 3

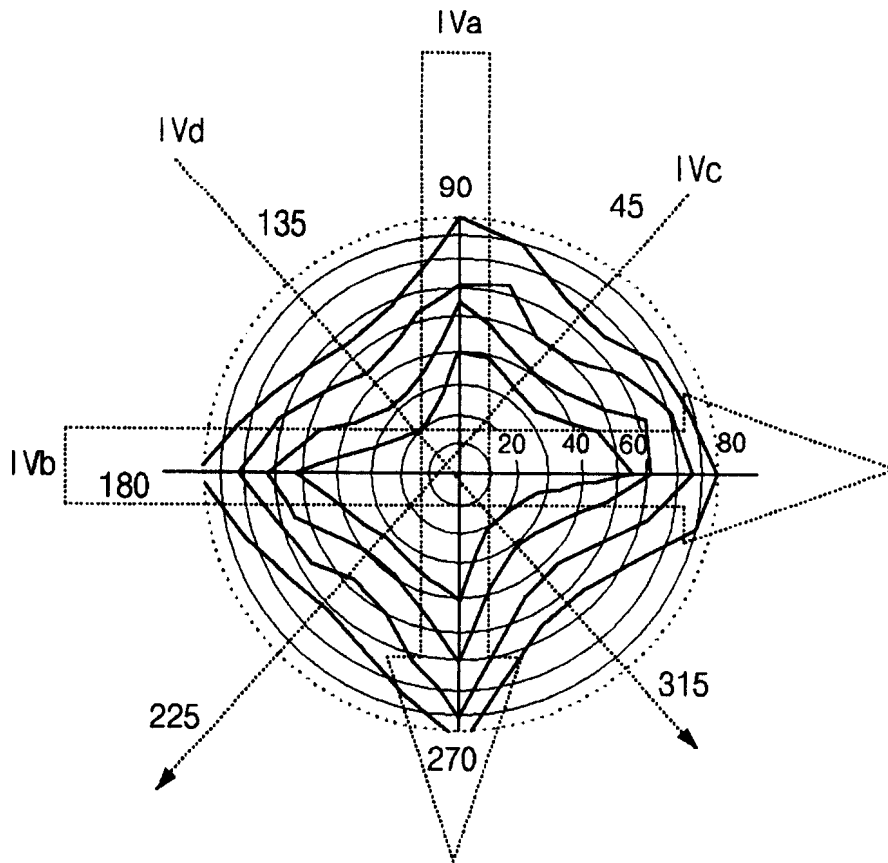


图 4

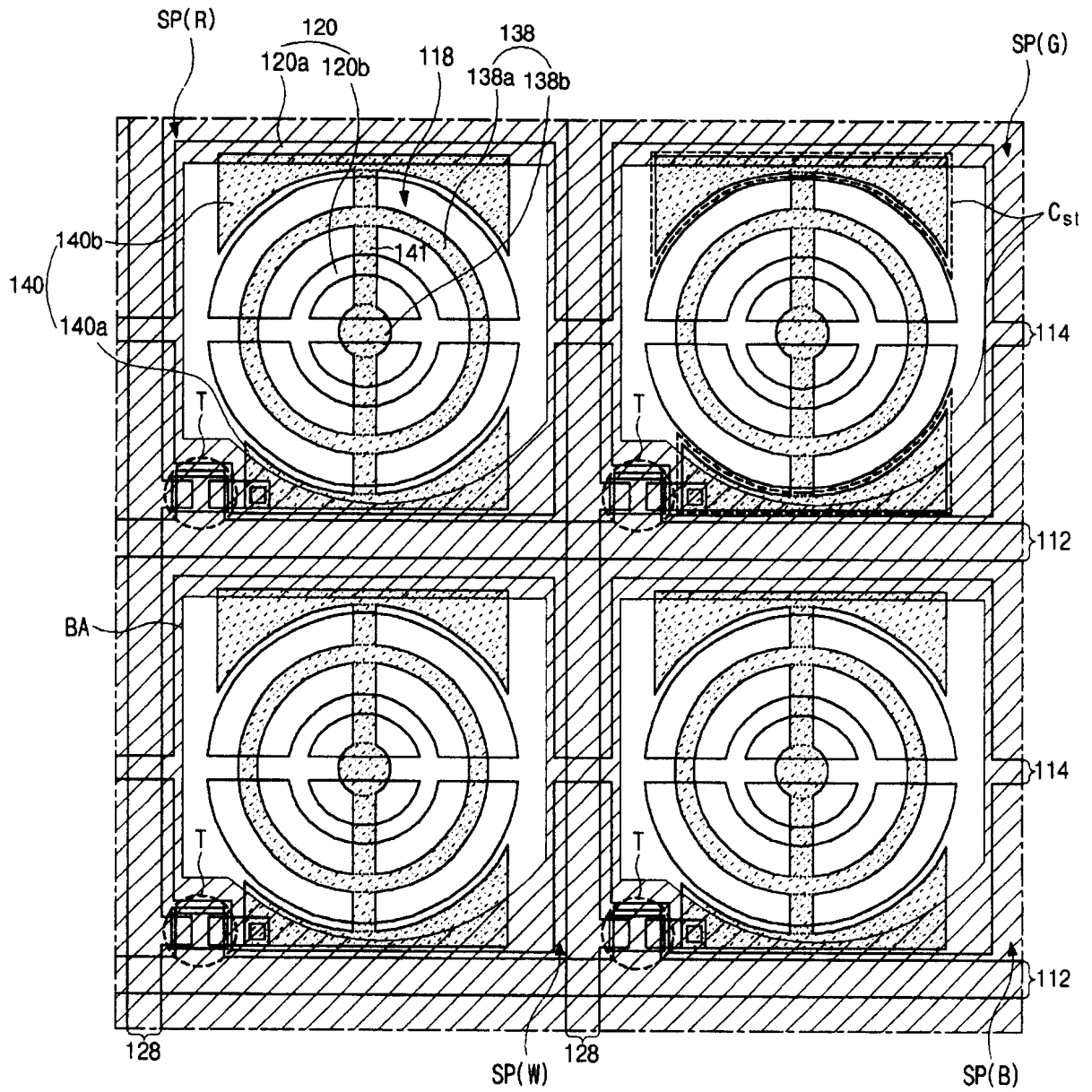


图 5

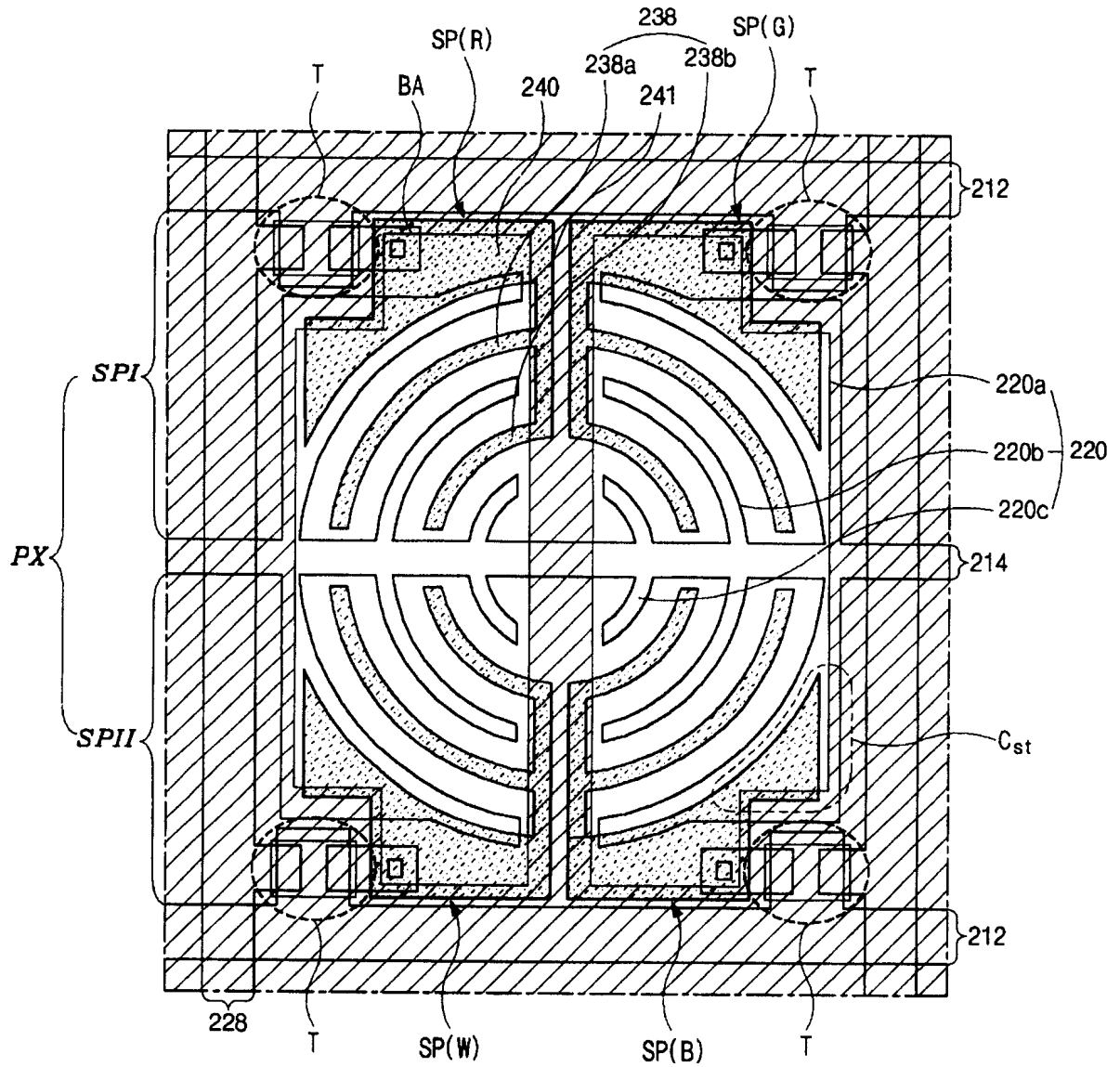


图 6

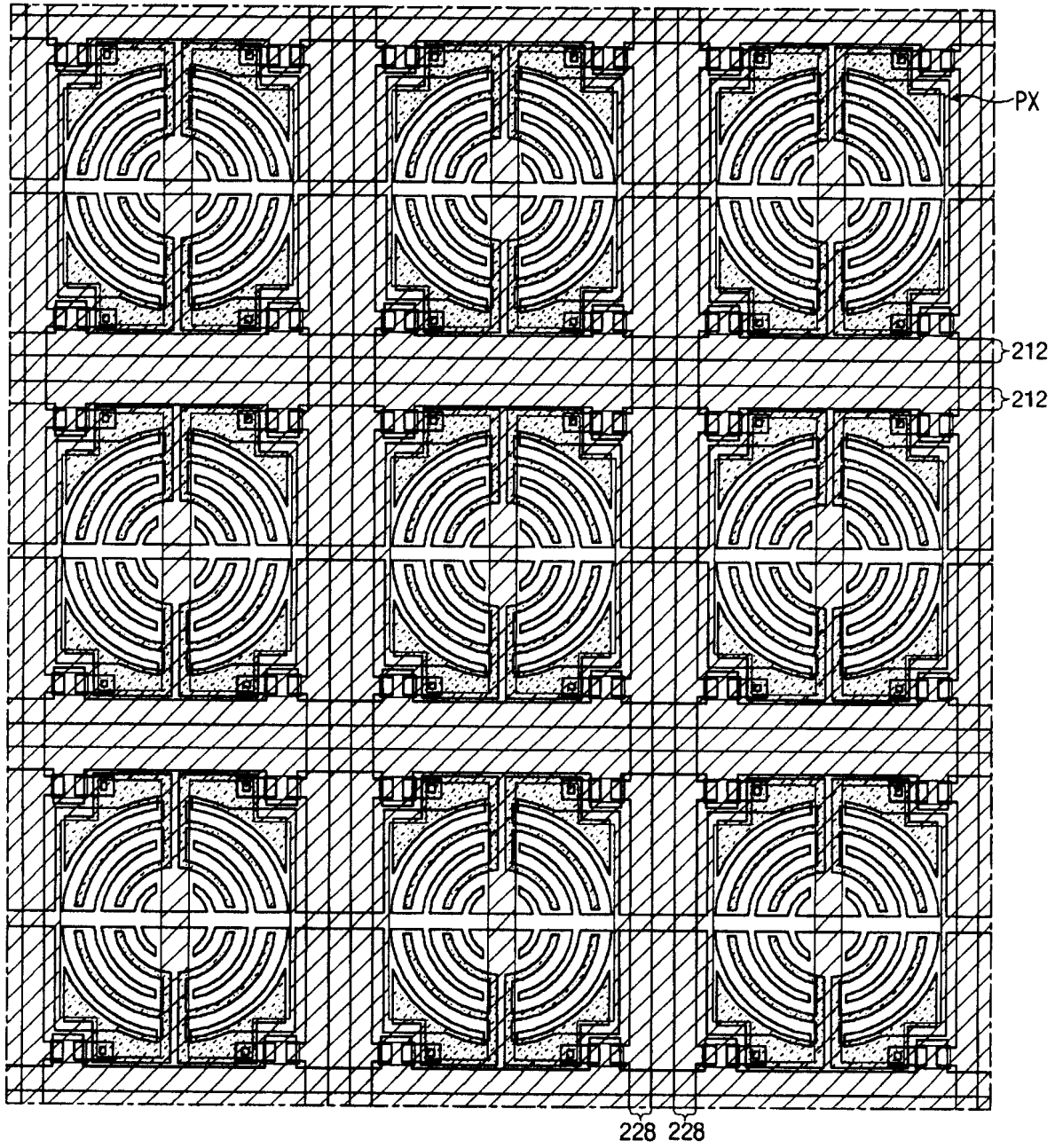


图 7

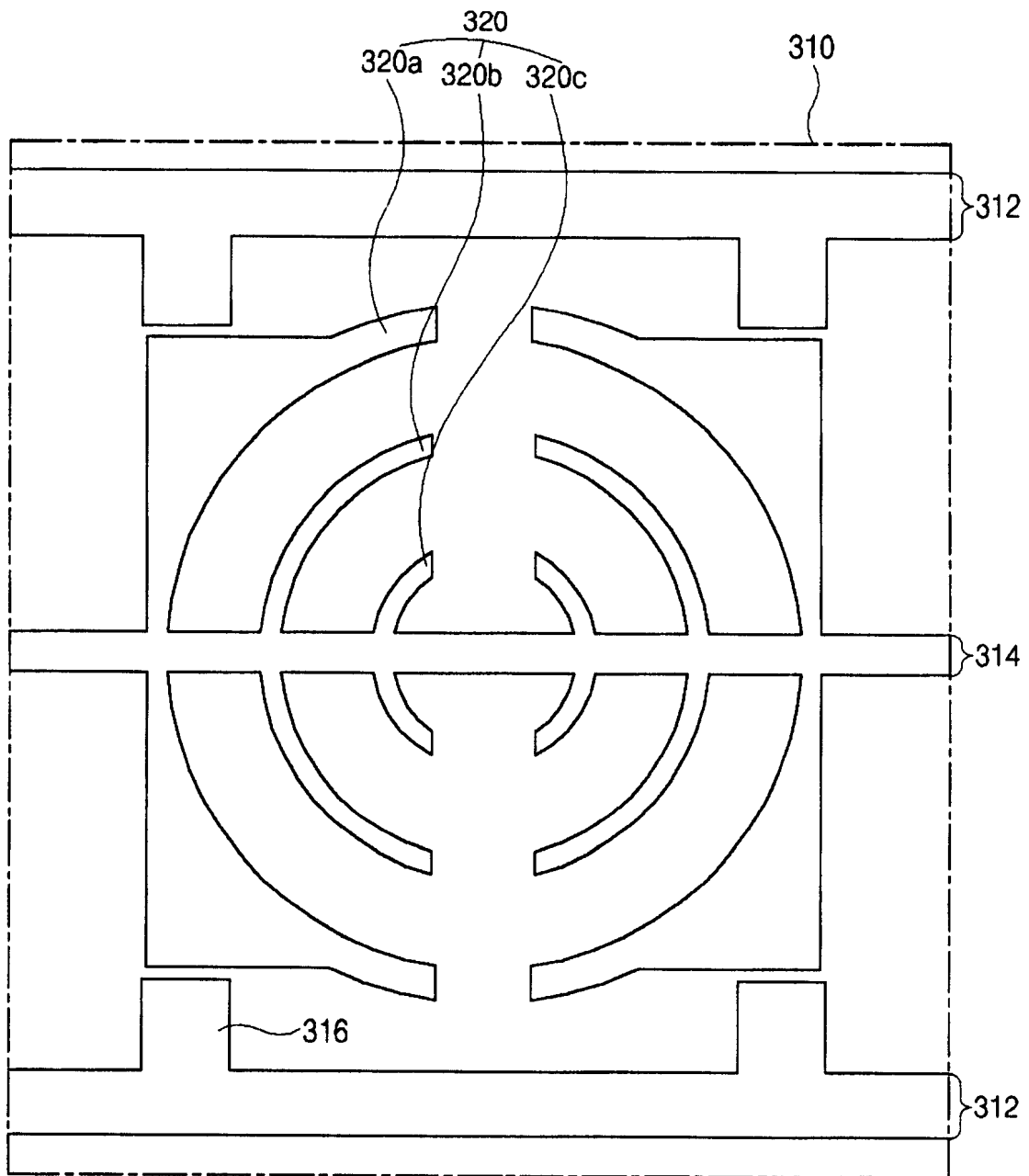


图 8A

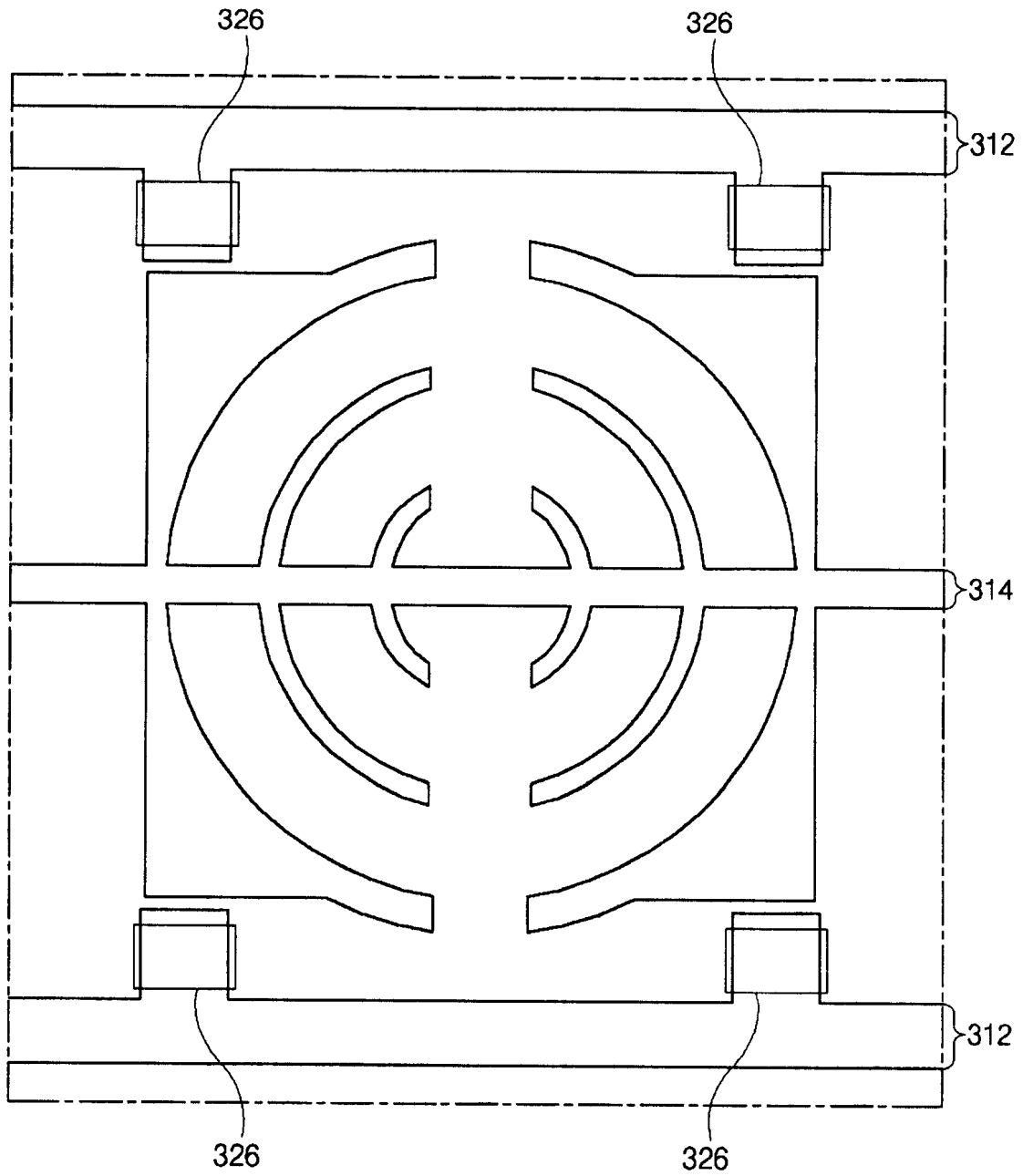


图 8B

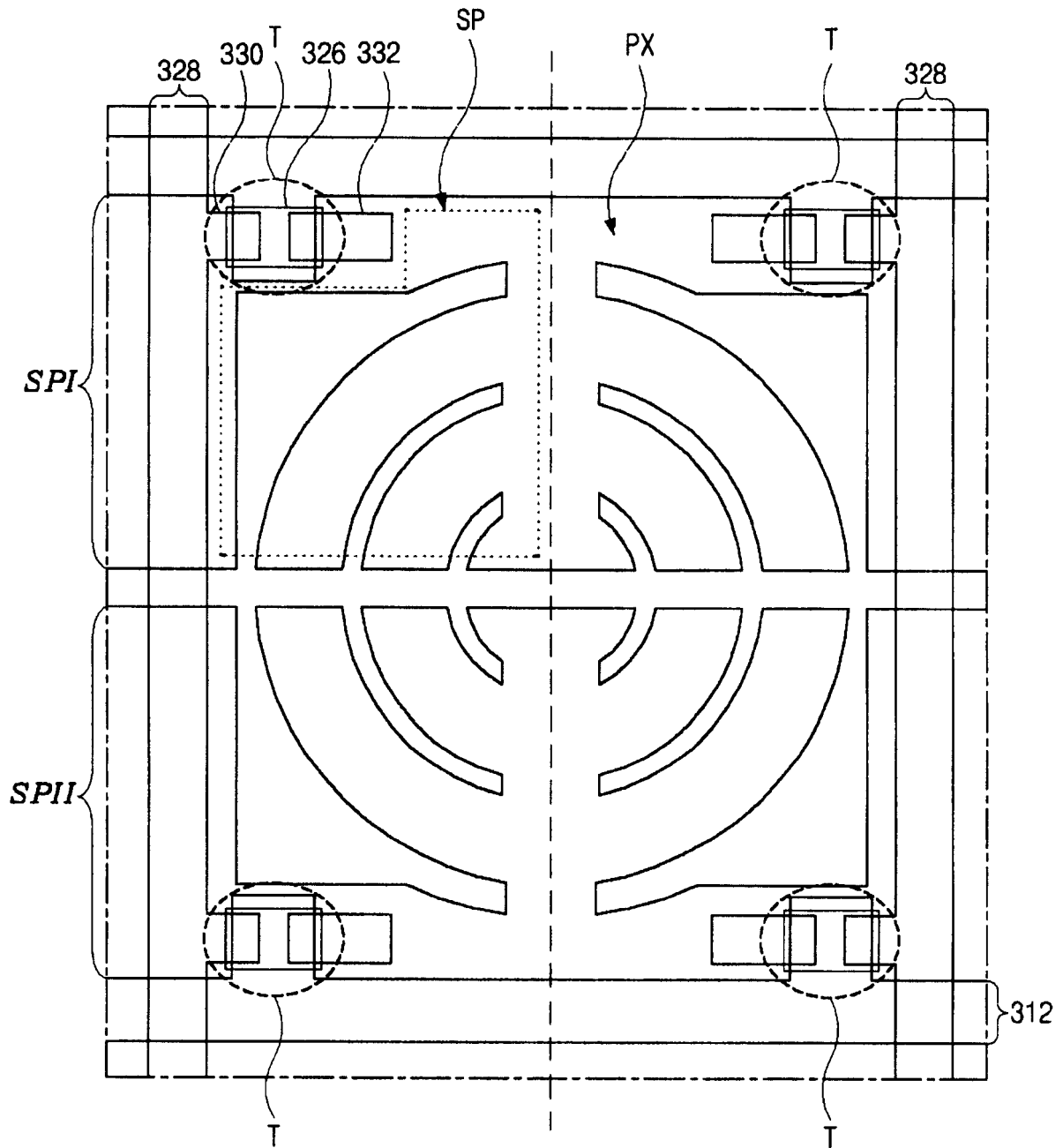


图 8C

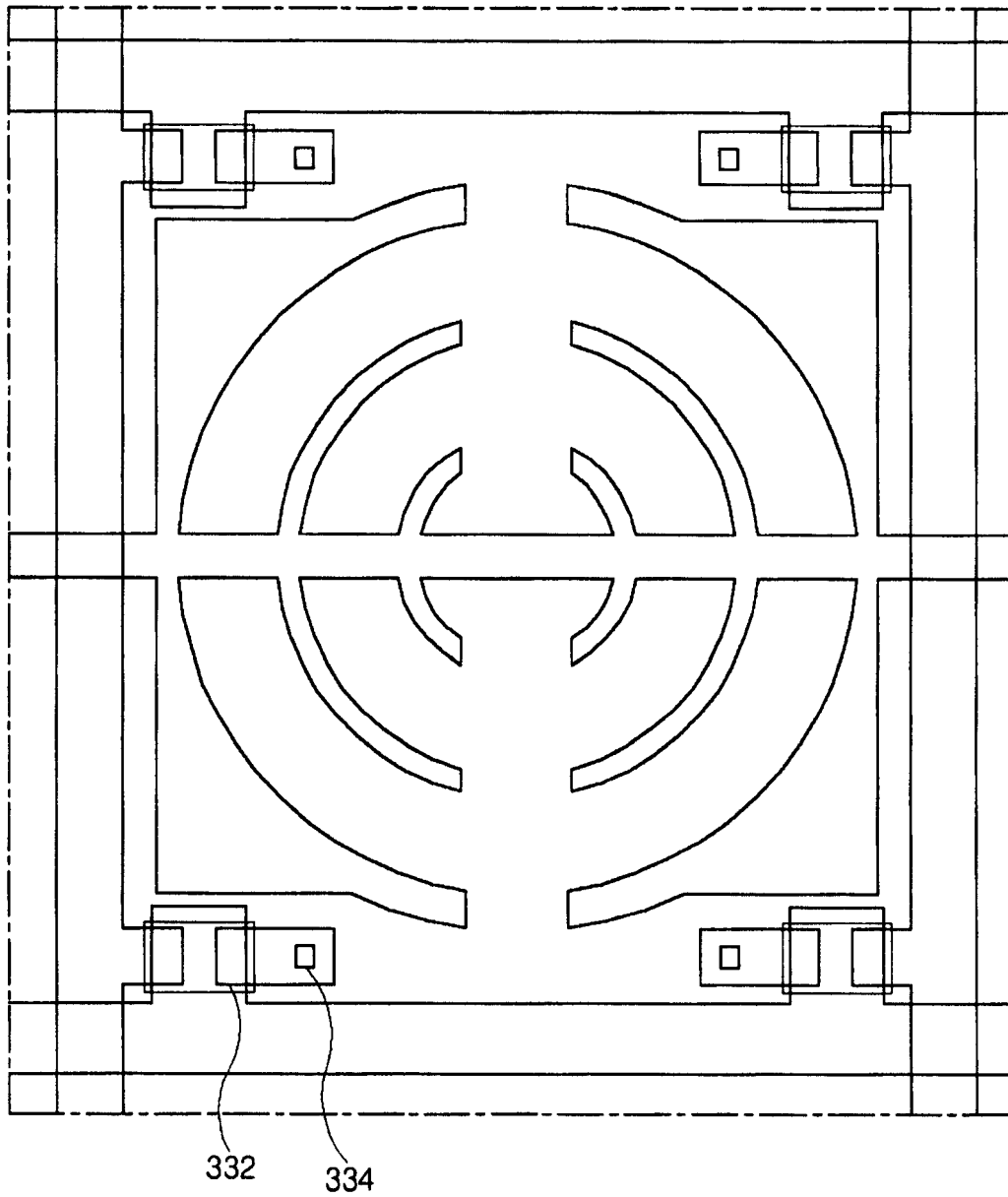


图 8D

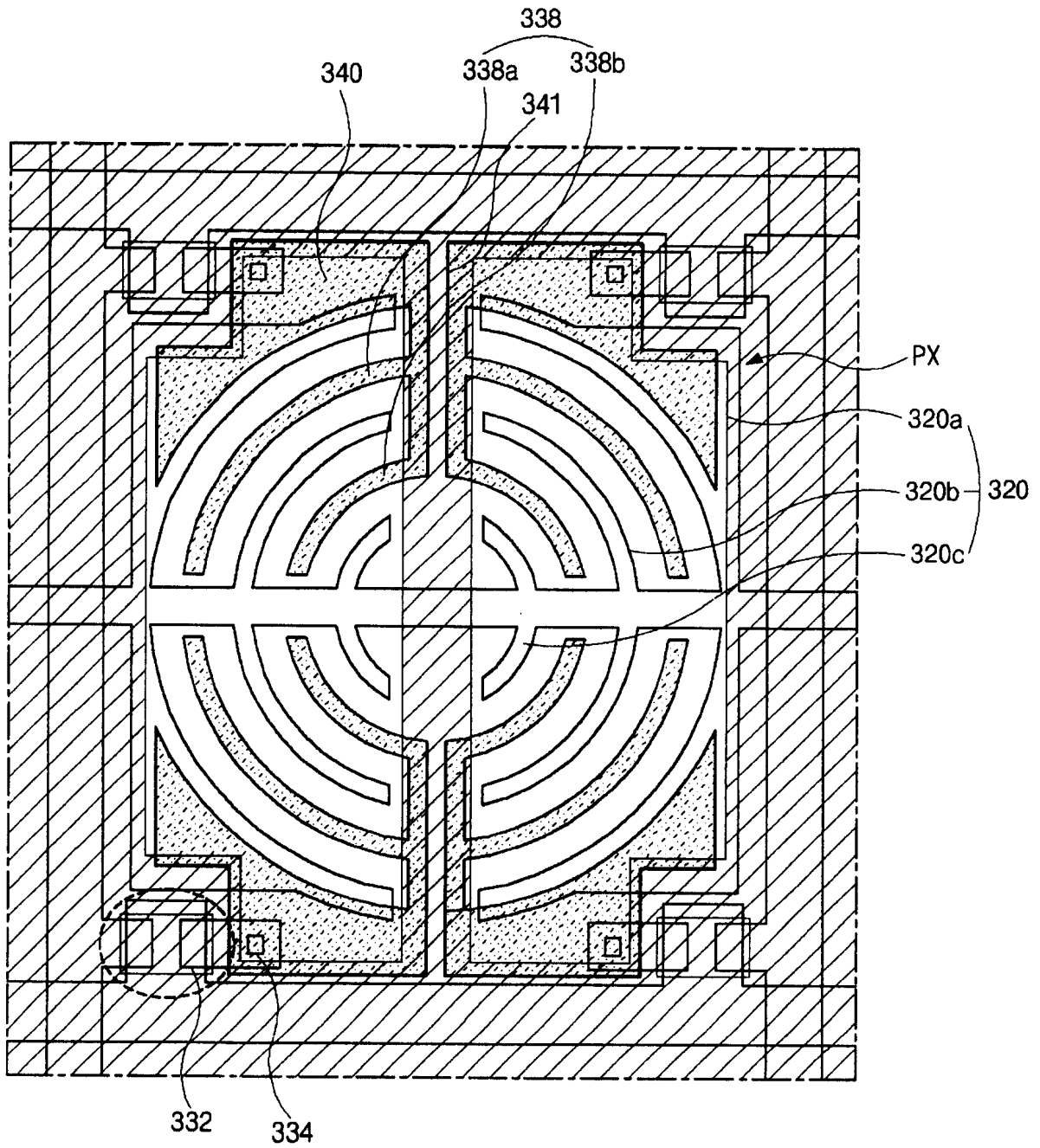


图 8E

专利名称(译)	共面开关型液晶显示装置的阵列基板及其制造方法		
公开(公告)号	CN100356260C	公开(公告)日	2007-12-19
申请号	CN200410037891.4	申请日	2004-05-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	李润復 金廷炫		
发明人	李润復 金廷炫		
IPC分类号	G02F1/136 H01L29/786 G02F1/1335 G02F1/1343 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136213 G02F2201/52 G02F1/134363		
代理人(译)	徐金国		
审查员(译)	王志远		
优先权	1020030090359 2003-12-11 KR		
其他公开文献	CN1627160A		
外部链接	Espacenet SIPO		

摘要(译)

一种共面开关型液晶显示装置中使用的阵列基板包括：在基板上沿第一方向布置的多条栅极线；沿着与多条栅极线基本垂直的第二方向布置的多条数据线，其中多条成对的栅极线和成对的数据线构成像素区，该像素区包括多个分像素；在多条栅极线之间沿第一方向布置的公共线；在像素区内从公共线上伸出的多个公共电极，其中公共电极为弧形形状并且设置在各分像素中；靠近栅极线和数据线的交点设置在像素区四个角上并且形成在各所述分像素中的薄膜晶体管；处于各公共电极的一部分上方的电容电极，其中电容电极与一个相应的薄膜晶体管相连；和设置在各所述分像素中的多个像素电极，各像素电极与电容电极相连并与各公共电极分隔开，其中像素电极为弧形形状，其中所述分像素中的多个公共电极作为一个整体形成为圆形，并且所述分像素中的多个像素电极作为一个整体形成为圆形。

