

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)



[12] 实用新型专利说明书

专利号 ZL 200720155691.8

[45] 授权公告日 2008 年 6 月 11 日

[11] 授权公告号 CN 201072484Y

[22] 申请日 2007.7.30

[21] 申请号 200720155691.8

[73] 专利权人 胜华科技股份有限公司

地址 台湾省台中县潭子乡台中加工出口区
建国路 10 号

[72] 发明人 王义方

[74] 专利代理机构 上海专利商标事务所有限公司
代理人 左一平

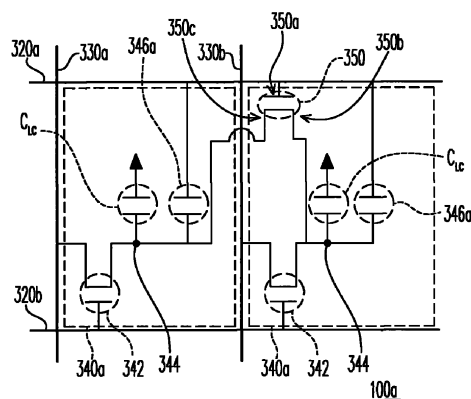
权利要求书 4 页 说明书 8 页 附图 5 页

[54] 实用新型名称

主动元件阵列基板以及液晶显示面板

[57] 摘要

本实用新型公开了一种主动元件阵列基板，其包括一基板、多条扫描线及数据线以及多个像素单元与预充电元件。扫描线、数据线以及像素单元都配置于基板上。像素单元与对应的扫描线以及数据线电性连接。各像素单元包括一主动元件与一像素电极。这些主动元件电性连接这些扫描线、数据线以及像素电极。各预充电元件电性连接于其中一条扫描线以及其后一级扫描线所控制的相邻二像素电极。当各个预充电元件被与其电性连接的扫描线开启时，与各个预充电元件电性连接的相邻二像素电极具有相同的电压位准，使相邻二像素单元被预充电。



1. 一种主动元件阵列基板，其特征在于，包括
一基板；
多条扫描线，配置于该基板上；
多条数据线，配置于该基板上；
多个像素单元，配置于该基板上，且与对应的扫描线以及数据线电性连接，
其中各像素单元包括：
一主动元件，与该扫描线及该数据线电性连接；
一像素电极，与该主动元件电性连接；以及
多个预充电元件，各预充电元件电性连接于其中一条扫描线以及其后一级扫描线所控制的相邻二像素电极，当各该预充电元件被与其电性连接的扫描线开启时，与各预充电元件电性连接的相邻二像素电极具有相同的电压位准。
2. 如权利要求1所述的主动元件阵列基板，其特征在于，该预充电元件为一薄膜晶体管，该薄膜晶体管具有一栅极、一漏极以及一源极，而该栅极电性连接于该扫描线，且该漏极与该源极分别电性连接于后一级扫描线所控制的相邻二像素电极。
3. 如权利要求1所述的主动元件阵列基板，其特征在于，各像素单元还包括一储存电容，该储存电容通过该像素电极与该主动元件电性连接。
4. 如权利要求3所述的主动元件阵列基板，其特征在于，该些储存电容是架构于该些扫描线上的储存电容。
5. 如权利要求3所述的主动元件阵列基板，其特征在于，还包括多条共用线，配置于该基板上，其中各共用线排列于相邻二扫描线之间，且该些储存电容是架构于该些共用线上的储存电容。
6. 一种主动元件阵列基板，其特征在于，包括：
一基板；
多条扫描线，配置于该基板上；
多条数据线，配置于该基板上；
多条共用线，配置于该基板上，且位于相邻两扫描线之间；

多个像素单元，配置于该基板上，且与对应的扫描线以及数据线电性连接，其中各像素单元包括：

一像素电极；

一主动元件，与该像素单元所对应的该扫描线、该数据线以及该像素电极电性连接；

一预充电元件，与该像素单元的前一级扫描线、对应的其中一共用线以及该像素电极电性连接，当该预充电元件被前一级扫描线开启时，与该预充电元件电性连接的该像素电极具有与该共用线相同的电压位准。

7. 如权利要求6所述的主动元件阵列基板，其特征在于，该预充电元件为一薄膜晶体管，该薄膜晶体管具有一栅极、一漏极以及一源极，而该栅极电性连接于前一级扫描线，且该漏极与该源极分别电性连接于该共用线以及对应的像素电极。

8. 如权利要求6所述的主动元件阵列基板，其特征在于，各像素单元还包括一储存电容，该储存电容通过该像素电极与该主动元件电性连接。

9. 如权利要求8所述的主动元件阵列基板，其特征在于，该些储存电容是架构于该些扫描线上的储存电容。

10. 如权利要求8所述的主动元件阵列基板，其特征在于，该些储存电容是架构于该些共用线上的储存电容。

11. 一种液晶显示面板，其特征在于，包括：

一主动元件阵列基板，包括：

一基板；

多条扫描线，配置于该基板上；

多条数据线，配置于该基板上；

多个像素单元，配置于该基板上，且与对应的扫描线以及数据线电性连接，其中各像素单元包括：

一主动元件，与该扫描线及该数据线电性连接；

一像素电极，与该主动元件电性连接；

多个预充电元件，各预充电元件电性连接于其中一条扫描线以及其

后一级扫描线所控制的相邻二像素电极，当各预充电元件被与其电性连接的扫描线开启时，与各预充电元件电性连接的相邻二像素电极具有相同的电压位准；

一对向基板，配置于该主动元件阵列基板的上方；以及

一液晶层，配置于该主动元件阵列基板与该对向基板之间。

12. 如权利要求 11 所述的液晶显示面板，其特征在于，该预充电元件为一薄膜晶体管，该薄膜晶体管具有一栅极、一漏极以及一源极，而该栅极电性连接于该扫描线，且该漏极与该源极分别电性连接于后一级扫描线所控制的相邻二像素电极。

13. 如权利要求 11 所述的液晶显示面板，其特征在于，各该像素单元还包括一储存电容，该储存电容通过该像素电极与该主动元件电性连接。

14. 如权利要求 13 所述的液晶显示面板，其特征在于，这些储存电容是架构于这些扫描线上的储存电容。

15. 如权利要求 13 所述的液晶显示面板，其特征在于，该主动元件阵列基板还包括多条共用线，配置于该基板上，各共用线排列于相邻二扫描线之间，且这些储存电容是架构于这些共用线上的储存电容。

16. 一种液晶显示面板，其特征在于，包括：

一主动元件阵列基板，包括：

一基板；

多条扫描线，配置于该基板上；

多条数据线，配置于该基板上；

多条共用线，配置于该基板上，且位于相邻两扫描线之间；

多个像素单元，配置于该基板上，且与对应的扫描线以及数据线电性连接，其中各像素单元包括：

一像素电极；

一主动元件，与该像素单元所对应的该扫描线、该数据线以及该像素电极电性连接；

一预充电元件，与该像素单元的前一级扫描线、对应的其中一共用线以及该像素电极电性连接，当该预充电元件被前一级扫

描线开启时，与该预充电元件电性连接的该像素电极具有与该共用线相同的电压位准；

一对向基板，配置于该主动元件阵列基板之上；以及

一液晶层，配置于该主动元件阵列基板与该对向基板之间。

17. 如权利要求 16 所述的液晶显示面板，其特征在于，该预充电元件为一薄膜晶体管，该薄膜晶体管具有一栅极、一漏极以及一源极，而该栅极电性连接于前一级扫描线，且该漏极与该源极分别电性连接于该共用线以及对应的像素电极。

18. 如权利要求 16 所述的液晶显示面板，其特征在于，各像素单元还包括一储存电容，该储存电容通过该像素电极与该主动元件电性连接。

19. 如权利要求 18 所述的液晶显示面板，其特征在于，这些储存电容是架构于这些扫描线上的储存电容。

20. 如权利要求 18 所述的液晶显示面板，其特征在于，这些储存电容是架构于这些共用线上的储存电容。

主动元件阵列基板以及液晶显示面板

技术领域

本实用新型是有关于一种主动元件阵列基板以及显示面板，且特别是有关于一种具有预充电元件(pre-charge component)的主动元件阵列基板以及液晶显示面板。

背景技术

现今薄膜晶体管液晶显示器(thin-film transistor LCD)大致上可分为多晶硅薄膜晶体管(poly silicon thin-film transistor)液晶显示器与非晶硅薄膜晶体管(amorphous silicon thin-film transistor)液晶显示器。其中，非晶硅薄膜晶体管液晶显示器因为具有低制作成本与高生产良率的优点，所以非晶硅薄膜晶体管液晶显示器已普遍地被社会大众所使用。由于液晶显示器逐渐朝大尺寸以及高解析度(high resolution)的方向发展，因此在各个帧时间(frame)内，每个像素单元所分配到的充电时间就越来越少。当像素单元发生充电不足的现象时，液晶显示器的显示品质便会明显地恶化。

为了解决上述问题，已有许多驱动方法相继被提出，其中一种是利用双扫描脉冲(dual scan pulse)技术来改善液晶显示器的显示品质。此技术主要是通过一预充电扫描脉冲(pre-charge scan pulse)以及一充电扫描信号(charge scan pulse)对各个像素单元进行数据的写入。由于预充电扫描脉冲的缘故，充电扫描信号可以很快速地对像素单元进行充电的动作，进而改善液晶显示器的显示品质并缩短液晶显示器的反应时间(response time)。

然而，由于这种双扫描脉冲的驱动方法较为复杂，薄膜晶体管液晶显示器必需搭配复杂的驱动电路(drive IC)才能兼顾显示品质与反应时间，因此，利用双扫描脉冲技术的液晶显示器在制作需要耗费较高的成本。

实用新型内容

本实用新型的目的是提供一种主动元件阵列基板，以改善其像素单元的充电不足的缺点。

本实用新型的另一目的是提供一种主动元件阵列基板，其具有对像素单元预充电的功能。

本实用新型的另一目的是提供一种液晶显示面板，其包括上述的主动元件阵列基板，以改善画面对比度不佳的问题。

本实用新型的另一目的是提供一种液晶显示面板，其包括上述的主动元件阵列基板，以提升显示品质。

为达到上述目的，本实用新型提出一种主动元件阵列基板，其包括一基板、多条扫描线及数据线以及多个像素单元及预充电元件。这些扫描线、数据线以及像素单元都配置于基板上。这些像素单元与对应的扫描线以及数据线电性连接。其中，各个像素单元包括一主动元件以及一像素电极。主动元件与扫描线及数据线电性连接，而像素电极与主动元件电性连接。各个预充电元件电性连接于其中一条扫描线以及其后一级扫描线所控制的相邻二像素电极。当各个预充电元件被与其电性连接的扫描线开启时，与各个预充电元件电性连接的相邻二像素电极具有相同的电压位准。

在本实用新型的主动元件阵列基板中，上述的预充电元件为一薄膜晶体管。此薄膜晶体管具有一栅极、一漏极以及一源极。栅极电性连接于扫描线，且漏极与源极分别电性连接于后一级扫描线所控制的相邻二像素电极。

在本实用新型的主动元件阵列基板中，上述的各个像素单元还包括一储存电容。此储存电容通过像素电极与主动元件电性连接。

在本实用新型的主动元件阵列基板中，上述这些储存电容是架构于这些扫描线上的储存电容(Cst on gate)。

在本实用新型的主动元件阵列基板中，上述的主动元件阵列基板还包括多条共用线。这些共用线配置于基板上。其中，各条共用线排列于相邻二扫描线之间，且这些储存电容是架构于这些共用线上的储存电容(Cst on common)。

为达到上述目的，本实用新型又提出一种液晶显示面板，其包括上述的主动元件阵列基板、一对向基板以及一液晶层。对向基板配置于主动元件阵列基板的上方，而液晶层配置于主动元件阵列基板与对向基板之间。

为达到上述目的，本实用新型又提出一种主动元件阵列基板，其包括一基板、多条扫描线、多条数据线、多条共用线以及多个像素单元。这些扫描线、数据线、共用线以及像素单元都配置于基板上。这些共用线位于相邻两扫描线之间。像素单元与对应的扫描线以及数据线电性连接。其中，各个像素单元包括一像素电极、一主动元件以及一预充电元件。在各个像素单元中，主动元件与像素单元所对应的扫描线、数据线以及像素电极电性连接，而各个预充电元件与像素单元的前一级扫描线、共用线以及像素电极电性连接。当各个预充电元件被前一级扫描线开启时，与各个预充电元件电性连接的多个像素电极具有与共用线相同的电压位准。

在本实用新型的主动元件阵列基板中，上述的预充电元件为一薄膜晶体管。此薄膜晶体管具有一栅极、一漏极以及一源极。栅极电性连接于前一级扫描线，且漏极与源极分别电性连接于共用线以及对应的像素电极。

在本实用新型的主动元件阵列基板中，上述的各个像素单元还包括一储存电容。此储存电容通过像素电极与主动元件电性连接。

在本实用新型的主动元件阵列基板中，上述这些储存电容是架构于这些扫描线上的储存电容。

在本实用新型的主动元件阵列基板中，上述这些储存电容是架构于该些共用线上的储存电容。

为达到上述目的，本实用新型又提出一种液晶显示面板，其包括上述的主动元件阵列基板、一对向基板以及一液晶层。对向基板配置于主动元件阵列基板的上方，而液晶层配置于主动元件阵列基板与对向基板之间。

借由上述的多个预充电元件，使得本实用新型的液晶显示面板的像素单元在驱动液晶分子之前能先被预充电，借以改善像素单元的充电(charge)不足以及画面对比度不佳的缺点。同时，提升液晶显示面板的显示品质。此外，相较于现有技术，本实用新型的液晶显示面板的驱动方法较为简单。

附图说明

为了让本实用新型的上述目的、特征和优点能更明显易懂，以下结合附图对本实用新型的具体实施方式作详细说明，其中：

图 1A 是本实用新型第一实施例的液晶显示面板的剖面示意图。

图 1B 是图 1A 的液晶显示面板的同一列的相邻二像素单元的电路示意图。

图 2 是本实用新型第二实施例的液晶显示面板的同一列的相邻二像素单元的电路示意图。

图 3A 是本实用新型第三实施例的液晶显示面板的剖面示意图。

图 3B 是图 3A 的液晶显示面板的同一列的相邻二像素单元的电路示意图。

图 4 是本实用新型第四实施例的液晶显示面板的同一列的相邻二像素单元的电路示意图。

具体实施方式

第一实施例

图 1A 是本实用新型第一实施例的液晶显示面板的剖面示意图，而图 1B 是图 1A 的液晶显示面板的同一列的相邻二像素单元的电路示意图。请同时参阅图 1A 与图 1B，液晶显示面板 100a 包括一对向基板 200、一主动元件阵列基板 300 以及一液晶层 400。其中，对向基板 200 配置于主动元件阵列基板 300 的上方，而液晶层 400 配置于主动元件阵列基板 300 与对向基板 200 之间。

对向基板 200 例如是彩色滤光基板（color filter），其可包括一基板 210、一黑矩阵层（black matrix）220a、多个彩色滤光图案 220b 以及一共用电极 230。黑矩阵层 220a 与多个彩色滤光图案 220b 配置于基板 210 上，而共用电极 230 则配置于黑矩阵层 220a 与这些彩色滤光图案 220b 上。

主动元件阵列基板 300 包括一基板 310、多条扫描线 320a 与 320b（图 1B 中仅绘示出 2 条）、多条数据线 330a 与 330b（图 1B 中仅绘示出 2 条）、多个像素单元 340a 以及多个预充电元件 350。扫描线 320a、320b 及数据线 330a、330b 以及像素单元 340a 都配置于基板 310 上，而像素单元 340a 分别电性连接于对应的扫描线（例如扫描线 320a 或 320b）以及数据线（例如数据线 330a 或 330b）。

各个像素单元 340a 包括一主动元件 342 以及一像素电极 344。在各个像素单元 340a 中，主动元件 342 电性连接于所对应的扫描线 320a（或 320b）、数据线 330a（或 330b）以及像素电极 344（如图 1B 所示）。其中，主动元件 342 例如是薄膜晶体管，而像素电极 344、液晶层 400 与共用电极 230 三者会形成

一液晶电容 C_{LC} 。当对各个像素单元 340a 进行充电时，像素电极 344 与共用电极 230 之间会产生电场以驱动共用电极 230 与像素电极 344 之间的液晶分子。

各个预充电元件 350 电性连接于其中一条扫描线 320a 以及其后一级扫描线 320b 所控制的相邻二像素电极 344（如图 1B 所示）。其中，预充电元件 350 可以是一种薄膜晶体管，其具有一栅极 350a、一漏极 350b 以及一源极 350c。栅极 350a 电性连接于扫描线 320a，而漏极 350b 与源极 350c 分别电性连接于后一级扫描线 320b 所控制的相邻二像素电极 344。

在本实施例中，各个像素单元 340a 可进一步包括一储存电容 346a，且储存电容 346a 通过像素电极 344 与主动元件 342 电性连接。在本实施例中，储存电容 346a 可以是架构于扫描线 320a 上的储存电容，也就是储存电容 346a 可以架构于其所属像素单元 340a 的前一级扫描线（即扫描线 320a）上。然而，图 1B 中虽仅绘示架构于扫描线 320a 的储存电容 346a，但图 1B 的储存电容 346a 仅为举例说明，并非限定本实用新型。此外，储存电容 346a 可以是金属层/绝缘层/铟锡氧化物层（metal / insulator / ITO, MII）结构的储存电容，或是金属层/绝缘层/金属层（metal / insulator / metal, MIM）结构的储存电容。

针对本实施例的液晶显示面板 100a 的驱动方法，以下将配合图 1B 进行说明。关于本实施例的液晶显示面板 100a 的驱动方法，首先，依序对各条扫描线（例如 320a、320b）所控制的同一列像素单元 340a 进行充电以驱动液晶显示面板 100a。其中，对这些像素单元 340a 进行充电的方法可以是行反转(column inversion)驱动方式、点反转(dot inversion)驱动方式或其他适当的驱动方式。

当其中一条扫描线 320a 所控制的像素单元 340a 在进行充电时，与扫描线 320a 电性连接的预充电元件 350 会借由扫描线 320a 而开启。当预充电元件 350 开启后，与其（预充电元件 350）电性连接的相邻二像素电极 344 便会彼此电性导通。如此，此二像素电极 344 的电荷会彼此共享（charge share）而具有相同的电压位准，进而达到对二像素电极 344 进行预充电(pre-charge)的功效。因此，预充电元件 350 会对后一级扫描线 320b 所控制的像素单元 340a 进行预充电。像素单元 340a 在被预充电后，可快速地被充电以驱动其所对应的液晶分子。

第二实施例

图 2 是本实用新型第二实施例的液晶显示面板的同一列的相邻二像素单元的电路示意图。请参阅图 2，本实施例与第一实施例相似，惟本实施例与第一实施例的主要差异之处在于：第二实施例的液晶显示面板 100b 包括多条配置于基板 310 上的共用线 360，以及各个像素单元 340b 中的储存电容 346b。

具体而言，各条共用线 360 排列于相邻两条扫描线之间（例如在扫描线 320a 与 320b 之间），而各个像素单元 340b 中的储存电容 346b 是由像素电极 344 与共用线 360 所构成的。也就是说，储存电容 346b 是架构于共用线 360 上的储存电容，如图 2 所示。此外，储存电容 346b 可以是金属层/绝缘层/铟锡氧化物层结构的储存电容，或是金属层/绝缘层/金属层结构的储存电容。由于本实施例的液晶显示面板 100b 的驱动方法、构造及功效皆与第一实施例相似，因此在此不再重复叙述。

第三实施例

图 3A 是本实用新型第三实施例的液晶显示面板的剖面示意图，而图 3B 是图 3A 的液晶显示面板的同一列的相邻二像素单元的电路示意图。请同时参阅图 3A 与图 3B，液晶显示面板 100c 包括一对向基板 200、一主动元件阵列基板 300' 以及一液晶层 400。其中，对向基板 200 配置于主动元件阵列基板 300' 的上方，而液晶层 400 配置于主动元件阵列基板 300' 与对向基板 200 之间。

主动元件阵列基板 300' 包括一基板 310、多条扫描线 320a、320b（图 3B 中仅绘示出 2 条）、多条数据线 330a、330b（图 3B 中仅绘示出 2 条）、多个像素单元 340c 以及多条共用线 360。这些扫描线、数据线（包括扫描线 320a、320b 及数据线 330a、330b）、像素单元 340c 以及共用线 360 都配置于基板 310 上。其中，多个像素单元 340c 分别电性连接于对应的扫描线（例如扫描线 320a 或 320b），以及数据线（例如数据线 330a 或 330b），而这些共用线 360 位于相邻两扫描线之间（例如位于扫描线 320a 与 320b 之间）。

各个像素单元 340c 包括一主动元件 342、一像素电极 344 以及一预充电元件 348。在各个像素单元 340c 中，主动元件 342 电性连接于其所对应的扫描线 320b（或 320a）、数据线 330a（或 330b）以及像素电极 344（如图 3B 所示）。其中，主动元件 342 例如是薄膜晶体管。各个预充电元件 348 电性连接像素单

元 340c 的前一级扫描线 320a、像素电极 344 以及共用线 360。其中，预充电元件 348 可以是一种薄膜晶体管，其具有一栅极 348a、一漏极 348b 以及一源极 348c。栅极 348a 电性连接于前一级扫描线 320a，而漏极 348b 与源极 348c 分别电性连接于共用线 360 以及对应的像素电极 344。

在本实施例中，各个像素单元 340c 可进一步包括一储存电容 346c，且储存电容 346c 通过像素电极 344 与主动元件 342 电性连接。储存电容 346c 可以是架构于共用线 360 上的储存电容。此外，储存电容 346c 可以是金属层/绝缘层/铟锡氧化物层结构的储存电容，或是金属层/绝缘层/金属层结构的储存电容。

由于本实施例的液晶显示面板的驱动方法与第一实施例大体相同，因此在此不再重复叙述，两者主要差异之处在于：本实施例的预充电元件 348 对像素单元 340c 的预充电方法。

举例而言，在各个像素单元 340c 中，当预充电元件 348 借由其所电性连接的扫描线 320a 开启之后，像素电极 344 与共用线 360 两者的电压位准会相同，即像素电极 344 的电压位准会等于共用线 360 的共用电压位准。因此，借由预充电元件 348，使得像素单元 340c 被预充电，进而改善充电不足的问题。

第四实施例

图 4 是本实用新型第四实施例的液晶显示面板的同一列的相邻二像素单元的电路示意图。请参阅图 4，本实施例与第三实施例相似，惟本实施例与第三实施例的主要差异之处在于：第四实施例的液晶显示面板 100d 的多个像素单元 340d。

具体而言，各个像素单元 340d 中的储存电容 346d 基本上是由像素电极 344 与扫描线 320a 所构成。也就是说，储存电容 346d 是架构于扫描线 320a 上的储存电容。虽然图 4 仅绘示架构于扫描线 320a 的储存电容 346d，但是图 4 所示的储存电容 346d 仅为举例说明，并非限定本实用新型。此外，储存电容 346d 可以是金属层/绝缘层/铟锡氧化物层结构的储存电容，或是金属层/绝缘层/金属层结构的储存电容。由于本实施例的液晶显示面板 100d 的驱动方法、结构及功效皆与第三实施例相似，因此在此不再重复叙述。

综上所述，本实用新型借由上述的多个预充电元件，使得液晶显示面板的

像素单元在被充电之前能先被预充电，借以提升液晶显示面板的显示品质。此外，由于本实用新型的液晶显示面板无需搭配复杂的驱动电路即可达到预充电的功效，因此，相较于现有技术而言，本实用新型的液晶显示面板的驱动方法较为简单且实用。

虽然本实用新型已以实施例揭示如上，然其并非用以限定本实用新型，任何本领域技术人员，在不脱离本实用新型的精神和范围内，当可作些许的修改和完善，因此本实用新型的保护范围当以权利要求书所界定的为准。

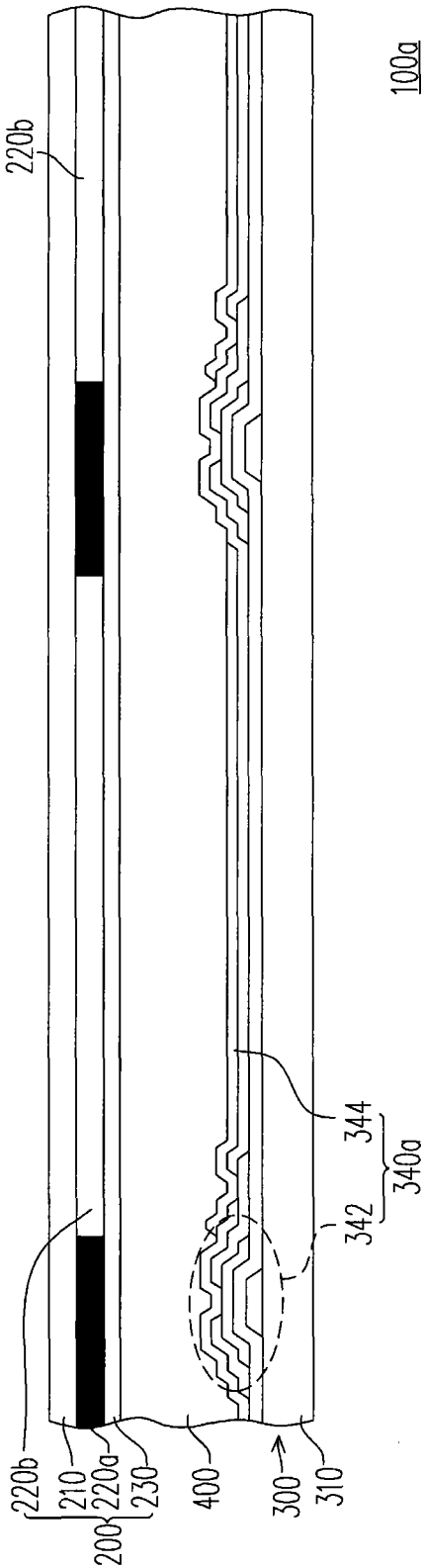
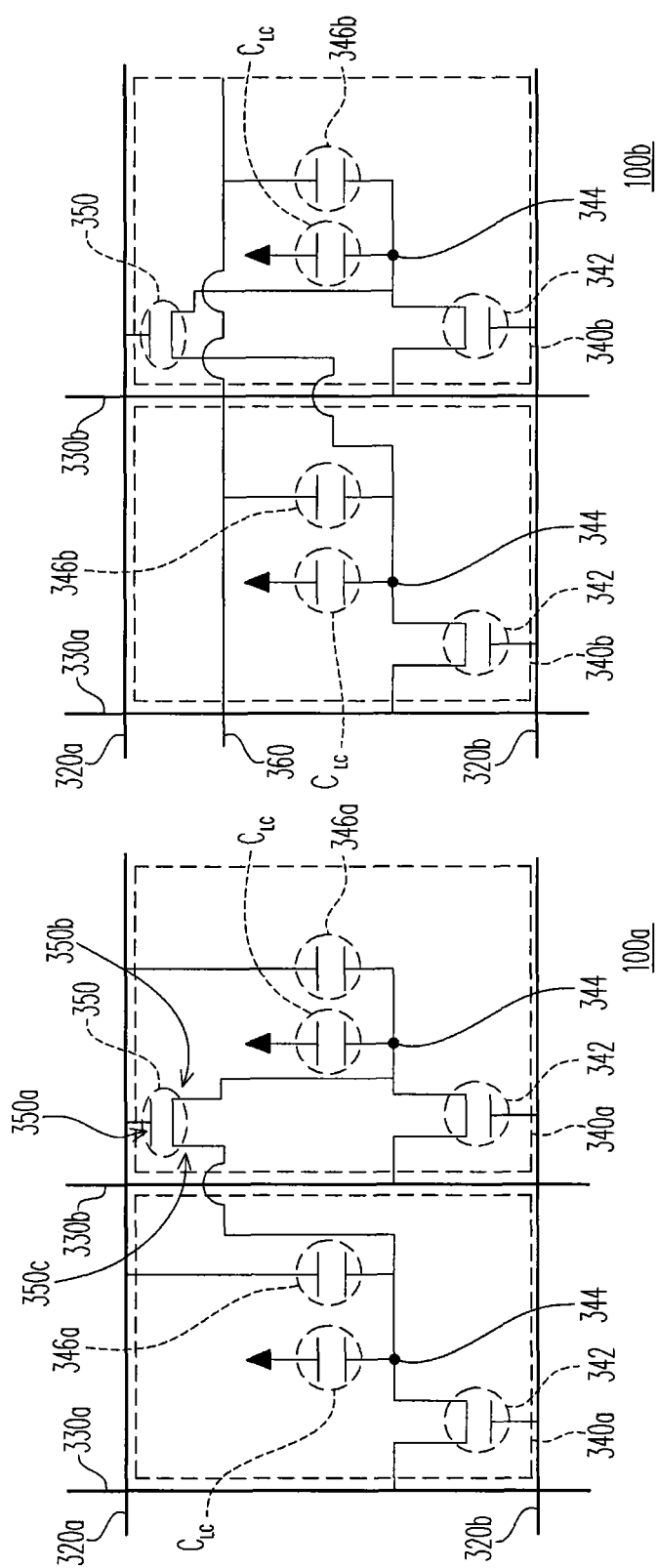


图 1A



2


1B

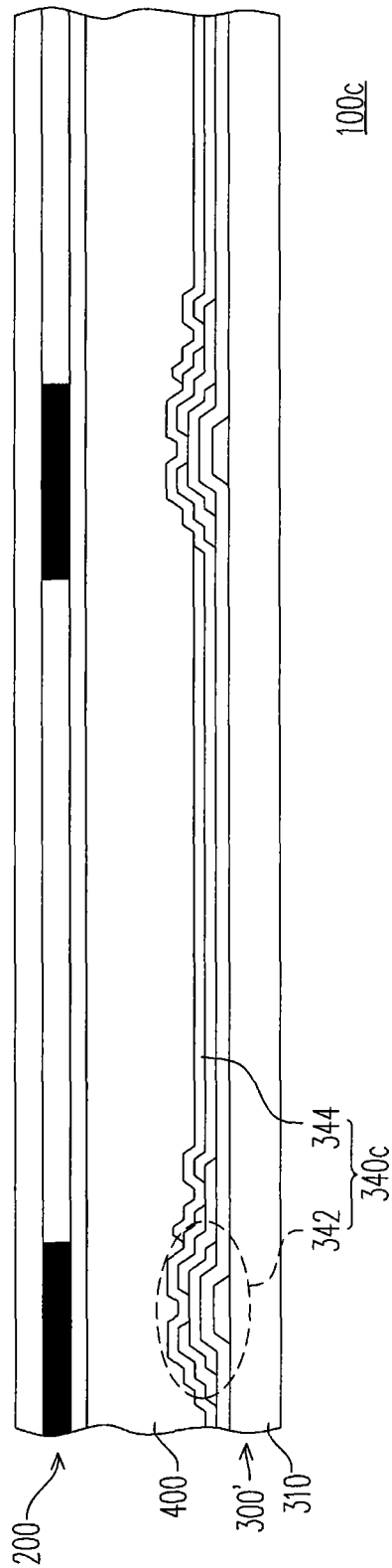
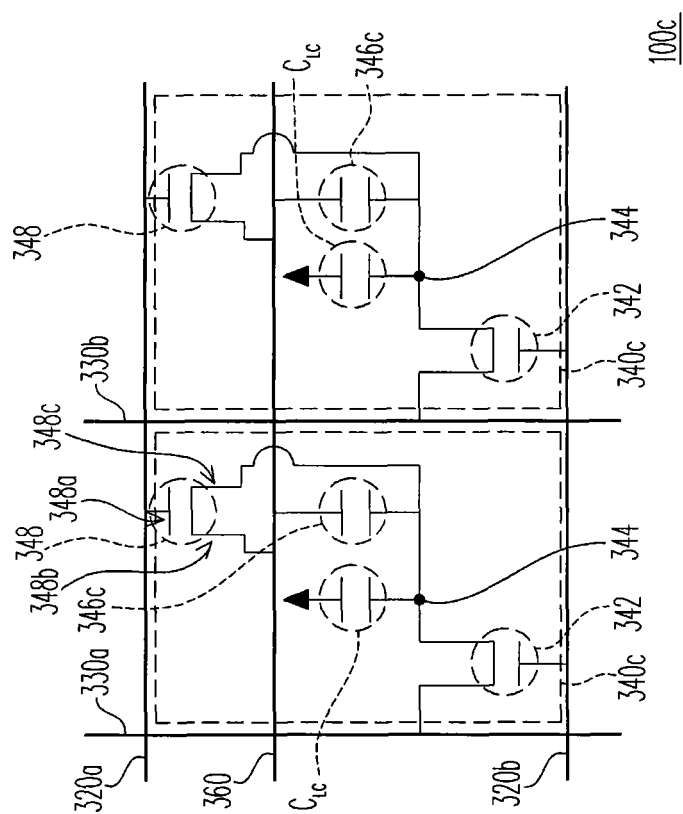


图 3A



3B

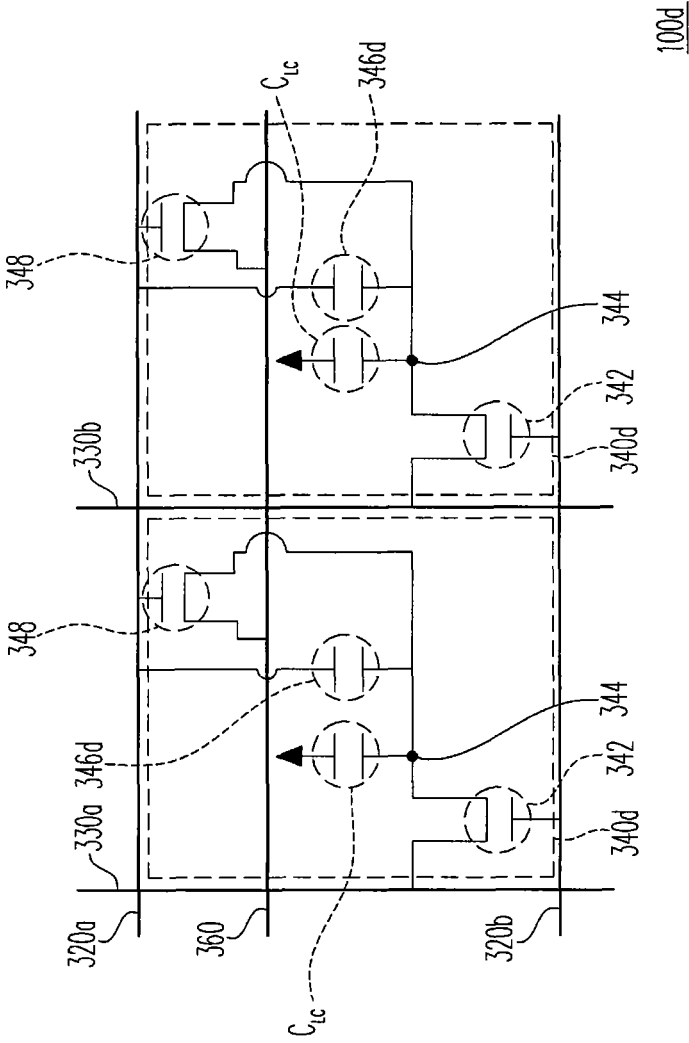


图 4

专利名称(译)	主动元件阵列基板以及液晶显示面板		
公开(公告)号	CN201072484Y	公开(公告)日	2008-06-11
申请号	CN200720155691.8	申请日	2007-07-30
[标]申请(专利权)人(译)	胜华科技股份有限公司		
申请(专利权)人(译)	胜华科技股份有限公司		
当前申请(专利权)人(译)	胜华科技股份有限公司		
[标]发明人	王义方		
发明人	王义方		
IPC分类号	G02F1/136 G02F1/133 G09G3/36		
代理人(译)	左一平		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型公开了一种主动元件阵列基板，其包括一基板、多条扫描线及数据线以及多个像素单元与预充电元件。扫描线、数据线以及像素单元都配置于基板上。像素单元与对应的扫描线以及数据线电性连接。各像素单元包括一主动元件与一像素电极。这些主动元件电性连接这些扫描线、数据线以及像素电极。各预充电元件电性连接于其中一条扫描线以及其后一级扫描线所控制的相邻二像素电极。当各个预充电元件被与其电性连接的扫描线开启时，与各个预充电元件电性连接的相邻二像素电极具有相同的电压位准，使相邻二像素单元被预充电。

