

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200510082895.9

[51] Int. Cl.

G09G 3/36 (2006.01)  
G02F 1/133 (2006.01)  
G01R 31/00 (2006.01)  
G02F 1/13 (2006.01)

[43] 公开日 2007年1月17日

[11] 公开号 CN 1897094A

[22] 申请日 2005.7.11

[21] 申请号 200510082895.9

[71] 申请人 中华映管股份有限公司

地址 台湾省台北市中山北路三段二十二号

[72] 发明人 林光祥 张原豪

[74] 专利代理机构 北京连和连知识产权代理有限公司

代理人 薛平

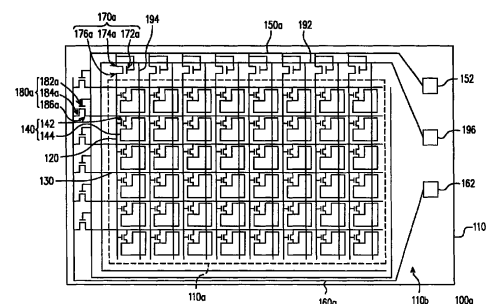
权利要求书4页 说明书13页 附图6页

[54] 发明名称

液晶显示面板及其检测方法

[57] 摘要

一种液晶显示面板，包括薄膜晶体管阵列基板、彩色滤光基板与位于两者之间的液晶层。薄膜晶体管阵列基板包括基板、多个像素单元、多条扫描线、多条数据线、多个内部抗静电环、多个第一与第二薄膜晶体管。像素单元设置于基板的显示区上，而控制像素单元的扫描线与数据线设置于基板上。内部抗静电环、第一与第二薄膜晶体管设置于基板的外围电路区上。各个第一薄膜晶体管的栅极与源极连接至部分内部抗静电环，而各个第一薄膜晶体管的漏极分别与扫描线连接。各个第二薄膜晶体管的栅极与源极连接至其它部分内部抗静电环，而各个第二薄膜晶体管的漏极分别与数据线连接。



1.一种液晶显示面板，其特征在于包括：

薄膜晶体管阵列基板，包括：

基板，具有显示区以及环绕上述显示区的外围电路区；

多个像素单元，设置于上述显示区上；

多条扫描线，设置于上述基板上；

多条数据线，设置于上述基板上，且上述扫描线与上述数据线控制上述像素单元；

多个内部抗静电环，设置于上述外围电路区上；

多个第一薄膜晶体管，设置于上述外围电路区上，而每一个第一薄膜晶体管具有栅极、源极与漏极，其中上述栅极与上述源极连接至部分上述内部抗静电环，且上述漏极分别与上述扫描线连接；

多个第二薄膜晶体管，设置于上述外围电路区上，而每一个第二薄膜晶体管具有栅极、源极与漏极，其中上述栅极与上述源极连接至其它部分上述内部抗静电环，且上述漏极分别与上述数据线连接；

彩色滤光基板；以及

液晶层，设置于上述彩色滤光基板与上述薄膜晶体管阵列基板之间。

2.根据权利要求1所述的液晶显示面板，其特征在于上述薄膜晶体管阵列基板还包括多个检测垫，设置于上述外围电路区上，且每一个内部抗静电环的一端与上述检测垫其中之一连接。

3.根据权利要求1所述的液晶显示面板，其特征在于上述每一个像素单元包括：

有源元件，连接至上述扫描线其中之一与上述数据线其中之一；

以及

像素电极，连接至上述有源元件。

4. 根据权利要求 1 所述的液晶显示面板，其特征在于上述薄膜晶体管阵列基板还包括多条共享线与连接上述共享线之一端的检测走线，其中上述共享线设置于上述基板上，且上述检测走线设置于上述外围电路区上。

5. 一种检测方法，其特征在于适用于权利要求 1 所述的液晶显示面板，该检测方法包括：

提供光源，并将上述液晶显示面板置于上述光源上方；

将扫描信号通过上述内部抗静电环输入至上述扫描线；以及

将数据信号通过上述内部抗静电环输入至上述数据线，以使上述液晶显示面板显示。

6. 根据权利要求 5 所述的检测方法，其特征在于输入上述扫描信号与上述数据信号后，上述液晶显示面板呈现黑色画面、白色画面或灰阶画面。

7. 根据权利要求 5 所述的检测方法，其特征在于输入上述扫描信号与上述数据信号后，上述液晶显示面板呈现红色画面、绿色画面或蓝色画面。

8. 一种液晶显示面板，其特征在于包括：

薄膜晶体管阵列基板，包括：

基板，具有显示区以及环绕上述显示区的外围电路区；

多个像素单元，设置于上述显示区上；

多条第一配线，设置于上述基板上；

多条第二配线，设置于上述基板上，且上述第一配线与上述第二配线控制上述像素单元；

内部抗静电环，设置于上述外围电路区上；

电路，设置于上述外围电路区上；

多个第一薄膜晶体管，设置于上述外围电路区上，而每一个第一薄膜晶体管具有栅极、源极与漏极，其中上述栅极与上述源极连接至上述内部抗静电环，且上述漏极分别与上述第一配线连接；以及

多个第二薄膜晶体管，设置于上述外围电路区上，而每一个第二薄膜晶体管具有栅极、源极与漏极，其中上述栅极与上述内部抗静电环连接，上述源极与上述电路连接，且上述漏极分别与上述第二配线连接；

彩色滤光基板；以及

液晶层，设置于上述彩色滤光基板与上述薄膜晶体管阵列基板之间。

9. 根据权利要求 8 所述的液晶显示面板，其特征在于上述第一配线为扫描线，而上述第二配线为数据线。

10. 根据权利要求 8 所述的液晶显示面板，其特征在于上述第一配线为数据线，而上述第二配线为扫描线。

11. 根据权利要求 8 所述的液晶显示面板，其特征在于上述电路包括多条配线，且上述第二薄膜晶体管的上述源极分别与上述配线连接。

12. 根据权利要求 8 所述的液晶显示面板，其特征在于上述薄膜晶体管阵列基板还包括多个检测垫，设置于上述外围电路区上，且上述内部抗静电环的一端与上述电路的一端分别与上述检测垫其中之一连接。

13. 根据权利要求 8 所述的液晶显示面板，其特征在于上述每一个像素单元包括：

有源元件，连接至上述第一配线其中之一与上述第二配线其中之

一；以及

像素电极，连接至上述有源元件。

14. 根据权利要求 8 所述的液晶显示面板，其特征在于上述薄膜晶体管阵列基板还包括多条共享线与连接上述共享线一端的检测走线，其中上述共享线设置于上述基板上，且上述检测走线设置于上述外围电路区上。

15. 一种检测方法，其特征在于适用于权利要求 8 所述的液晶显示面板，该检测方法包括：

提供光源，将上述液晶显示面板置于上述光源上方；

将第一信号通过上述内部抗静电环输入至上述第一配线；以及

将第二信号通过上述电路输入至上述第二配线，以使上述液晶显示面板呈现黑色画面、白色画面或灰阶画面。

16. 根据权利要求 15 所述的检测方法，其特征在于上述第一配线为扫描线，而上述第二配线为数据线。

17. 根据权利要求 15 所述的检测方法，其特征在于上述第一配线为数据线，而上述第二配线为扫描线。

18. 一种检测方法，其特征在于适用于权利要求 11 所述的液晶显示面板，该检测方法包括：

提供光源，将上述液晶显示面板置于上述光源上方；

将第一信号通过上述内部抗静电环输入至上述第一配线；以及

将第二信号通过上述配线分别输入至上述第二配线，以使上述液晶显示面板呈现红色画面、绿色画面或蓝色画面。

19. 根据权利要求 18 所述的检测方法，其特征在于上述第一配线为扫描线，而上述第二配线为数据线。

20. 根据权利要求 18 所述的检测方法，其特征在于上述第一配线为数据线，而上述第二配线为扫描线。

## 液晶显示面板及其检测方法

### 技术领域

本发明涉及一种显示面板、有源元件阵列基板及两者的检测方法，且特别涉及一种液晶显示面板、薄膜晶体管阵列基板及两者的检测方法。

### 背景技术

由于显示器的需求与日俱增，因此业界全力投入相关显示器的发展。其中，又因阴极射线管（Cathode Ray Tube）具有优异的显示质量与技术成熟性，因此长年独占显示器市场。然而，近年来由于绿色环保意识的兴起，对于其能源消耗较大与产生辐射量较大的特性，加上产品扁平化空间有限，因此无法满足市场对于轻、薄、短、小、美以及低消耗功率的市场趋势。因此，具有高画质、空间利用效率佳、低消耗功率、无辐射等优越特性的薄膜晶体管液晶显示器（Thin Film Transistor Liquid Crystal Display, TFT-LCD）已逐渐成为市场的主流。

以薄膜晶体管液晶显示模块（TFT-LCD module）而言，其主要由液晶显示面板（liquid crystal display Panel）及背光模块（backlight module）所构成。其中，液晶显示面板通常是由薄膜晶体管阵列基板（thin film transistor array substrate）、彩色滤光基板（color filter substrate）与设置于上述两基板间的液晶层所构成，而背光模块用以提供上述液晶显示面板所需的面光源，以使液晶显示模块达到显示的效果。

薄膜晶体管阵列基板可分为显示区（display region）与外围电路区（peripheral circuit region），其中在显示区上设置有以阵列排列的多个像素单元，而每一个像素单元包括薄膜晶体管以及与薄膜晶体管

连接的像素电极 (pixel electrode)。另外, 在外围电路区与显示区内设置有多条扫描线 (scan line) 与数据线 (data line), 其中每一个像素单元的薄膜晶体管由对应的扫描线与数据线所控制。

在完成薄膜晶体管阵列基板的工艺后, 通常会对薄膜晶体管阵列基板上的像素单元进行电性检测, 以判断像素单元可否正常运行。当像素单元无法正常运行时, 便可对不良的元件 (如薄膜晶体管或像素电极等) 或电路进行修补。然而, 为了对像素单元进行检测, 在薄膜晶体管阵列基板的外围电路区上便需要制造出检测电路 (examining circuit)。值得注意的是, 这些检测电路不仅复杂, 且也会使得面板上可以作为布线 (layout) 的区域缩小。此外, 在检测完毕后就得使用激光切割 (laser cutting) 技术将这些检测电路断路 (disable), 以避免影响液晶显示面板的显示质量。

此外, 液晶显示面板通常会因为外在因素, 例如人为的搬运或环境的变化等, 而在面板内产生静电累积的现象。如此一来, 当电荷累积至一定数量之后, 便可能因为静电放电, 而导致薄膜晶体管阵列基板上的电路或薄膜晶体管遭受破坏。为了避免静电破坏的问题, 通常会于薄膜晶体管阵列基板的外围电路区上设置静电放电 (electrostatic discharge, ESD) 保护电路。

然而, 公知若欲达到上述检测以及静电防护功能, 则必须在薄膜晶体管阵列基板的外围电路区上同时制造检测电路与静电放电保护电路。如此一来, 不仅使得外围电路的布局更为复杂, 亦可能产生布线空间不足的问题, 因此相对不利于工艺的简化与生产效率的提高。

## 发明内容

有鉴于此, 本发明的目的在于提供一种薄膜晶体管阵列基板, 其布线较为简单。

此外, 本发明的再一目的在于提供一种液晶显示面板, 其检测电路能够简化。

另外, 本发明的又一目的在于提供一种检测方法, 以检测薄膜晶

体管阵列基板的配线之间是否短路。

再者，本发明的另一目的在于提供一种检测方法，以检测液晶显示面板的显示是否正常。

基于上述目的或其它目的，本发明提出一种液晶显示面板，其包括薄膜晶体管阵列基板、彩色滤光基板与设置在两者之间的液晶层。薄膜晶体管阵列基板包括基板、多个像素单元、多条扫描线、多条数据线、多个内部抗静电环（inner short ring）、多个第一薄膜晶体管与多个第二薄膜晶体管，其中基板具有显示区以及环绕显示区的外围电路区。上述像素单元设置于显示区上，而上述扫描线与上述数据线设置于基板上，其中扫描线与数据线控制像素单元。上述内部抗静电环设置于外围电路区上，而上述第一薄膜晶体管与上述第二薄膜晶体管设置于外围电路区上。每一个第一薄膜晶体管具有栅极、源极与漏极，其中上述栅极与上述源极连接至部分内部抗静电环，且上述漏极分别与上述扫描线连接。每一个第二薄膜晶体管具有栅极、源极与漏极，其中上述栅极与上述源极连接至其它部分上述内部抗静电环，且上述漏极分别与上述数据线连接。

依照本发明实施例，上述薄膜晶体管阵列基板还可以包括多个检测垫（examining pad），其设置于外围电路区上，且每一个内部抗静电环的一端与对应的上述检测垫其中之一连接。

依照本发明实施例，上述每一个像素单元可以包括有源元件（active component）与像素电极（pixel electrode）。有源元件连接至上述扫描线其中之一与上述数据线其中之一，而像素电极连接至有源元件。

依照本发明实施例，上述薄膜晶体管阵列基板还可以包括多条共享线（common line）与连接上述共享线一端的检测走线（examining trace），其中上述共享线设置于基板上，且检测走线设置于外围电路区上。

基于上述目的或其它目的，本发明提出一种检测方法，其适用于上述实施例之液晶显示面板。此检测方法包括下列步骤。首先，提供

光源，并将液晶显示面板设置于光源上方。将扫描信号通过上述内部抗静电环输入至上述扫描线。将数据信号通过上述内部抗静电环输入至上述数据线，以使液晶显示面板显示。

依照本发明实施例，上述在输入扫描信号与数据信号之后，液晶显示面板可以呈现黑色画面、白色画面或灰阶画面。

依照本发明实施例，上述在输入扫描信号与数据信号之后，液晶显示面板可以呈现红色画面、绿色画面或蓝色画面。

基于上述目的或其它目的，本发明提出一种液晶显示面板，其包括薄膜晶体管阵列基板、彩色滤光基板与设置在两者之间的液晶层。薄膜晶体管阵列基板包括基板、多个像素单元、多条第一配线、多条第二配线、内部抗静电环、电路、多个第一薄膜晶体管与多个第二薄膜晶体管。基板具有显示区以及环绕显示区的外围电路区。上述像素单元设置于显示区上，而上述第一与第二配线设置于基板上，其中上述第一配线与上述第二配线控制上述像素单元。内部抗静电环、电路、上述第一与第二薄膜晶体管设置于外围电路区上。每一个第一薄膜晶体管具有栅极、源极与漏极，其中上述栅极与上述源极连接至内部抗静电环，且上述漏极分别与上述第一配线连接。每一个上述第二薄膜晶体管具有栅极、源极与漏极，其中上述栅极与内部抗静电环连接，而上述源极与电路连接，且上述漏极分别与上述第二配线连接。

依照本发明实施例，上述第一配线可以是扫描线，而上述第二配线可以是数据线。

依照本发明实施例，上述第一配线可以是数据线，而上述第二配线可以是扫描线。

依照本发明实施例，上述电路可以包括多条配线，且上述第二薄膜晶体管的上述源极分别与上述配线连接。

依照本发明实施例，上述薄膜晶体管阵列基板还可以包括多个检测垫，其设置于外围电路区上，且内部抗静电环的一端与电路的一端分别与上述检测垫其中之一连接。

依照本发明实施例，上述每一个像素单元可以包括有源元件与像

素电极。有源元件连接至上述第一配线其中之一与上述第二配线其中之一，而像素电极连接至有源元件。

依照本发明实施例，上述薄膜晶体管阵列基板还可以包括多条共享线与连接上述共享线之一端的检测走线，其中上述共享线设置于基板上，且检测走线设置于外围电路区上。

基于上述目的或其它目的，本发明提出一种检测方法，其适用于上述之液晶显示面板。此检测方法包括下列步骤。提供光源，并将液晶显示面板设置于光源上方。将第一信号通过内部抗静电环输入至上述第一配线。将第二信号通过电路输入至上述第二配线，以使液晶显示面板呈现黑色画面、白色画面或灰阶画面。

基于上述目的或其它目的，本发明提出一种检测方法，其适用于上述之液晶显示面板。此检测方法包括下列步骤。提供光源，并将液晶显示面板设置于光源上方。将第一信号通过内部抗静电环输入至上述第一配线。将第二信号通过上述配线分别输入至上述第二配线，以使液晶显示面板呈现红色画面、绿色画面或蓝色画面。

依照本发明实施例，上述第一配线可以是扫描线，而上述第二配线可以是数据线。

依照本发明实施例，上述第一配线可以是数据线，而上述第二配线可以是扫描线。

基于上述，本发明将内部抗静电环作为检测电路的一部份或是全部，因此检测电路与静电放电保护电路能够整合在一起。此外，与公知技术相比，本发明所具有的检测垫的数量较少。另外，与公知技术相比，本发明的布线较为简单。

为了让本发明之上述和其它目的、特征和优点能更明显易懂，下文特举较佳实施例，并配合所附附图，作详细说明如下。

## 附图说明

图 1A 与图 1B 为依照本发明第一实施例之薄膜晶体管阵列基板的示意图。

图 2 为依照本发明第一实施例之液晶显示面板的剖面图。

图 3 为依照本发明第二实施例之薄膜晶体管阵列基板的示意图。

图 4 为依照本发明第三实施例之薄膜晶体管阵列基板的示意图。

图 5 为依照本发明第四实施例之薄膜晶体管阵列基板的示意图。

#### 主要元件标记说明

10: 液晶显示面板

100a、100b、500、600、700: 薄膜晶体管阵列基板

110、310: 基板

110a: 显示区

110b: 外围电路区

120: 扫描线

130: 数据线

140: 像素单元

142: 有源元件

144: 像素电极

150a、150b、610a、610b、710a、710b、710c: 内部抗静电环

152、162、196、512a、512b、512c、612a、612b、712a、712b、

712c: 检测垫

160a、510: 电路

170a、170b: 第一薄膜晶体管

172a、172b、182a、182b: 栅极

174a、174b、184a、184b: 源极

176a、176b、186a、186b: 漏极

180a、180b: 第二薄膜晶体管

192: 检测走线

194: 共享线

200: 液晶层

300: 彩色滤光基板

320: 彩色滤光层

330: 共享电极层

400: 框胶

510a、510b、510c: 配线

## 具体实施方式

### 【第一实施例】

图 1A 与图 1B 为依照本发明第一实施例之薄膜晶体管阵列基板的示意图。请先参考图 1A, 薄膜晶体管阵列基板 100a 包括基板 110、多条扫描线 120、多条数据线 130、多个像素单元 140、内部抗静电环 150a、电路 160a、多个第一薄膜晶体管 170a 与多个第二薄膜晶体管 180a。基板 110 具有显示区 110a 以及外围电路区 110b, 而基板 110 可以是石英基板、玻璃基板或其它透明基板。

上述扫描线 120 与数据线 130 设置于基板 110 上, 而上述像素单元 140 设置于显示区 110a 上。此外, 每一个像素单元 140 通过对应的上述扫描线 120 与上述数据线 130 控制。此外, 每一个像素单元 140 包括有源元件 142 与像素电极 144。有源元件 142 连接至对应的上述扫描线 120 与上述数据线 130, 而像素电极 144 连接至有源元件 142。在本实施例中, 有源元件 142 为薄膜晶体管, 然而有源元件 142 也可是低温多晶硅薄膜晶体管 (low temperature poly silicon thin film transistor, LTPS-TFT) 或其它的有源元件。

内部抗静电环 150a、电路 160a、上述第一薄膜晶体管 170a 与第二薄膜晶体管 180a 设置于外围电路区 110b 上。第一薄膜晶体管 170a 具有栅极 172a、源极 174a 与漏极 176a, 其中栅极 172a 与源极 174a 连接至内部抗静电环 150a, 且漏极 176a 与对应的扫描线 120 连接。此外, 第二薄膜晶体管 180a 具有栅极 182a、源极 184a 与漏极 186a, 其中栅极 182a 与内部抗静电环 150a 连接, 而源极 184a 与电路 160a 连接, 且漏极 186a 与对应的数据线 130 连接。

在本实施例中, 薄膜晶体管阵列基板 100a 还可以包括检测走线 192 与多条共享线 194。上述共享线 194 设置于基板 110 上, 而检测

走线 192 设置于外围电路区 110b 上。此外，上述共享线 194 的一端与检测走线 192 连接。另外，在内部抗静电环 150a 的一端与电路 160a 的一端也可以分别设置检测垫 152 及 162。同样地，在检测走线 192 的一端也可以设置检测垫 196。

由于第一薄膜晶体管 170a 的栅极 172a 与源极 174a 均连接至内部抗静电环 150a，且第二薄膜晶体管 180a 的栅极 182a 与内部抗静电环 150a 连接。当静电传导至内部抗静电环 150a 时，可以打开第一薄膜晶体管 170a 与第二薄膜晶体管 180a，且此静电可以通过各个第一薄膜晶体管 170a 传导至各条扫描线 120 中。换言之，内部抗静电环 150a 可以将静电传导至整个薄膜晶体管阵列基板 100a 上，以避免静电造成局部的电路损伤。因此，第一薄膜晶体管 170a、第二薄膜晶体管 180a 与内部抗静电环 150a 也可以合称为薄膜晶体管阵列基板 100a 的静电放电保护电路。另外，第一薄膜晶体管 170a 与第二薄膜晶体管 180a 也可以称为静电放电保护元件。值得注意的是，第一薄膜晶体管 170a、第二薄膜晶体管 180a 与内部抗静电环 150a 不仅可以作为静电放电保护电路，更可作为薄膜晶体管阵列基板 100a 的检测电路，其详述如后。

用于薄膜晶体管阵列基板 100a 的检测方法包括下列步骤。首先，将探针（图中未标出）接触检测垫 152，以便于将电流信号通过内部抗静电环 150a 输入至上述扫描线 120，其中电流信号所具有的电压准位为第一薄膜晶体管 170a 与第二薄膜晶体管 180a 的开启电压（VGH），因此电流信号能够通过各个第一薄膜晶体管 170a 而进入各条扫描线 120。然后，将探针接触检测垫 162，以便于对电路 160a 进行测量。当上述扫描线 120 与上述数据线 130 之间有产生短路的现象，电流信号便会依次通过扫描线 120 与数据线 130 传导至第二薄膜晶体管 180a 的漏极 186a。此时，由于第二薄膜晶体管 180a 呈现导通的状态，因此电流信号通过电路 160a 传导至检测垫 162。换言之，如果在检测垫 162 测量到电流信号时，则代表上述扫描线 120 与上述数据线 130 之间短路。

同样地,上述方法也可以用于检测扫描线 120 与共享线 194 之间是否短路。简单而言,将电流信号通过检测垫 152 与内部抗静电环 150a 输入至上述扫描线 120。当上述扫描线 120 与上述共享线 194 之间短路时,电流信号便依次通过扫描线 120、共享线 194 与检测走线 192 传导至检测垫 196,因此检测人员便可依据是否测量到此电流信号,以判断上述扫描线 120 与上述共享线 194 之间是否短路。

由于内部抗静电环 150a、第一薄膜晶体管 170a 与第二薄膜晶体管 180a 可以作为检测电路的一部份,因此公知技术相比,本实施例之薄膜晶体管阵列基板 100a 具有较多能够布线的区域。此外,用以检测薄膜晶体管阵列基板 100a 的电路也可以简化,并缩短检测时间,以提高生产效率。另外,检测垫的数目也可以减少。值得一提的是,上述第一薄膜晶体管 170a 与扫描线 120 连接,而第二薄膜晶体管 180a 与数据线 130 连接。然而,连接的方式也可以是相反,其详述如后。

请继续参考图 1B,在薄膜晶体管阵列基板 100b 中,第一薄膜晶体管 170b 的栅极 172b 与源极 174b 也是与内部抗静电环 150b 连接,而第一薄膜晶体管 170b 的漏极 176b 与数据线 130 连接。此外,第二薄膜晶体管 180b 的栅极 182b 也是与内部抗静电环 150b 连接,而第二薄膜晶体管 180b 的源极 184b 也是与电路 160b 连接。另外,第二薄膜晶体管 180b 的漏极 186b 与扫描线 120 连接。

同样地,用于薄膜晶体管阵列基板 100b 的检测方法包括下列步骤。首先,将电流信号通过检测垫 152 与内部抗静电环 150b 输入至上述数据线 130。由于电流信号所具有的电压准位为第一薄膜晶体管 170b 与第二薄膜晶体管 180b 的开启电压 (VGH),因此电流信号能够通过各个第一薄膜晶体管 170b 而进入各条数据线 130。当上述数据线 130 与上述扫描线 120 之间短路时,电流信号将依次通过数据线 130、扫描线 120 与电路 160b 传导至检测垫 162。然而,同样的方法可以用在检测数据线 130 与共享线 194 之间是否短路。简言之,将电流信号输入至检测垫 152,然后测量检测垫 196 是否输出此电流信号,以判断检测数据线 130 与共享线 194 之间是否短路。值得注意的是,

当面板组立完成后,也必须进行面板检测,因此以下将以上述薄膜晶体管阵列基板 100a 为例进行说明。

图 2 为依照本发明第一实施例之液晶显示面板的剖面图。为了简化图示,图 2 仅说明所须的构件。请参考图 1A 与图 2,液晶显示面板 10 包括薄膜晶体管阵列基板 100a、液晶层 200 与彩色滤光基板 300,其中彩色滤光基板 300 与薄膜晶体管阵列基板 100a 通过框胶 400 相互接合。此外,液晶层 200 设置于彩色滤光基板 300、薄膜晶体管阵列基板 100a 以及框胶 400 所形成的封闭空间中。另外,彩色滤光基板 300 包括基板 310、彩色滤光层 320 与共享电极层 330,其中彩色滤光层 320 设置于基板 310 与共享电极层 330 之间,且共享电极层 330 面向薄膜晶体管阵列基板 100a。

用于上述液晶显示面板 10 的检测方法包括下列步骤。首先,将液晶显示面板 10 设置于光源(图中未标出)上方。将扫描信号依次通过检测垫 152、内部抗静电环 150a 与第一晶体管 170a 输入至上述扫描线 120。将数据信号依次通过检测垫 152、电路 160a 与第二晶体管 180a 输入至数据线 130,以使液晶显示面板 10 呈现黑色画面、白色画面或灰阶画面。此外,上述扫描信号与数据信号也可以是同时分别输入至扫描线 120 与数据线 130 中。值得注意的是,在此液晶显示面板 10 实际运行时,可以将第一晶体管 170a 与第二晶体管 180a 的关闭电压(VGL)输入至内部抗静电环 150a 中,以避免信号的互相干扰。

同样地,上述方法也可以用于薄膜晶体管阵列基板 100b 作为液晶显示面板 10 的一部分时。更详细地说,数据信号先通过检测垫 152、内部抗静电环 150b 与第一晶体管 170a 输入至上述数据线 130。将扫描信号依次通过检测垫 162、电路 160b 与第二晶体管 180b 输入至扫描线 130,以使液晶显示面板 10 呈现黑色画面、白色画面或灰阶画面。值得一提的是,输入数据信号的时间与输入扫描信号的时间必须有部分重叠。

## 【第二实施例】

图3为依照本发明第二实施例之薄膜晶体管阵列基板的示意图。请参考图3，图3的内容与图1A的内容相似，其不同之处在于：在薄膜晶体管阵列基板500中，电路510包括配线510a、510b与510c。上述第二晶体管180a的源极184a分别连接至配线510a、510b与510c。此外，在配线510a、510b与510c的一端也可以分别设置检测垫512a、512b与512c，以便于输入信号或测量信号。

就短路检测而言，检测薄膜晶体管阵列基板500的方法可以是将电流信号依次通过检测垫152、内部抗静电环150a与第一晶体管170a分别输入扫描线120中。然后，分别对各个检测垫512a、512b与512c进行测量，以判断扫描线120与连接至各个检测垫512a、512b与512c的数据线130之间是否短路。举例而言，当由检测垫512a测量到电流信号时，代表扫描线120与连接至检测垫512a的数据线130之间短路。同样地，上述检测方法也可以用于判断共享线194与连接至各个检测垫512a、512b与512c的数据线130之间是否短路。

若薄膜晶体管阵列基板500已组立成面板（类似图2所示），则面板的检测方法可以是将扫描信号依次通过检测垫152、内部抗静电环150a与第一晶体管170a分别输入扫描线120中。将代表红色、绿色与蓝色的数据信号分别通过检测垫512a、512b与512c与对应的配线510a、510b与510c输入至数据线130中。换言之，与图2相比，本实施例可以分别进行红色、绿色或蓝色画面的检测。

同样地，图1B的电路160b也可以分为两种配线，其分别连接至奇数条与偶数条的扫描线120，以测量数据线130与奇数条或偶数条的扫描线120之间是否短路。同样地，上述检测方法也可以用于判断共享线194与分成奇数条与偶数条的扫描线120之间是否短路。此外，上述面板检测的方法也可以应用至具有此种型态的薄膜晶体管阵列基板所组立的液晶显示面板。

### 【第三实施例】

图4为依照本发明第三实施例之薄膜晶体管阵列基板的示意图。请参考图4，图4的内容与图1A的内容相似，其不同之处在于：在

薄膜晶体管阵列基板 600 中，部分的第一晶体管 170a 分别连接至内部抗静电环 610a 与扫描线 120，而其它部分的第一晶体管 170a 分别连接至内部抗静电环 610b 与数据线 130。换言之，在薄膜晶体管阵列基板 600 中并无类似图 1A 的电路 160a。此外，在内部抗静电环 610a 与 610b 的一端也可以分别设置检测垫 612a 与 612b。

同样地，上述检测方法也可以用于判断共享线 194 与扫描线 120 之间是否短路。简单而言，将电流信号依次通过检测垫 612a、内部抗静电环 610a 与第一晶体管 170a 输入至扫描线 120。然后，对检测垫 196 进行测量，当测量到所输入的电流信号时，则代表扫描线 120 与共享线 194 之间短路。同样地，相同的方法也可以应用于检测共享线 194 与数据线 130 之间是否短路。

若薄膜晶体管阵列基板 600 已组立成面板（类似图 2 所示），则面板的检测方法可以是将扫描信号与数据信号分别通过内部抗静电环 610a 与 610b 输入至扫描线 120 与数据线 130，以便于进行白画面、黑画面或灰阶画面的检测。

#### 【第四实施例】

图 5 为依照本发明第四实施例之薄膜晶体管阵列基板的示意图。请参考图 5，图 5 的内容与图 4 的内容相似，其不同之处在于：在薄膜晶体管阵列基板 700 中，对应于红色、绿色与蓝色的数据线 120 分别连接至内部抗静电环 710a、710b 与 710c。此外，在内部抗静电环 710a、710b 与 710c 的一端分别设置检测垫 712a、712b 与 712c。

就短路检测而言，可以分别检测对应的红色、绿色与蓝色的数据线 120 与共享线 192 之间是否短路。同样地，也可以检测共享线 192 与扫描线 120 之间是否短路。

若薄膜晶体管阵列基板 700 已组立成面板（类似图 2 所示），则面板的检测方法可以是将扫描信号通过内部抗静电环 610a 输入至扫描线 120。然后，将数据信号分别通过内部抗静电环 710a、710b 与 710c 输入至数据线 130，以便于分别进行红色画面、绿色画面或蓝色画面的检测。

同样地，扫描线 120 也可以分成奇数条部分与偶数条部分，并分别连接至相互电隔离的内部抗静电环（图中未标出）。此外，在此种设置中，也可以检测奇数条的扫描线 120 与共享线 192 之间是否短路。或者，也可以检测偶数条的扫描线 120 与共享线 192 之间是否短路。当然，也可以对于具有此种薄膜晶体管阵列基板的液晶显示面板进行白画面、黑画面或灰阶画面的检测。或者，对于此种液晶显示面板进行红色画面、绿色画面或蓝色画面的检测。

综上所述，本发明至少具有下列优点：

一、与公知技术相比，本发明将内部抗静电环作为检测电路的一部份或是全部，因此基板上可以布线的面积能够增加，且布线的复杂度能够降低。换言之，本发明将检测电路与静电放电保护电路整合在一起。

二、在面板运行后，便可将晶体管的关闭电压（VGL）输入至内部抗静电环中，以避免信号互相干扰。

三、随着内部抗静电环的设置方式不同，本发明可以进行扫描线与共享线、数据线与共享线或扫描线与数据线之间是否形成短路的检测。

四、在面板阶段也可以进行黑画面、白画面或灰阶画面的检测。或者，进行红色画面、绿色画面或蓝色画面的检测。

五、与公知技术相比，本发明所需的检测时间较短。

虽然本发明已以较佳实施例披露如上，然其并非用以限定本发明，任何所属技术领域的技术人员，在不脱离本发明之精神和范围内，当可作些许之更动与改进，因此本发明之保护范围当视权利要求所界定者为准。

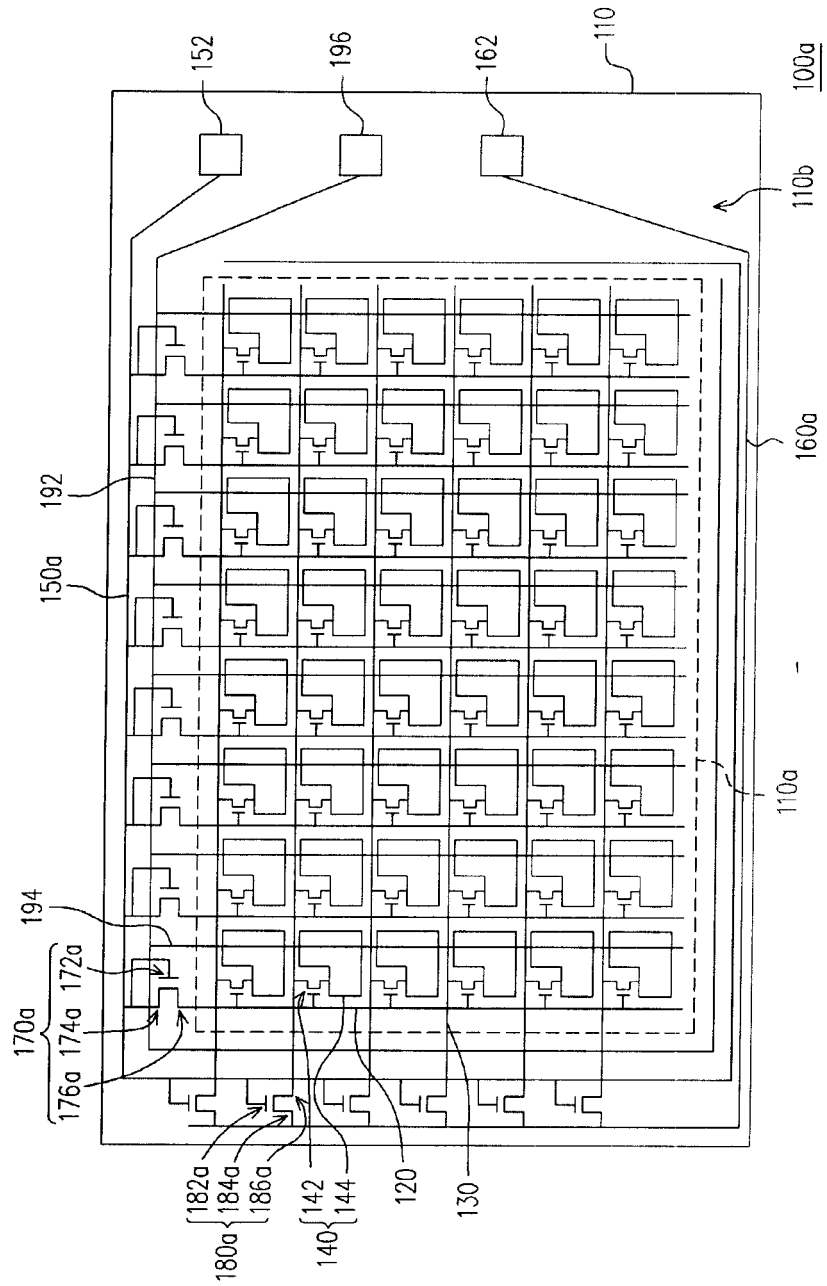


图 1A

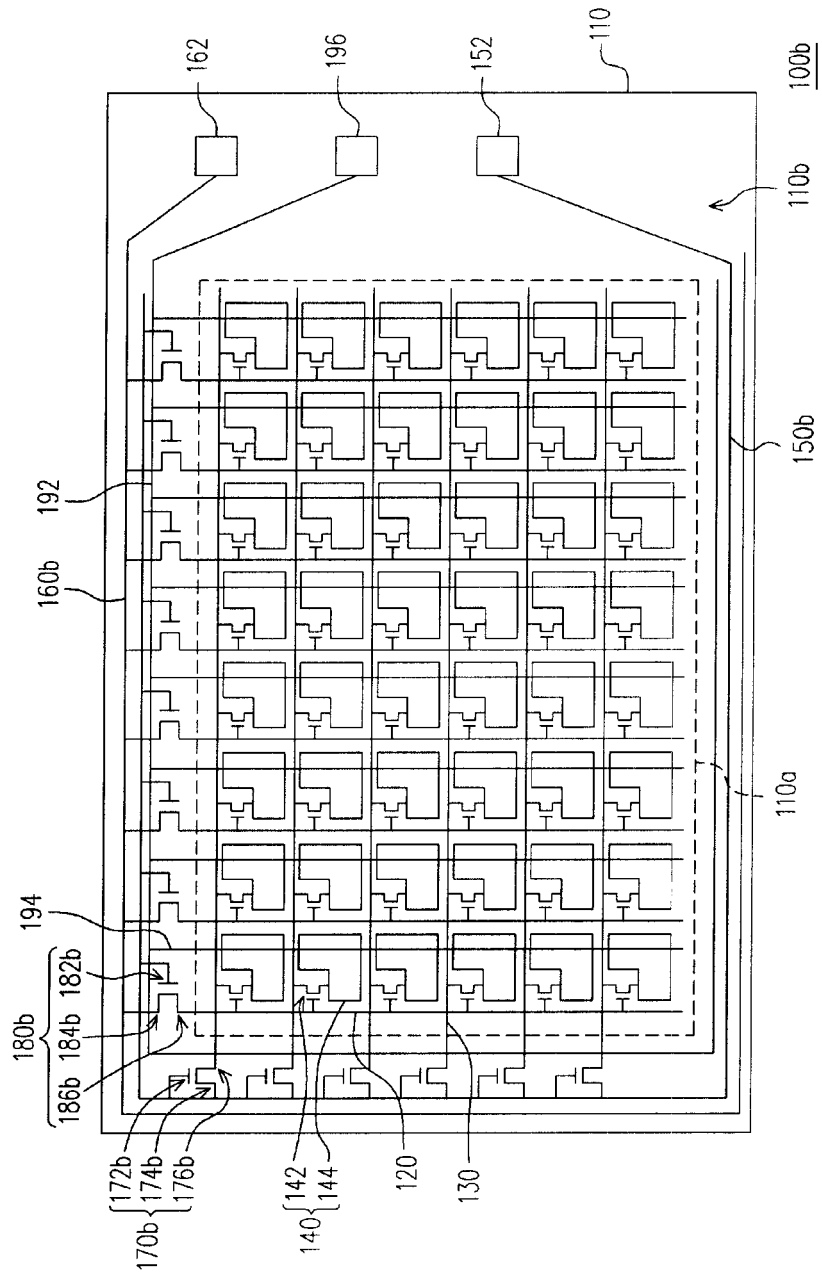


图 1B

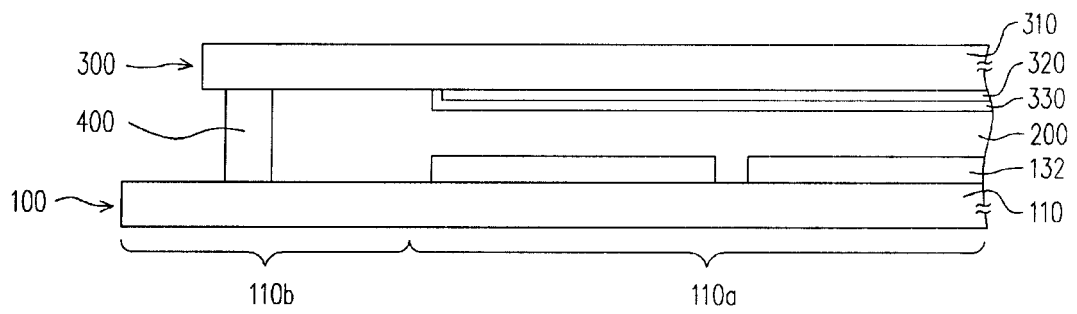


图 2

10

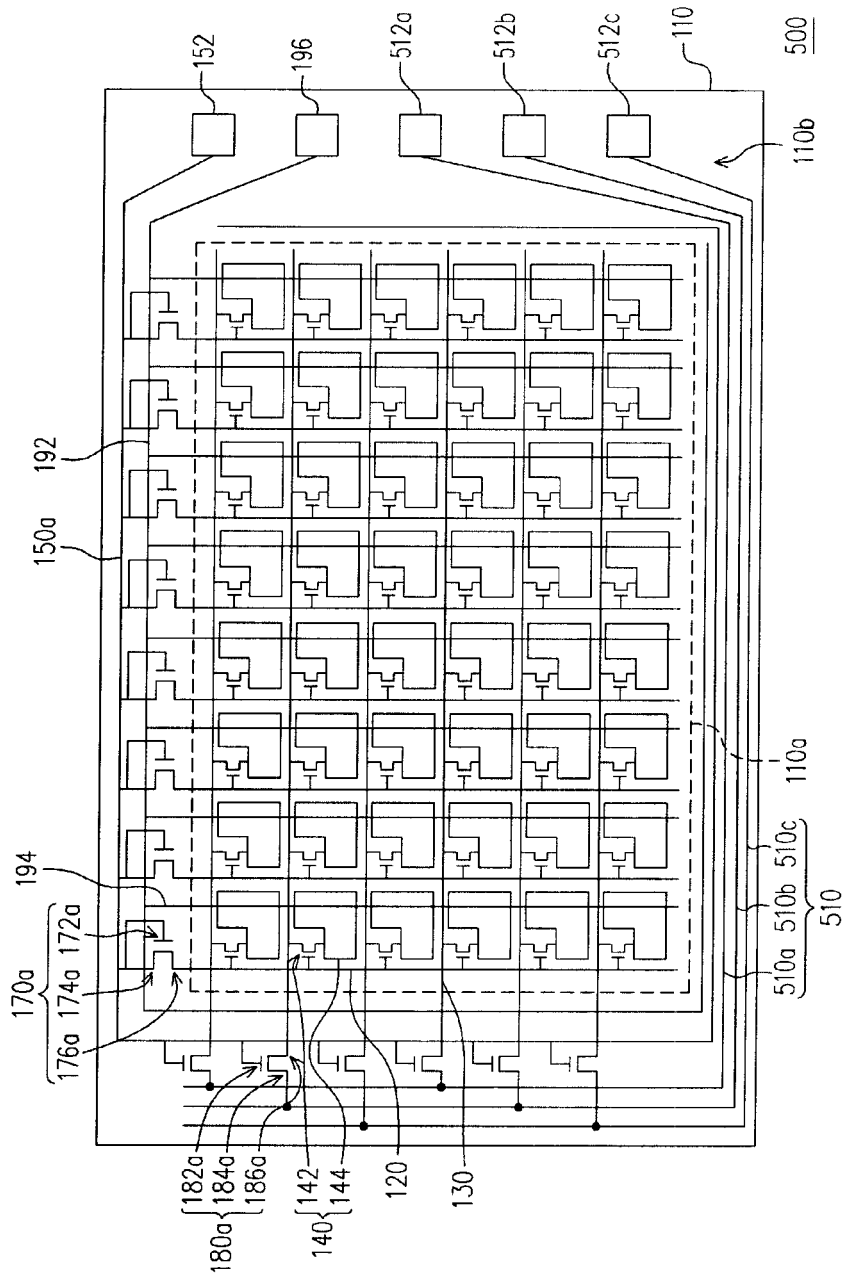


图 3

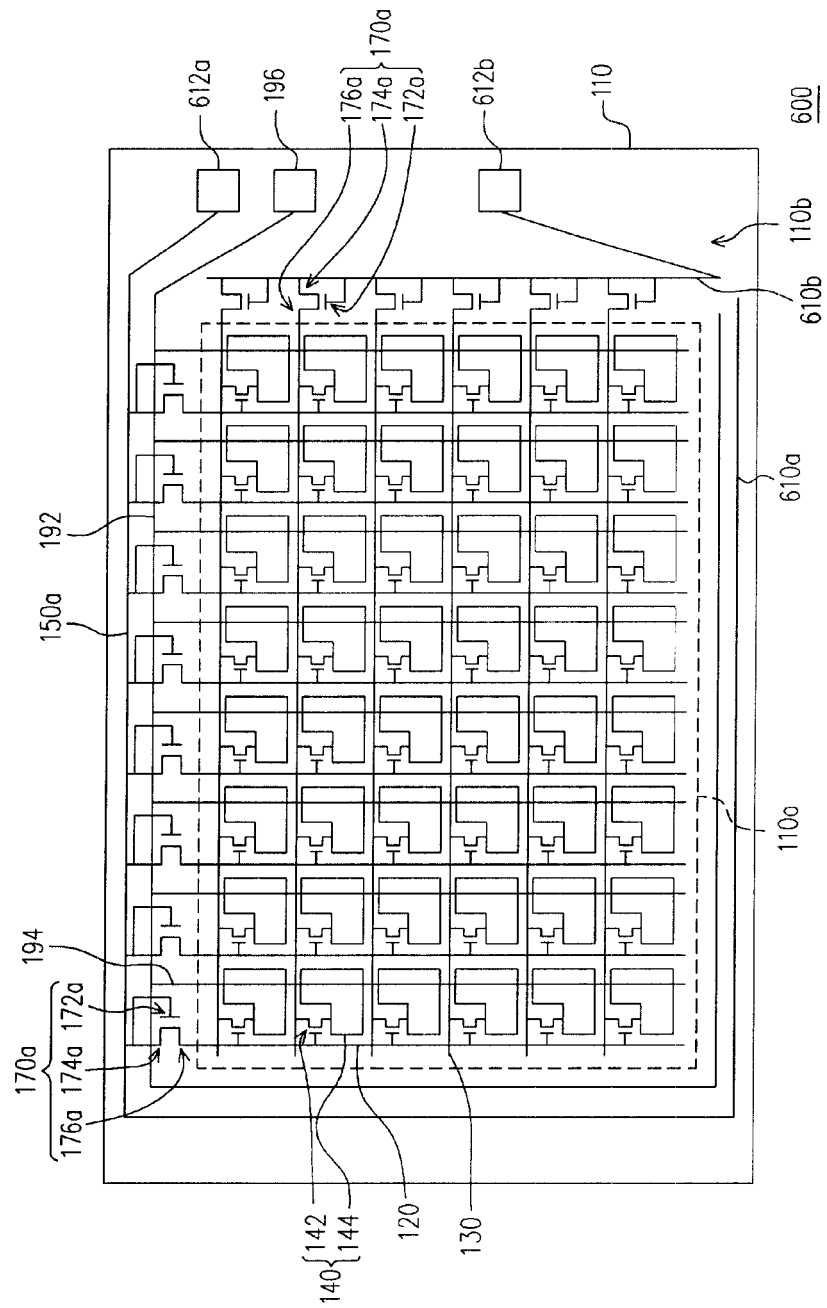


图 4

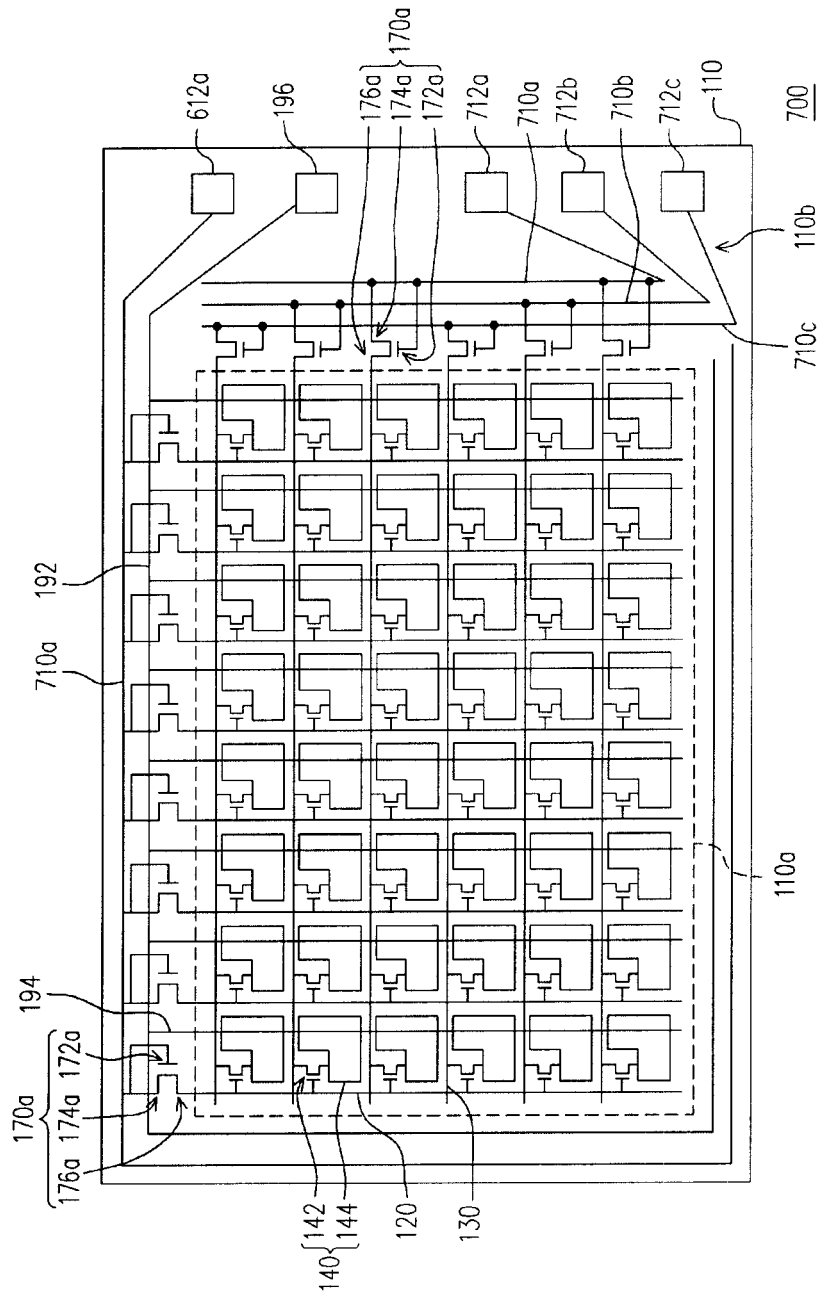


图 5

专利名称(译)	液晶显示面板及其检测方法		
公开(公告)号	<a href="#">CN1897094A</a>	公开(公告)日	2007-01-17
申请号	CN200510082895.9	申请日	2005-07-11
[标]申请(专利权)人(译)	中华映管股份有限公司		
申请(专利权)人(译)	中华映管股份有限公司		
当前申请(专利权)人(译)	中华映管股份有限公司		
[标]发明人	林光祥 张原豪		
发明人	林光祥 张原豪		
IPC分类号	G09G3/36 G02F1/133 G01R31/00 G02F1/13		
代理人(译)	薛平		
其他公开文献	CN100538802C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

一种液晶显示面板，包括薄膜晶体管阵列基板、彩色滤光基板与位于两者之间的液晶层。薄膜晶体管阵列基板包括基板、多个像素单元、多条扫描线、多条数据线、多个内部抗静电环、多个第一与第二薄膜晶体管。像素单元设置于基板的显示区上，而控制像素单元的扫描线与数据线设置于基板上。内部抗静电环、第一与第二薄膜晶体管设置于基板的外围电路区上。各个第一薄膜晶体管的栅极与源极连接至部分内部抗静电环，而各个第一薄膜晶体管的漏极分别与扫描线连接。各个第二薄膜晶体管的栅极与源极连接至其它部分内部抗静电环，而各个第二薄膜晶体管的漏极分别与数据线连接。

