

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公开说明书

[21] 申请号 200510081470.6

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

H01L 21/027 (2006.01)

H01L 29/786 (2006.01)

G03F 7/20 (2006.01)

[43] 公开日 2006年2月1日

[11] 公开号 CN 1727976A

[22] 申请日 2005.6.28

[21] 申请号 200510081470.6

[30] 优先权

[32] 2004.7.30 [33] KR [31] 10-2004-0060542

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 崔荣锡 安炳龙 庾弘宇 曹基述

[74] 专利代理机构 北京三友知识产权代理有限公司  
代理人 李 辉

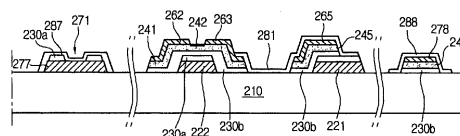
权利要求书 4 页 说明书 15 页 附图 12 页

[54] 发明名称

液晶显示器的阵列基板及其制造方法

[57] 摘要

公开了一种液晶显示器的阵列基板及其制造方法，该方法简化了制造工艺，从而降低了制造成本。因为该阵列基板不具有钝化膜，所以简化了工艺。阵列基板上的薄膜晶体管各自都具有有源层，通过干法刻蚀工艺在该有源层上形成沟道绝缘层从而保护该有源层不被污染。此外，选通线、选通焊盘以及栅极可以具有含低电阻金属层和阻挡金属层的双层结构，或者具有含低电阻金属层和两个阻挡金属层的三层结构。



- 1、一种制造液晶显示器的阵列基板的方法，该方法包括以下步骤：  
形成选通线和连接到所述选通线的栅极；  
5 形成设置在所述选通线的端部的选通焊盘，该选通焊盘具有栅绝缘层，其中所述栅绝缘层具有接触孔；  
形成具有数据焊盘的数据线；  
形成具有源极、有源层以及漏极的薄膜晶体管；  
在所述有源层的暴露部分上形成沟道绝缘层；  
10 形成通过所述接触孔接触所述选通焊盘的透明电极图案；以及  
形成接触所述漏极的像素电极。
- 2、如权利要求1所述的方法，其中，所述形成选通焊盘的步骤包括以下步骤：  
在基板上形成选通线层、第一栅绝缘层以及光刻胶膜；  
15 对所述光刻胶膜进行曝光和显影，以使得该光刻胶膜具有台阶部分，其中，所述台阶部分的较低部分对应于所述接触孔；  
对所述选通线层和第一栅绝缘层进行刻蚀以形成所述选通焊盘，其中，去除所述栅绝缘层的在所述较低部分下面的部分；以及  
剥离所述光刻胶膜。
- 20 3、如权利要求1所述的方法，其中，所述形成薄膜晶体管的步骤包括以下步骤：  
淀积第二栅绝缘层、半导体层、数据线层以及光刻胶膜；  
对所述光刻胶膜进行曝光和显影，以使得该光刻胶膜具有台阶部分，其中，所述台阶部分包括与所述有源层的暴露部分对应的较低部分；  
25 对所述栅绝缘层、半导体层以及数据线层进行刻蚀，其中，去除所述数据线层的与所述较低部分对应的部分，暴露出所述半导体层的一部分；以及  
剥离所述光刻胶膜。
- 4、如权利要求3所述的方法，其中，所述形成沟道绝缘层的步骤包

括使用  $n^+$ 离子对所述有源层的暴露部分进行干法刻蚀的步骤。

5、如权利要求 1 所述的方法，其中，形成所述透明电极图案的步骤包括形成在所述选通线与第一和第二栅绝缘层之间的并且与选通线交叠的电容器电极的步骤。

5 6、一种液晶显示器的阵列基板，该阵列基板包括：

基板；

多条选通线和与所述多条选通线交叉的多条数据线，限定了多个像素区；

10 多个薄膜晶体管，每个薄膜晶体管都包括栅极、有源层、源极以及漏极；

形成在所述多个薄膜晶体管中的每一个的在所述源极与漏极之间的有源层上的沟道绝缘层；

形成在各个像素区上并且接触所述漏极的像素电极；

15 形成在所述多条选通线中的每一条的一端的选通焊盘，所述选通焊盘具有栅绝缘层，在该栅绝缘层中设置有接触孔；以及

通过所述接触孔与所述选通焊盘相接触的透明电极图案。

7、如权利要求 6 所述的阵列基板，其中，所述多条选通线中的每一条和对应的选通焊盘都具有双层结构。

20 8、如权利要求 6 所述的阵列基板，其中，所述多条选通线中的每一条和对应的选通焊盘都具有三层结构。

9、如权利要求 6 所述的阵列基板，其中，所述沟道绝缘层包括氧化硅。

25 10、如权利要求 6 所述的阵列基板，还包括部分地形成在所述多条选通线的上方并且与所述多条选通线部分地交叠的有源层图案和电容器电极。

11、如权利要求 6 所述的阵列基板，其中，所述透明电极图案形成在所述多条数据线上。

12、如权利要求 6 所述的阵列基板，其中，所述栅绝缘层包括氮化硅。

13、一种制造液晶显示器的阵列基板的方法，该方法包括以下步骤：  
形成具有三个材料子层的选通线、选通焊盘以及栅极；  
形成具有数据焊盘的数据线；  
形成具有源极、有源层以及漏极的薄膜晶体管；  
5 在所述有源层的暴露部分上形成沟道绝缘层；  
形成通过接触孔接触所述选通焊盘的透明电极图案；以及  
形成接触所述漏极的像素电极。

14、如权利要求 13 所述的方法，其中，所述形成具有三个材料子层的选通线、选通焊盘以及栅极的步骤包括以下步骤：

10 形成低电阻金属子层；  
在所述低电阻金属子层上形成具有 Mo 的第一阻挡金属子层；以及在所述第一阻挡金属子层上形成具有透明导电材料的第二阻挡金属子层。

15 如权利要求 14 所述的方法，其中，所述形成低电阻金属子层的步骤包括形成具有 Al 的层的步骤。

16、如权利要求 14 所述的方法，其中，所述形成第二阻挡金属子层的步骤包括形成具有 ITO 的层的步骤。

17、一种液晶显示器的阵列基板，该阵列基板包括：  
基板；

20 多条选通线和与所述多条选通线交叉的多条数据线，限定了多个像素区，其中，所述多条数据线中的每一条都具有三个材料子层；

多个薄膜晶体管，每个薄膜晶体管都包括栅极、有源层、源极以及漏极；

25 形成在所述多个薄膜晶体管中的每一个的在所述源极与漏极之间的有源层上的沟道绝缘层；

形成在各个像素区上并且接触漏极的像素电极；

形成在所述多条选通线的每一条的一端的选通焊盘，所述选通焊盘具有三个材料子层；以及

通过接触孔与所述选通焊盘接触的透明电极图案。

- 
- 18、如权利要求 17 所述的阵列基板，其中，所述三个材料子层包括：  
低电阻金属子层；  
具有 Mo 的第一阻挡金属子层；以及  
具有透明导电材料的第二阻挡金属子层。
- 5 19、如权利要求 18 所述的阵列基板，其中，所述低电阻金属子层包括 Al。
- 20、如权利要求 18 所述的阵列基板，其中，所述第二阻挡金属子层包括 ITO。

## 液晶显示器的阵列基板及其制造方法

### 5 技术领域

本发明涉及液晶显示器 (LCD)，更具体来说，涉及一种 LCD 的阵列基板及其制造方法，该方法具有较少的掩模工艺。

### 背景技术

10 随着现代社会迅速地变向面向信息的社会，对具有优越性能优点（例如外形薄、重量轻、以及功耗低）和高质量的彩色再现性的平板显示器的需求增加了。已经开发了作为这种平板显示器的一种的液晶显示器 (LCD) 来满足这种需求。

通常，LCD 包括两个基板，每个基板都在内表面上形成有电极。两个基板被布置为彼此相对，在这两个基板之间的间隙中注入有液晶材料。LCD 通过向电极施加电压以使得在液晶材料内产生电场来显示图像。电场控制液晶分子的取向，这随即改变透过 LCD 的透光率。

可以将 LCD 制造为多种类型。其中之一是有源矩阵 LCD (AM-LCD) 结构，其中，薄膜晶体管 (TFT) 和连接到 TFT 的像素电极排列为矩阵结构，以限定多个液晶单元。AM-LCD 由于其卓越的分辨率和对运动图像的再现能力而获得重要地位。

在 AM-LCD 中，下阵列基板在其表面上形成有像素电极，上彩色基板在其表面上形成有公共电极。当向阵列基板和彩色基板的电极施加电压时，在这两个基板之间形成垂直电场以控制液晶分子。AM-LCD 具有诸如卓越的透光性和孔径比的优点，并且还通过将上公共电极用作地而避免了在液晶单元中由静电导致的故障。

上彩色基板还包括用于防止在除了像素电极以外的部分出现漏光现象的黑底。

下阵列基板是通过淀积薄膜和通过使用掩模的光刻来对淀积的薄膜

进行构图的反复工艺而形成的。在对淀积的薄膜进行构图的过程中，通常使用 5 个或 6 个掩模。使用的掩模数量通常对应于用于制造阵列基板的工艺的数量。

5 现在参照图 1 和 2 对现有技术的 LCD 阵列基板及其制造方法进行描述。图 1 是根据现有技术的 LCD 阵列基板的平面图，图 2 是沿图 1 的线 I-I' 所截取的剖面图。

10 参照图 1 和 2，LCD 的阵列基板包括：透明的绝缘基板 110；沿水平方向形成在透明的绝缘基板 110 上的多条选通线 121；以及从所述多条选通线 121 延伸的多个栅极 122。在选通线 121 和栅极 122 上形成有栅绝缘体 130，在栅绝缘体 130 上顺序地形成有源层 141 和欧姆接触层 151、152。

15 在阵列基板上还形成有：多条数据线 161，与所述多条选通线 121 垂直交叉；从各条数据线 161 延伸的源极 162；以栅极 122 上为中心与源极 162 相对的漏极 163；以及与所述多条选通线 121 中的各条相交叠的容器电极 165。

数据线 161、源极 162 和漏极 163、以及容器电极 165 被钝化层 170 覆盖。钝化层 170 具有分别露出漏极 163 和容器电极 165 的第一接触孔 171 和第二接触孔 172。

20 在钝化层 170 上的像素区处形成有像素电极 181，像素区是由交叉的选通线 121 和数据线 161 限定的。像素电极 181 分别通过第一接触孔 171 和第二接触孔 172 电连接到漏极 163 和容器电极 165。

可以通过使用 5 个掩模的光刻工艺来制造具有上述结构的阵列基板。每个光刻工艺都包括以下步骤：清洗基板、涂敷光刻胶膜、对曝光的光刻胶膜进行显影和构图、以及对由光刻胶图案暴露的层进行刻蚀。

25 因此，如果可以省略一个光刻工艺，就将总制造时间减少可观的程度，并可以降低总制造成本。此外，由于每个光刻工艺都带有一定的故障风险，所以减少光刻步骤可以减小基板故障率。因此，优选地，在制造阵列基板期间减少掩模的数量。

此外，由于阵列基板在其包括 TFT 的整个表面上具有钝化层，所以

通常需要昂贵的等离子增强化学气相淀积（PECVD）设备，这导致制造成本的增加。

此外，由于钝化层具有接触孔以使漏极和电容器电极与像素电极相连接，所以增加了用于形成接触孔的光刻工艺，这可能增加制造成本和  
5 数据线的开路故障的风险。

在形成像素电极期间可能由于接触孔的台阶部分而导致产品故障，并且可能由于点缺陷而使画面质量下降。而且，如果钝化层并非均匀地形成的，则可能降低存储电容，这可能导致屏幕上的斑点故障。

## 10 发明内容

因此，本发明旨在提供一种 LCD 的阵列基板及其制造方法，其基本消除了由于现有技术的局限和缺点而导致的上述问题中的一个或更多个。总的来说，本发明通过提供省去了钝化层的结构和制造工艺来实现此目的。

15 本发明的一个优点是其减少了制造任何 LCD 所需要的步骤的数量。本发明的另一优点是其提高了 LCD 制造工艺的可靠性。

本发明的再一优点是其需要较少的设备来制造 LCD。

本发明的其他优点将在以下说明中得到阐述，其部分地将由说明而显见，或者可以通过对本发明的实践而习得。通过文字描述及其权利要求以及附图所具体指出的结构，将实现并获得本发明的优点。  
20

通过一种 LCD 阵列基板的制造方法来实现本发明的上述和其他优点，其中，该方法包括以下步骤：形成选通线和连接到选通线的栅极；形成设置在选通线的一端的选通焊盘，该选通焊盘具有栅绝缘层，其中该栅绝缘层具有接触孔；形成具有数据焊盘的数据线；形成具有源极、  
25 有源层以及漏极的薄膜晶体管；在有源层的暴露部分上形成沟道绝缘层；形成通过接触孔接触选通焊盘的透明电极图案；以及形成接触漏极的像素电极。

在本发明的另一方面中，通过一种 LCD 阵列基板来实现上述和其他优点，该阵列基板包括：基板；多条选通线和与该多条选通线交叉的多

条数据线，限定了多个像素区；多个薄膜晶体管，每个薄膜晶体管都包括栅极、有源层、源极以及漏极；形成在所述多个薄膜晶体管中的每一个的在源极与漏极之间的有源层上的沟道绝缘层；形成在各个像素区上并接触漏极的像素电极；形成在所述多条选通线的每一条的一端的选通焊盘，该选通焊盘具有栅绝缘层，在所述栅绝缘层中设置有接触孔；以及通过该接触孔与选通焊盘接触的透明电极图案。

在本发明的另一方面中，通过一种 LCD 阵列基板的制造方法来实现上述和其他优点，其中，该方法包括以下步骤：形成具有三个材料子层的选通线、选通焊盘以及栅极；形成具有数据焊盘的数据线；形成具有源极、有源层以及漏极的薄膜晶体管；在有源层的暴露部分上形成沟道绝缘层；形成通过接触孔接触选通焊盘的透明电极图案；以及形成接触漏极的像素电极。

在本发明的另一方面中，通过一种 LCD 阵列基板来实现上述和其他优点，该阵列基板包括：基板；多条选通线和与该多条选通线交叉的多条数据线，限定了多个像素区，其中所述多条数据线中的每一条都具有三个材料子层；多个薄膜晶体管，每个薄膜晶体管都包括栅极、有源层、源极以及漏极；形成在所述多个薄膜晶体管中的每一个的在源极与漏极之间的有源层上的沟道绝缘层；形成在各个像素区上并接触漏极的像素电极；形成在所述多条选通线的每一条的一端的选通焊盘，该选通焊盘具有三个材料子层；以及通过接触孔与选通焊盘接触的透明电极图案。

应当明白，以上一般性描述和以下详细描述都是示例性和说明性的，旨在提供对如权利要求所述的本发明的进一步说明。

### 附图说明

为提供对本发明的进一步理解而提供的附图被并入且构成本说明书的一部分，其示出了本发明的实施例，并且与说明一起用于解释本发明的原理。

图 1 是根据现有技术的 LCD 的阵列基板的平面图；

图 2 是沿图 1 的线 I-I' 所截取的剖面图；

图 3 是根据本发明实施例的 LCD 的阵列基板的平面图；

图 4 是沿图 3 的线 II-II' 所截取的剖面图；

图 5A 到 5G 是示出根据本发明的 LCD 阵列基板的制造方法的剖面图；

5 图 6A 到 6C 部分地示出了根据本发明在 LCD 阵列基板中形成选通焊盘的工艺；

图 7 是根据本发明另一实施例的 LCD 阵列基板的选通焊盘的剖面图；

10 图 8 是根据本发明另一实施例的 LCD 阵列基板的选通焊盘的剖面图；以及

图 9A 到 9G 是示出根据本发明的 LCD 阵列基板的制造方法的剖面图。

### 具体实施方式

15 下面对本发明的优选实施例进行详细描述，在附图中示出了其示例。

图 3 是根据本发明实施例的 LCD 阵列基板的平面图，图 4 是沿图 3 的线 II-II' 所截取的剖面图。参照图 3 和 4，该 LCD 阵列基板包括：透明绝缘基板 210；沿水平方向形成在透明绝缘基板 210 上的多条选通线 221；以及从所述多条选通线 221 凸出并延伸的多个栅极 222。在所述多条选通线 221 的每一条的一个延伸端处都形成有选通焊盘 277。

在选通焊盘 277 上形成有具有选通焊盘接触孔 271 的第一栅绝缘层 230a。在第一栅绝缘层 230a 上形成有透明电极图案 287，该透明电极图案 287 通过选通焊盘接触孔 271 与选通焊盘电连接。

25 在所述多条选通线 221 和所述多个栅极 222 上形成有第一栅绝缘层 230a 和第二栅绝缘层 230b。在第二栅绝缘层 230b 上顺序地形成有有源层 241 和欧姆接触层（未示出）。

如图 3 所示，多条数据线 261 与所述多条选通线 221 垂直交叉。从各条数据线 261 延伸出源极 262，在源极 262 附近设置有漏极 263，源极 262 和漏极 263 都与栅极 222 部分地交叠。电容器电极 265 与所述多条选

通线 221 中的各条交叠。

在电容器电极 265 上形成有从像素电极 281 延伸的透明导电电极材料。在多条数据线 261 和电容器电极 265 的下方形成有有源层图案 245。在该结构中，在像素电极 281 与选通线 221 之间形成有存储电容器。形成在像素电极 281 与选通线 221 之间的第一栅绝缘层 230a 可以很薄，以抵补存储电容器，从而防止了斑点故障。换句话说，由于存储电容器是在从电容器电极 265 延伸的像素电极 281 与选通线 221 之间均匀地形成的，所以基本上抵补了存储电容。

在有源层上形成有具有诸如氧化硅 ( $\text{SiO}_x$ ) 的绝缘材料的沟道绝缘层 242，该沟道绝缘层 242 形成了源极 262 与漏极 263 之间的沟道。沟道绝缘层 242 防止了有源层 241 被污染。

在数据线 261 上附加地形成像素电极图案 281a。如果在数据线中出现了开路，则形成在数据线 261 上的像素电极图案 281a 可以用作自修复图案。在由选通线 221 与数据线 261 的交叉限定的像素区形成有像素电极 281。该像素电极 281 与漏极 263 和电容器电极 265 电连接。此外，像素电极 281 覆盖电容器电极 265 并与电容器电极 265 电连接。

在所述多条数据线 261 中的每一条的一端处形成有从各条数据线 261 延伸的数据焊盘 278。在数据焊盘 278 的下方形成有有源图案 243，在数据焊盘 278 上形成有透明电极图案 288。顺序地淀积有有源层 241 和数据线 261 然后对它们进行一次构图。这样，在数据线 261 的下方形成有有源层图案 241a。

现在将参照附图对具有上述结构的阵列基板的制造方法进行说明。

图 5A 到 5G 是示出在根据本发明的工艺流程中的 LCD 阵列基板的制造方法的剖面图。参照图 5A，在基板 210 上淀积用于形成选通线的选通线层 221a，然后在选通线层 221a 上淀积第一栅绝缘层 230a。选通线层 221a 可以由金属形成，如铬 (Cr)、钨 (W)、铝 (Al)、钼 (Mo)、钛 (Ti)、钽 (Ta) 以及铝 (Al) 合金。第一栅绝缘层 230a 可以由绝缘材料形成，如氮化硅 ( $\text{SiN}_x$ ) 和二氧化硅 ( $\text{SiO}_2$ )。

在第一栅绝缘层 230a 上涂敷光刻胶膜。光刻胶膜可以是其中由显影

溶液对曝光部分进行显影的正型光刻胶。然而，对于本领域普通技术人员，很明显也可以使用负型光刻胶。通过设置在基板 210 上方的衍射掩模(diffraction mask)对涂敷的光刻胶膜进行曝光，以形成光刻胶图案 291。所述衍射掩模包括：透光的第一部分；被设计为光栅的第二部分，光通过衍射部分地透过所述第二部分；以及完全阻挡光的第三部分。

使用光刻技术，通过衍射掩模对光刻胶膜进行曝光以形成具有台阶部分的光刻胶图案。例如，透过掩模将光投射到基板 210 上的光刻胶膜上，对光刻胶膜的多个部分进行曝光。然后，由于对曝光的光刻胶膜进行显影，所以在选通焊盘 277、选通线 221 以及栅极 222 上留下光刻胶图案 291。

在对涂敷的光刻胶膜进行显影期间，去除了光刻胶膜的曝光部分，从而如图 5A 所示地形成光刻胶图案 291。

接下来，参照图 5B，通过干法刻蚀把由光刻胶图案 291 暴露出来的第一栅绝缘层 230a 刻蚀掉，然后通过湿法刻蚀对下面的选通金属层 221a 进行刻蚀。之后，通过灰化工艺去除残留在选通焊盘 277、选通线 221 以及栅极 222 上的光刻胶图案 291。由于衍射掩模上的图案，位于选通焊盘 277 上的光刻胶图案 291 具有的形状包括变化高度的表面。因此，由于去除了选通焊盘 277 上的高度较低的光刻胶图案 291，所以在光刻胶图案 291 的较低部分处部分地暴露出第一栅绝缘层 230a。暴露的部分对应于接触孔 271。通过干法刻蚀工艺对第一绝缘层 230a 的暴露部分进行刻蚀。因此，如图 5C 所示，在基板 210 上形成了选通焊盘 277、栅极 222 以及选通线 221，并且，在选通焊盘 277、栅极 222 以及选通线 221 上形成了第一栅绝缘层 230a。此外，在选通焊盘 277 上的第一栅绝缘层 230a 中形成了选通焊盘接触孔 271。

然后，剥离残留在选通焊盘 277 上的光刻胶图案 291。在选通焊盘 277 上形成具有选通焊盘接触孔 271 的第一栅绝缘层 230a，以保护选通焊盘 277 以免在随后的工艺中由于其腐蚀和氧化而发生接触故障。与此不同，当选通线 221 由诸如钛 (Ti) 的金属材料形成时，无需在选通焊盘 277 上形成第一栅绝缘层 230a。

接下来, 参照图 5D, 在包括选通线 221、栅极 222 以及选通焊盘 277 的基板 210 的整个表面上顺序地形成第二栅绝缘层 230b、半导体层 241a 以及用于形成数据线的的数据线层 261a。

第二栅绝缘层 230b 可以包括绝缘体, 如氮化硅 ( $\text{SiN}_x$ ) 和二氧化硅 ( $\text{SiO}_2$ )。数据线层 261a 可以由金属形成, 如铬 (Cr)、钨 (W)、铝 (Al)、钼 (Mo)、钛 (Ti)、钽 (Ta) 以及铝 (Al) 合金。

接下来, 在数据线层 261a 上涂敷光刻胶膜。用设置在基板 210 上方的衍射掩模对涂敷的光刻胶膜进行曝光, 然后对其进行显影以形成光刻胶图案 292。

10 根据与先前的曝光操作的原理大致相同的原理来进行使用另一衍射掩模的衍射曝光。通过对光刻胶膜进行衍射曝光和显影, 在数据线层 261a 上形成具有预定台阶高度的光刻胶图案 292。

例如, 使用以下部分形成光刻胶图案 292: 覆盖栅极 222 的整个表面的第一部分; 部分地覆盖选通线 221 的第二部分; 以及覆盖选通线 221 15 的预定部分并与其上形成数据焊盘 278 的区域交叠的第三部分。

其后, 使用光刻胶图案 292 作为掩模, 对其上未设置有光刻胶图案 292 的第二栅绝缘层 230b、半导体层 241a 以及数据线层 261a 进行刻蚀。

参照图 5E, 对数据线层 261a 进行湿法刻蚀, 对半导体层 241a 和第二栅绝缘层 230b 进行干法刻蚀, 以使得在选通焊盘 277 上只留下具有选通焊盘接触孔 271 的第一栅绝缘层 230a。此外, 在栅极 222 上形成第二栅绝缘层 230b、有源层 241 以及第二金属层 261。光刻胶图案 292 部分 20 地残留在栅极 222 上方的经构造的第二金属层 261 (即, 数据线图案) 上, 并部分地残留在选通线 221 的上方的电容器电极 265 上。

在选通线 221 上, 第二栅绝缘层 230b 与栅极 222 部分地交叠。在栅极的表面上形成第一栅绝缘层 230a。在选通线 221 上形成有源层 245 和 25 电容器电极 265。

在选通线的一端处, 形成数据焊盘 278。这样, 在基板 210 的数据焊盘区上顺序地形成了第二栅绝缘层 230b、有源层图案 243 以及数据焊盘 278。在该制造阶段, 光刻胶图案 292 留在数据焊盘 278 上。

接下来，通过灰化工艺部分地剥离形成在栅极 222 的上方、选通线 221 的一部分的上方以及数据焊盘 278 的一部分的上方的光刻胶图案 292。部分剥离的结果是使得部分地暴露了数据线层 261a 的上表面。然后，对数据线层 261a 的暴露部分进行刻蚀以部分地暴露有源层 241。通过暴露有源层 241，将数据线层 261a 分成源极 262 和漏极 263。

参照图 5F，通过对数据线层 261a 的暴露部分进行刻蚀，使得源极 262 与漏极 263 彼此间隔开预定间距。在示例性制造工艺的该阶段，光刻胶图案 292 仍然留在源极 262 和漏极 263 的一部分上。

接着，为了在有源层 241 中形成沟道，使用 n+离子对形成在有源层 241 上的掺杂层进行干法刻蚀，从而在源极 262 和漏极 263 的下方形成欧姆接触层（未示出）。在使用 n+离子进行干法刻蚀期间，基板 210 的整个表面都暴露于 O<sub>2</sub> 等离子，以使得氧化物离子向有源层 241 的暴露表面加速以形成可以包括氧化物的沟道绝缘层 242。

使用 n+干法刻蚀设备可以容易地执行将基板暴露于 O<sub>2</sub> 等离子。对于本领域普通技术人员，很明显，可以使用其他等离子，如氮等离子、钨等离子等。沟道绝缘层 242 防止有源层 241 被污染并保护有源层。

接着，剥离残留在源极 262 和漏极 263 上的光刻胶图案 292。

参照图 5G，淀积透明导电电极材料并对其进行构图以形成像素电极 281 以及透明电极图案 287 和 288。该透明导电电极材料是透明金属，如铟锡氧化物（ITO）、铟锌氧化物（IZO）以及铟锡锌氧化物（ITZO）等。

在由选通线 221 与数据线 261 的交叉限定的像素区上形成像素电极 281，并将像素电极 281 与漏极 263 电连接。像素电极 281 向与其相邻的选通线的上表面延伸以覆盖电容器电极 265。

根据本发明的具体实施例，因为漏极 263 与像素电极 281 是通过直接接触而连接的，所以可以防止漏极 263 与像素电极 281 之间的接触故障。与之对照的是，在通过形成在钝化层中的接触孔来连接像素电极与漏极的现有技术的 LCD 中，可能发生接触故障。

可以在数据线 261 上形成透明电极图案 287 和 288，因为如果发生数据线的开路故障则可以将透明电极图案 287 和 288 用作自修复电极，

所以透明电极图案 287 和 288 可能是有用的。还在选通焊盘 277 和数据焊盘 278 上形成透明电极图案 287 和 288。形成在选通焊盘 277 上的透明电极图案 287 和 288 通过选通焊盘接触孔 271 电接触选通焊盘 277。

图 6A 到 6C 部分地示出了根据本发明在 LCD 阵列基板中形成选通焊盘的工艺。

参照 6A 和 5C, 在各基板 210、310 上形成选通焊盘 277、377。分别形成在选通焊盘 277 和 377 上的第一栅绝缘层 230a 和 330a 具有焊盘接触孔 271 和 371。栅绝缘层 330a 在接触孔 371 处不暴露选通焊盘 377。在形成这些结构的过程中, 在基板 210、310 上淀积用于形成选通线的选通金属层, 然后在选通金属层上淀积第一栅绝缘层 230a 和 330a。

在第一栅绝缘层 230a、330a 上涂敷光刻胶膜。通过设置在基板 210、310 上方的衍射掩模使涂敷的光刻胶膜曝光, 然后对其进行显影以形成具有变化高度的表面的光刻胶图案。

接着, 通过干法刻蚀将由光刻胶图案暴露出来的第一栅绝缘层 230a、330a 刻蚀掉, 并且通过灰化工艺去除形成在选通焊盘 277、377 上的高度较低的光刻胶图案以及残留在选通线 221 和栅极 222、322 上的光刻胶图案。由于通过灰化去除了形成在选通焊盘 277 上的较低高度的光刻胶图案, 所以部分地暴露出第一栅绝缘层 230a、330a。通过干法刻蚀工艺对第一栅绝缘层 230a、330a 的暴露部分进行刻蚀。这样, 如图 6A 所示, 在选通焊盘 377 上形成了具有不暴露出选通焊盘 377 的选通焊盘接触孔 371 的第一栅绝缘层 330a。

接着, 对选通金属层进行湿法刻蚀以形成选通焊盘 377、选通线和栅极。然后, 剥离残留在选通焊盘 377 上的光刻胶图案。

如果如上所述地形成选通焊盘 377, 则可以使用单个设备来执行用于在第一栅绝缘层 330a 中形成选通焊盘接触孔 371 的对第一栅绝缘层 330a 的干法刻蚀操作, 灰化操作和干法刻蚀操作。然后, 得到的基板传送到用于对选通金属层进行湿法刻蚀的湿法刻蚀器。这使得制造过程更容易且更简单。

此外, 由于可以由残留在选通焊盘接触孔 371 中的第一栅绝缘层

330a 来保护选通焊盘 377，所以可以防止选通焊盘 377 与透明电极图案 387 之间的接触故障。

接下来，参照图 6B 和 5E，使用光刻胶作为掩模，对用于数据线的金属层和栅绝缘层 230a、330a 进行刻蚀以在薄膜晶体管区上形成源极 262 和漏极 263。这样，去除了栅绝缘层 230a、330a 的覆盖接触孔 271、371 的部分，从而暴露出接触孔 271、371。

参照图 6C 和 5G，选通焊盘 277、377 通过选通焊盘接触孔 271、371 与透明电极图案 287、387 电接触。

在根据本发明 LCD 的阵列基板中，可以将选通线形成为双层结构或三层结构。

为防止信号延迟，具有相对较低的电阻率（例如，低于  $15\mu\Omega\text{cm}^{-1}$ ）的 Al、Al 合金、Mo 以及 Cu 等适用于用作选通线的金属材料。在上述金属材料中，Al 和 AlNd 得到最广泛使用。

然而，Al 或 AlNd 容易受到污染，例如氧化。当 Al 或 AlNd 暴露于空气时，发生 Al 离子的向外扩散和氧离子的向内扩散，从而在其表面上形成氧化物膜，如  $\text{Al}_2\text{O}_3$  膜。此外，当 Al 或 AlNd 的选通线接触具有 ITO 的透明像素电极时，由于 ITO 的内部的氧而使得这两个金属层之间的接触部分被氧化，这导致电阻增加。

因此，仅由 Al 形成的选通线容易由于氧化而导致器件劣化。可以通过将选通线制成为 Mo 层层叠在 Al 层上的层叠结构来减轻这种效应。Mo 具有 12 至  $14\mu\Omega\text{cm}^{-1}$  的相对较低的电阻率和相对较好的与 Al 的接触特性。此外，Mo 可以单独用作选通线材料而不是与其他材料的组合。

图 7 是根据本发明另一实施例的 LCD 阵列基板的选通焊盘的剖面图。如图 7 所示，在具有双层结构的选通线的一端形成有阵列基板的选通焊盘 477。与选通线相似，选通焊盘可以具有双层结构。

选通焊盘 477 被制成为具有包括低电阻金属层 477a 和阻挡金属层 477b 的双层结构。Mo 可以用于阻挡金属层 477b，Al 或 Al 合金（例如 AlNd 等）可以用于低电阻金属层 477a。

栅绝缘层 430a 由诸如氮化硅（ $\text{SiN}_x$ ）或氧化硅（ $\text{SiO}_x$ ）的绝缘材料

制成。形成在选通焊盘 477 上的栅绝缘层 430a 具有接触孔 471。

在栅绝缘层 430a 上形成有透明电极图案 487，该透明电极图案 487 通过选通焊盘接触孔 471 接触选通焊盘 477。

利用形成为如上所述的双层结构的选通线和/或选通焊盘 477，当将  
5 选通焊盘暴露于 O<sub>2</sub> 等离子（进行该操作以在有源层上形成沟道绝缘层）  
时，可以防止在通过选通焊盘接触孔而暴露的选通焊盘上形成氧化层。  
此外，当在选通焊盘 477 上形成透明电极图案 487 时，改进了这两种材  
料之间的接触，从而提高了器件性能。

图 8 是根据本发明另一实施例的 LCD 阵列基板的选通焊盘的剖面  
10 图。如图 8 所示，在具有三层结构的选通线的一端形成有阵列基板的选  
通焊盘 577。与选通线相似，选通焊盘具有三层结构，因为选通焊盘由与  
选通线的材料相同的材料形成。

例如，选通焊盘 577 可以被制成为具有包括低电阻金属层 577a、第  
一阻挡金属层 577b 以及第二阻挡金属层 577c 的三层结构。在一个示例  
15 中，Mo 用于第一阻挡金属层 577b，诸如 ITO、IZO 以及 ITZO 的透明导  
电材料用于第二阻挡金属层 577c。Al 或 Al 合金（例如 AlNd）可以用于  
低电阻金属层 577a。

栅绝缘层 530a 由诸如氮化硅（SiN<sub>x</sub>）或氧化硅（SiO<sub>x</sub>）的绝缘材料  
制成。形成在选通焊盘 577 上的栅绝缘层 530a 具有选通焊盘接触孔 571。

20 在栅绝缘层 530a 上形成有透明电极图案 587，该透明电极图案 587  
通过选通焊盘接触孔 571 接触选通焊盘 577。

因此，如果将选通线和/或选通焊盘形成为三层结构，那么，当将选  
通焊盘暴露于 O<sub>2</sub> 等离子（进行该操作以在有源层上形成沟道绝缘层）时，  
由于通过选通焊盘接触孔 571 暴露的第二阻挡层 577c 从而可以防止在选  
25 通焊盘上形成氧化层。此外，第二阻挡金属层 577c 防止了选通线和选通  
焊盘被腐蚀，由此防止由于腐蚀而导致的器件故障。另选地，用于沟道  
绝缘层的 O<sub>2</sub> 等离子可以由氮等离子、钨等离子等来替换。

图 9A 到 9G 是示出根据本发明的 LCD 阵列基板的制造方法的剖面  
图。

参照图 9A, 在基板 610 上顺序地淀积用于形成选通线的选通金属层 621a、621b 以及 621c, 然后在选通金属层 621a、621b 以及 621c 上淀积第一栅绝缘层 630a。

5 将选通金属层 621a、621b 以及 621c 形成为其中顺序地形成有低电阻金属层 621a、第一阻挡金属层 621b 以及第二阻挡金属层 621c 的三层结构。

10 选通金属层 621a、621b 以及 621c 包括导电材料, 如铬(Cr)、钨(W)、铝(Al)、钼(Mo)、钛(Ti)、钽(Ta)以及铝(Al)合金。第一阻挡金属层 621b 可以由 Mo 形成。第二阻挡金属层 621 可以由诸如 ITO、IZO 以及 ITZO 的透明导电材料形成。第一栅绝缘层 630a 由诸如氮化硅(SiN<sub>x</sub>)和二氧化硅(SiO<sub>2</sub>)的绝缘材料形成。

15 在第一栅绝缘层 630a 上涂敷光刻胶膜。通过设置在基板 610 上方并具有预定图案的衍射掩模使得除了要形成选通线和栅极的区域之外的所涂敷光刻胶膜曝光。由于对曝光的光刻胶膜进行了显影, 如图 9A 所示, 在要形成选通焊盘 677、选通线 621 以及栅极 622 的区域上形成了光刻胶图案 691。

20 接着, 参照图 9B, 通过干法刻蚀工艺将由光刻胶图案 691 暴露出的第一栅绝缘层 630a 刻蚀掉, 然后通过湿法刻蚀工艺对下面的选通金属层 621a、621b 以及 621c 进行刻蚀, 从而形成选通焊盘 677、栅极 622 以及选通线 621。

其后, 如图 9C 所示, 剥离残留在选通焊盘 677、栅极 622 以及选通线 621 上的光刻胶图案 691。

25 接着, 参照图 9D, 在包括选通线 621、栅极 622 以及选通焊盘 677 的基板 610 的整个表面上顺序地形成第二栅绝缘层 630b、半导体层 641a 以及用于形成数据线的的数据线层 661a。

第二栅绝缘层 630b 由绝缘材料形成, 如氮化硅(SiN<sub>x</sub>)和二氧化硅(SiO<sub>2</sub>)。数据线层 661a 由一种金属形成, 如铬(Cr)、钨(W)、铝(Al)、钼(Mo)、钛(Ti)、钽(Ta)以及铝(Al)合金。

接下来, 在数据线层 661a 上涂敷光刻胶膜。使用设置在基板 610 上

方并具有预定图案的衍射掩模来使涂敷的光刻胶膜曝光。然后对曝光的光刻胶膜进行显影。

根据与先前的曝光操作的原理大致相同的原理来进行衍射曝光。通过对光刻胶膜进行衍射曝光和显影，在数据线层 661a 上形成光刻胶图案 692。形成在栅极 622 上方的光刻胶图案 692 具有台阶部分（即，高度变化的表面）。部分地形成在选通线 621 和数据焊盘 678 上的光刻胶图案 692 与选通线 621 部分地交叠。

然后，使用光刻胶图案 692 作为掩模，对其上没有光刻胶图案 692 的第二栅绝缘层 630b、半导体层 641a 以及数据线层 661a 进行刻蚀和构图。

如图 9E 所示，在刻蚀工艺中，沿第二栅绝缘层 630b 去除形成在选通焊盘 677 上的第一栅绝缘层 630a。另选地，通过在形成选通线 621 和栅极 622 时使用衍射曝光去除形成在选通焊盘 677 上的第一栅绝缘层 630a，可以断开选通焊盘 677。

参照图 9E 和 9F，对形成在栅极 622 的上方并具有台阶部分的光刻胶图案 692 以及部分地残留在选通线上方和残留在数据焊盘 678 上的光刻胶图案 692 进行灰化，以使得部分地暴露出数据线层 661a 的上表面。然后，对暴露的数据线层 661a 进行刻蚀，以使得暴露出有源层 641 的上表面。

这样，在有源层 641 上形成了源极 662 和漏极 663，漏极 663 与源极 662 间隔开预定距离。光刻胶图案 692 保留在源极 662 和漏极 663 上。

接着，为了在有源层 641 中形成沟道，通过使用 n<sup>+</sup>离子进行干法刻蚀从而在有源层 641 上形成掺杂层（未示出）。通过进行干法刻蚀，在源极 662 和漏极 663 的下方形成欧姆接触层（未示出）。

在使用 n<sup>+</sup>离子进行干法刻蚀期间，基板 610 的整个表面都暴露于 O<sub>2</sub> 等离子，从而氧化物离子向非晶有源层 641 的暴露表面加速以形成诸如氧化物的沟道绝缘层 642。沟道绝缘层 642 防止有源层 641 被污染。

可以使用本领域公知的 n<sup>+</sup>干法刻蚀设备来执行将基板暴露于 O<sub>2</sub> 等离子。此外，可以将 O<sub>2</sub> 等离子替换为氮等离子、钨等离子等。

然后，剥离残留在源极 662 和漏极 663 上的光刻胶图案 292。

参照图 9G，淀积透明导电电极材料并对其进行构图以形成像素电极 681 以及透明电极图案 687 和 688。透明导电电极材料包括透明导电材料，如铟锡氧化物（ITO）、铟锌氧化物（IZO）以及铟锡锌氧化物（ITZO）等。

在由交叉的选通线 621 与数据线 661 所限定的像素区上形成像素电极 681，并将其与漏极 663 电连接。像素电极 681 向与其相邻的选通线的上表面延伸以覆盖电容器电极 665。

根据本发明，由于漏极 663 与像素电极 681 通过直接接触而连接，因此可以防止由于像素电极 681 的开路故障而导致这两个电极之间的接触故障。透明电极图案 687 和 688 形成在数据线 661 上，如果出现数据线的开路故障则可以将它们用作自修复电极。还在选通焊盘 677 和数据焊盘 678 上形成透明电极图案 687 和 688。

如上所述，根据本发明，由于将 LCD 的阵列基板设计为使漏极与像素电极相接触，而不在其间插入钝化层，所以仅仅使用三个掩模就可以制造阵列基板。这样，简化了制造并降低了制造成本。

此外，由于甚至在数据线上也形成了像素电极图案，所以如果出现数据线开路故障则可以将其用作自修复电极。因此，防止了产品故障并缩短了工艺时间，从而提高了生产率。此外，由于通过等离子来处理薄膜晶体管的沟道层以形成沟道绝缘层，所以可以防止有源层 641 被污染，从而改进了信号特性。此外，由于等离子处理可以与执行对应于等离子处理的先前工艺的干法刻蚀一起执行，所以不需要单独的等离子设备。这简化了制造工艺并且可以降低成本。

尽管通过附图所示的上述实施例对本发明进行了说明，但是本领域普通技术人员应当理解，本发明并不限于这些实施例，而是可以在不脱离本发明的精神的情况下对其进行各种修改或变型。因此，本发明的范围应当仅由所附权利要求及其等同物来确定。



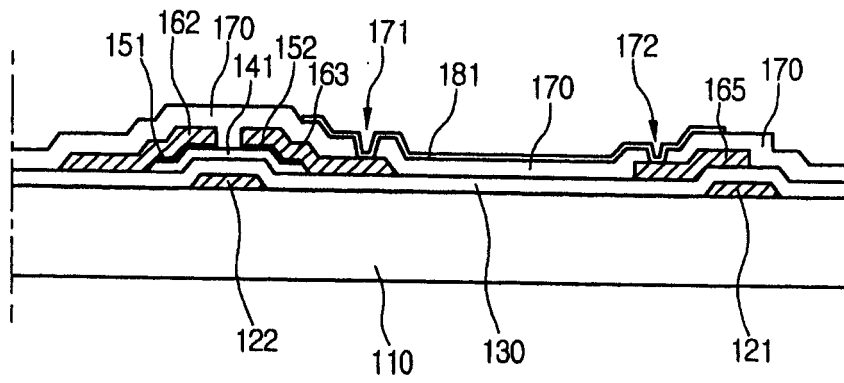


图 2  
(现有技术)

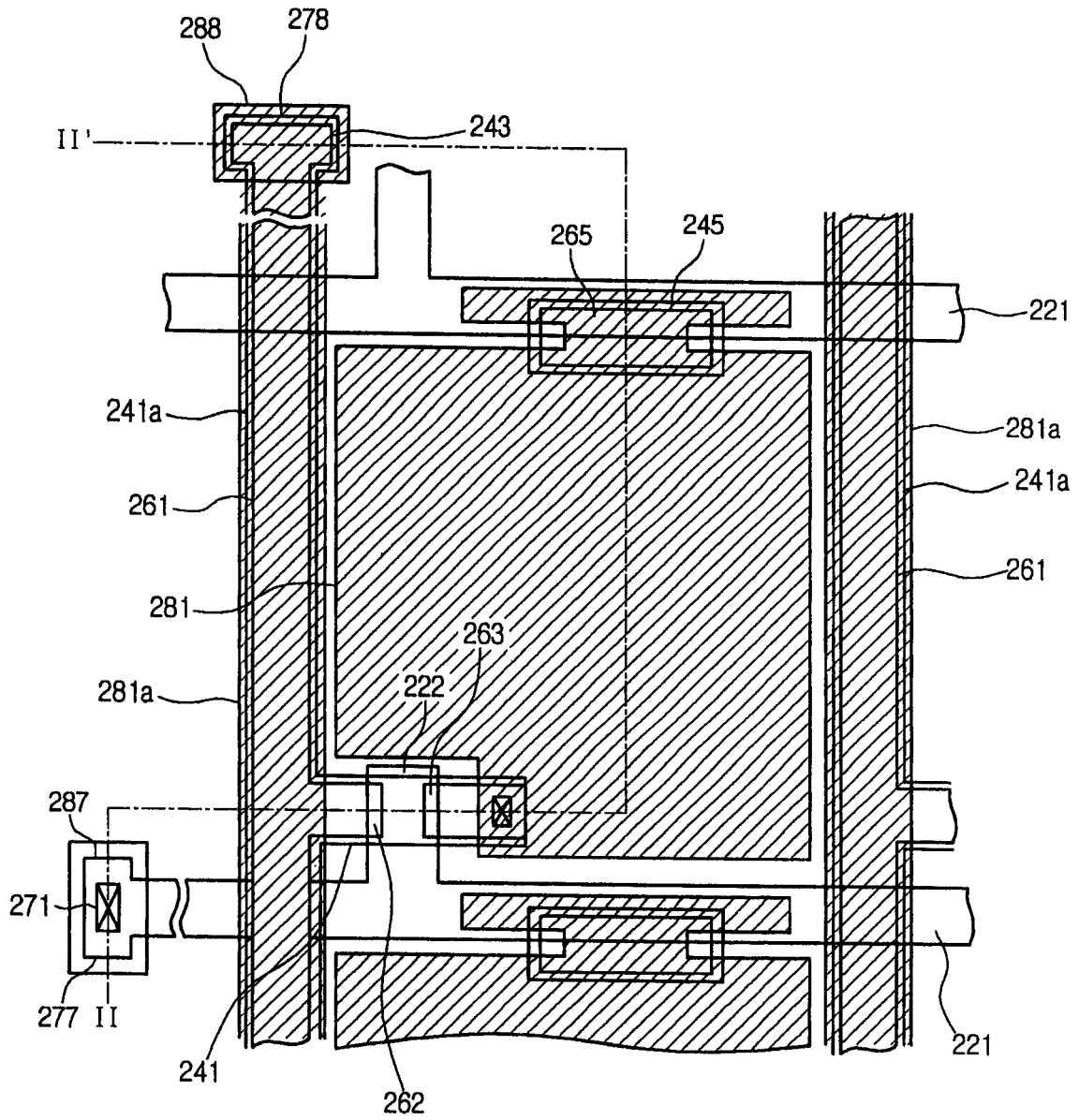


图 3

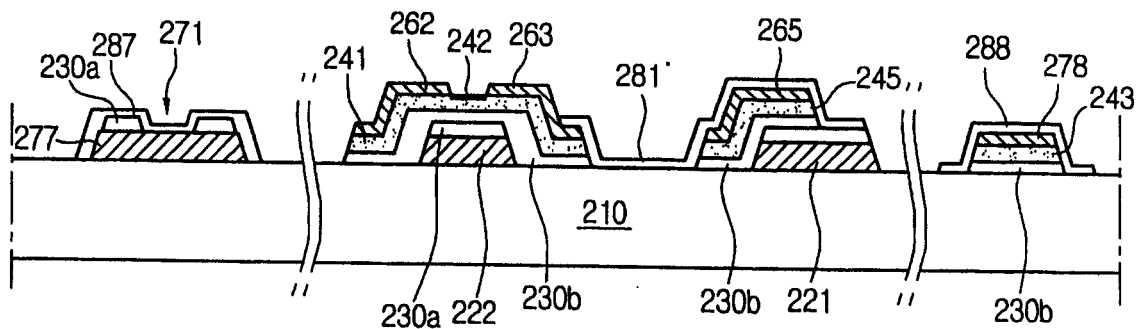


图 4

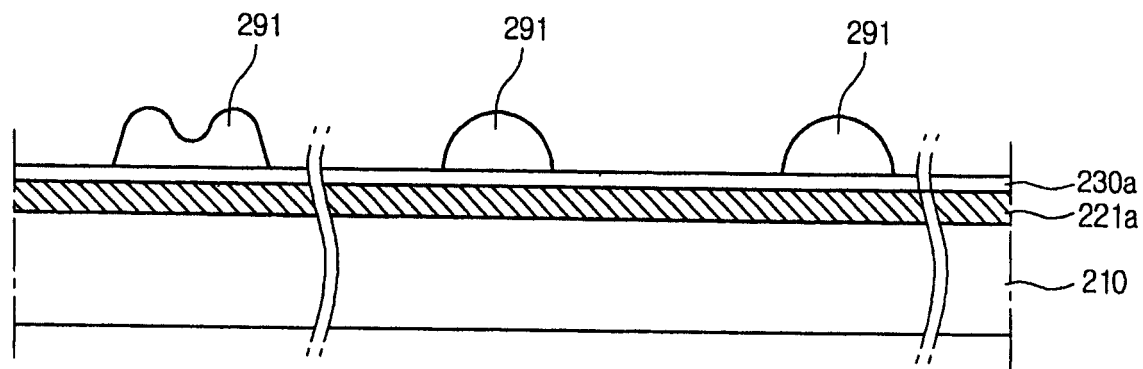


图 5A

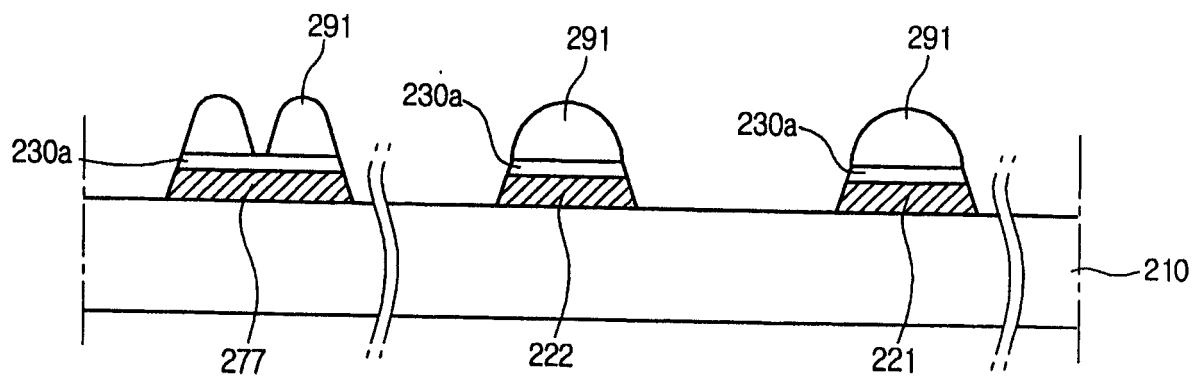


图 5B

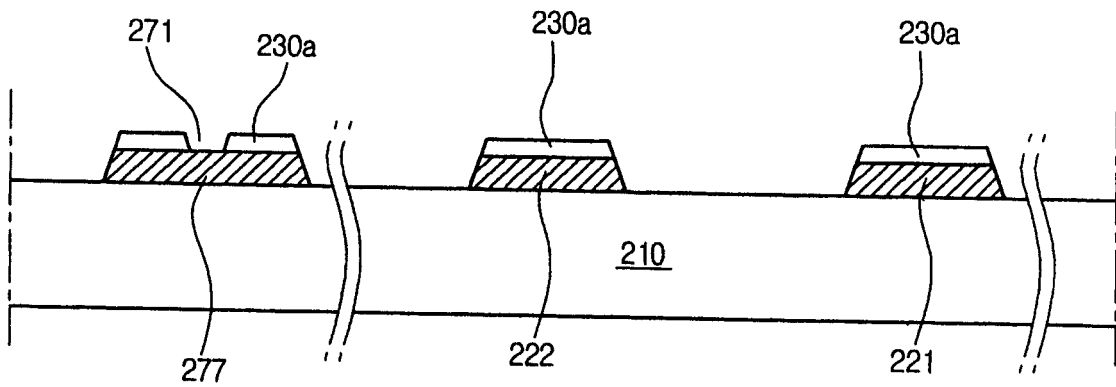


图 5C

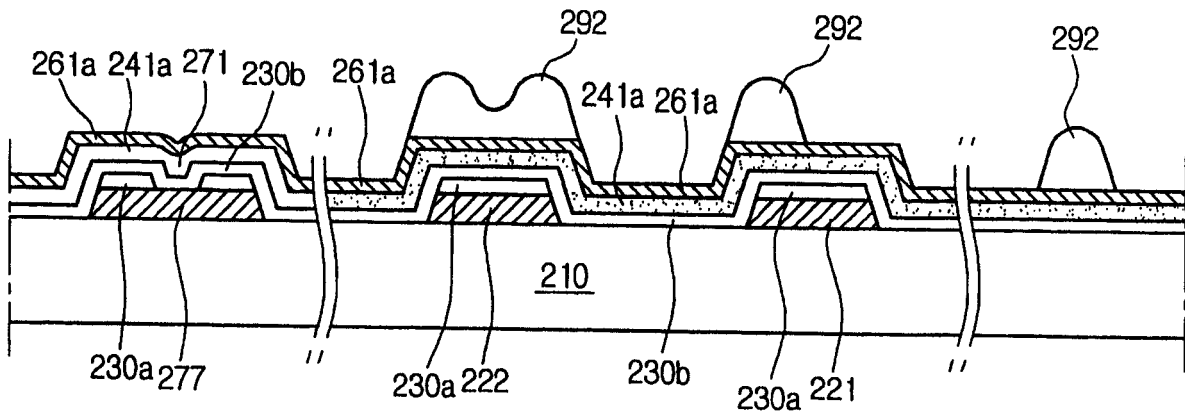


图 5D

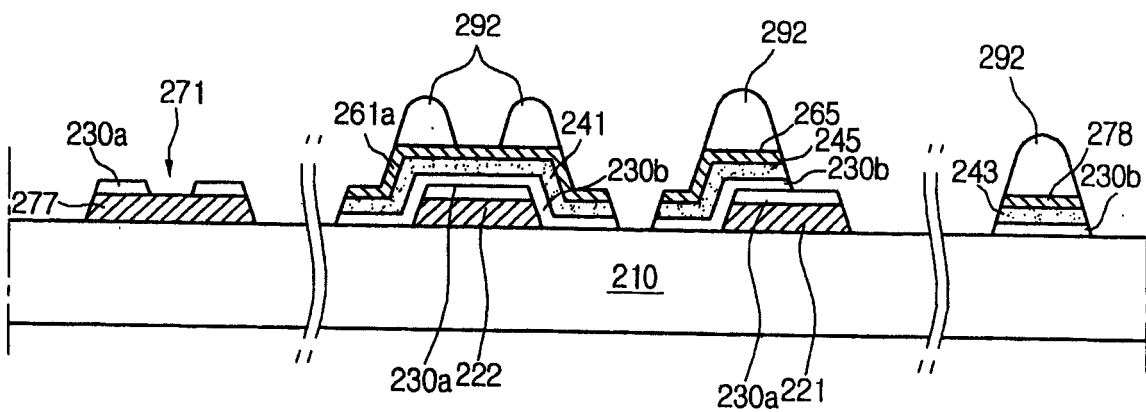


图 5E

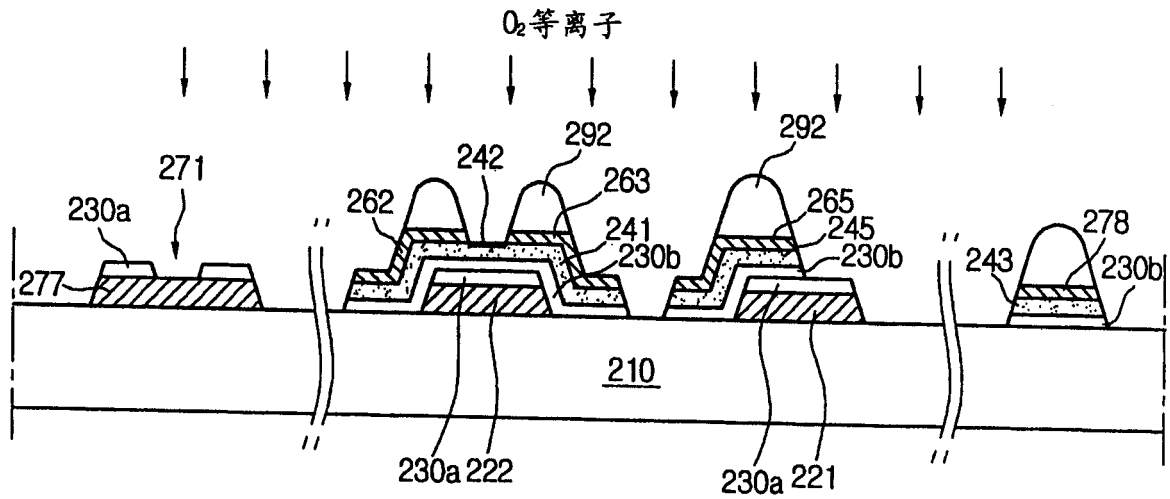


图 5F

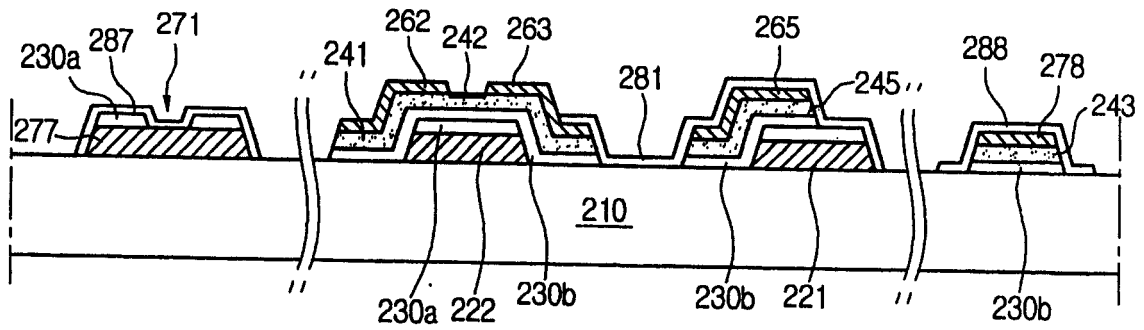


图 5G

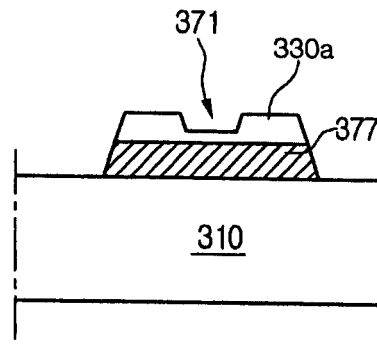


图 6A

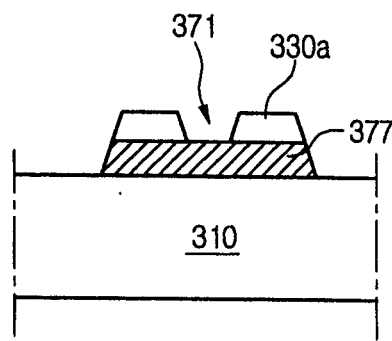


图 6B

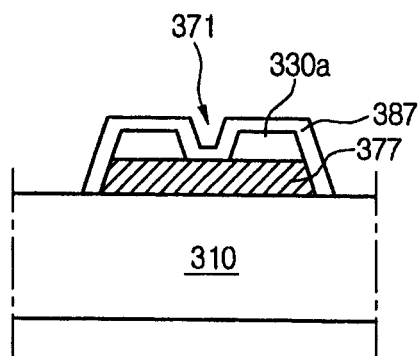


图 6C

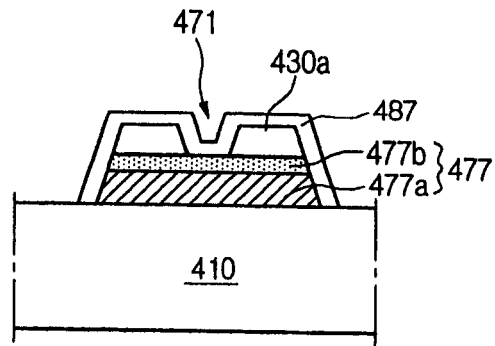


图 7

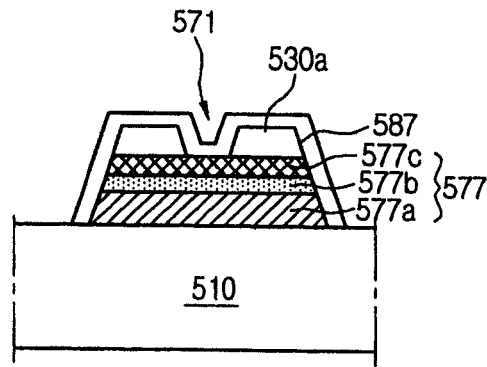


图 8

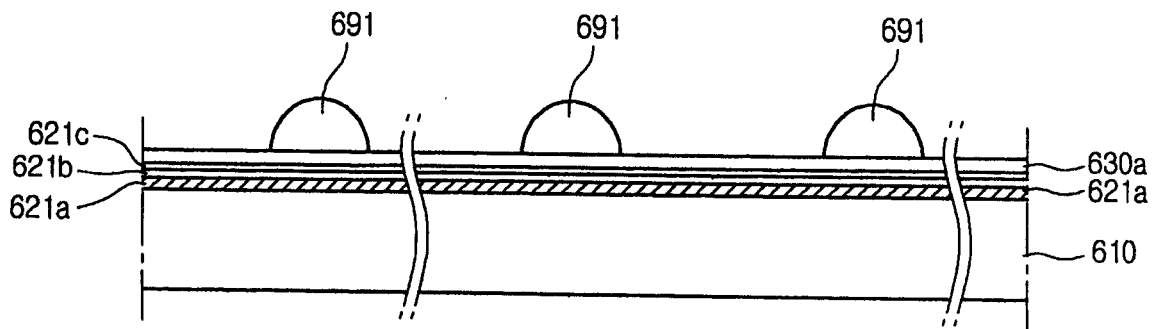


图 9A

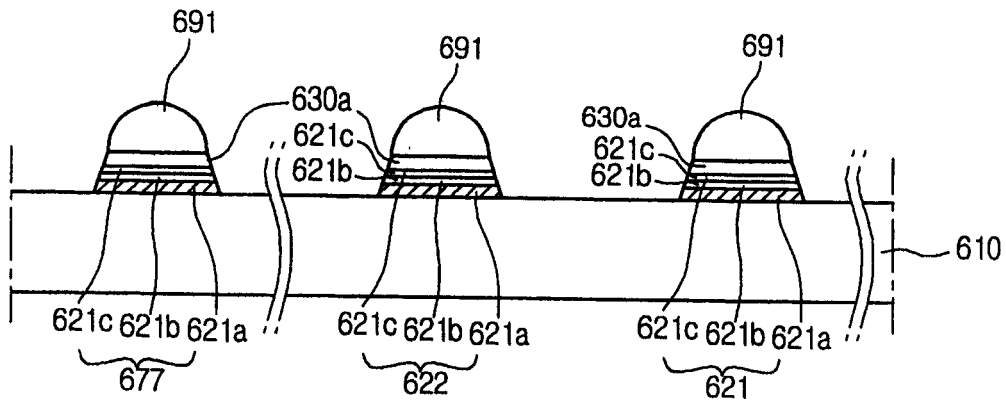


图 9B

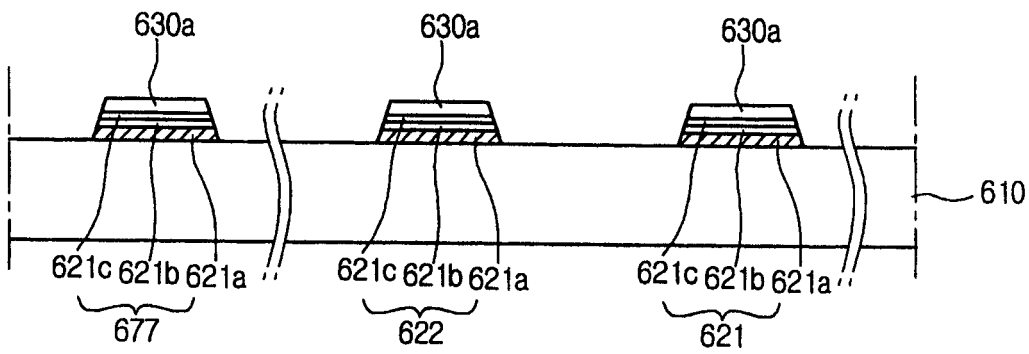


图 9C

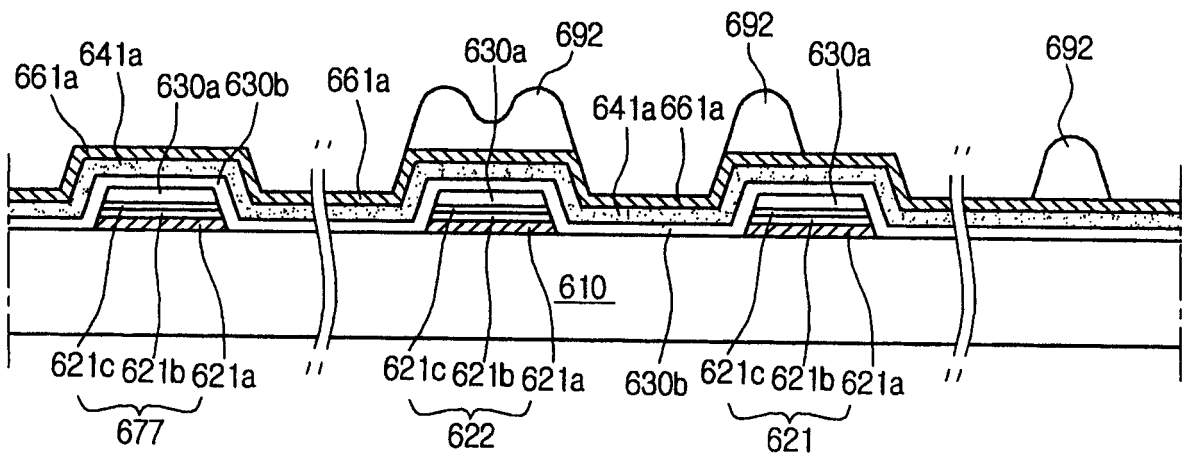


图 9D

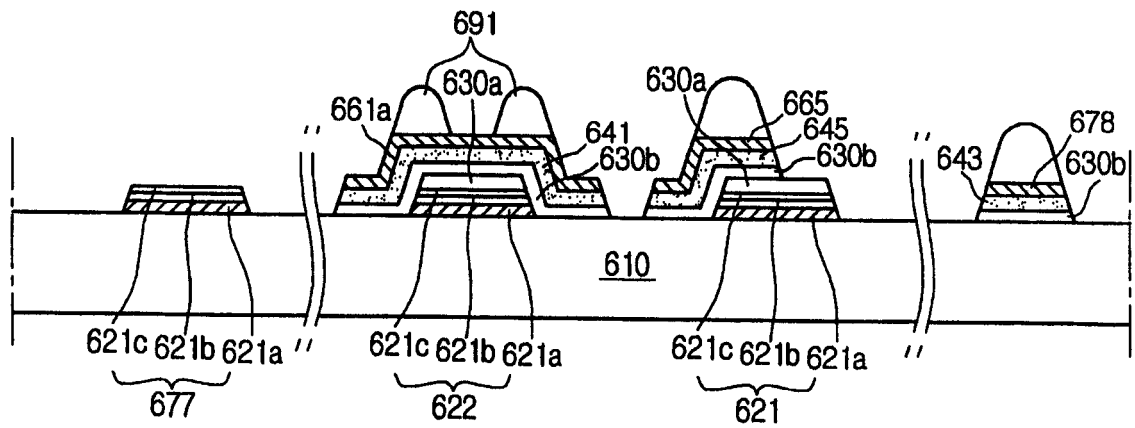


图 9E

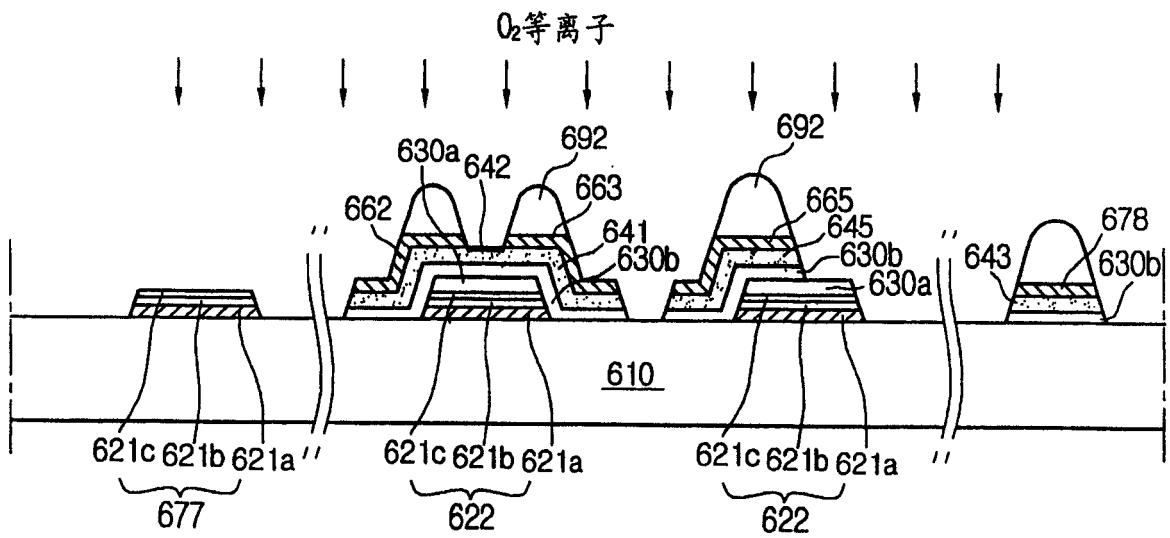


图 9F

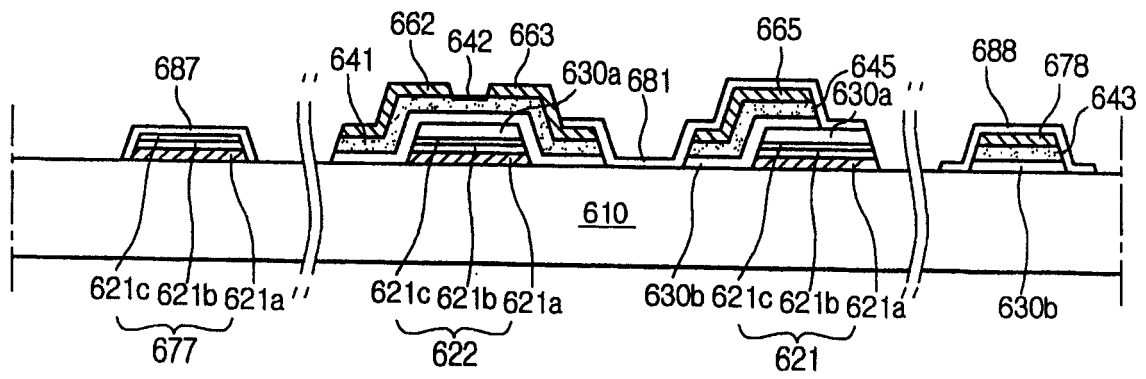


图 9G

专利名称(译)	液晶显示器的阵列基板及其制造方法		
公开(公告)号	<a href="#">CN1727976A</a>	公开(公告)日	2006-02-01
申请号	CN200510081470.6	申请日	2005-06-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	崔荣锡 安炳龙 庾弘宇 曹基述		
发明人	崔荣锡 安炳龙 庾弘宇 曹基述		
IPC分类号	G02F1/136 G02F1/133 H01L21/027 H01L29/786 G03F7/20 G02F1/1362		
CPC分类号	G02F1/1362 G02F1/136213 G02F1/13458 G02F2001/13629		
代理人(译)	李辉		
优先权	1020040060542 2004-07-30 KR		
其他公开文献	CN100440014C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

公开了一种液晶显示器的阵列基板及其制造方法，该方法简化了制造工艺，从而降低了制造成本。因为该阵列基板不具有钝化膜，所以简化了工艺。阵列基板上的薄膜晶体管各自都具有有源层，通过干法刻蚀工艺在该有源层上形成沟道绝缘层从而保护该有源层不被污染。此外，选通线、选通焊盘以及栅极可以具有含低电阻金属层和阻挡金属层的双层结构，或者具有含低电阻金属层和两个阻挡金属层的三层结构。

