

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公开说明书

[21] 申请号 200410063564.6

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

H01L 29/786 (2006.01)

H01L 21/00 (2006.01)

G03F 7/20 (2006.01)

[43] 公开日 2006 年 1 月 18 日

[11] 公开号 CN 1721959A

[22] 申请日 2004.7.12

[21] 申请号 200410063564.6

[71] 申请人 广辉电子股份有限公司

地址 台湾省桃园县

[72] 发明人 黄茂村 施明宏

[74] 专利代理机构 永新专利商标代理有限公司

代理人 蔡胜利

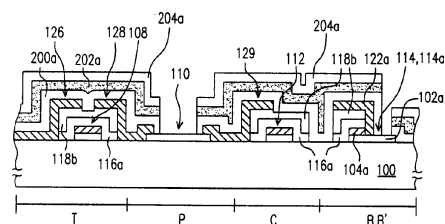
权利要求书 6 页 说明书 13 页 附图 8 页

[54] 发明名称

液晶显示器像素结构及其制造方法以及液晶显示面板

[57] 摘要

本发明涉及一种液晶显示器像素结构的制造方法，此方法包括在基板上形成透明导电层以及第一金属层，并图案化第一金属层以及透明导电层以定义出栅极图案与像素电极图案。接着在基板上方形形成栅极绝缘层以及半导体层，并进行图案化制程以保留下栅极图案上方的栅极绝缘层以及半导体层，且移除像素电极图案的第一金属层。随后在基板上方形形成一第二金属层，并图案化第二金属层以于保留下来的半导体层上形成源极图案与漏极图案。然后，在基板上方形形成一黑色材料层，并图案化此黑色材料层以形成黑矩阵图案，并使像素电极图案的透明导电层暴露出来。本发明还涉及由此制造的液晶显示器像素结构以及包含所述像素结构的液晶显示面板。



1. 一种液晶显示器像素结构的制造方法，包括：

在一基板上依序形成一透明导电层以及一第一金属层；

5 进行一第一道光罩制程，以图案化该第一金属层以及该透明导电层，而定义出一栅极图案以及一像素电极图案；

在该基板上方依序形成一栅极绝缘层以及一半导体层，覆盖该栅极图案以及该像素电极图案；

进行一第二道光罩制程，以保留下该栅极图案上方的该栅极
10 绝缘层以及该半导体层，并且移除该像素电极图案的该第一金属层；

在该基板上方形成一第二金属层；

进行一第三道光罩制程，以图案化该第二金属层，而于保留下来的该半导体层上形成一源极图案与一漏极图案；

15 在该基板上方形成一黑色材料层；以及

进行一第四道光罩制程，以图案化该黑色材料层，以使该黑色材料层形成一黑矩阵图案，并使该像素电极图案的该透明导电层暴露出来。

20 2. 如权利要求 1 所述的液晶显示器像素结构的制造方法，其特征在于，于该基板上方形成该黑色材料层之前，还包括先形成一保护层；以及

于该第四道光罩制程中，同时图案化该黑色材料层以及该保护层，以形成该黑矩阵图案以及图案化的该保护层，并使该像素

电极图案的该透明导电层暴露出来。

3. 如权利要求 1 所述的液晶显示器像素结构的制造方法，其特征在于，于该基板上方形形成该黑色材料层之后，还包括形成一
5 保护层，覆盖该黑色材料层；以及

于该第四道光罩制程中，同时图案化该保护层以及该黑色材料层，以形成该黑矩阵图案以及图案化的该保护层，并使该像素电极图案的该透明导电层暴露出来。

- 10 4. 如权利要求 1 所述的液晶显示器像素结构的制造方法，其特征在于，于该基板上方形形成该黑色材料层之前，还包括先形成一第一保护层；

于形成该黑色材料层之后，还包括于该黑色材料层上形成一第二保护层；以及

- 15 于该第四道光罩制程中，同时图案化该第二保护层、该黑色材料层以及该第一保护层，以形成以及图案化的该第二保护层、该黑矩阵图案以及图案化的该第一保护层，并使该像素电极图案的该透明导电层暴露出来。

- 20 5. 如权利要求 1 所述的液晶显示器像素结构的制造方法，其特征在于：

于该第一道光罩制程中，还包括定义出一下电极图案；

于该第二道光罩制程中，还包括保留位于该下电极图案上的该栅极绝缘层与该半导体层；以及

- 25 于该第三道光罩制程中，还包括于该下电极图案上方的该半导体层上保留下该第二金属层，以作为一上电极。

6. 如权利要求 1 所述的液晶显示器像素结构的制造方法，其特征在于：

于该第一道光罩制程中，还包括定义出一焊垫图案；

5 于该第二道光罩制程中，还包括保留部分该焊垫图案上方的该栅极绝缘层与该半导体层，并且移除部分该焊垫图案的该第一金属层；

于该第三道光罩制程中，还包括保留该焊垫图案上方的该第二金属层；以及

10 于该第四道光罩制程中，还包括移除部分该焊垫图案上的该保护层。

7. 如权利要求 1 所述的液晶显示器像素结构的制造方法，其特征在于：

15 于该第一道光罩制程中，还包括定义出一下电极图案以及一焊垫图案；

于该第二道光罩制程中，还包括保留位于该下电极图案以及部分该焊垫图案上方的该栅极绝缘层与该半导体层，并且移除部分该焊垫图案的该第一金属层；

20 于该第三道光罩制程中，还包括于该下电极图案上方的该半导体层上保留下该第二金属层，以作为一上电极，并且保留该焊垫图案上方的该第二金属层；以及

于该第四道光罩制程中，还包括移除部分该焊垫图案上的该保护层。

25

8. 如权利要求 1 所述的液晶显示器像素结构的制造方法，其特征在于，于该第三道光罩制程中，还包括移除位于该源极图案与该漏极图案之间的该半导体层的部分厚度。

5 9. 一种液晶显示器像素结构，包括：

一薄膜晶体管，配置在一基板的一表面上，该薄膜晶体管由一栅极图案、配置在该栅极图案上的一栅极绝缘层、覆盖在该栅极绝缘层上的一半导体层以及形成在该半导体层上的一源极图案与一漏极图案构成；

10 一像素电极图案，配置在该基板的该表面，且该像素电极图案与该薄膜晶体管的该漏极图案电性接触；以及

一黑矩阵图案层，覆盖住该薄膜晶体管，并暴露出该像素电极图案。

15 10. 如权利要求 9 所述的液晶显示器像素结构，还包括一图案化的保护层，配置在该黑矩阵图案的底下，且该图案化的保护层具有与该黑矩阵图案相同的图案。

11. 如权利要求 9 所述的液晶显示器像素结构，还包括一图案化的保护层，覆盖于该黑矩阵图案的表面上，且该图案化的保护层具有与该黑矩阵图案相同的图案。

12. 如权利要求 9 所述的液晶显示器像素结构，还包括一图案化的第一保护层以及一图案化的第二保护层，该图案化的第一保护层与该图案化的第二保护层将该黑矩阵图案夹于其中，且该图案化的第一保护层与该图案化的第二保护层与该黑矩阵图案具有

相同的图案。

13. 如权利要求 9 所述的液晶显示器像素结构，其特征在于，该漏极图案覆盖于部分该像素电极图案的表面上。

5

14. 如权利要求 9 所述的液晶显示器像素结构，其特征在于，该栅极图案由一下层透明导电层以及一上层金属层构成。

15. 如权利要求 9 所述的液晶显示器像素结构，还包括一储存电容器，配置在该基板上，该储存电容器由一下电极、一上电极以及一电容介电层构成，该下电极由一下层透明导电层以及一上层金属层构成，且该上电极覆盖于部分该像素电极图案的表面上。

16. 如权利要求 9 所述的液晶显示器像素结构，还包括一焊垫图案，配置在该基板的二边缘处，该焊垫由一下层透明导电层以及一上层金属层构成，且该上层金属层暴露出部分的该下层透明导电层。

17. 一种液晶显示面板，包括：一薄膜晶体管阵列基板、一彩色滤光基板以及一液晶层，其中该薄膜晶体管阵列基板具有多个像素，每一所述像素分别包括：

一薄膜晶体管，该薄膜晶体管由一栅极图案、配置在该栅极图案上的一栅极绝缘层、覆盖在该栅极绝缘层上的一半导体层以及形成在该半导体层上的一源极图案与一漏极图案构成；

一像素电极图案，配置于该基板的一表面，该像素电极图案与该薄膜晶体管的该漏极图案电性接触；以及

一黑矩阵图案层，覆盖住该薄膜晶体管，并暴露出该像素电

极图案。

18. 如权利要求 17 所述的液晶显示面板，其特征在于，所述
像素还包括一图案化的保护层，配置在该黑矩阵图案的底下，且
5 该图案化的保护层具有与该黑矩阵图案相同的图案。

19. 如权利要求 17 所述的液晶显示面板，其特征在于，所述
像素还包括一图案化的保护层，覆盖在该黑矩阵图案的表面上，
且该图案化的保护层具有与该黑矩阵图案相同的图案。

10

20. 如权利要求 17 所述的液晶显示面板，其特征在于，所述
像素还包括一图案化的第一保护层以及一图案化的第二保护层，
该图案化的第一保护层与该图案化的第二保护层将该黑矩阵图案
夹于其中，且该图案化的第一保护层与该图案化的第二保护层与
15 该黑矩阵图案具有相同的图案。

液晶显示器像素结构及其制造方法以及液晶显示面板

5 技术领域

本发明涉及一种液晶显示器像素结构及其制造方法以及液晶显示面板，特别地讲，涉及一种使用四道光罩制程并将黑矩阵（Black matrix）制作在薄膜晶体管（Thin Film Transistor）阵列上的像素结构及其制造方法以及液晶显示面板。

10

背景技术

薄膜晶体管液晶显示面板主要由薄膜晶体管阵列基板、彩色滤光阵列基板和夹于两基板之间的液晶层构成，其中薄膜晶体管阵列基板由多个像素结构构成，且每一像素包括了一薄膜晶体管以及一像素电极（Pixel Electrode）。

15

一般薄膜晶体管液晶显示器的像素结构的制造方法，较常见的是五道光罩制程。第一道光罩制程是用来定义第一金属层，以形成扫描配线以及薄膜晶体管的栅极等构件。第二道光罩制程是定义出薄膜晶体管的通道层以及欧姆接触层。第三道光罩制程是用来定义第二金属层，以形成数据配线以及薄膜晶体管的源极/漏极等构件。第四道光罩制程是用来将保护层图案化。而第五道光罩制程是用来将透明导电层图案化，以形成像素电极。

20

另外，一般彩色滤光基板上除了配置有红、绿、蓝三种彩色光阻图案之外，还会在彩色光阻层之间形成黑矩阵。而且彩色滤光基板上的红、绿、蓝光阻图案会与薄膜晶体管阵列基板上的像素对应配置，而黑矩阵图案则与薄膜晶体管阵列基板上的金属配

25

线对应配置。

然而，随着薄膜晶体管液晶显示器朝大尺寸制作的发展趋势，而将会面临许多的问题与挑战，例如合格率降低以及产能下降等等。因此若是能减少制程的光罩数，即降低膜层的曝光工艺次数，
5 就可以减少制造时间，增加产能，进而降低制造成本。

发明内容

因此本发明的目的就是提供一种液晶显示器像素结构，此结构利用四道光罩制程完成，而且在像素结构上还包括形成了有黑
10 矩阵图案。

本发明的再一目的是提供一种液晶显示器像素结构的制造方法，其为一种四道光罩制程，而且此四道光罩制程还包括将黑矩阵图案制作在薄膜晶体管阵列基板上。

本发明的又一目的是提供一种液晶显示面板，此液晶显示面
15 板的薄膜晶体管阵列基板上包括配置有黑矩阵图案。

本发明提出一种液晶显示器像素结构的制造方法，包括：在一基板上依序形成一透明导电层以及一第一金属层；进行一第一道光罩制程，以图案化该第一金属层以及该透明导电层，而定义出一栅极图案以及一像素电极图案；在该基板上方依序形成一栅
20 极绝缘层以及一半导体层，覆盖该栅极图案以及该像素电极图案；进行一第二道光罩制程，以保留下该栅极图案上方的该栅极绝缘层以及该半导体层，并且移除该像素电极图案的该第一金属层；在该基板上方形成一第二金属层；进行一第三道光罩制程，以图案化该第二金属层，而于保留下来的该半导体层上形成一源极图
25 案与一漏极图案；在该基板上方形成一黑色材料层；以及进行一

第四道光罩制程，以图案化该黑色材料层，以使该黑色材料层形成一黑矩阵图案，并使该像素电极图案的该透明导电层暴露出来。

本发明又提出一种液晶显示器像素结构，包括：一薄膜晶体管，配置在一基板的一表面上，该薄膜晶体管由一栅极图案、配置在该栅极图案上的一栅极绝缘层、覆盖在该栅极绝缘层上的一半导体层以及形成在该半导体层上的一源极图案与一漏极图案构成；一像素电极图案，配置在该基板的该表面，且该像素电极图案与该薄膜晶体管的该漏极图案电性接触；以及一黑矩阵图案层，覆盖住该薄膜晶体管，并暴露出该像素电极图案。

10 本发明另提出一种液晶显示面板，包括：一薄膜晶体管阵列基板、一彩色滤光基板以及一液晶层，其中该薄膜晶体管阵列基板具有多个像素。每一所述像素分别包括：一薄膜晶体管，该薄膜晶体管由一栅极图案、配置在该栅极图案上的一栅极绝缘层、覆盖在该栅极绝缘层上的一半导体层以及形成在该半导体层上的一源极图案与一漏极图案构成；一像素电极图案，配置于该基板的一表面，该像素电极图案与该薄膜晶体管的该漏极图案电性接触；以及一黑矩阵图案层，覆盖住该薄膜晶体管，并暴露出该像素电极图案。

20 本发明仅需进行四道光罩制程即可以完成像素结构的制作，而且上述四道光罩制程中还包括了在薄膜晶体管阵列基板上定义出黑矩阵图案，因此本发明的方法较传统制程可以减少光罩数，因此具有增加产能以及降低成本的优点。

附图说明

25 为了让本发明的上述和其他目的、特征、和优点能更明显易懂，下文中特举一优选实施例，并配合附图，作详细说明如下。

图 1 是依照本发明一优选实施例的液晶显示器的像素结构的示意俯视图。

图 2A 至图 2H 是依照本发明第一实施例的液晶显示器的像素结构的制造流程示意剖视图。

5 图 3A 至图 3B 是依照本发明第二实施例的液晶显示器的像素结构的制造流程示意剖视图。

图 4A 至图 4B 是依照本发明第二实施例的液晶显示器的像素结构的制造流程示意剖视图。

10 图 5A 至图 5B 是依照本发明第三实施例的液晶显示器的像素结构的制造流程示意剖视图。

图 6 是依照本发明一优选实施例的液晶显示器的示意剖视图。

具体实施方式

四道光罩制程

15 第一实施例

图 1 是依照本发明第一实施例的液晶显示器的其中一像素结构的示意俯视图，图 2A 至图 2H 是依照本发明第一实施例的液晶显示器的其中一像素结构的制造流程示意剖视图。

20 请参照图 1 以及图 2A，首先在一基板 100 上依序形成一透明导电层 102 以及一第一金属层 104。在一优选实施例中，基板 100 上例如包括了有预定形成薄膜晶体管 T 的区域、预定形成像素电极 P 的区域、预定形成储存电容器 C (storage capacitor) 的区域以及预定形成焊垫 B、B' (bonding pad) 的区域。而基板 100 例如是透明玻璃基板或是透明塑胶基板。透明导电层 102 的材质例

如金属氧化物，其例如是铟锡氧化物（ITO）、铟锌氧化物（IZO）或是其他类似物。而第一金属层 104 的材质例如是铬（Cr）、钨（W）、（Ta）、钛（Ti）、钼（Mo）、铝（Al）或是其合金。

紧接着，进行一第一道光罩制程，以在第一金属层 104 上形成一图案化的光阻层 106，并且以光阻层 106 作为一蚀刻罩幕进行一蚀刻制程，以图案化第一金属层 104 以及透明导电层 102，而形成图案化的第一金属层 104a 以及图案化的透明导电层 102a，如图 2B 所示。在一优选实施例中，第一道光罩制程于预定形成薄膜晶体管 T 的区域中定义出栅极图案 108、于预定形成像素电极 P 的区域中定义出像素电极图案 110，并且定义出与栅极图案 108 电性连接的扫描配线 150（如图 1 所示）。

在另一优选实施例中，还包括于预定形成储存电容器 C 的区域中定义出下电极图案 112，储存电容器 C 例如是一栅极上方的储存电容器（Cs on gate）。在另一优选实施例中，第一道光罩制程还包括于基板 100 边缘预定形成焊垫 B 的区域中定义出与扫描配线 150 电性连接的焊垫图案 114，还包括于基板 100 的另一个边缘预定形成焊垫 B' 的区域定义出独立的焊垫图案 114a（其剖面与焊垫 B 相同或相似）。在另一优选实施例中，第一道光罩制程还包括定义出下电极图案 112 以及焊垫图案 114。

请参照图 1 与图 2C，之后在基板 100 的上方依序沉积一栅极绝缘层 116 以及一半导体层 118，覆盖住上述所形成的结构。在一优选实施例中，栅极绝缘层 116 的材质例如是氮化硅、氧化硅或氮氧化硅。半导体层 118 例如是由一通道材质层（例如是非晶硅）以及一欧姆接触材质层（例如是掺杂的非晶硅）构成。

紧接着，进行一第二道光罩制程，以在半导体层 118 上形成

一图案化的光阻层 120, 并且以光阻层 120 作为一蚀刻罩幕进行一蚀刻制程, 如图 2D 所示, 以图案化半导体层 118 以及栅极绝缘层 116, 而形成图案化的半导体层 118a 以及栅极绝缘层 116a, 且同时将像素电极图案 110 的第一金属层 104a 移除, 而仅留下像素电极图案 110 的透明导电层 102a。在一优选实施例中, 第二道光罩制程留下栅极图案 108 上方的半导体层 118a 以及栅极绝缘层 116a。

在另一优选实施例中, 第二道光罩制程还包括保留下电极图案 112 上方的半导体层 118a 以及栅极绝缘层 116a, 其作为电容介电层之用。在另一优选实施例中, 第二道光罩制程还包括移除部分焊垫图案 114 上的半导体层 118a 以及栅极绝缘层 116a, 并且移除部分焊垫图案 114 的第一金属层 104a, 以使焊垫图案 114 的透明导电层 102a 暴露出来。在另一优选实施例中, 第二道光罩制程还包括保留下电极图案 112 以及焊垫图案 114 上方的半导体层 118a 与栅极绝缘层 116a, 并且移除部分焊垫图案 114 的第一金属层 104a, 以使焊垫图案 114 的透明导电层 102a 暴露出来。

请参照图 1 与图 2E, 在基板 100 的上方沉积一第二金属层 122, 覆盖住上述所形成的结构。在一优选实施例中, 第二金属层 122 的材质例如是铬 (Cr)、钨 (W)、(Ta)、钛 (Ti)、钼 (Mo)、铝 (Al) 或是其合金。

之后, 进行一第三道光罩制程, 以在第二金属层 122 上形成一图案化的光阻层 124, 并且以光阻层 124 作为一蚀刻罩幕进行一蚀刻制程, 以图案化第二金属层 122, 而形成图案化的第二金属层 122a, 如图 2F 所示。在一优选实施例中, 形成在栅极图案 108 上方的第二金属层 122a 分别是一源极图案 126 以及一漏极图案 128, 而且漏极图案 128 与像素电极图案 110 电性接触, 而且于第三道

光罩制程中,还包括定义出与源极图案 126 连接的一数据配线 160 (如图 1 所示)。在一优选实施例中,于图案化该第二金属层 122 的同时,还包括同时移除位于源极图案 126 与漏极图案 128 之间的半导体层 118a 的部分厚度(例如是移除欧姆接触材质层),形成半导体层 118b,以于源极图案 126/漏极图案 128 与栅极图案 108 之间形成一通道层(channel) 119。

在另一优选实施例中,第三道光罩制程还包括保留下对应于下电极图案 112 上方的第二金属层 122a,以作为像素储存电容的上电极 129,且上电极 129 与像素电极图案 110 电性接触,因此上电极 129、下电极图案 112 以及两电极之间的介电材料(栅极绝缘层 116a 及半导体层 118a)即构成一像素储存电容器。在另一优选实施例中,第三道光罩制程还包括保留下对应于焊垫图案 114 的上方的第二金属层 122a,且该处的第二金属层 122a 与焊垫图案 114 的第一金属层 104a 以及透明导电层 102a 电性接触。并且,于基板 100 边缘的预定形成焊垫 B'的区域中形成与数据配线 160 电性连接的第二金属层 122a,以作为焊垫图案 114a 的一部分,优选的是,焊垫 B'的结构与焊垫 B 的结构相同或相似。在又一优选实施例中,第三道光罩制程还包括保留下对应于下电极图案 112 以及焊垫图案 114、114a 上方的第二金属层 122a。

请参照图 1 与图 2G,在基板 100 的上方沉积一黑色材料层 202,覆盖住上述所形成的结构。在一优选实施例中,黑色材料层 202 的材质例如是黑色的有机材料或是黑色的无机绝缘材料,黑色有机材料例如是黑色树脂(black resin)。特别说明的是,本发明并不限定黑色材料层 202 的材质,只要是能够遮光且适于用作黑矩阵的材料皆可以用在本发明,优选的是可以同时作为保护层之用的材料。

之后，进行一第四道光罩制程，以在黑色材料层 202 上形成一图案化的光阻层 212，并且以光阻层 212 作为一蚀刻罩幕进行一蚀刻制程，以图案化黑色材料层 202，而形成黑矩阵图案 202a，如图 2H 所示。在一优选实施例中，黑矩阵图案 202a 暴露出像素电极图案 110 的透明导电层 102a。在另一优选实施例中，黑矩阵图案 202a 更暴露出焊垫图案 114、114a 的透明导电层 102a，以使其能与外界的电性连接。

值得一提的是，倘若上述黑色材料层 202 采用具有感光性质的材料，则不需于黑色材料层 202 上形成图案化的光阻层 212，而可以直接对黑色材料层 202 进行曝光以及显影的制程以图案化之，而形成黑矩阵图案 202a，暴露出像素电极图案 110 的透明导电层 102a 以及焊垫图案 114、114a 的透明导电层 102a，以使焊垫图案 114、114a 能与外界的线路线性连接。

第二实施例

图 3A 至图 3B 是依照本发明第二实施例的液晶显示器的其中一像素结构的制造流程示意剖视图。请先参照图 3A，图 3A 接续于先前所述的图 2A 至图 2F 之后的流程面示意图，亦即在进行完第三道光罩制程，以定义完第二金属层之后，接着于基板 100 的上方先形成一保护层 200，再于保护层 200 上形成一黑色材料层 202。在一优选实施例中，保护层 200 的材质例如是氧化硅、氮化硅、氮氧化硅或是有机材质。黑色材料层 202 的材质除了可以是先前所述的黑色的有机材料或黑色无机绝缘材料之外，还可以是具有遮光功效的金属材质。

之后，进行一第四道光罩制程，以在黑色材料层 202 上形成一图案化的光阻层 212，并且以光阻层 212 作为一蚀刻罩幕进行一

蚀刻制程，以图案化黑色材料层 202 以及保护层 200，而形成黑矩阵图案 202a 以及与黑矩阵图案 202a 具有相同图案的保护层 200a，如图 3B 所示。在一优选实施例中，黑矩阵图案 202a 与图案化的保护层 200a 暴露出像素电极图案 110 的透明导电层 102a。在另一
5 优选实施例中，黑矩阵图案 202a 与图案化的保护层 200a 更暴露出焊垫图案 114、114a 的透明导电层 102a，以使其能与外界的电
路电性连接。

同样的，倘若图 3A 中的黑色材料层 202 采用具有感光性质的材料，则不需于黑色材料层 202 上形成图案化的光阻层 212，而可
10 以直接对黑色材料层 202 进行曝光以及显影的制程以图案化之，而形成黑矩阵图案 202a。之后再直接以黑矩阵图案 202a 作为蚀刻罩幕进行一蚀刻制程，以图案化保护层 200，而形成图案化的保护层 200a，如图 3B 所示，暴露出像素电极图案 110 的透明导电层 102a 以及焊垫图案 114、114a 的透明导电层 102a，以使焊垫图案
15 114、114a 能与外界的线路线性连接。

在本发明的第二实施例中，亦可以是先形成黑色材料层 202 之后，再于黑色材料层 202 上形成保护层 200，如图 4A 所示。此时，由于所形成黑色材料层 202 会覆盖在第二金属层 122a 的表面上，因此黑色材料层 202 的材质优选的是采用黑色的有机材料或是黑色的无机绝缘材料。
20

之后，同样的进行第四道光罩制程，以在保护层 200 上形成一图案化的光阻层 212，并且以光阻层 212 作为一蚀刻罩幕进行一蚀刻制程，以图案化保护层 200 以及黑色材料层 202，而形成图案化的保护层 200a 以及黑矩阵图案 202a，其中图案化的保护层 200a
25 具有与黑矩阵图案 202a 相同的图案，如图 4B 所示。在一优选实施例中，图案化的保护层 200a 与黑矩阵图案 202a 暴露出像素电

极图案 110 的透明导电层 102a。在另一优选实施例中，图案化的保护层 200a 与黑矩阵图案 202a 更暴露出焊垫图案 114、114a 的透明导电层 102a，以使其能与外界的电性连接。

5 第三实施例

图 5A 至图 5B 是依照本发明第三实施例的液晶显示器的其中一像素结构的制造流程示意剖视图。请先参照图 5A，图 5A 接续于先前所述的图 2A 至图 2F 之后的流程面示意图，亦即在进行完第三道光罩制程，以定义完第二金属层之后，接着于基板 100 的
10 上方依序形成一保护层 200、一黑色材料层 202 以及另一保护层 204。在一优选实施例中，保护层 200 以及保护层 204 的材质例如是氧化硅、氮化硅、氮氧化硅或是有机材质。黑色材料层 202 的材质可以是黑色的有机材料、黑色无机绝缘材料或是具有遮光功效的金属材质。

15 之后，进行一第四道光罩制程，以在保护层 204 上形成一图案化的光阻层 212，并且以光阻层 212 作为一蚀刻罩幕进行一蚀刻制程，以图案化保护层 204、黑色材料层 202 以及保护层 200，而形成图案化的保护层 204a、黑矩阵图案 202a 以及图案化的保护层 200a，如图 5B 所示，其中图案化的保护层 204a、200a 具有与黑
20 矩阵图案 202a 相同的图案。在一优选实施例中，图案化的保护层 204a、黑矩阵图案 202a 与图案化的保护层 200a 暴露出像素电极图案 110 的透明导电层 102a。在另一优选实施例中，图案化的保护层 204a、黑矩阵图案 202a 与图案化的保护层 200a 更暴露出焊垫图案 114、114a 的透明导电层 102a，以使其能与外界的电性
25 连接。

像素结构

在第一实施例中，以四道光罩制程所形成的像素结构包括一薄膜晶体管 T、一像素电极 P 以及一黑矩阵图案 202a，如图 2H 所示。其中，薄膜晶体管 T 配置在一基板 100 的表面上，且薄膜晶体管 T 包括一栅极图案 108、配置在栅极图案 108 上的一栅极绝缘层 116a、覆盖在栅极绝缘层 116a 上的一半导体层 118a 以及形成在半导体层 118a 上的一源极图案/漏极图案 126/128。像素电极 P 的像素电极图案 110 配置在基板 100 的表面上，且此像素电极图案 110 与上述薄膜晶体管 T 的漏极图案 128 电性接触。另外，黑矩阵图案 202a 覆盖住薄膜晶体管 T，并暴露出上述像素电极图案 110。

在一优选实施例中，薄膜晶体管 T 的漏极图案 128 覆盖于部分像素电极图案 110 的表面上。在另一优选实施例中，栅极图案 108 由一下层透明导电层 102a 以及一上层金属层 104a 构成。在一优选实施例中，在薄膜晶体管 T 中的栅极绝缘层 116a 仅形成于半导体层 118a 以及栅极图案 108 之间。

在一优选实施例中，本发明的像素结构还包括一储存电容器 C，其配置在基板 100 上，且此储存电容器 C 由下电极 112、形成在下电极 112 上方的上电极 129（金属层 122a）以及夹于两电极之间的介电材质层（例如是栅极绝缘层 116a 与半导体层 118a）构成。在一优选实施例中，上述下电极 112 由一下层透明导电层 102a 以及一上层金属层 104a 构成。在另一优选实施例中，上述上电极 129 覆盖于部分像素电极图案 110 的表面上。

在一优选实施例中，本发明的像素结构还包括焊垫 B 及 B'，配置在基板 100 的二边缘处，此焊垫 B 的焊垫图案 114 与扫描配

线 150 电性连接，且由一下层透明导电层 102a 以及一上层金属层 104a 构成，且上层金属层 104a 暴露出部分的下层透明导电层 102a。焊垫 B' 的焊垫图案 114a 与数据配线 160 电性连接，且其结构与焊垫 B 相似。而上述黑矩阵图案 202a 暴露出焊垫图案 114、114a 的下层透明导电层 102a，以使其能与外界的电性连接。

在第二实施例中，以四道光罩制程所形成的像素结构与图 2H 相似，唯一不同的是于黑矩阵图案 202a 的底下还包括形成有一保护层 200a，如图 3B 所示。保护层 200a 的图案与黑矩阵图案 202a 相同。

10 在第二实施例中，其另一种像素结构同样与图 2H 相似，唯一不同的是于黑矩阵图案 202a 的表面上还包括形成有一图案化的保护层 200a，如图 4B 所示。图案化的保护层 200a 具有与黑矩阵图案 202a 相同的图案。

15 在第三实施例中，以四道光罩制程所形成的像素结构与图 2H 相似，唯一不同的是于黑矩阵图案 202a 的底下还包括形成有一图案化的保护层 200a，且于黑矩阵图案 202a 的表面上还包括形成有另一图案化的保护层 204a，如图 5B 所示。图案化的保护层 200a 与图案化的保护层 204a 具有与黑矩阵图案 202a 相同的图案。

20 液晶显示面板

本发明的液晶显示面板如图 6 所示，其包括一薄膜晶体管阵列基板 602、一彩色滤光基板 600 以及一液晶层 604，其中上述薄膜晶体管阵列基板 602 具有多个像素，且薄膜晶体管阵列基板 602 的各像素的结构可以是如第一实施例所述（图 2H），或是如第二实施例所述（图 3B），或是如第二实施例的另一种结构（图 4B），或是如第三实施例所述（图 5B）。

而彩色滤光基板 600 上包括配置有红、绿、蓝三种彩色滤光图案，而在红、绿、蓝三种彩色滤光图案之间可以是空白的网状间隙或是黑矩阵。由于本发明已经于薄膜晶体管阵列基板 602 形成有黑矩阵图案，因此彩色滤光基板 600 上可以选择不形成有黑矩阵，当然亦可以选择配置黑矩阵或是其他种图案的黑矩阵，其例如是边匡型黑矩阵。

虽然本发明已以优选实施例披露如上，然其并非用以限定本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，当可作些许的更动与润饰，因此本发明的保护范围当视权利要求书所界定者为准。

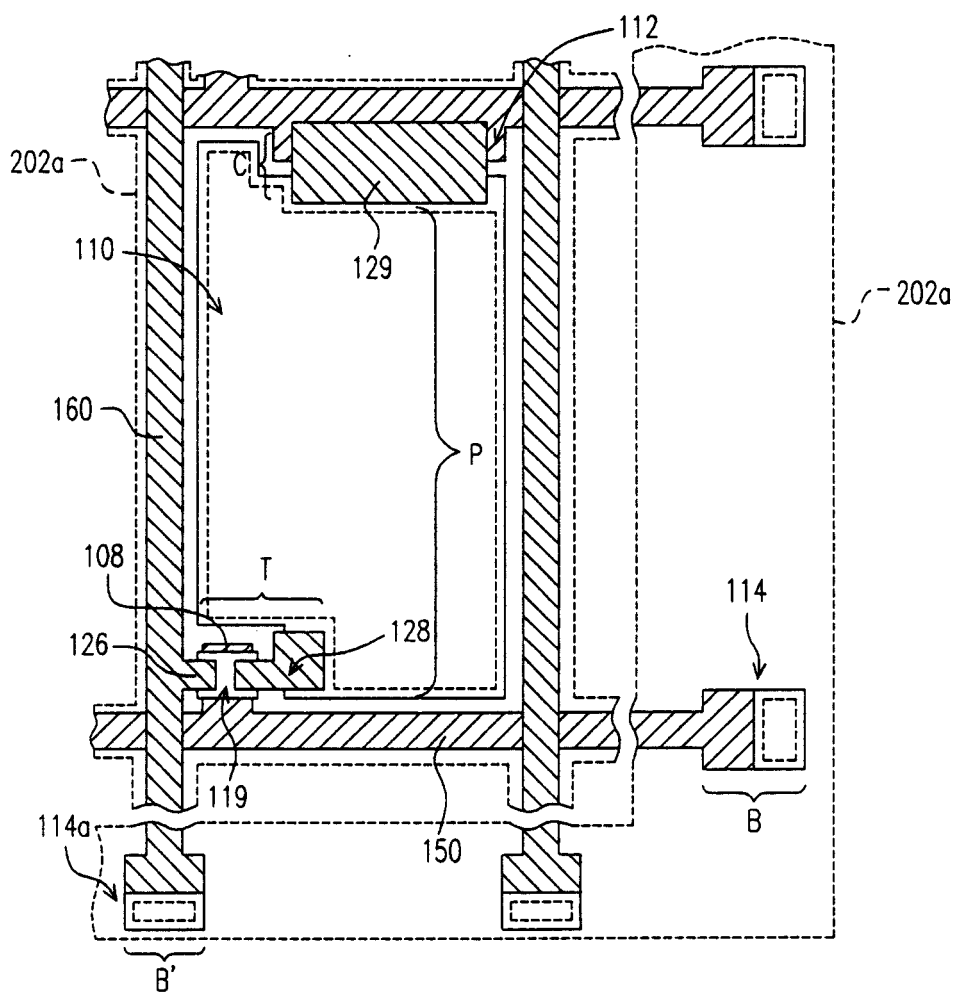


图 1

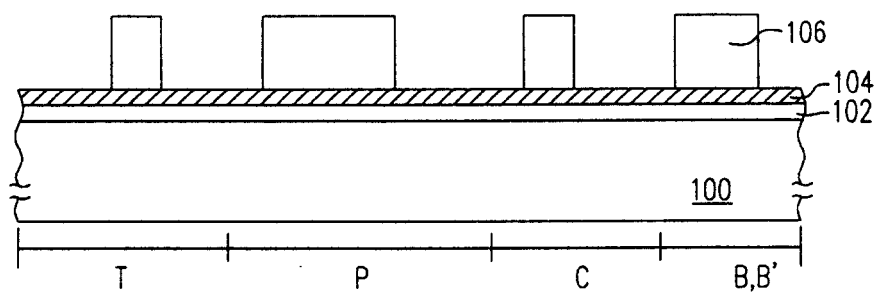


图 2A

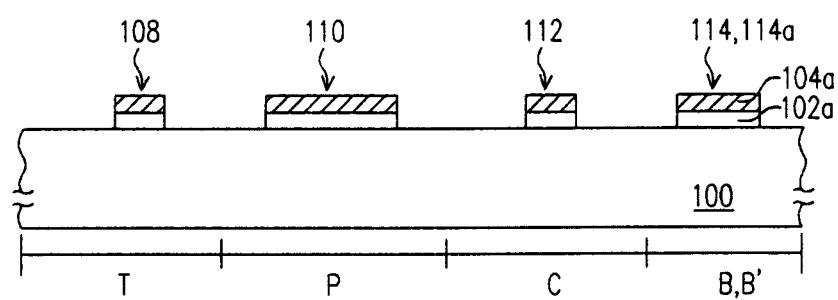


图 2B

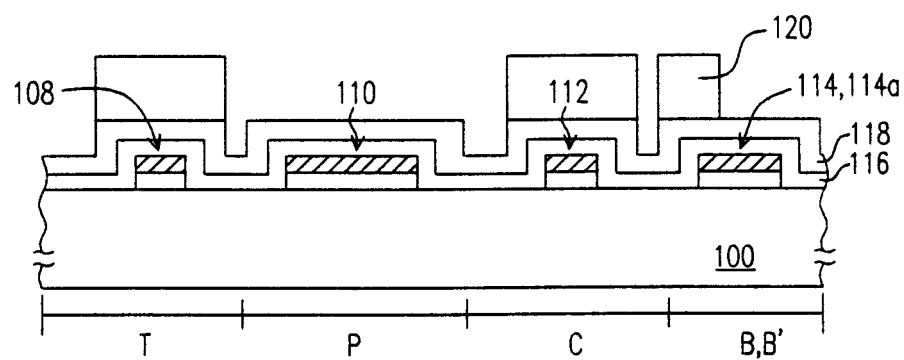


图 2C

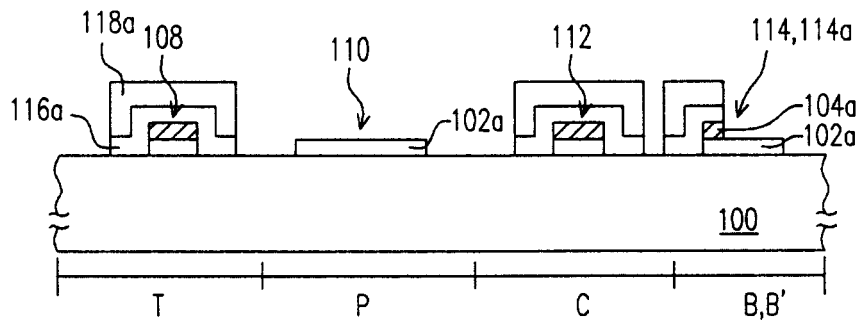


图 2D

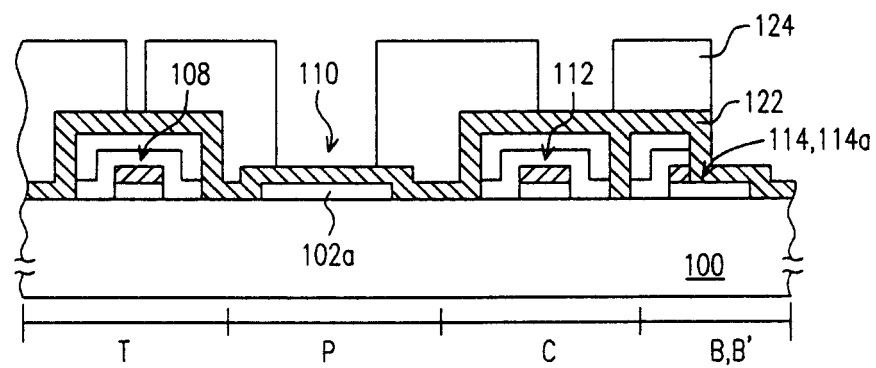


图 2E

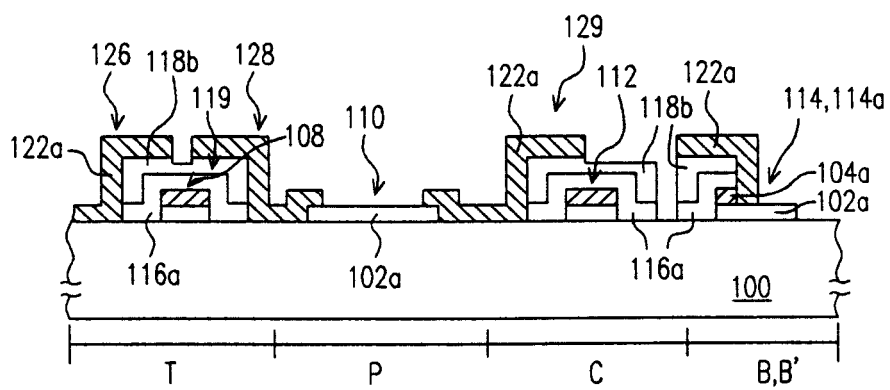


图 2F

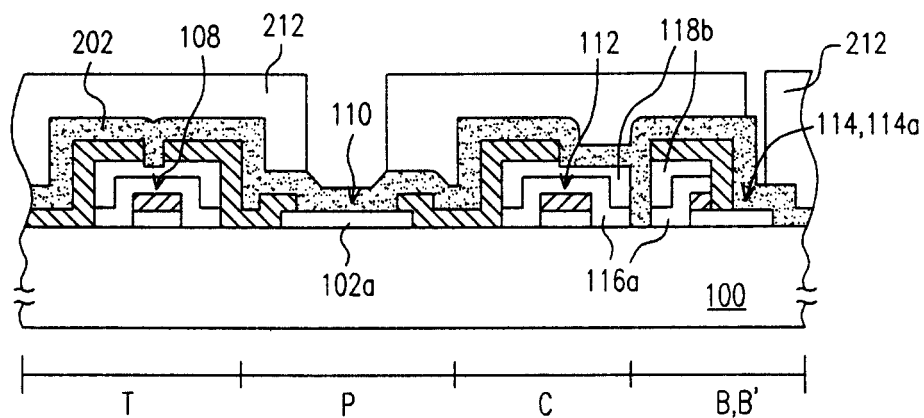


图 2G

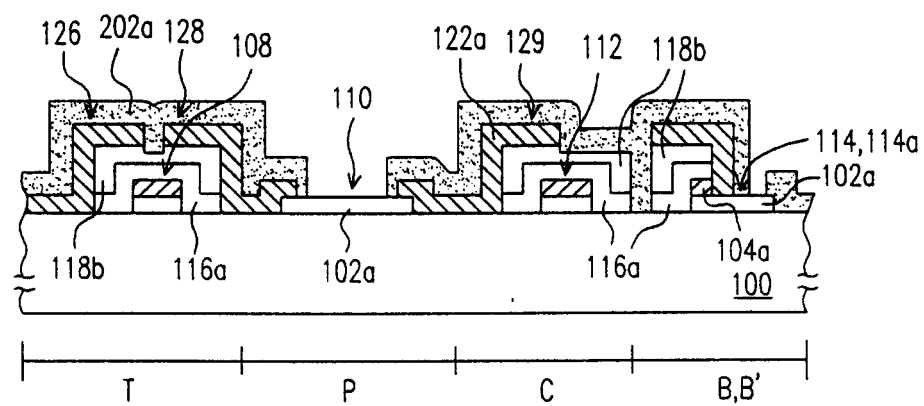


图 2H

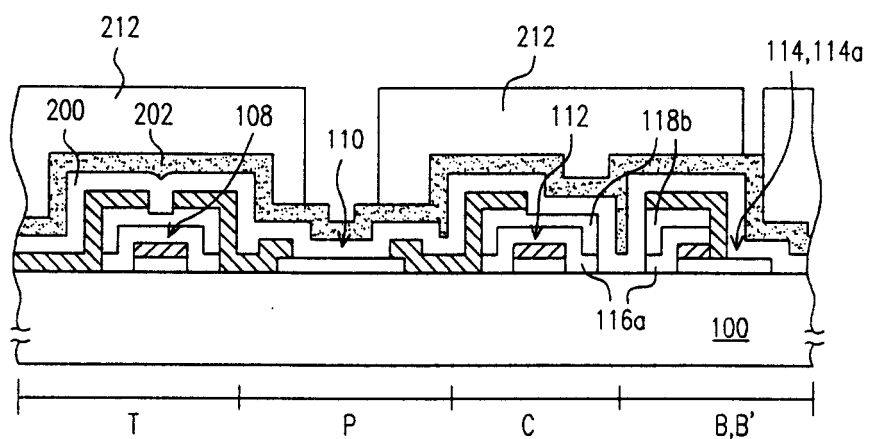


图 3A

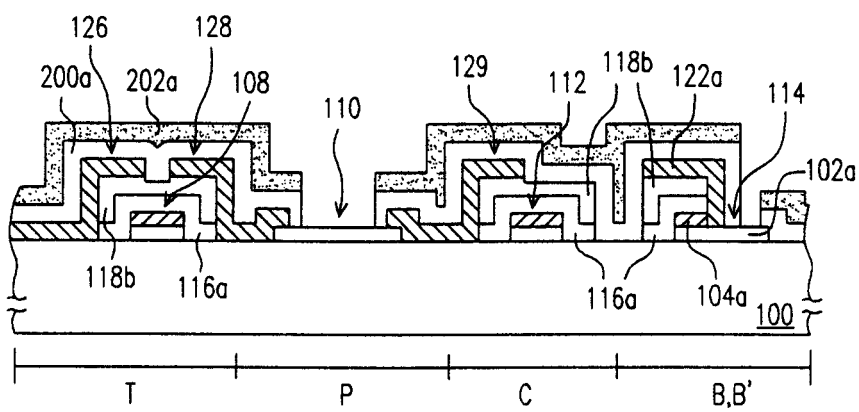


图 3B

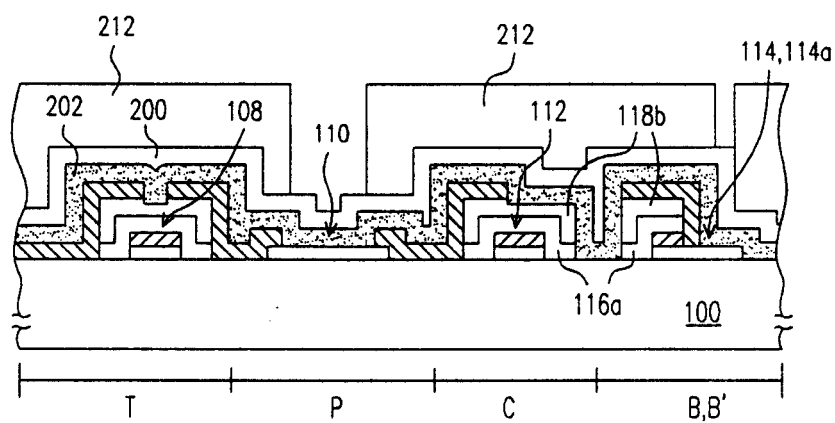


图 4A

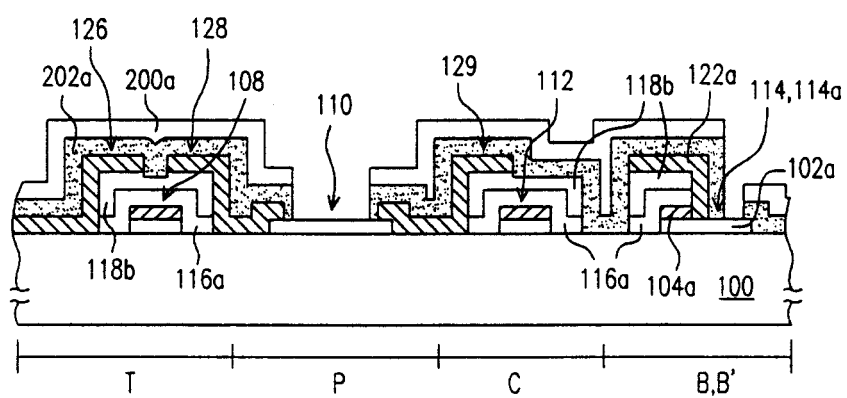


图 4B

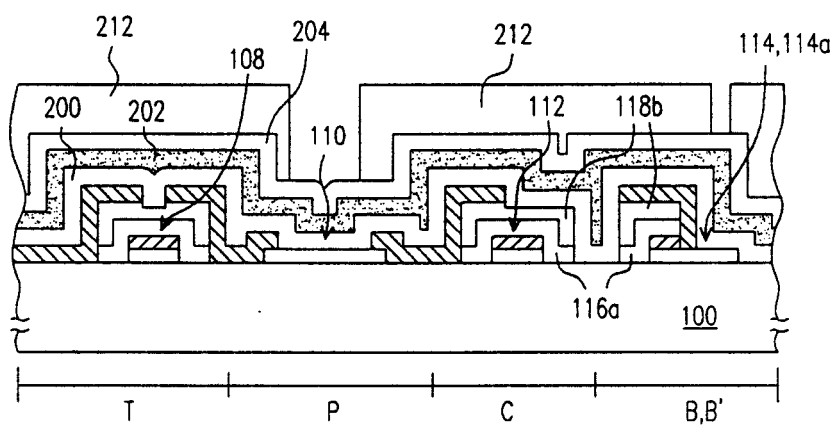


图 5A

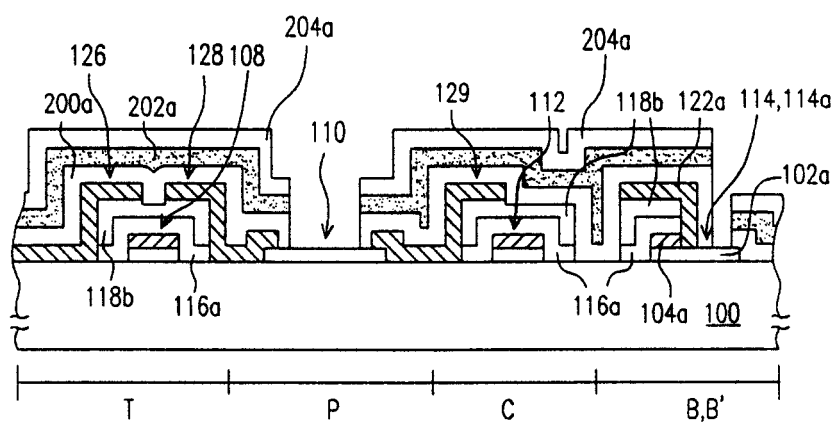


图 5B

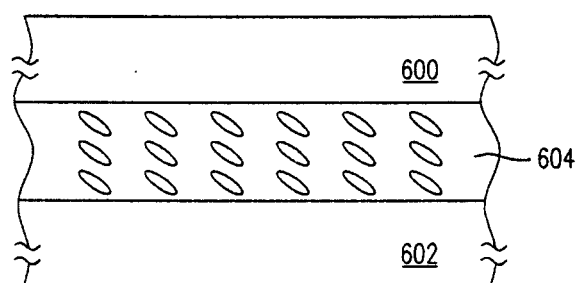


图 6

专利名称(译)	液晶显示器像素结构及其制造方法以及液晶显示面板		
公开(公告)号	CN1721959A	公开(公告)日	2006-01-18
申请号	CN200410063564.6	申请日	2004-07-12
[标]申请(专利权)人(译)	广辉电子股份有限公司		
申请(专利权)人(译)	广辉电子股份有限公司		
当前申请(专利权)人(译)	广辉电子股份有限公司		
[标]发明人	黄茂村 施明宏		
发明人	黄茂村 施明宏		
IPC分类号	G02F1/136 G02F1/133 H01L29/786 H01L21/00 G03F7/20		
代理人(译)	蔡胜利		
其他公开文献	CN100386689C		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种液晶显示器像素结构的制造方法，此方法包括在基板上形成透明导电层以及第一金属层，并图案化第一金属层以及透明导电层以定义出栅极图案与像素电极图案。接着在基板上方形成栅极绝缘层以及半导体层，并进行图案化制程以保留下栅极图案上方的栅极绝缘层以及半导体层，且移除像素电极图案的第一金属层。随后在基板上方形成一第二金属层，并图案化第二金属层以于保留下来的半导体层上形成源极图案与漏极图案。然后，在基板上方形成一黑色材料层，并图案化此黑色材料层以形成黑矩阵图案，并使像素电极图案的透明导电层暴露出来。本发明还涉及由此制造的液晶显示器像素结构以及包含所述像素结构的液晶显示面板。

