

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

G02F 1/136

G02F 1/1335

G02F 1/133

H01L 29/786

H01L 21/00



# [12] 发明专利申请公开说明书

[21] 申请号 200410083703.1

[43] 公开日 2005 年 4 月 20 日

[11] 公开号 CN 1607442A

[22] 申请日 2004. 10. 14

[21] 申请号 200410083703.1

[30] 优先权

[32] 2003. 10. 14 [33] KR [31] 10-2003-0071392

[32] 2003. 10. 14 [33] KR [31] 10-2003-0071394

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 张允琼 南承熙

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

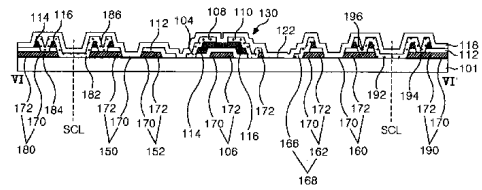
代理人 徐金国 梁 挥

权利要求书 5 页 说明书 18 页 附图 42 页

[54] 发明名称 液晶显示面板及其制造方法

[57] 摘要

本发明提供了一种液晶显示面板及其制造方法，所述的液晶显示面板包括薄膜晶体管阵列基板结构，薄膜晶体管阵列基板结构包括：基板；栅线和数据线；淀积在基板上，并用设置在其间的栅绝缘图形使其相互绝缘；薄膜晶体管，设置在栅线和数据线的交叉点；淀积的保护膜，用于保护薄膜晶体管；和连接到栅线和数据线中的每根线的焊盘结构；包括透明导电膜和数据金属层的焊盘结构；和与薄膜晶体管阵列基板结构连接的滤色片阵列基板结构，其特征是，保护膜淀积在滤色片阵列基板结构与薄膜晶体管阵列基板结构重叠的区域内，以使数据金属层或透明导电膜沿基板的侧边部分暴露。



I S S N 1 0 0 8 - 4 2 7 4

1、一种液晶显示面板，包括薄膜晶体管阵列基板结构，和与薄膜晶体管阵列基板结构连接的滤色片阵列基板结构，所述的薄膜晶体管阵列基板结构包  
5 括：

基板；

栅线和数据线，其淀积在基板上，并用设置在其间的栅绝缘图形使其相互  
绝缘；

薄膜晶体管，其设置在栅线和数据线的交叉点；

10 淀积的保护膜，用于保护薄膜晶体管；和

分别连接到栅线和数据线中的每根线的焊盘结构，所述的焊盘结构包括透  
明导电膜和数据金属层；

其中，保护膜淀积在滤色片阵列基板结构与薄膜晶体管阵列基板结构重叠  
的区域内，由此使数据金属层或透明导电膜沿着基板的侧边部分暴露。

15 2、按照权利要求1的液晶显示面板，其特征是，焊盘结构包括：

栅焊盘，其连接到栅线，并包括与栅线的材料相同的透明导电膜材料；和  
数据焊盘，其连接到数据线，并包括与数据线的材料相同的透明导电膜材  
料。

3、按照权利要求1的液晶显示面板，其特征是，薄膜晶体管包括：

20 连接到栅线的栅电极；

连接到数据线的源电极；

设置成与源电极相对的漏电极；和

半导体图形，覆盖栅电极，其间设置有栅绝缘图形，并限定源电极与漏  
电极之间的沟道部分。

25 4、按照权利要求1的液晶显示面板，其特征是，栅线和栅电极包括透明  
导电材料和与焊盘结构的材料相同的栅金属膜材料。

5、按照权利要求1的液晶显示面板，其特征是，透明导电材料包括TO，  
ITO，IZO和ITZO中的至少一种。

30 6、按照权利要求4的液晶显示面板，其特征是，栅材料包括钼(Mo)，铜  
(Cu)，钽(Ta)和钛(Ti)中的至少一种。

7、按照权利要求 1 的液晶显示面板，其特征是，金属层包括钼 (Mo)，铬 (Cr)，钛 (Ti)，钽 (Ta) 和 MoW 中的至少一种。

8、按照权利要求 1 的液晶显示面板，还包括形成在保护膜上与保护膜相同图形的定向膜。

5 9、按照权利要求 1 的液晶显示面板，还包括：

多个焊盘，每个焊盘连接到设置在显示区的栅线和数据线中的每根线，多个包括透明导电膜和栅金属膜的焊盘，其中，透明导电膜的一部分沿着薄膜晶体管阵列基板结构的划线暴露。

10、一种液晶显示面板的制造方法，包括以下步骤：

10 基板上形成第一导电图形组和像素电极，第一导电图形组包括：栅线，栅电极，栅焊盘和数据焊盘，每一个焊盘都包括透明导电膜，；

在已经形成有第一导电图形组和像素电极的基板上形成半导体图形和栅绝缘图形；

15 已经形成有半导体图形和栅绝缘图形的基板上形成第二导电图形组，第二导电图形组包括：数据线，源电极，和漏电极；

用第一导电图形组，半导体图形，和第二导电图形组形成薄膜晶体管；

基板上形成保护膜和薄膜晶体管，以此保护薄膜晶体管；

在保护膜上除包括栅焊盘和数据焊盘的区域之外的区域内形成定向膜；

20 用定向膜作掩模从焊盘区的一部分除去保护膜，暴露包含在焊盘区中的透明导电膜；和

沿着划线对基板进行划线，划线横过连接到数据焊盘和栅焊盘的短路线，

其中，将短路线设置成可在划线步骤中使透明导电膜和数据金属层中的至少一个沿着基板的侧边部分暴露。

25 11、按照权利要求 10 的方法，其进一步包括用第二导电图形、栅绝缘图形和半导体图形中的至少一个作掩模，使包含在短路线，像素电极，栅焊盘和数据焊盘中的透明导电膜的各部分曝光的步骤。

12、按照权利要求 10 的方法，其进一步包括：形成与短路线相连的短路棒的步骤。

30 13、按照权利要求 12 的方法，其特征是，短路棒、栅线和栅电极中的至少一个包括与焊盘结构材料相同的透明导电材料和栅金属膜。

14、按照权利要求 12 的方法，其特征是，短路线形成为与数据金属层连续，和连接到短路棒和数据焊盘或栅焊盘，其中，多个穿过栅绝缘图形，和半导体图形的短路接触孔暴露短路棒，数据焊盘，和栅焊盘。

5 15、按照权利要求 12 的方法，其特征是，短路棒包括与短路线的材料相同的数据金属层材料。

16、按照权利要求 13 的方法，其特征是，短路线包括接触数据焊盘，栅焊盘，和短路棒的栅金属膜的数据金属层。

10 17、按照权利要求 10 的方法，其特征是，短路线包括透明导电材料和栅金属膜材料，其中，沿着基板的划线除去栅金属膜的一部分，以暴露透明导电膜。

18、按照权利要求 10 的方法，其特征是，透明导电膜包括 TO，ITO，IZO 和 ITZO 中的至少一种。

19、按照权利要求 13 的方法，其特征是，栅金属膜包括钼 (Mo)，铜 (Cu) 钽 (Ta) 和钛 (Ti) 中的至少一种。

15 20、按照权利要求 17 的方法，其特征是，栅金属膜包括钼 (Mo)，铜 (Cu) 钽 (Ta) 和钛 (Ti) 中的至少一种。

21、按照权利要求 10 的方法，其特征是，数据金属膜包括钼 (Mo)，铜 (Cu) 钽 (Ta)，钛 (Ti) 和 MoW 中的至少一种。

20 22、按照权利要求 10 的方法，其特征是，用定向膜作掩模从部分焊盘区除去保护膜以暴露设置在焊盘区中的透明导电膜的步骤包括：

在设置有保护膜的基板上印刷定向膜；和

用定向膜作掩模从部分焊盘区蚀刻保护膜。

23、一种液晶显示面板的制造方法，包括以下步骤：

25 设置薄膜晶体管阵列基板结构，其具有：其间用栅绝缘图形使其相互绝缘的淀积在基板上的栅线和数据线，设置在栅线与数据线的交叉点的薄膜晶体管，连接到薄膜晶体管的像素电极，用于保护薄膜晶体管而淀积的保护膜，连接到栅线和数据线中的每根线并包括透明导电膜和数据金属层的焊盘结构；

连接滤色片阵列基板结构和薄膜晶体管阵列基板结构；和

30 在薄膜晶体管阵列基板结构与滤色片阵列基板结构重叠的区域中设置保护膜，以使数据金属层或透明导电膜沿着基板的侧边部分暴露。

24、按照权利要求 23 的方法，其特征是，设置薄膜晶体管阵列基板结构的步骤包括：

基板上形成第一导电图形组，和像素电极，第一导电图形组包括：栅线，栅电极，栅焊盘和数据焊盘，每个部件均包括透明导电膜；

5 在已经形成有第一导电图形组和像素电极的基板上形成半导体图形和栅绝缘图形；

在已经形成有半导体图形和栅绝缘图形的基板上形成第二导电图形组，第二导电图形组包括：数据线，源电极，和漏电极；

10 用第一导电图形组，半导体图形，栅绝缘图形，和第二导电图形组形成薄膜晶体管；

在基板和薄膜晶体管上设置保护薄膜晶体管的保护膜；

在保护膜上除包括栅焊盘和数据焊盘的区域以外的区域形成定向膜；

用定向膜作掩模，从部分焊盘区除去保护膜，以暴露包含在焊盘区中的透明导电膜；和

15 沿着划线对基板进行划线，划线横过连接到数据焊盘和栅焊盘的短路线，其中，将短路线设置成可在划线步骤中使透明导电膜和数据金属层中的至少一个沿着基板的侧边部分暴露。。

25、按照权利要求 24 的方法，其进一步包括用第二导电图形，栅绝缘图形，和半导体图形中的至少一个作掩模，暴露包含在短路线，像素电极，栅焊盘和数据焊盘中的透明导电膜的各部分的步骤。

26、按照权利要求 24 的方法，其进一步包括形成与短路线相连的短路棒的步骤。

27、按照权利要求 26 的方法，其特征是，短路棒，栅线，和栅电极中的至少一个包括与焊盘结构的材料相同的透明导电膜材料和栅金属膜材料。

25 28、按照权利要求 26 的方法，其特征是，短路线形成为与数据金属层连续，和连接到短路棒和数据焊盘或栅焊盘，其中，多个穿过栅绝缘图形，和半导体图形短路接触孔暴露短路棒，数据焊盘，和栅焊盘。

29、按照权利要求 26 的方法，其特征是，短路棒包括与短路线的材料相同的数据金属层材料。

30 30、按照权利要求 27 的方法，其特征是，短路线包括与数据焊盘，栅焊

盘，和短路棒的栅金属膜相接触的数据金属层。

31、按照权利要求 24 的方法，其特征是，短路线包括透明导电材料和栅金属膜材料，其中，沿着基板的划线除去栅金属膜的一部分，以暴露透明导电膜。

5        32、按照权利要求 24 的方法，其特征是，透明导电膜包括 T0，ITO，IZO 和 ITZO 中的至少一种。

33、按照权利要求 27 的方法，其特征是，栅金属膜包括钼 (Mo)，铜 (Cu) 钽 (Ta) 和钛 (Ti) 中的至少一种。

10       34、按照权利要求 31 的方法，其特征是，栅金属膜包括钼 (Mo)，铜 (Cu) 钽 (Ta) 和钛 (Ti) 中的至少一种。

35、按照权利要求 24 的方法，其特征是，数据金属膜包括钼 (Mo)，铜 (Cu) 钽 (Ta)，钛 (Ti) 和 MoW 中的至少一种。

36、按照权利要求 23 的方法，其特征是，用滤色片阵列基板结构作掩模暴露焊盘区的透明导电膜的步骤包括：

15       用滤色片阵列基板结构作掩模经过蚀刻工艺从焊盘区除去保护膜。

## 液晶显示面板及其制造方法

5           本申请要求享有申请日为2003年10月14日在韩国专利局申请的申请号是No. P-2003-0071392和申请日为2003年10月14日在韩国专利局申请的申请号是No. P-2003-0071394的韩国专利申请的权益，其在此引用以作参考。

### 技术领域

10           本发明涉及液晶显示器件，特别涉及用以减少掩模工序数量并防止短路线腐蚀的液晶显示面板及其制造方法。

### 背景技术

15           通常，液晶显示器（LCD）通过使用彼此相对设置的上基板与下基板上分别设置的像素电极与公用电极之间形成的电场来驱动液晶。LCD控制穿过液晶所加的电场和相应的液晶透光度，由此显示所需的图像。

          LCD包括：薄膜晶体管阵列基板结构；和与其彼此相对连接的滤色片阵列基板；保持两个基板之间恒定的盒间隙的衬垫料；和填充到盒间隙中的液晶。薄膜晶体管基板结构包括：多根信号线和多个薄膜晶体管，和涂覆在其上的用于使液晶取向的定向膜。滤色片阵列基板结构包括：用于提供颜色的滤色片，  
20           用于防止漏光的阵列黑阵列，和涂覆在其上的用于使液晶取向的定向膜。

          这种LCD中，薄膜晶体管基板结构需用一种包括了要求多个掩模工序的半导体工序的复杂工艺来制造。这些工艺导致了液晶显示面板的制造成本明显增加。为了克服该缺点，已经开发了可减少掩模工序数量的薄膜晶体管阵列基板  
25           结构。由于一个掩模工序可以包含几个工序，例如，薄膜淀积、光刻、蚀刻、剥离光刻胶、和验收工序等等，由此可以减少掩模工序的总数量。近年来，比现有的五-轮掩模工序少了一轮的四-轮掩模工序变成了薄膜晶体管的标准掩模工序。

          图1是采用四-轮掩模工序的现有的下薄膜晶体管阵列基板的平面示意图，  
30           和图2是沿图1中II-II'线剖开的薄膜晶体管阵列基板结构的剖视图。参

见图 1 和图 2, 薄膜晶体管阵列基板结构包括: 设置在下基板 1 上相互交叉的其  
其间有栅绝缘图形 12 的栅线 2 和数据线 4、在交叉结构处设置的用于施加栅  
极信号的栅线 2 和用于施加数据信号的数据线 4, 由此限定像素区 5。而且,  
薄膜晶体管阵列基板包括: 在每个交叉点设置的薄膜晶体管 30、在交叉点限  
5 定的单元区设置的像素电极 22、连接到栅线 2 的栅焊盘 50、和连接到数据线  
4 的数据焊盘 60。

薄膜晶体管 30 包括: 连接到栅线 2 的栅电极 6、连接到数据线 4 的源电  
极 8、和连接到像素电极 22 的漏电极 10。薄膜晶体管 30 响应来自栅线 2 的栅  
信号使得像素信号在数据线 4 上充电并保持在像素电极 22 上。而且, 薄膜晶  
10 体管 30 包括: 有源层 14, 它覆盖其间具有栅绝缘图形 12 的栅电极 6, 由此限  
定源电极 8 与漏电极 10 之间的沟道。

有源层 14 还覆盖数据线 4 和下数据焊盘电极 62。有源层 14 上设置欧姆  
接触层 16, 以构成与数据线 4 和源电极 8 的接触点、构成与漏电极 10 和下数  
据焊盘电极的接触点。像素电极 22 经穿过保护膜 18 的第一接触孔 20 连接到  
15 薄膜晶体管 30 的漏电极 10 并设置在像素区 5。

因此, 在经薄膜晶体管 30 加有像素信号的像素电极 22 与加有基准电压的  
公用电极 (未示出) 之间形成电场。薄膜晶体管阵列基板结构与滤色片阵列基  
板结构之间的液晶分子因这种电场引起的介电各向异性而旋转。像素区 5 上  
的透光率随着液晶分子的旋转程度而变化, 由此形成灰度。

20 栅焊盘 50 连接到栅驱动器 (未示出), 以向栅线 2 提供栅信号。栅焊盘  
50 包括: 下栅焊盘电极 52, 它从栅线 2 伸出; 和上栅焊盘电极 54, 它经穿过  
栅绝缘图形 12 和保护膜 18 的第二接触孔 56 连接到下栅焊盘电极 52。

数据焊盘 60 连接到数据驱动器 (未示出) 以向数据线 4 提供数据信号。  
数据焊盘 60 包括: 下数据焊盘电极 62, 它从数据线 4 伸出; 和上数据焊盘电  
25 极 64, 它经穿过保护膜 18 的第三接触孔 62 连接到上数据焊盘电极 64, 上数  
据焊盘电极 64 连接到下数据焊盘电极 62。

以下参见图 3A 到图 3D 详细描述采用四-轮掩模工序的具有上述结构的薄  
膜晶体管阵列基板结构的制造方法。参见图 3A, 第一导电图形组包括: 用第  
一掩模工序在下基板 1 上形成的栅线 2、栅电极 6、和下栅焊盘电极 52。更具  
30 体地说, 用例如溅射的淀积方法在下基板 1 上形成栅金属膜。然后, 用第一掩

模通过光刻腐蚀工艺对栅金属膜构图，形成第一导电图形组，所述的第一导电图形组包括：栅线 2、栅电极 6、和下栅焊盘电极 52。栅金属膜用铝族金属等构成。

参见图 3B，在设置有第一导电图形组的下基板 1 上方涂覆栅绝缘图形 12。  
5 而且，用第二掩模工序在栅绝缘图形 12 上形成：包括有源层 14 和欧姆接触层 16 的半导体图形；和包括数据线 4、源电极 8、漏电极 10、和下数据焊盘电极 62 的第二导电图形组。

更具体地说，在下基板 1 上顺序形成多个膜层。用例如等离子体增强型化学汽相淀积（PECVD）和溅射等淀积方法在已形成有第一导电图形组的下基板  
10 1 上顺序淀积栅绝缘图形 12、非晶硅层、n+非晶硅层、和数据金属层。这里，用例如氮化硅（SiN<sub>x</sub>）或氧化硅（SiO<sub>x</sub>）的无机绝缘材料形成栅绝缘图形 12。数据金属层用选择自钼（Mo）、钛（Ti）、钽（Ta）或钼合金等的材料构成。

然后，用第二掩模工序通过光刻在数据金属层上形成光刻胶图形。该工艺中，使用在薄膜晶体管的沟道部分具有衍射曝光部分的衍射曝光掩模，由此，  
15 使得沟道部分的光刻胶图形的高度低于其它源/漏图形部分。随后，用光刻胶图形通过湿蚀刻对源/漏金属层构图，形成包括数据线 4、源电极 8、和集成到源电极 8 的漏电极 10 的第二导电图形组。

然后，用相同的光刻胶图形用干蚀刻工艺对 n+非晶硅层和非晶硅层同时构图，形成欧姆接触层 16 和有源层 14。用灰化工艺从沟道部分除去具有较低  
20 高度的光刻胶图形，然后，用干蚀刻工艺蚀刻沟道部分的源/漏金属层和欧姆接触层 16。暴露沟道部分的有源层 14，使源电极 8 从漏电极 10 断开。然后，用剥离工艺除去留在第二导电图形组上的光刻胶图形。

参见图 3C，在设置有第二导电图形组的栅绝缘图形 12 上形成包括第一到第三接触孔 20、26 和 66 的保护膜 18。用例如等离子体增强型化学汽相淀积  
25 （PECVD）的淀积方法在整个栅绝缘图形 12 上形成保护膜 18。然后，用第三掩模通过光刻和蚀刻工艺对保护膜 18 构图，形成第一到第三接触孔 20、56 和 66。第一接触孔 20 穿过保护膜 18，暴露漏电极 10，而第二接触孔 56 穿过保护膜 18 和栅绝缘图形 12，暴露下栅焊盘电极 52。第三接触孔 66 穿过保护膜 18，暴露下栅焊盘电极 52。这里，当使用具有大的干蚀刻速度的金属，例  
30 如钼（Mo），用作数据金属层时，第一和第三接触孔 20 和 66 分别穿过漏电极

10 和下数据焊盘电极 62，暴露其侧表面。保护膜 18 用与栅绝缘图形 12 相同的无机绝缘材料构成，或者，用有机绝缘材料构成，例如，具有小介电常数的丙烯酸有机化合物、BCB（苯并环丁烯）或 PFCB（全氟环丁烷）等。

参见图 3D，用第四掩模工序在保护膜 18 上形成包括像素电极 22、上栅焊盘电极 54 和上数据焊盘电极 64 的第三导电图形组。更具体地说，用例如溅射等的淀积方法在保护膜 18 上涂覆透明导电膜。然后，用第四掩模通过光刻和蚀刻工艺对透明导电膜构图，形成包括像素电极 22、上栅焊盘电极 54 和上数据焊盘电极 64 的第三导电图形组。像素电极 22 经第一接触孔 20 电连接到漏电极 10。上栅焊盘电极 54 经第二接触孔 56 电连接到下栅焊盘电极 52。上数据焊盘电极 64 经第三接触孔 66 电连接到下数据焊盘电极 62。用选择自铟-锡-氧化物 (ITO)、氧化锡 (TO)、铟-锡-锆氧化物 (ITZO)、或铟-锆-氧化物的材料形成透明导电膜。

如上所述，现有的薄膜晶体管阵列基板结构及其制造方法采用四-轮掩模工序，所以与采用五轮掩模工序的制造方法相比，可以减少制造工序的总数量，因此，降低了制造成本。但是，由于四-轮掩模工序仍然具有复杂的制造工艺，限制了制造成本的降低，因而要求提出更简单的制造工艺，以进一步降低制造成本。

如图 4A 所显示的，现有的液晶显示面板的薄膜晶体管阵列基板结构包括：经栅短路线 82 连接到栅焊盘 50 的栅短路棒 80、经数据短路线 92 连接到数据焊盘 60 的数据短路棒 90。包含该所述特征是为了进行质量检测，用于在四轮掩模工序完成后检验信号线短路和破损。如图 4B 所显示的，用短路棒 80 和 90 检测到液晶显示面板的不良性能后，下基板 1 沿着划线 SCL（横过栅短路线 82 和数据短路线 92）剖开，然后，栅短路线 82 和数据短路线 92 将沿着下基板 1 的侧表面暴露。这种情况下，抗腐蚀性差的金属，例如，用铝或铜形成的栅短路线 82 变成在高温潮湿环境下容易被腐蚀的金属。此外，向驱动薄膜晶体管 (TFT) 施加的电场也会引起金属腐蚀。这些腐蚀现象还会引起以下这些问题，例如，当具有足够时间的情况下，金属腐蚀会导致栅焊盘 50 和数据焊盘 60 以及栅线 2 和数据线 4 腐蚀。

## 30 发明内容

因此,本发明提供一种液晶显示面板及其制造方法,其基本上克服了由于现有技术中存在的缺点所引起的一个或多个问题。

本发明的目的是提供一种液晶显示面板及其制造方法,其能在将短路棒连接到焊盘时,可以防止短路线的腐蚀。

5 以下将描述本发明的其他优点,通过以下的说明,或通过实践本发明所进行的学习,可以更好地理解本发明。本发明的这些优点将通过说明书的文字说明和权利要求书以及附图中显示的具体结构来实现和达到。

为了实现和达到这些优点和其他优点,按照本发明的目的,作为广义和具体的描述,包括薄膜晶体管阵列基板结构的液晶显示面板包括:基板、淀积在基板上并用其间的栅绝缘图形彼此绝缘的栅线 and 数据线、位于栅线与数据线的交叉点处的薄膜晶体管、用于保护薄膜晶体管所淀积的保护膜、和连接到栅线和数据线中的每一根线的焊盘结构,焊盘结构包括透明导电膜和数据金属层、和与薄膜晶体管阵列基板结构连接的滤色片阵列基板结构。其中,保护膜淀积在薄膜晶体管阵列基板结构与滤色片阵列基板结构重叠的区域中,由此使数据金属层或透明导电膜沿着基板的侧边部分暴露。

按照本发明的另一个技术方案,液晶显示面板的制造方法包括以下步骤:形成第一导电图形组的步骤,第一导电图形组包括:栅线、栅电极、每个都包括透明导电膜的栅焊盘和数据焊盘、和基板上的像素电极;形成有第一导电图形组和像素电极的基板上形成半导体图形和栅绝缘图形的步骤;形成第二导电图形组的步骤,第二导电图形组包括:在形成有半导体图形和栅绝缘图形的基板上的数据线、源电极、和漏电极;由第一导电图形组、半导体图形、栅绝缘图形、和第二导电图形组来形成薄膜晶体管的步骤;在基板和薄膜晶体管上设置保护膜用以保护薄膜晶体管的步骤;在保护膜上除了包括栅焊盘和数据焊盘的区域之外的区域形成定向膜的步骤;用定向膜作掩模,从焊盘区部分除去保护膜,以暴露焊盘区中包括的透明导电膜的步骤;和沿着横过连接到数据焊盘和栅焊盘的短路线的划线在基板上划线的步骤,其中,设置短路线,以便在划线步骤中使透明导电膜和数据金属层中的至少一个沿着基板的侧边部分暴露。

按照本发明的另一个技术方案,液晶显示面板的制造方法包括以下步骤:形成薄膜晶体管阵列基板结构的步骤,薄膜晶体管阵列基板结构包括:淀积在基板上并用其间的栅绝缘图形彼此绝缘栅线和数据线、位于栅线与数据线的交

叉点处的薄膜晶体管、连接到薄膜晶体管的像素电极、用于保护薄膜晶体管所淀积的保护膜、连接到栅线和数据线中的每一根线并包括透明导电膜和数据金属层的焊盘结构；连接滤色片阵列基板结构和薄膜晶体管阵列基板结构的步骤；和在薄膜晶体管阵列基板结构与滤色片阵列基板结构重叠的区域内设置保护膜

5 的步骤，以使数据金属层或透明导电膜沿着基板的侧边部分暴露。

应该理解，以上的总体说明和以下的详细说明都是范例性的说明，其目的是更进一步解释所要求保护的本发明。

## 附图说明

10 说明书中所包括的附图是为了更好地了解本发明，附图包括在说明书中并作为说明书的一个组成部分，附图显示出本发明的实施例，与说明书一起说明本发明的原理。附图中：

图 1 是显示现有的薄膜晶体管阵列基板结构的结构的平面示意图；

图 2 是沿着图 1 中 II-II'线剖开的薄膜晶体管阵列基板结构的剖视图；

15 图 3A 到图 3D 是显示图 2 所示的薄膜晶体管阵列基板结构的制造方法的一步接一步的步骤的示意图；

图 4A 和图 4B 分别是平面图和剖视图，显示形成图 1 和图 2 所示的栅焊盘和数据焊盘用的延伸的栅短路棒和数据短路棒；

20 图 5 是显示按照本发明第一实施例的薄膜晶体管阵列基板结构的结构的平面示意图；

图 6 是沿着图 5 中 VI-VI'线剖开的薄膜晶体管阵列基板结构的剖视图；

图 7A 到图 7C 是剖视图，说明按照本发明第一实施例的薄膜晶体管阵列基板结构的制造方法；

25 图 8A 到图 8E 是剖视图，具体说明图 7C 所显示的薄膜晶体管阵列基板结构的制造方法中的第三掩模工序；

图 9 是显示按照本发明第二实施例的薄膜晶体管阵列基板结构的结构的平面示意图；

图 10 是沿着图 9 中 X-X'线剖开的薄膜晶体管阵列基板结构的剖视图；

30 图 11A 到图 11C 是剖视图，说明图 10 中显示的薄膜晶体管阵列基板结构的制造方法；

图 12 是显示按照本发明第三实施例的薄膜晶体管阵列基板结构的结构的平面示意图；

图 13 是沿着图 12 中 XIII-XIII' 线剖开的薄膜晶体管阵列基板结构的剖视图；

5 图 14A 到图 14C 是剖视图，说明图 10 中显示的薄膜晶体管阵列基板结构的制造方法；

图 15 是显示按照本发明第四实施例的薄膜晶体管阵列基板结构的结构的平面示意图；

10 图 16 是沿着图 15 中 XVI-XVI' 线剖开的薄膜晶体管阵列基板结构的剖视图；

图 17A 到图 17C 是剖视图，说明图 16 中显示的薄膜晶体管阵列基板结构的制造方法；

图 18A 到图 18E 是剖视图，具体说明图 17C 所显示的薄膜晶体管阵列基板结构的制造方法中的第三掩模工序；

15 图 19 是显示按照本发明第五实施例的包括薄膜晶体管阵列基板结构的液晶显示面板的剖视图；

图 20 是显示下基板的剖视图，其中按照本发明的数据金属层沿着其侧表面暴露；

20 图 21 是显示下基板的剖视图，其中按照本发明的透明导电膜沿着其侧表面暴露；和

图 22 是显示按照本发明第五实施例的包括薄膜晶体管阵列基板结构的液晶显示面板的另一个例子的剖视图。

### 具体实施方式

25 现在详细参见附图中显示的本发明的优选实施例。

以下将参见图 5 到图 22 详细说明本发明的优选实施例。

图 5 是显示按照本发明第一实施例的薄膜晶体管阵列基板结构的结构的平面示意图。图 6 是沿着图 5 中 VI-VI' 线剖开的薄膜晶体管阵列基板结构的剖视图。参见图 5 和图 6，薄膜晶体管阵列基板结构包括：用于显示图像的显示部分、给显示部分的信号线提供驱动信号的焊盘部分、和检验显示部分的性能

30

的短路部分。

显示部分包括：相互交叉设置在下基板 101 上的栅线 102 和数据线 104，并线其间设置有栅绝缘图形 112。在确定像素区 105 的交叉结构处，设置栅线 102 以提供栅信号，设置数据线 104 以提供数据信号。显示部分还包括：设置在交叉点处的薄膜晶体管 130，和设置在用交叉结构限定的像素区的像素电极 122。薄膜晶体管 130 响应栅线 102 上的栅信号将像素信号在数据线 104 上充电并保持在像素电极 122 上。

薄膜晶体管 130 包括：连接到栅线 102 的栅电极 106；连接到数据线 104 的源电极 108；和连接到像素电极 122 的漏电极 110。另外，薄膜晶体管 130 包括：有源层 114，它覆盖具有设置在其间的栅绝缘图形 112 的栅电极 106，用以确定源电极 108 与漏电极 110 之间的沟道。有源层 114 上还设置有欧姆接触层 116，用于构成与数据线 104 和漏电极 110 的接触点。

像素电极 122 直接连接到薄膜晶体管 130 的漏电极 110，并设置在像素区 105。像素电极 122 包括：在像素区 105 暴露和形成的透明导电膜 170、和金属膜 172 设置在与透明导电膜 170 上的漏电极 110 对应的部分处。

因此，经薄膜晶体管 130 供给像素信号的像素电极 122 与供给基准电压的公用电极（未示出）之间形成电场。该电场使设置在薄膜晶体管阵列基板结构与滤色片阵列基板结构之间的液晶分子由于介电各向异性而旋转。像素区 105 上的透光率随着液晶分子的旋转程度而变化，由此形成灰度。

焊盘部分包括：从栅线 102 延伸出的栅焊盘 150，从数据线 104 延伸出的数据焊盘 160。栅焊盘 150 连接到栅驱动器（未示出），栅驱动器产生栅信号，并经栅链路 152 将栅信号供给栅线 102。栅焊盘 150 具有一可以暴露包括在栅焊盘 150 和连接到栅线 102 的栅链路 152 两者中的透明导电膜 170 的结构。数据焊盘 160 连接到数据驱动器（未示出），数据驱动器产生数据信号，并经数据链路 168 将数据信号供给数据线 104。数据焊盘 160 具有一可以暴露包括在连接到数据 104 的数据链路 168 中的透明导电膜 170 的结构。这里，数据链路 168 包括与栅链路 152 同时形成的下数据链路电极 162，和连接到数据线 104 的上数据链路电极 166。

短路部分包括短路棒，它供给检验信号，以检验包括栅线 102 和数据线 104 的信号线的性能，和薄膜晶体管 130 的性能，而且，短路棒连接到地电压

源 GND，在制造工艺过程中截断输入到液晶显示面板的信号线的静电，以防止薄膜晶体管 130 受到静电的影响。

短路棒包括经栅焊盘 150 连接到栅线 102 的栅短路棒 180，和经数据焊盘 160 连接到数据线 104 的数据短路棒 190。栅短路棒 180 具有一可以暴露其上形成的透明导电膜 170 和栅金属膜 172 的结构。栅短路棒 180 经栅短路线 182 电连接到栅焊盘 150。数据短路棒 190 具有一可以暴露其上形成的透明导电膜 170 和栅金属膜 172 的结构。数据短路棒 190 经数据短路线 192 电连接到数据焊盘 160。栅短路线 182 和数据短路线 192 用与数据线相同的金属形成，例如，用诸如钼 (Mo)、铬 (Cr)、钛 (Ti)、钽 (Ta) 或 MoW 等具有强抗腐蚀性的金属形成。

栅短路线 182 分别经第一接触孔 184 和第二接触孔 186 连接到栅短路棒 180 和栅焊盘 150。第一接触孔 184 和第二接触孔 186 形成为穿过绝缘膜 112，有源层 114、和欧姆接触层 116。数据短路线 192 分别经第三短路接触孔 194 和第四短路接触孔 196 连接到数据短路棒 190 和数据焊盘 160。第三短路接触孔 194 和第四短路接触孔 196 形成为经绝缘膜 112、有源层 114、和欧姆接触层 116 穿过栅焊盘 160。

栅短路线 182 和数据短路线 192 用具有强抗化学腐蚀性的金属形成。用于形成短路线 182 和 92 的数据金属层 109 在划线工艺过程中沿着下基板 101 的侧表面暴露。这就能防止短路线 182 和 192 被腐蚀，而且，能防止栅焊盘 150 和数据焊盘 160 被腐蚀。

图 7A 到图 7C 是沿着 VI-VI' 线剖开的剖视图，说明按照本发明第一实施例的薄膜晶体管阵列基板结构的制造方法，参见图 7A，在下基板 101 上，用第一掩模工序形成像素电极 122；和包括栅线 102、栅电极 106、栅链路 152、栅焊盘 150、数据焊盘 160、下数据链路电极 162、栅短路线条 180、和数据短路棒 190 的第一导电图形组。

更具体地说，用例如溅射的淀积方法在下基板 101 上顺序淀积透明导电膜 170 和栅金属膜 172。透明导电膜 170 用诸如铟-锡-氧化物 (ITO)、氧化锡 (TO)、铟-锡-锆氧化物 (ITZO)、铟-锆-氧化物 (IZO) 等透明导电材料形成。栅金属膜 172 用诸如铝族金属，钼 (Mo)，铜 (Cu) 等金属形成，然后，用第一掩模通过光刻和蚀刻工艺对透明导电膜 170 和栅金属膜 172 构图，形成像素电极

122 和第一导电图形组。

参见图 7B, 用第二掩模工序在已经形成有第一导电图形组的下基板 101 上形成栅绝缘图形 112 和包括有源层 114 和欧姆接触层 116 的半导体图形。更具体地说, 用诸如 PECVD(等离子增强化学气相沉积法)和溅射等的淀积方法在  
5 下基板 101 上顺序形成栅绝缘图形 112 和有源层 114 和欧姆接触层 116。栅绝缘图形 112 用诸如氮化硅 ( $\text{SiN}_x$ ) 或氧化硅 ( $\text{SiO}_x$ ) 的无机绝缘材料形成。有源层 114 (即第一半导体层) 用不掺杂的非晶硅形成。欧姆接触层 116 (即第二半导体层) 用掺 N-型或 P-型杂质的非晶硅形成。然后, 用第二掩模经过蚀刻工艺对栅绝缘图形 112 和第一和第二半导体层构图, 形成覆盖栅线 102、栅  
10 电极 106、栅链路 152, 和数据链路 162 和半导体图形的栅绝缘图形 112。

半导体图形包括栅绝缘图形 112 上形成的有源层 114 和欧姆接触层 116。半导体图形的宽度大于第一导电图形组的宽度, 以防止在半导体图形的宽度小于栅电极 106 的宽度时可能发生的沟道特性损坏。而且, 第一到第四短路接触  
15 孔 184, 186, 194 和 196 设置成可以分别暴露部分栅短路棒 180, 栅焊盘 150, 数据短路棒 190 和数据焊盘 160。

参见图 7C, 在已经用第三掩模工序形成有栅绝缘图形 112 和半导体图形以及第一到第四短路接触孔 184, 186, 194 和 196 的下基板 101 上形成第二导  
20 电图形组, 所述第二导电图形组包括: 数据线 104, 源电极 108, 漏电极 110, 上数据链路电极 166, 栅短路线 182 和数据短路线 192。此外, 除去部分包含在数据焊盘 160、栅焊盘 150 和像素电极 122 中的栅金属膜 172, 暴露透明导电膜 170。

以下参见图 8A 到图 8E 说明第三掩模工序。如图 8A 所显示的, 用诸如溅射等淀积方法在已经形成有半导体图形的下基板 101 上顺序形成数据金属层  
25 109 和光刻胶膜 228。数据金属层 109 用诸如钼 (Mo), 铜 (Cu) 等金属形成。使第三掩模 220, 其为部分曝光掩模, 对准下基板 101 的上部。第三掩模 220 包括: 用透明材料制成的掩模基板 222, 设置在掩模基板 222 的屏蔽区 S1 处的屏蔽部分 224, 和设置在掩模基板 222 的部分曝光区 S3 处的衍射曝光部分 (或透反射部分 (transflective part)) 226。掩模基板 222 的其余部分 (不用作 S1 和 S3 的区域) 变成暴露区域 S2。

30 如图 8B 所显示的, 用第三掩模 220 除去光刻胶膜 228, 然后显影形成光

刻胶图形 230, 它具有在屏蔽区 S1 和部分曝光区 S3 处的与第三掩模 220 的屏蔽部分 224 和衍射曝光部分 226 对应的台阶覆盖层。

用光刻胶图形 230 作掩模通过湿蚀刻工艺对数据金属层 109 构图, 形成第二导电图形组。第二导电图形组包括: 数据线 104; 连接到数据线 104 的一端的源电极 108 和漏电极 110; 连接到数据线 104 的另一端的上数据链路电极 166; 栅短路线 182; 和数据短路线 192。另外, 用栅绝缘图形 112 作掩模除去第二导电图形组中的栅金属膜 172, 以暴露包含在数据焊盘 160 和栅焊盘 150 和像素电极 122 中的透明导电膜 170 的各部分。然后, 用光刻胶图形 230 作掩模通过干蚀刻形成对应于第二导电图形组的有源层 114 和欧姆接触层 116。这时, 除去淀积在除第二导电图形组之外的区域的有源层 114 和欧姆接触层 116。以此防止包括有源层 114 和欧姆接触层 116 的半导体图形引起的多个液晶单元之间的短路。

然后, 如图 8C 所显示的, 通过用氧 ( $O_2$ ) 等离子体的灰化工艺除去在部分曝光区 S3 具有较低高度的光刻胶图形 230。在屏蔽区 S1 的光刻胶图形 230 变成高度低于原始高度。光刻胶图形 230 用光刻胶图形 230 经过蚀刻工艺除去设置在部分曝光区 S3 (薄膜晶体管的沟道部分) 的数据金属层 109 和欧姆接触层 116, 由此使漏电极 110 从源电极 108 断开。而且, 如图 8D 所显示的, 用剥离工艺除去留在第二导电图形组上的光刻胶图形 230。然后, 如图 8E 所显示, 在基板 101 的整个表面上形成保护膜 118。保护膜 118 用与栅绝缘图形 112 相同的无机绝缘材料构成, 或者, 用有机绝缘材料构成, 例如, 具有小介电常数的丙烯酸有机化合物、BCB (苯并环丁烯) 或 PFCB (全氟环丁烷) 等。

图 9 是显示按照本发明第二实施例的薄膜晶体管阵列基板结构的结构的平面示意图。图 10 是沿着图 9 中 X-X' 线剖开的薄膜晶体管阵列基板结构的剖视图。图 9 和图 10 中显示的薄膜晶体管阵列基板结构具有元件与图 5 和图 6 中显示的薄膜晶体管阵列基板结构具有的元件相似, 只是栅短路棒 280 和数据短路棒 290 用具有强抗电化学腐蚀性的金属构成。因此, 对相同的元件不再详细说明。

栅短路棒 280 用与数据线 104 相同的金属构成, 例如, 用诸如钼 (Mo)、铬 (Cr)、钛 (Ti)、钽 (Ta) 或 MoW 等具有强抗腐蚀性的金属形成。栅短路棒 280 经栅短路线 282 电连接到栅焊盘 150。栅短路线 282 包括: 从横过划线 SCL

的栅短路棒 280 延伸出的第一栅短路线 282a, 和从栅焊盘 150 延伸出的第二栅短路线 282b。第一栅短路线 282a 和第二栅短路线 282b 经穿过源层 114 和欧姆接触层 116 的第一短路接触孔 284 电连接到栅绝缘图形 112。第一栅短路线 282a 用与栅短路棒 280 相似的方式用具有强抗电化学腐蚀性的金属构成。

5 第二栅短路线 282b 包括按与栅焊盘 150 相似的方式形成的透明导电膜 170 和栅金属膜 172。

数据的短路棒 290 用与数据线 104 相同的金属构成, 例如, 用诸如钼(Mo)、铬(Cr)、钛(Ti)、钽(Ta)或 MoW 等具有强抗腐蚀性的金属形成。数据的短路棒 290 经数据短路线 292 电连接到数据焊盘 160, 数据短路棒 290 包括: 从横过划线 SCL 的数据短路棒 290 延伸出的第一数据短路线 292a, 和从数据焊盘 160 延伸出的第二数据短路线 292b。第一数据短路线 292a 和第二数据短路线 292b 经穿过源层 114 和欧姆接触层 116 的第二短路接触孔 294 电连接到栅绝缘图形 112。第一数据短路线 292a 按与数据短路棒 290 相似的方式用具有强抗电化学腐蚀性的金属构成。第二数据短路线 292b 包括按与数据焊盘 160 相似的方式形成的透明导电膜 170 和栅金属膜 172。

10  
15

如上所述, 用与数据线 104 相同的具有强抗电化学腐蚀性的金属形成设置在对应于划线区的区域中的短路线 282a 和 292a。划线工艺过程中, 形成短路线 282a 和 292a 的金属沿着下基板 101 的侧表面暴露。从而防止短路线 282 和 292 被腐蚀, 并防止栅焊盘 150 和数据焊盘 160 被腐蚀。

以下描述按照本发明第二实施例的液晶显示面板的薄膜晶体管阵列基板结构的制造方法。如图 11A 所显示, 用第一掩模工序在下基板 101 上形成第一导电图形组, 第一导电图形组包括: 栅线 102, 栅电极 106, 第二栅短路线 282b, 第二数据短路线 292b, 栅焊盘 150 和数据焊盘 160。如图 11B 显示的, 用第二掩模工序形成具有第一和第二短路接触孔 284 和 294 和半导体图形(有源层 114 和欧姆接触层 116)的栅绝缘图形。如图 11C 显示的, 形成第二导电图形组, 第二导电图形组包括: 栅短路棒 280, 数据短路棒 290, 第一栅短路线 280a, 第一数据短路线 290a, 源电极 108, 漏电极 110, 数据线 104 和上数据链路电极 116。用第三掩模工序暴露包含在栅焊盘 150 和数据焊盘 160 和像素电极 122 中的透明导电膜的各部分。然后, 在下基板 101 的整个表面上形成保护薄膜晶体管 130 的保护膜 118。

20  
25  
30

图 12 是显示按照本发明第三实施例的薄膜晶体管阵列基板结构的结构的平面示意图。图 13 是沿着图 12 中 XIII-XIII'线剖开的薄膜晶体管阵列基板结构的剖视图。图 12 和图 13 中显示的薄膜晶体管阵列基板结构与图 5 和图 6 中显示的薄膜晶体管阵列基板结构具有相似的元件，只是暴露包含在栅短路棒 380 和数据短路棒 390 中的透明导电膜 170 暴露。因此不再详细描述相同的元件。

栅短路棒 380 经栅短路线 382 电连接到栅焊盘 150。栅短路棒 380 具有这样的结构，其可使形成栅短路线 382 的区域被透明导电膜 170 和栅金属膜 172 所包围，栅短路棒 380 的剩余部分具有被除去的栅金属膜 172，因此，暴露透明导电膜 170。数据短路棒 390 经数据短路线 392 电连接到数据焊盘 160。数据短路棒 390 中形成数据短路线 392 的区域被透明导电膜 170 和栅金属膜 172 所包围。数据短路棒 390 的剩余部分具有被除去的栅金属膜 172，因此，暴露透明导电膜 170。栅短路线 382 和数据短路线 392 用与数据线 104 相同的金属构成，例如，用诸如钼 (Mo)、铬 (Cr)、钛 (Ti)、钽 (Ta) 或 MoW 等具有强抗腐蚀性的金属形成。栅短路线 382 直接连接到包含在栅短路棒 380 和栅焊盘 150 中的栅金属膜 172 的各部分。数据短路线 392 连接到包含在数据短路棒 390 和数据焊盘 160 中的栅金属膜 172 的各部分。

如上所述，短路线 382 和 392 用具有强抗电化学腐蚀性的金属形成。划线工艺中，形成短路线 382 和 392 的金属沿着下基板 101 的侧表面暴露。这就能防止短路线 382 和 392 被腐蚀，和防止栅焊盘 150 和数据焊盘 160 被腐蚀。

以下描述按照本发明第三实施例的液晶显示面板的薄膜晶体管阵列基板结构的制造方法

如图 14A 所显示的，用第一掩模工序形成第一导电图形组和包括栅金属膜 172 的像素电极 122，第一导电图形组包括：栅线 102，栅电极 106，栅短路棒 380，栅焊盘 150，数据短路棒 390，和数据焊盘 160。如图 14B 所显示的，用第二掩模工序形成暴露栅短路棒 380，暴露栅焊盘 150，数据短路棒 390，和数据焊盘 160 的栅绝缘图形 112。第二掩模工序还形成半导体图形，半导体图形包括有源层 114 和欧姆接触层 116。如图 14C 显示的，用第三掩模工序形成第二导电图形组，第二导电图形组包括：数据短路线 104，源电极 108，漏电极 110，栅短路线 382 和数据短路线 392。用第二导电图形作掩模，构图包含

在像素电极 122, 栅短路棒 380, 栅焊盘 150, 数据短路棒 390, 和数据焊盘 160 中的栅金属膜 172 的各部分, 暴露包含在它们中的透明导电膜 170。

图 15 是显示按照本发明第四实施例的薄膜晶体管阵列基板结构的平面示意图。图 16 是沿着图 15 中 XVI-XVI'线剖开的薄膜晶体管阵列基板结构的剖视图。图 15 和图 16 中显示的薄膜晶体管阵列基板结构与图 5 和图 6 中显示的薄膜晶体管阵列基板结构具有相似的元件, 只是短路线中的透明导电膜沿着划线暴露。因此不再详细描述相同的元件。

栅短路棒 480 经栅短路线 482 电连接到栅焊盘 150。栅短路棒 480 具有这样的结构, 即其中沿着划线 SCL 形成栅短路线 482 的区域暴露透明导电膜 170。数据短路棒 490 经数据短路线 492 电连接到数据焊盘 160。数据短路棒 490 具有这样的结构, 即其中沿着划线 SCL 形成数据短路线 492 的区域暴露透明导电膜 170。

栅短路线 482 和数据短路线 492 中的至少一根短路线包括透明导电膜 170 和栅金属膜 172, 其中, 透明导电膜 170 部分暴露。换句话说, 栅短路线 482 和数据短路线 492 是按这样一种方式设置的, 即在在对应于下基板 101 的划线 SCL 的区域暴露透明导电膜 170。为此, 当短路线 482 和 492 在对应于划线 SCL 的区域设置栅金属膜 172 时, 能防止在划线工艺中栅金属膜 172 沿其侧表面暴露, 并防止短路线 482 和 492 被腐蚀。划线工艺中除去短路线 482 和 492 上形成的栅金属膜 172。因此, 当下基板 101 沿着划线 SCL 划开时透明导电膜 170 暴露, 从而消除了腐蚀危险。

图 17A 到图 17C 是沿图 15 中 XVI-XVI'线剖开的剖视图, 说明按本发明第四实施例的薄膜晶体管阵列基板结构的制造方法。参见图 17A, 用第一掩模工序形成像素电极 122; 和第一导电图形组, 第一导电图形组包括: 栅线 102, 栅电极 106, 栅链路 152, 栅焊盘 150, 数据焊盘 160, 下数据链路电极 162, 栅短路棒 480, 栅短路线 482, 数据短路棒 490 和数据短路线 492。

更具体地说, 用例如溅射的淀积方法在下基板 101 上顺序淀积透明导电膜 170 和栅金属膜 172。透明导电膜 170 用诸如铟-锡-氧化物(ITO)、氧化锡(TO)、铟-锡-锆氧化物(ITZO)、铟-锆-氧化物(IZO)等透明导电材料形成。栅金属膜 172 用诸如铝族金属, 钼(Mo), 铜(Cu)等金属形成, 然后, 用第一掩模通过光刻和蚀刻工艺对透明导电膜 170 和栅金属膜 172 构图, 形成像素电极

122 和第一导电图形组。

参见图 17B, 用第二掩模工序在已经形成有第一导电图形组的下基板 101 上形成栅绝缘图形 112 和包括有源层 114 和欧姆接触层 116 的半导体图形。用诸如 PECVD 和溅射等的淀积方法在下基板 101 上顺序形成栅绝缘图形 112 以及有源层 114 和欧姆接触层 116。栅绝缘图形 112 用诸如氮化硅 ( $\text{SiN}_x$ ) 或氧化硅 ( $\text{SiO}_x$ ) 的无机绝缘材料形成。有源层 114 用没有掺杂的非晶硅形成, 而欧姆接触层 116 用掺 N-型或 P-型杂质的非晶硅形成。然后, 用第二掩模经过蚀刻工艺对栅绝缘图形 112, 有源层 114 和欧姆接触层 116 构图。形成覆盖栅线 102、栅电极 106、栅链路 152 和数据链路 162 和半导体图形的栅绝缘图形 112。形成在栅绝缘图形 112 上的半导体图形的宽度大于第一导电图形组的宽度。

参见图 17C, 在已经形成有栅绝缘图形 112 和半导体图形的下基板 101 上形成第二导电图形组, 第二导电图形组包括: 数据短路线 104, 源电极 108, 漏电极 110, 和上数据链路电极 166。另外, 除去包含在数据焊盘 160, 栅焊盘 150, 像素电极 122, 栅短路线 482 和数据短路线 492 中的栅金属膜 172, 暴露出透明导电膜 170。

以下参见图 18A 到图 18E 详细描述按本发明第四实施例的第三掩模工序。如图 18A 所显示的, 用诸如溅射等淀积方法在下基板 101 顺序形成数据金属层 109 和光刻胶膜 228。数据金属层 109 用诸如钼 (Mo), 铜 (Cu) 等金属形成。然后, 使第三掩模 220, 其为部分曝光掩模, 对准下基板 101 的上部。第三掩模 220 包括: 用透明材料构成的掩模基板 222, 设置在掩模基板 222 的屏蔽区 S1 处的屏蔽部分 224, 和设置在掩模基板 222 的部分曝光区 S3 处的衍射曝光部分 (或透反射部分) 226。掩模基板 222 的其余部分 (不用作 S1 和 S3 的区域) 变成暴露区域 S2。

如图 18B 所显示的, 用第三掩模 220 除去光刻胶膜 228, 然后显影形成光刻胶图形 230, 它具有在屏蔽区 S1 和部分曝光区 S3 处的与第三掩模 220 的屏蔽部分 224 和衍射曝光部分 226 对应的台阶覆盖层。光刻胶图形 230 在部分曝光区 S3 处的高度低于在屏蔽区 S1 处的高度。

图 18B 中, 用光刻胶图形 230 作掩模经过湿蚀刻对数据金属层 109 构图, 形成第二导电图形组。第二导电图形组包括: 数据线 104, 连接到数据线 104 的一边的源电极 108 和漏电极 110, 连接到数据线 104 的另一边的上数据链路

电极 166。另外，用栅绝缘图形 112 作掩模除去第二导电图形组中的栅金属膜 172，以暴露包含在数据焊盘 160，栅焊盘 150，像素电极 122，栅短路线 482 和数据短路线 492 中的透明导电膜 170。然后，用光刻胶图形 230 作掩模通过干蚀刻形成与第二导电图形组相关的有源层 114 和欧姆接触层 116。这时，除去淀积在除第二导电图形组之外的区域的有源层 114 和欧姆接触层 116。以此防止包括有源层 114 和欧姆接触层 116 的半导体图形引起的多个液晶单元之间的短路。

然后，如图 18C 所显示的，通过用氧 ( $O_2$ ) 等离子体的灰化工艺除去在部分曝光区 S3 的光刻胶图形 230。在屏蔽区 S1 的光刻胶图形 230 的高度低于原始高度。用光刻胶图形 230 经过蚀刻工艺除去设置在部分曝光区 S3（薄膜晶体管的沟道部分）的数据金属层 109 和欧姆接触层 116，由此使漏电极 110 从源电极 108 断开。而且，如图 18D 所显示的，用剥离工艺除去留在第二导电图形组上的光刻胶图形 230。

然后，如图 18E 所显示的，在基板 101 的整个表面上形成保护膜 118。保护膜 118 用与栅绝缘图形 112 相同的无机绝缘材料构成，或者，用有机绝缘材料构成，例如，具有小介电常数的丙烯酸有机化合物、BCB（苯并环丁烯）或 PFCB（全氟环丁烷）等。

图 19 是显示按照本发明第五实施例的包括薄膜晶体管阵列基板结构的液晶显示面板的剖视图。参见图 19，液晶显示面板包括通过密封胶 254 相互连接的薄膜晶体管阵列基板结构 302 和滤色片阵列基板结构 300。滤色片阵列基板结构 300 中，滤色片阵列 252 包括：在上基板 250 上形成的阵列黑矩阵，滤色片和公用电极。薄膜晶体管阵列基板结构 302 是这样设置的，即覆盖滤色片阵列基板结构 300 的区域用保护膜 118 来保护，而暴露包含在没有覆盖滤色片阵列基板结构 300 的焊盘区域处的栅焊盘 150 和数据焊盘 160 中的透明导电膜 170。

以下描述按本发明第五实施例的液晶显示面板的制造方法。

按第五实施例，分开制备滤色片阵列基板结构 300 和薄膜晶体管阵列基板结构 302，然后用密封胶 254 将其相互结合。然后，用滤色片阵列基板结构 300 作掩模通过焊盘开口工艺对图 19 中显示的薄膜晶体管阵列基板结构 302 的保护膜 118 构图，形成在显示区的栅焊盘 150 和数据焊盘 160 中的透明导电膜

170。随后，用划线工艺从划线除去非显示区，非显示区包括：栅短路部分（栅焊盘 150，栅短路线 182、短路接触孔 186 的一部分）和数据短路部分（数据焊盘 160、数据短路线 192、短路接触孔 196 的一部分）。图 20 中，在划线处暴露数据金属层 109。图 21 中，沿着具有沿划线 SCL 除去的数据金属层 109 的基板 101 的侧表面暴露数据金属层 109，因此，可以防止腐蚀。

图 22 是显示按照本发明第五实施例的包括薄膜晶体管阵列基板结构的液晶显示面板的另一个例子的剖视图。参见图 22，液晶显示面板包括通过密封胶 254 相互连接的滤色片阵列基板结构 300 和薄膜晶体管阵列基板结构 302。在滤色片阵列基板结构 300 中，在上基板 250 上形成包含黑矩阵的滤色片阵列 252、滤色片和公用电极。

薄膜晶体管阵列基板结构 302 设置成用保护膜 118 保护由定向膜 256 限定的区域，而使包含在没有定向膜 256 覆盖的焊盘区中的透明导电膜 170 暴露。在这种情况下，用定向膜 256 作掩模用蚀刻工艺对保护膜 118 构图。随后，用划线工艺从划线除去非显示区，非显示区包括：栅短路部分（栅焊盘 150，栅短路线 182、短路接触孔 186 的一部分）和数据短路部分（数据焊盘 160、数据短路线 192、短路接触孔 196 的一部分）。图 20 中，暴露数据金属层 109。图 21 中，沿着具有沿划线 SCL 除去的数据金属层 109 的基板 101 的侧表面暴露透明导电膜 170，因此，可以防止腐蚀。

而且，焊盘开口工艺使用气氛等离子体 (atmosphere plasma) 发生器产生的等离子体顺序扫描由滤色片阵列基板结构 300 暴露的每个焊盘，或者，共同地扫描滤色片阵列基板结构 300 的每个焊盘，由此暴露栅焊盘 150 和数据焊盘 160 的透明导电膜 170。或者，将滤色片阵列基板结构 300 和薄膜晶体管阵列基板结构 302 结合构成的多个液晶单元作为小盒引入。然后，经过常压等离子体蚀刻由滤色片阵列基板结构 300 暴露在焊盘区的保护膜 118，并进一步暴露栅焊盘 150 和数据焊盘 160 的透明导电膜 170。另外，将具有通过密封胶 254 相互连接的滤色片阵列基板结构 300 和薄膜晶体管阵列基板结构 302 的整个液晶显示面板浸入蚀刻液中，或者，只是将对应于栅焊盘 150 和数据焊盘 160 的焊盘区浸入蚀刻液中，由此暴露栅焊盘 150 和数据焊盘 160 中的透明导电膜 170。

如上所述，按照本发明，用与数据线相同的具有强抗电化学腐蚀性的金属

形成设置在对应于划线区（横过划线 SCL 的短路线区）的区域处的短路线。划线工艺中，在划线区暴露形成短路线的金属，以使焊盘与短路线接触。换句话说，用含钼（Mo）、铬（Cr）、钛（Ti）、钽（Ta）或 MoW 的金属层 109 或含 ITO 或 IZO 的透明导电材料形成短路线。而且，在划线工艺后沿着基板的侧表面暴露具有强抗化学腐蚀性的金属，用以防止出现信号线的腐蚀现象。

本行业的技术人员应了解，在不脱离本发明的精神或范围的前提下，按本发明的液晶显示面板及其制造方法还会有各种改进和变化。因此，本发明的各种改进和变化包括在由所附的权利要求书及其等效物界定的本发明的范围内。

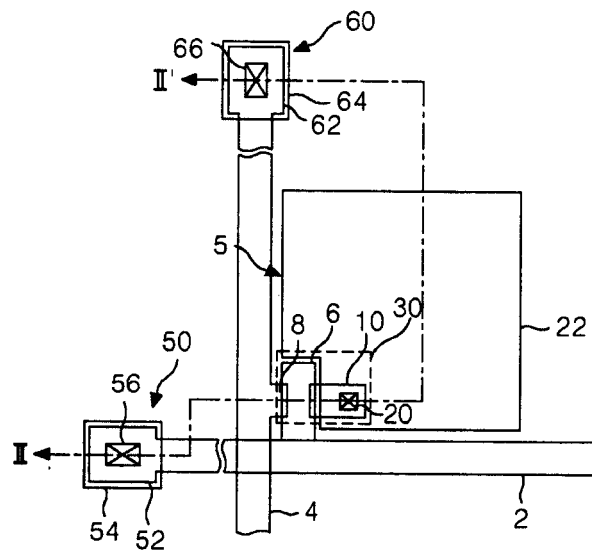


图 1

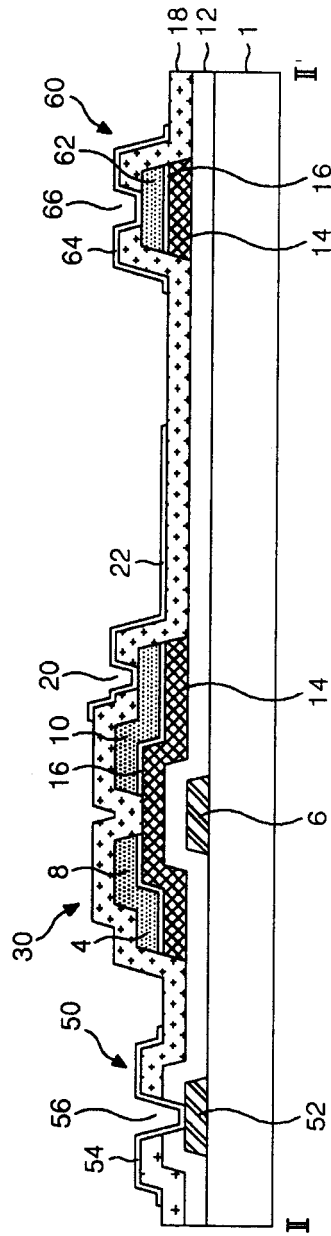


图 2

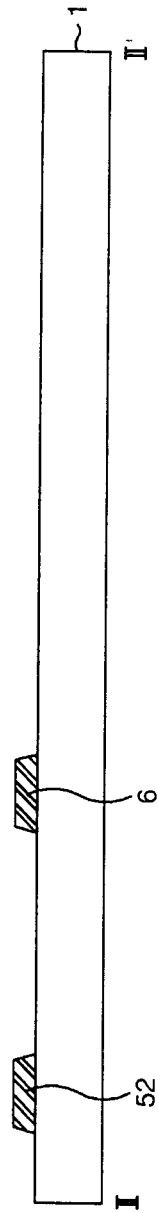


图 3A

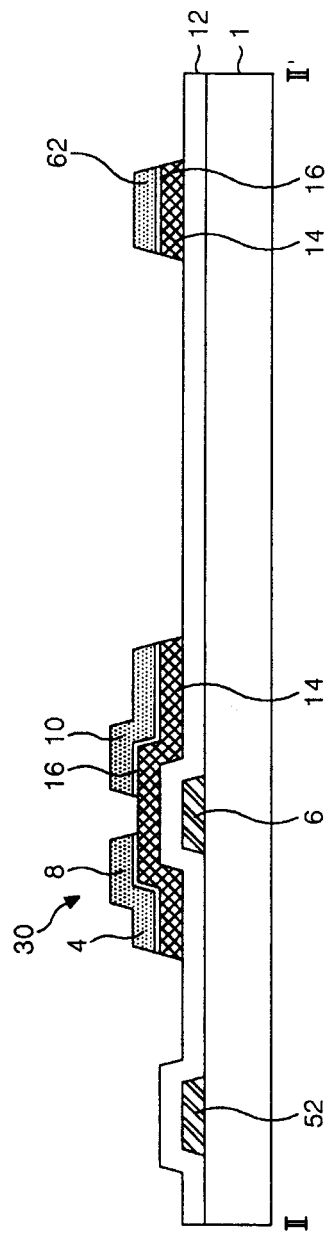


图 3B

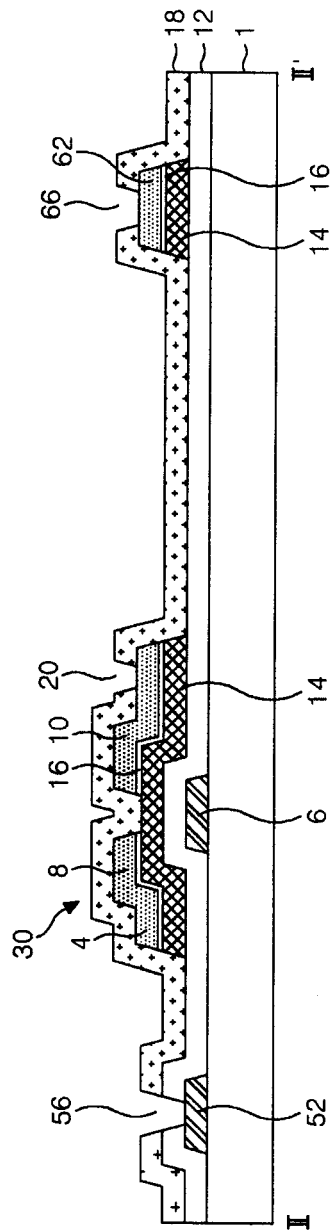


图 3C

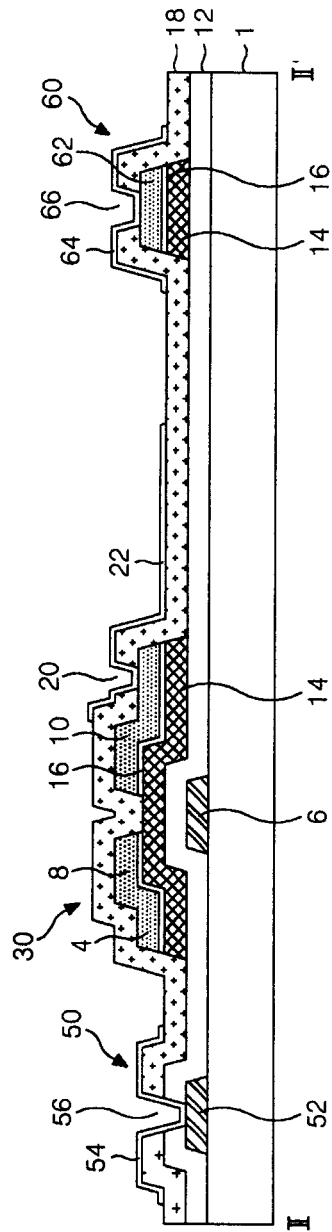


图 3D

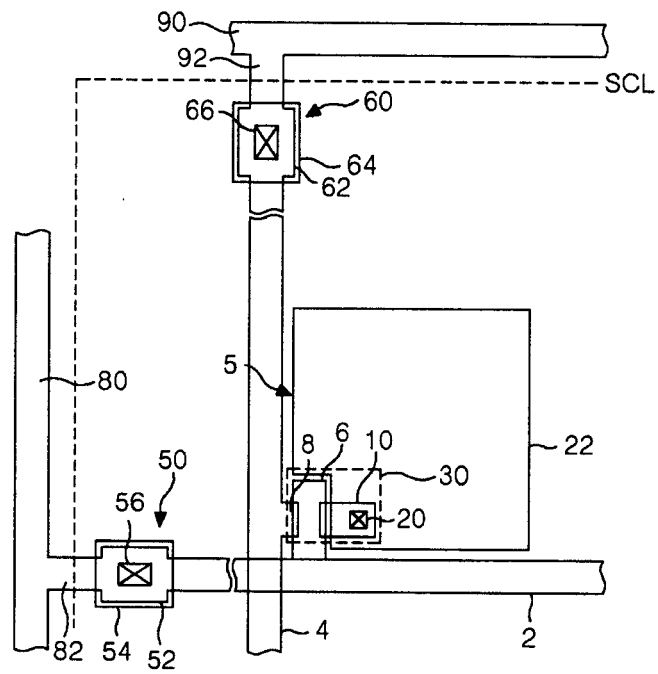


图 4A

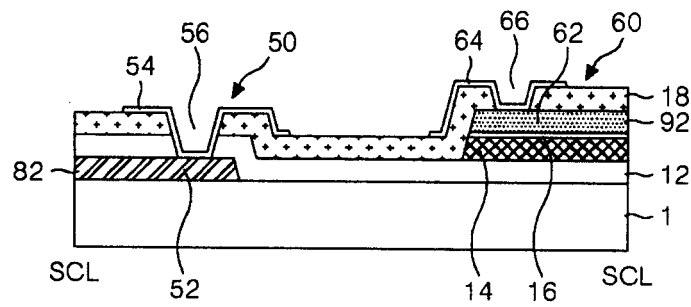


图 4B

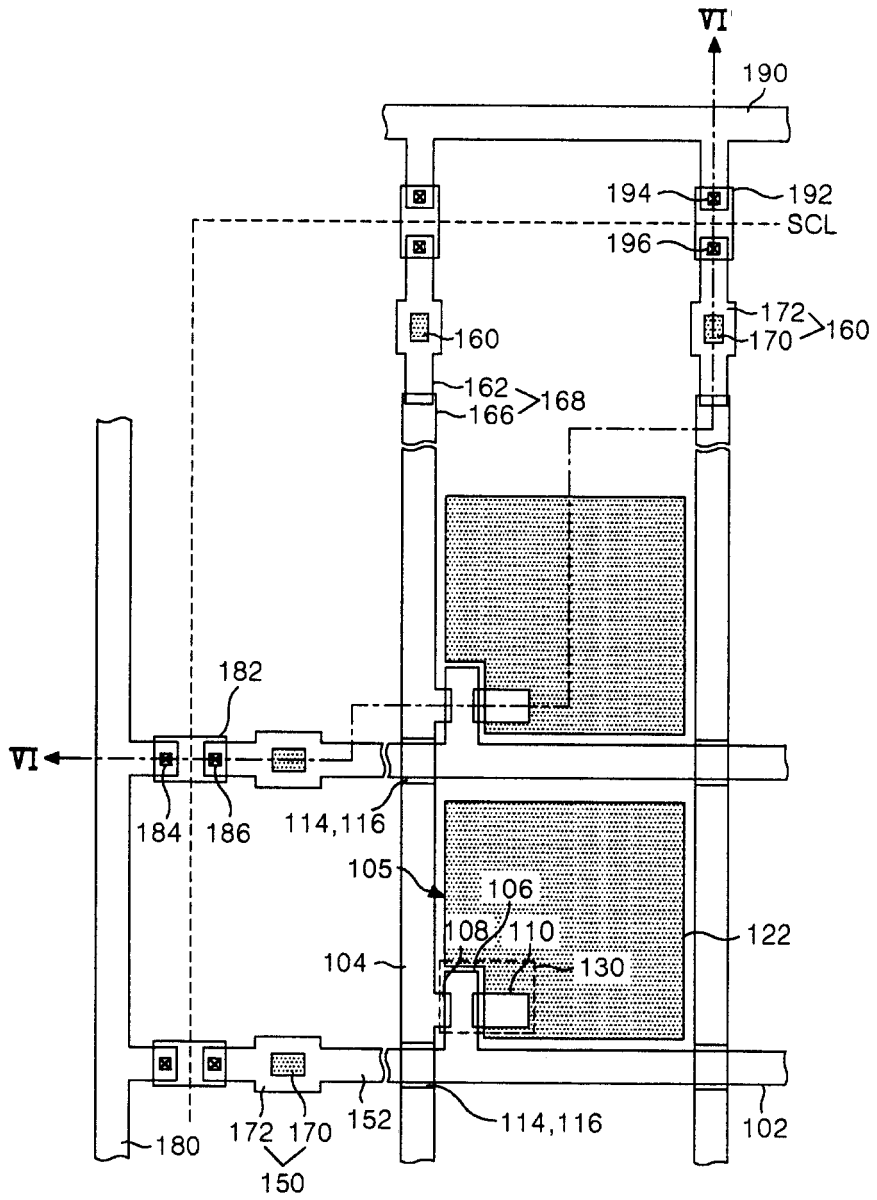


图 5



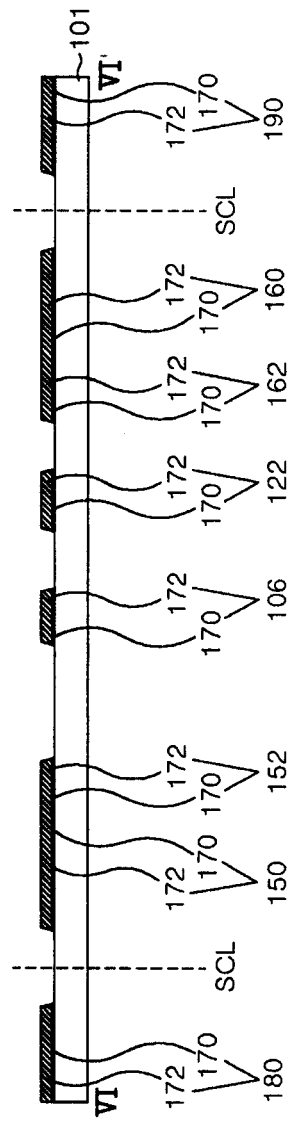


图 7A

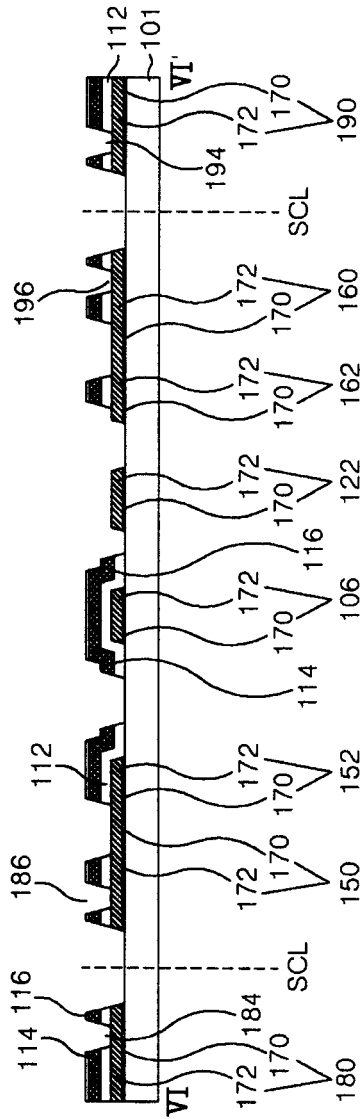


图 7B



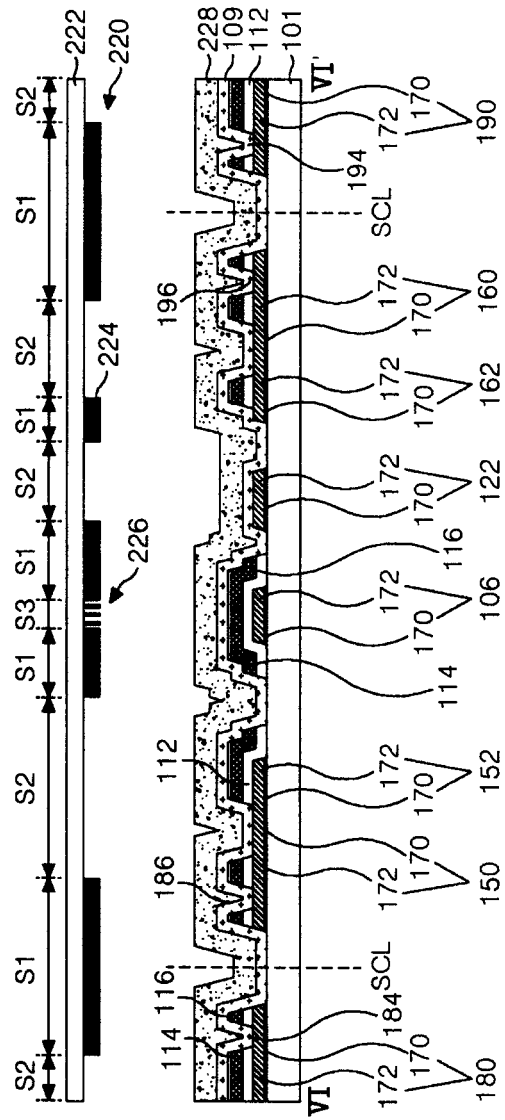


图 8A



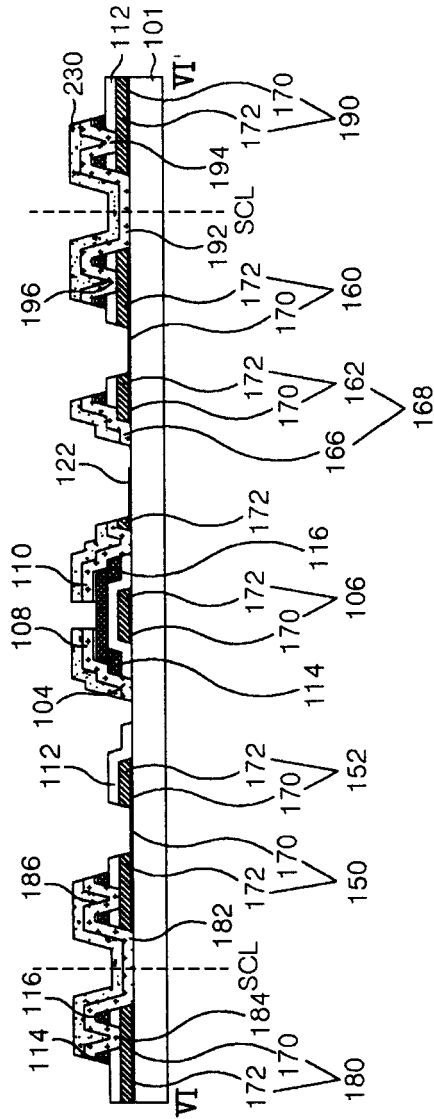


图 8C

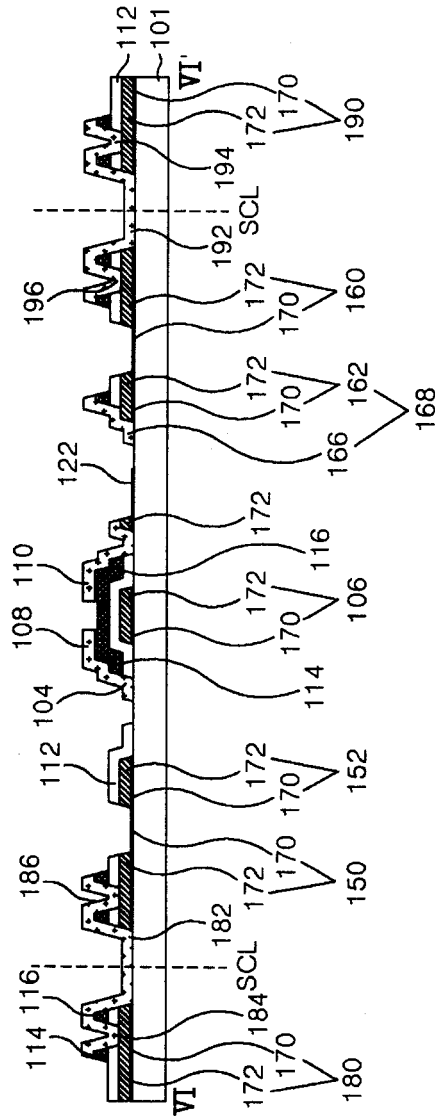


图 8D



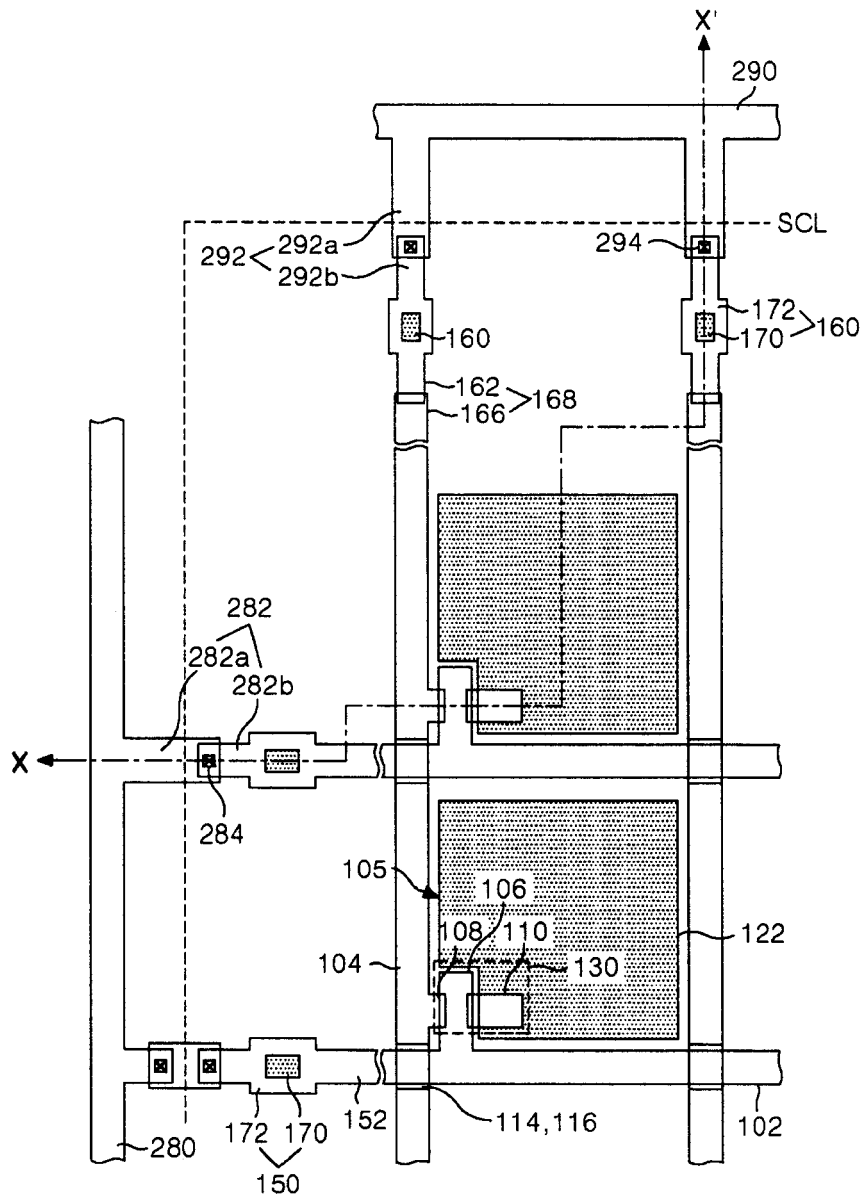


图 9





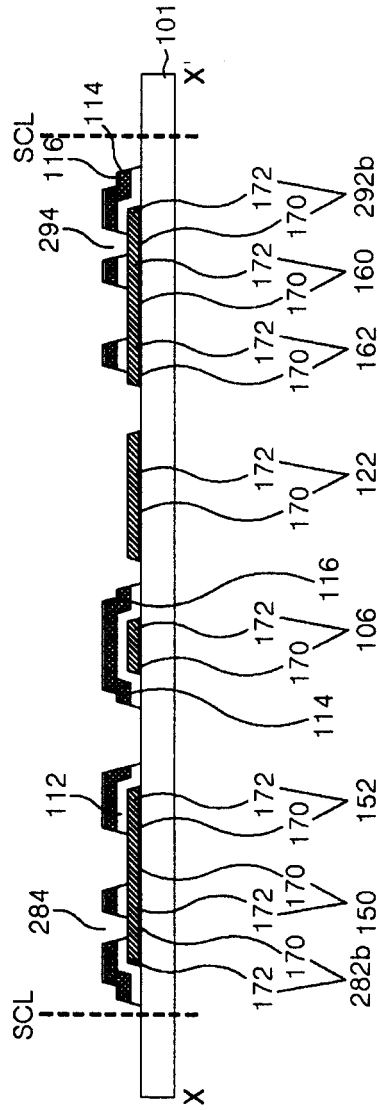


图 11B



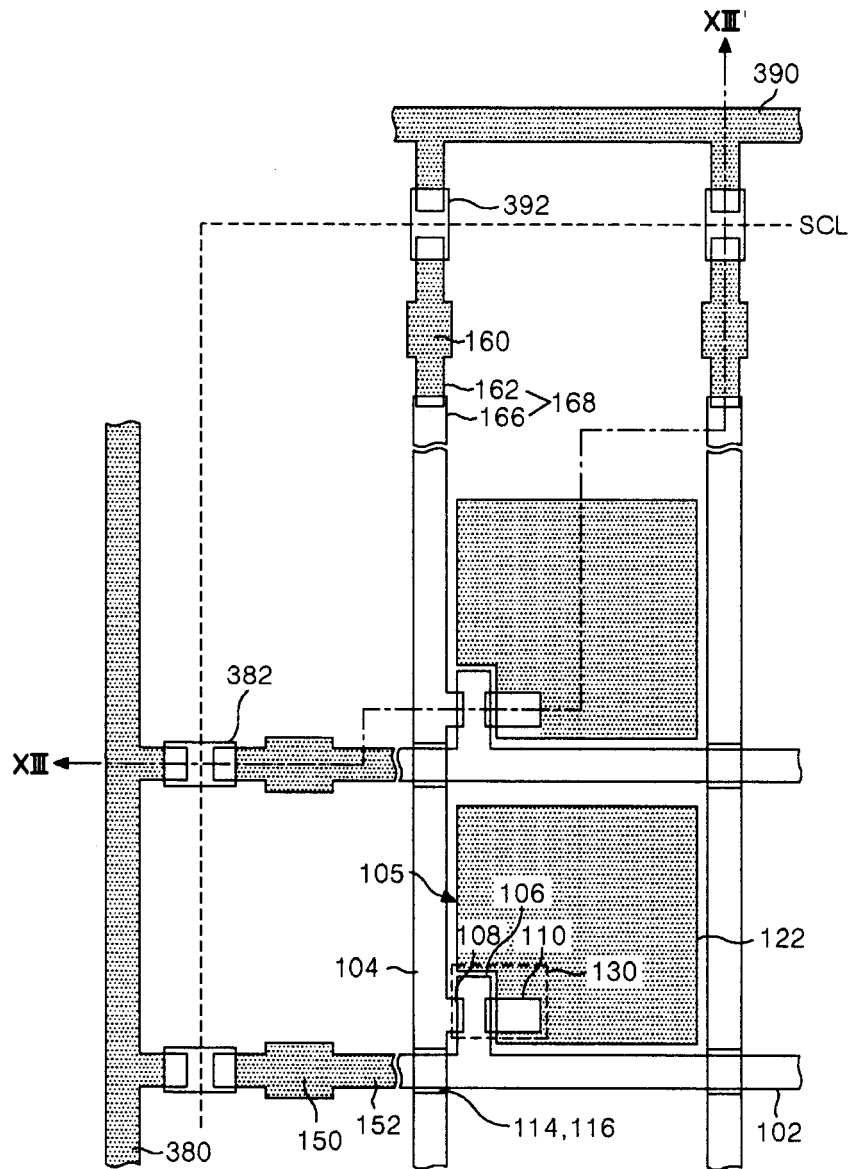


图 12

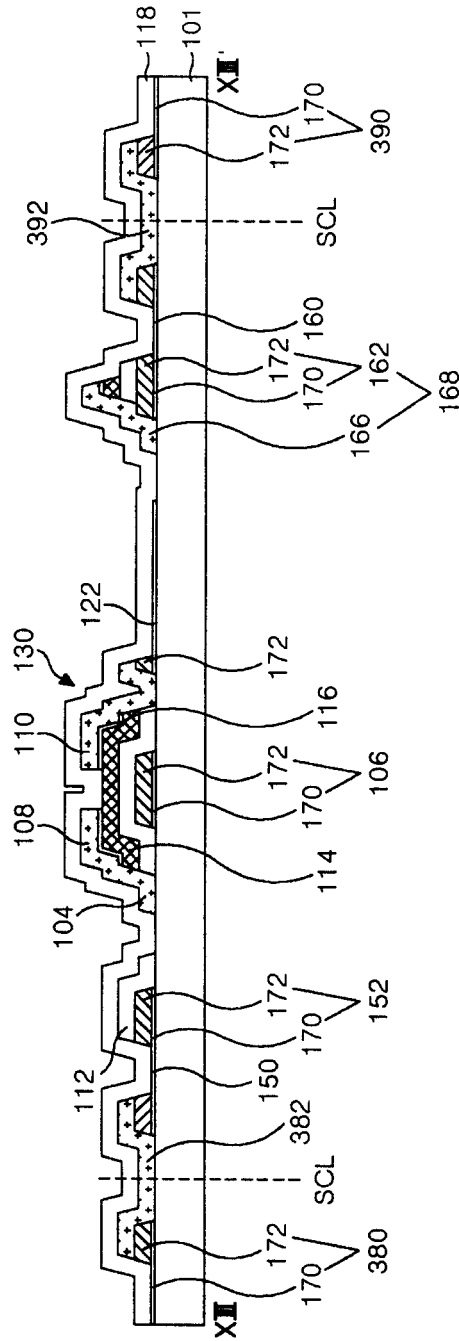


图 13

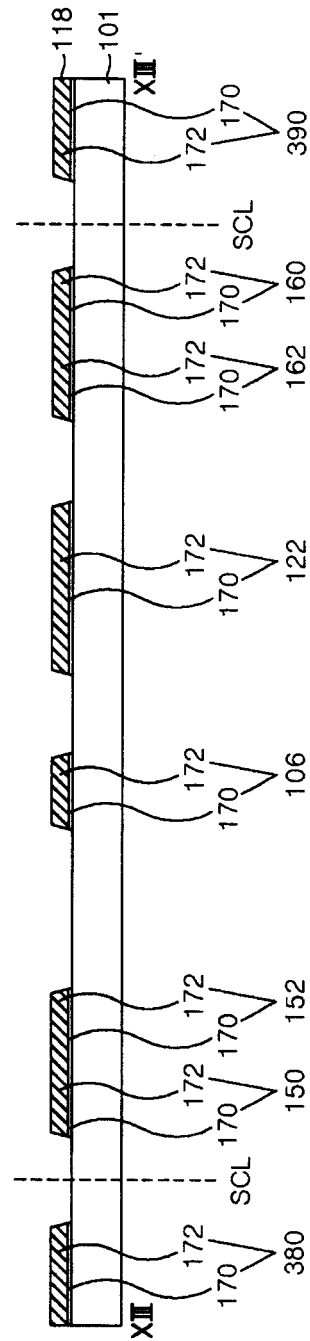


图 14A



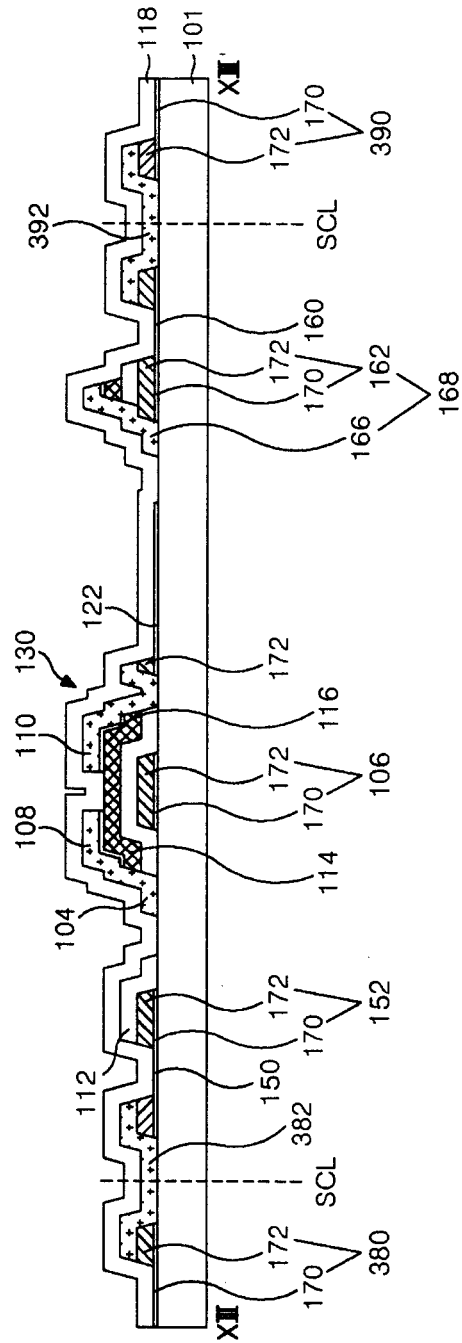


图 14C

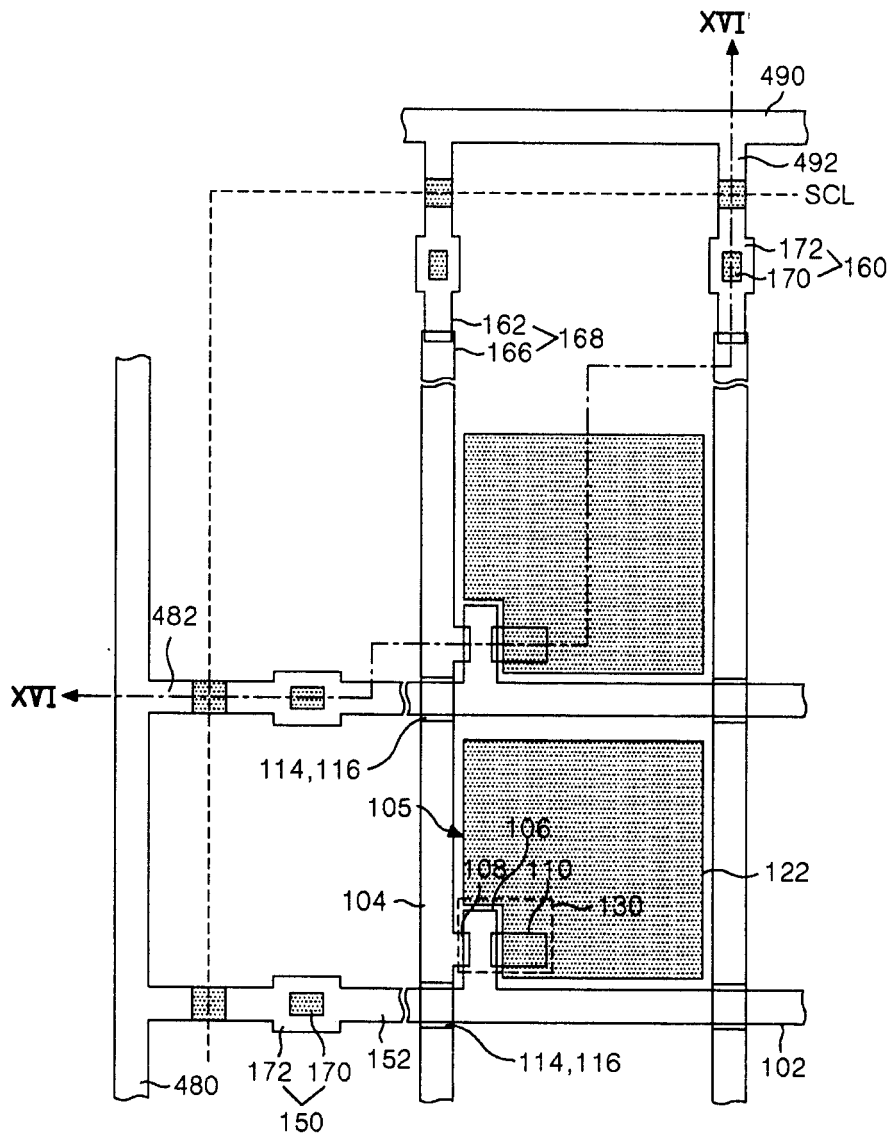


图 15

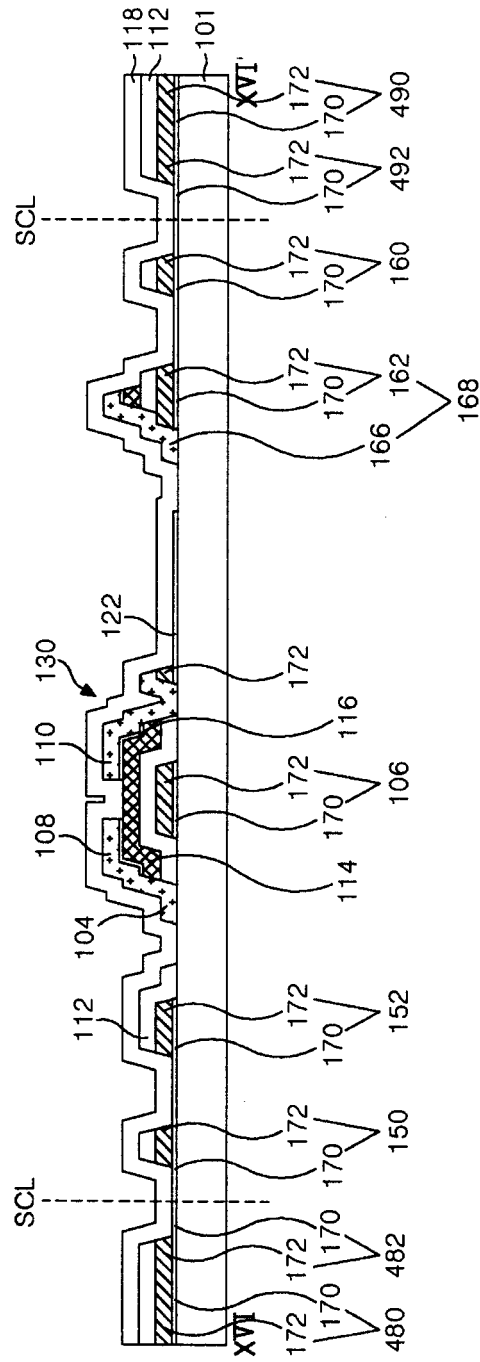


图 16

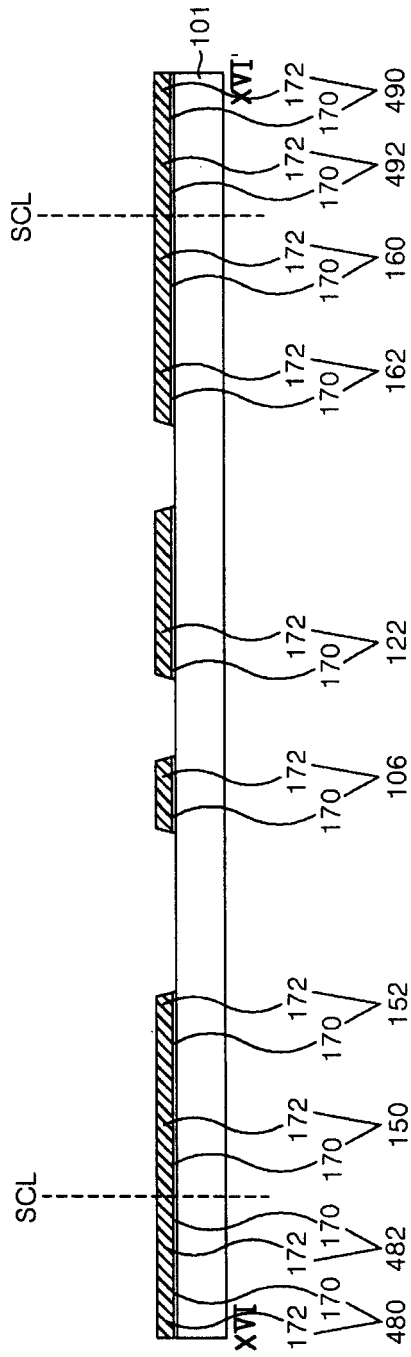


图 17A





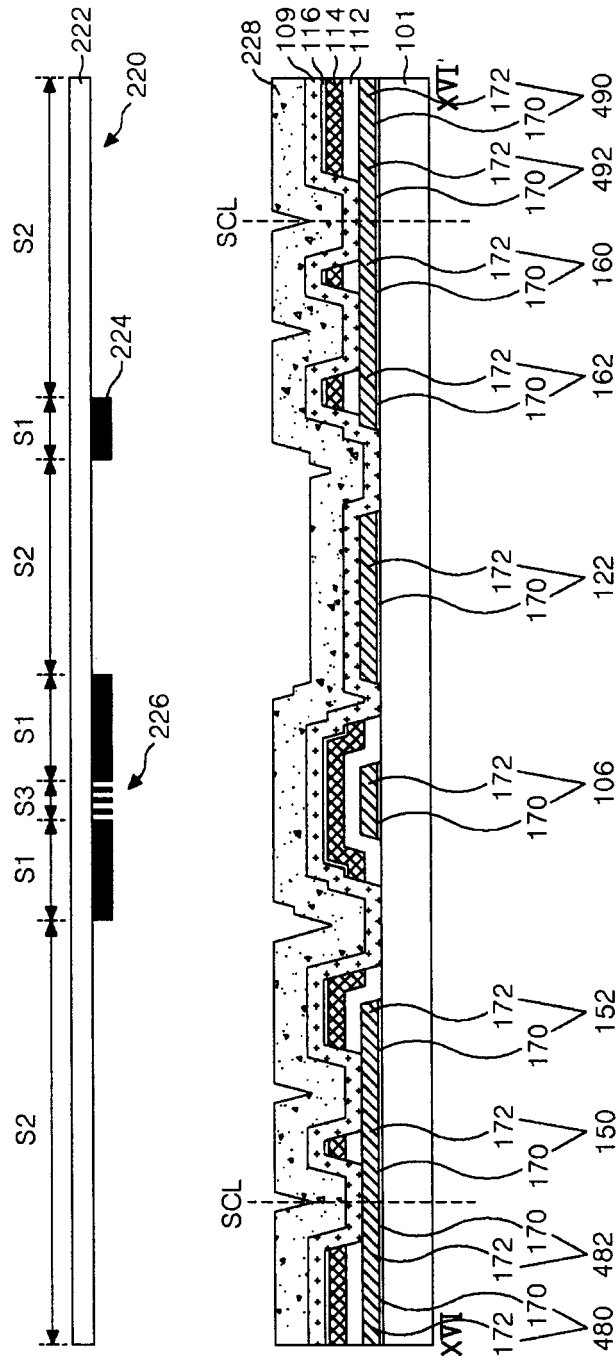


图 18A

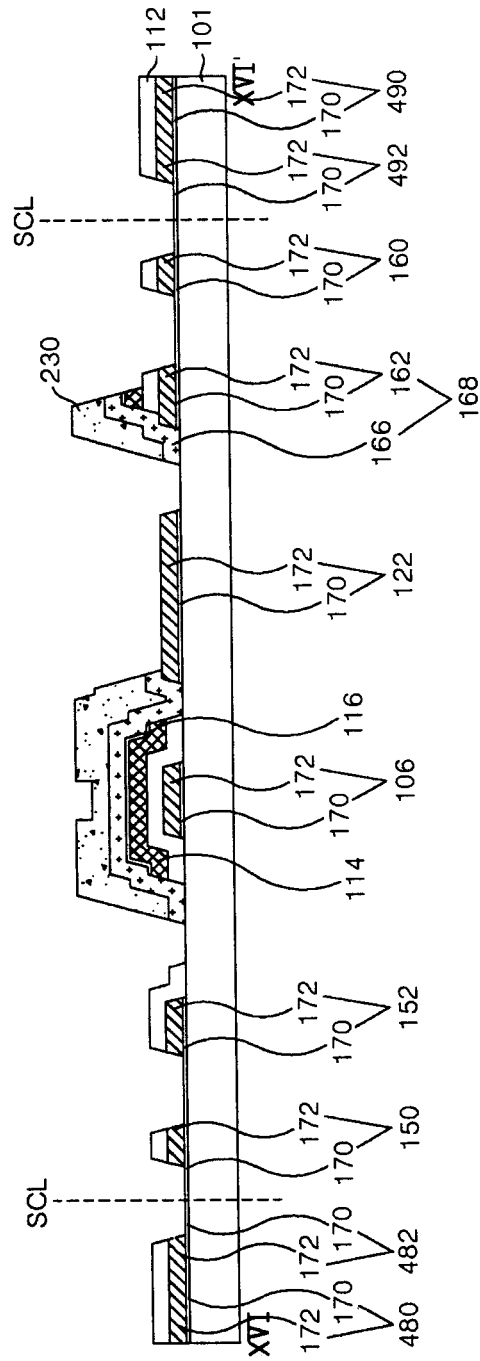


图 18B

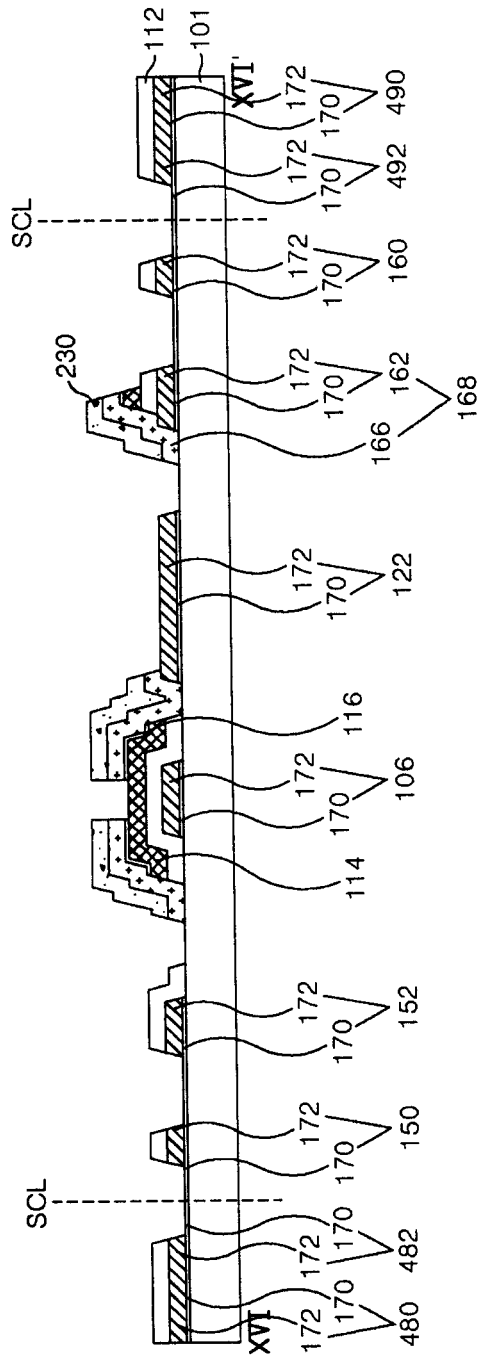


图 18C





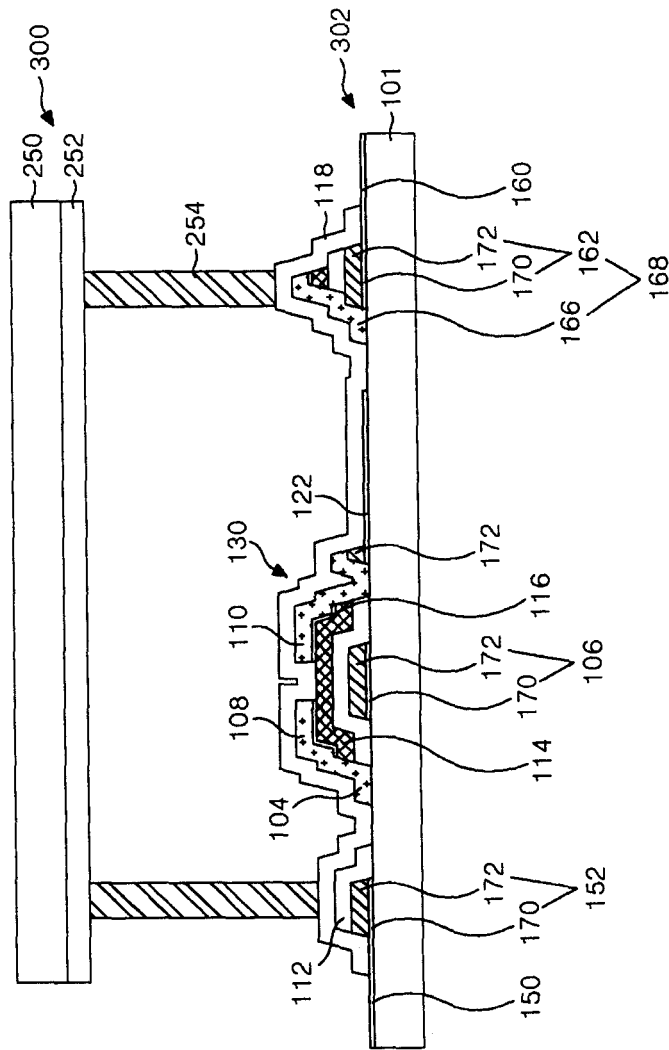


图 19

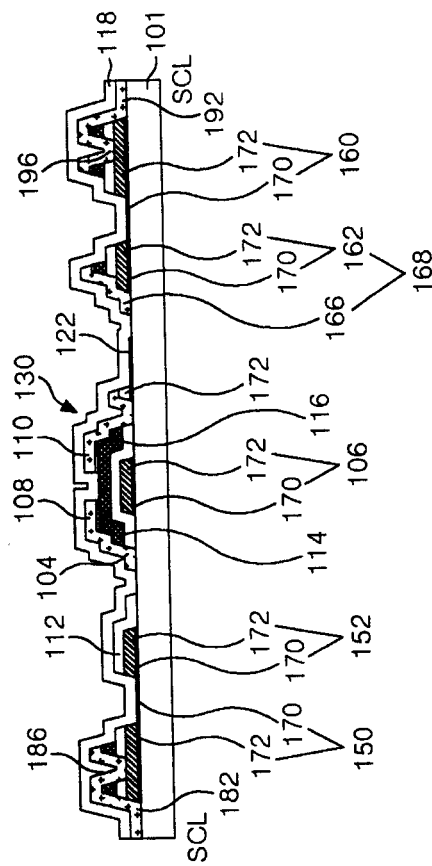


图 20

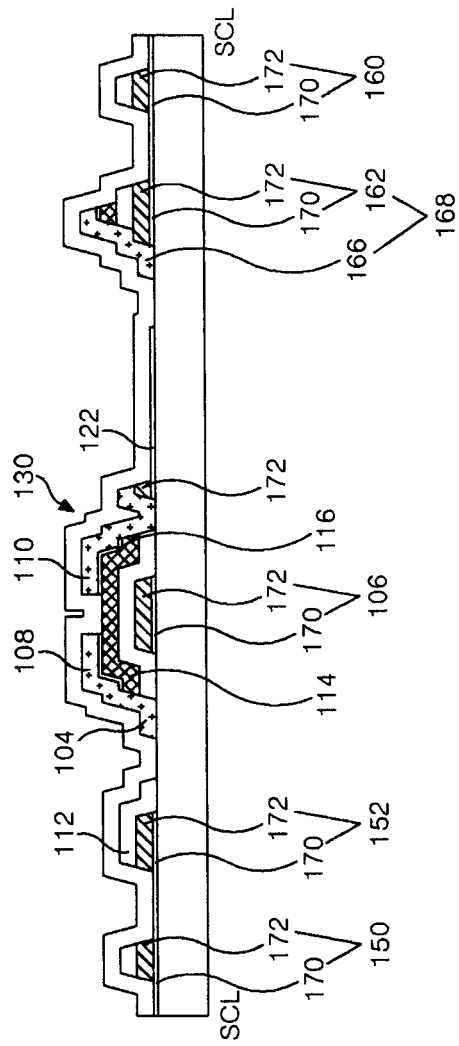


图 21

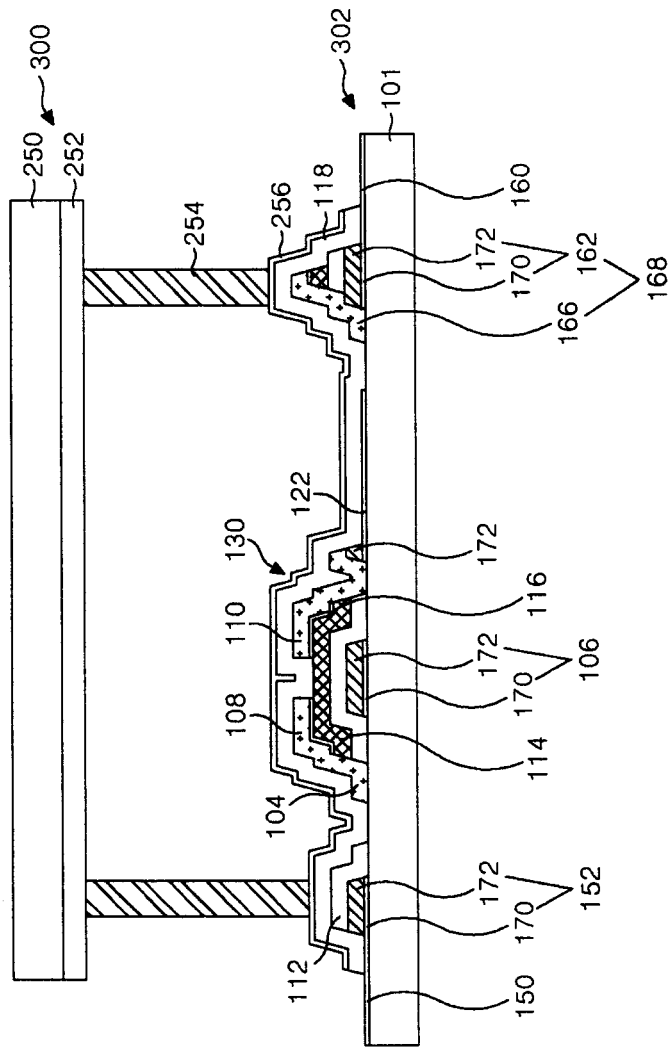


图 22

