



(12) 发明专利申请

(10) 申请公布号 CN 102566168 A

(43) 申请公布日 2012. 07. 11

(21) 申请号 201010616609. 3

(22) 申请日 2010. 12. 30

(71) 申请人 上海天马微电子有限公司

地址 201201 上海市浦东新区汇庆路 889 号

(72) 发明人 黄贤军

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 骆苏华

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

G02F 1/1343 (2006. 01)

H01L 27/12 (2006. 01)

H01L 21/77 (2006. 01)

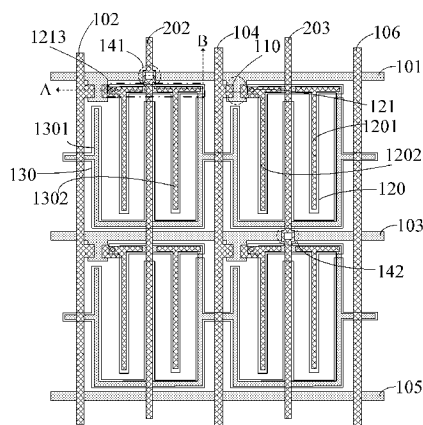
权利要求书 2 页 说明书 8 页 附图 11 页

(54) 发明名称

阵列基板及其制作方法、液晶显示装置

(57) 摘要

本发明提供了一种阵列基板及其制作方法、液晶显示装置,其中所述阵列基板,包括显示区域以及包围所述显示区域的边框区域,所述显示区域包括:多条正交且相互绝缘的数据线以及扫描线;所述多条数据线及扫描线将显示区域划分为多个阵列排布的像素区,各像素区内包括像素电极、公共电极、薄膜晶体管,还包括设置于像素电极之上并和像素电极等电位的第一透明电极和设置于公共电极之上并和公共电极等电位的第二透明电极;还包括多条扫描连接线,将对应的各条扫描线与外部驱动芯片电连接,所述第二透明电极还位于所述扫描连接线之上。本发明能够节约边框区域面积,提高基板的利用率。



1. 一种共面转换型液晶显示装置的阵列基板,包括显示区域以及包围所述显示区域的边框区域,其特征在于,所述显示区域包括:

多条正交且相互绝缘的数据线以及扫描线;

所述多条数据线及扫描线将显示区域划分为多个阵列排布的像素区,各像素区内包括像素电极、公共电极、薄膜晶体管,还包括设置于像素电极之上并和像素电极等电位的第一透明电极和设置于公共电极之上并和公共电极等电位的第二透明电极;

还包括多条扫描连接线,将对应的各条扫描线与外部驱动芯片电连接,所述第二透明电极还位于所述扫描连接线之上。

2. 如权利要求1所述的阵列基板,其特征在于,所述公共电极和像素电极有交叠,用于构成存储电容。

3. 如权利要求1所述的阵列基板,其特征在于,所述扫描连接线与数据线平行设置。

4. 如权利要求3所述的阵列基板,其特征在于,所述扫描连接线与数据线在显示区域内长度相等。

5. 如权利要求1所述的阵列基板,其特征在于,所述扫描连接线与数据线为同一层金属。

6. 如权利要求1所述的阵列基板,其特征在于,所述扫描连接线的线宽小于其上方的第二透明电极的宽度,且被所述第二透明电极所覆盖。

7. 如权利要求1所述的阵列基板,其特征在于,所述扫描连接线与扫描线在显示区域内连接。

8. 如权利要求7所述的阵列基板,其特征在于,所述扫描连接线与扫描线之间设置形成有过孔的绝缘介质层,所述扫描连接线在过孔内与扫描线直接连接。

9. 如权利要求7所述的阵列基板,其特征在于,所述扫描连接线与扫描线通过位于其上的过孔以及位于过孔内的其他层金属间接连接。

10. 如权利要求1所述的阵列基板,其特征在于,所述像素电极分为第一像素电极和第二像素电极,所述扫描连接线位于第一像素电极和第二像素电极之间。

11. 如权利要求10所述的阵列基板,其特征在于,所述公共电极分为第一公共电极和第二公共电极,所述第一公共电极和第二公共电极分别位于第一像素电极和第二像素电极的外侧。

12. 如权利要求1所述的阵列基板,其特征在于,所述扫描连接线位于像素电极与相邻像素区的数据线之间。

13. 如权利要求1所述的阵列基板,其特征在于,所述第一透明电极以及第二透明电极的材质为氧化铟锡或氧化锌。

14. 如权利要求1所述的阵列基板,其特征在于,同行且相邻的像素区内的公共电极相互连接。

15. 如权利要求1所述的阵列基板,其特征在于,所述公共电极采用直流电压驱动。

16. 如权利要求1所述的阵列基板,其特征在于,每行像素区内的薄膜晶体管的栅极对应与一条扫描线电连接;每列像素区内的薄膜晶体管的源极对应与一条数据线电连接,漏极对应与该像素区内的像素电极电连接。

17. 一种共面转换型液晶显示装置,包括液晶层和彩膜基板,其特征在于,还包括如权

利要求 1-16 任一所述的阵列基板,所述液晶层位于所述阵列基板和彩膜基板之间。

18. 一种阵列基板的制作方法,其特征在于,包括:

提供基板,所述基板分为显示区域以及包围所述显示区域的边框区域;

在所述显示区域内形成第一金属层,并采用第一道掩模、光刻工艺图形化所述第一金属层形成薄膜晶体管的栅极、与所述栅极连接的扫描线以及公共电极;

形成第一绝缘介质层;

采用第二道掩模,光刻工艺刻蚀所述第一绝缘介质层形成第一过孔,所述第一过孔露出所述扫描线;

形成非晶硅层、掺杂的非晶硅层,并采用第三道掩模、光刻工艺刻蚀形成所述薄膜晶体管的有源层;

形成第二金属层,采用第四道掩模、光刻工艺图形化所述第二金属层形成数据线、像素电极、扫描连接线和薄膜晶体管的源漏极金属,所述数据线与所述薄膜晶体管的源极金属连接,所述扫描连接线在第一过孔内与扫描线直接连接;

形成第二绝缘介质层,采用第五道掩模、光刻工艺刻蚀所述第二绝缘介质层形成露出所述薄膜晶体管漏极金属的第二过孔;

所述数据线与扫描线将显示区域划分为阵列排布的像素区,在上述结构表面形成第一透明电极以及第二透明电极,所述第一透明电极在第二过孔内与薄膜晶体管的漏极连接,所述第二透明电极覆盖其下方的扫描连接线和公共电极。

19. 如权利要求 18 所述的阵列基板的制作方法,其特征在于,所述形成第一透明电极和第二透明电极包括:在所述第二绝缘介质层表面沉积电极材料,采用第六道掩模、光刻工艺在所述像素区内同时形成第一透明电极以及第二透明电极。

20. 如权利要求 18 所述的阵列基板的制作方法,其特征在于,所述电极材料为氧化铟锡或氧化锌。

阵列基板及其制作方法、液晶显示装置

技术领域

[0001] 本发明涉及液晶显示装置,特别涉及缩小共面转换型液晶显示装置的边框宽度的窄边框设计的阵列基板和液晶显示装置及其制作方法。

背景技术

[0002] 平面显示器为目前主要流行的显示器,其中液晶显示器更因为具有外型轻薄,省电以及无辐射等特征,而被广泛地应用于电脑屏幕、移动电话、个人数字助理、平面电视等电子产品上。

[0003] 图1为现有的液晶显示装置的剖面示意图,如图1所示,液晶显示装置通常包括彩膜基板1、与彩膜基板1相对设置的阵列基板3,液晶层2夹合于彩膜基板1与阵列基板3之间。所述阵列基板3相对于彩膜基板1的内侧设置有像素电极和薄膜晶体管,而在阵列基板3或彩膜基板1上设置公共电极,在所述像素电极以及公共电极之间形成驱动液晶层2内的液晶分子转向的电场,便能够实现图像的显示。

[0004] 根据液晶分子受电场驱动而转向的机制不同,液晶显示装置通常包括共面转换型(In-Plane Switching, IPS)以及扭曲向列型(Twisted Nematic, TN)。

[0005] 图2是现有技术中共面转换型液晶显示装置的剖面结构示意图。如图2所示,不同于扭曲向列型液晶显示装置的两个电极分别在上下两个基板,并在上下基板间形成电场,IPS液晶显示装置的两个电极16A和16B都位于阵列基板14B上,彩膜基板14A为上基板,偏光片10、12分别贴敷于阵列基板14B和彩膜基板14A的外侧。所有液晶分子都是与阵列基板14B平行排列,电极16A、16B分别加电压形成电场,在电场的作用下,液晶分子将与阵列基板14B平行的方向偏转,这样的排列大大提高了液晶显示器件的视角。

[0006] 图3是现有技术中共面转换型液晶显示装置的俯视示意图,根据功能划分液晶显示装置包括显示区域20以及边框区域30。所述显示区域20内包括纵横设置的扫描线以及数据线,以及由其定义的像素单元。所述边框区域30包括多条扫描连接线21,所述扫描连接线21用于和对应的扫描线相连接并将外部驱动电路40的信号传输至相对应的扫描线。

[0007] 现有技术存在如下问题:边框区域30用于容纳扫描连接线21,随着液晶显示分辨率的日益提高以及液晶显示装置的小型化,需要缩小边框区域30的面积以提高液晶面板的利用率。因此在边框区域30便没有足够的空间来容纳多条扫描连接线21。

[0008] 如何实现边框区域30的窄型化,提高液晶面板的利用率成为本领域技术人员亟待解决的技术问题。

发明内容

[0009] 本发明解决的技术问题是提供了一种阵列基板及其制作方法、液晶显示面板,减小了阵列基板及液晶显示面板的边框区域的面积,提高了阵列基板及液晶显示面板的利用率。

[0010] 本发明提供的共面转换型液晶显示装置的阵列基板,包括显示区域以及包围所述

显示区域的边框区域,所述显示区域包括:

[0011] 多条正交且相互绝缘的数据线以及扫描线;

[0012] 所述多条数据线及扫描线将显示区域划分为多个阵列排布的像素区,各像素区内包括像素电极、公共电极、薄膜晶体管,还包括设置于像素电极之上并和像素电极等电位的第一透明电极和设置于公共电极之上并和公共电极等电位的第二透明电极;

[0013] 还包括多条扫描连接线,将对应的各条扫描线与外部驱动芯片电连接,所述第二透明电极还位于所述扫描连接线之上。

[0014] 所述公共电极和像素电极有交叠,用于构成存储电容。

[0015] 可选的,所述扫描连接线与数据线平行设置。所述扫描连接线与数据线在显示区域内长度相等。所述扫描连接线与数据线为同一层金属。所述扫描连接线的线宽小于其上方的第二透明电极的宽度,且被所述第二透明电极所覆盖。

[0016] 所述扫描连接线与扫描线在显示区域内连接。

[0017] 可选的,所述扫描连接线与扫描线之间设置形成有过孔的绝缘介质层,所述扫描连接线在过孔内与扫描线直接连接。

[0018] 可选的,所述扫描连接线与扫描线通过位于其上的过孔以及位于过孔内的其他层金属间接连接。

[0019] 可选的,所述像素电极分为第一像素电极和第二像素电极,所述扫描连接线位于第一像素电极和第二像素电极之间。所述公共电极分为第一公共电极和第二公共电极,所述第一公共电极和第二公共电极分别位于第一像素电极和第二像素电极的外侧。

[0020] 可选的,所述扫描连接线位于像素电极与相邻像素区的数据线之间。

[0021] 可选的,所述第一透明电极以及第二透明电极的材质为氧化铟锡或氧化锌。

[0022] 可选的,同行且相邻的像素区内的公共电极相互连接。所述公共电极采用直流电压驱动。

[0023] 每行像素区内的薄膜晶体管的栅极对应与一条扫描线电连接;每列像素区内的薄膜晶体管的源极对应与一条数据线电连接,漏极对应与该像素区内的像素电极电连接。

[0024] 本发明所述的共面转换型液晶显示装置,包括液晶层和彩膜基板,还包括上述阵列基板,所述液晶层位于所述阵列基板和彩膜基板之间。

[0025] 本发明还提供了上述阵列基板的制作方法,包括:

[0026] 提供基板,所述基板分为显示区域以及包围所述显示区域的边框区域;

[0027] 在所述显示区域内形成第一金属层,并采用第一道掩模、光刻工艺图形化所述第一金属层形成薄膜晶体管的栅极、与所述栅极连接的扫描线以及公共电极;

[0028] 形成第一绝缘介质层;

[0029] 采用第二道掩模,光刻工艺刻蚀所述第一绝缘介质层形成第一过孔,所述第一过孔露出所述扫描线;

[0030] 形成非晶硅层、掺杂的非晶硅层,并采用第三道掩模、光刻工艺刻蚀形成所述薄膜晶体管的有源层;

[0031] 形成第二金属层,采用第四道掩模、光刻工艺图形化所述第二金属层形成数据线、像素电极、扫描连接线和薄膜晶体管的源漏极金属,所述数据线与薄膜晶体管的源极金属连接,所述扫描连接线在第一过孔内与扫描线直接连接;

[0032] 形成第二绝缘介质层,采用第五道掩模、光刻工艺刻蚀所述第二绝缘介质层形成露出所述薄膜晶体管漏极金属的第二过孔;

[0033] 所述数据线与扫描线将显示区域划分为阵列排布的像素区,在上述结构表面形成第一透明电极以及第二透明电极,所述第一透明电极在第二过孔内与薄膜晶体管的漏极连接,所述第二透明电极覆盖其下方的扫描连接线和公共电极。

[0034] 可选的,所述形成第一透明电极和第二透明电极包括:在所述第二绝缘介质层表面沉积电极材料,采用第六道掩模、光刻工艺在所述像素区内同时形成第一透明电极以及第二透明电极。所述电极材料为氧化铟锡或氧化锌。

[0035] 与现有技术相比,本发明有以下优点:将扫描连接线设置于显示区域,与第二透明电极相重叠,并且第二透明电极和公共电极等电位,利用扫描连接线将扫描驱动电路信号传输至相应的扫描线,节约了边框区域的面积,同时不影响显示区域的开口率,提高了基板的利用率。

[0036] 进一步优化地,所述扫描连接线与数据线为同一层金属,易于制作;且不占用像素区域,因此不会影响显示区域的开口率。

[0037] 此外公共电极在液晶显示装置的工作过程中,可以采用直流驱动,以避免干扰扫描线或扫描连接线的电压。

附图说明

[0038] 图 1 是现有的液晶显示面板的剖面示意图;

[0039] 图 2 是现有的共面转换型液晶显示装置的剖面示意图;

[0040] 图 3 是现有的共面转换型液晶显示装置的俯视示意图;

[0041] 图 4 是本发明第一实施例的阵列基板俯视结构示意图;

[0042] 图 5 是图 4 所示阵列基板沿 A-B 剖线的剖面结构示意图;

[0043] 图 6 至图 17 是第一实施例制作方法的各步骤的剖面示意图;

[0044] 图 6a 至图 17a 是第一实施例制作方法的各步骤的部分步骤的俯视示意图;

[0045] 图 18 是本发明第二实施例的阵列基板俯视结构示意图;

[0046] 图 19 是图 18 所示阵列基板沿 C-C 剖线的剖面结构示意图;

[0047] 图 20 至图 23 是第二实施例制作方法的各步骤的部分步骤的剖面示意图;

[0048] 图 24 是本发明第三实施例的阵列基板俯视结构示意图。

具体实施方式

[0049] 下面将结合具体实施例对本发明的技术方案进行详细的说明。

[0050] 第一实施例

[0051] 参考图 4,为本发明第一实施例的阵列基板俯视结构示意图。

[0052] 所述阵列基板分为显示区域以及围绕显示区域的边框区域,为简化图示,图 4 中仅示出显示区域中部分区域的俯视示意图。所述显示区域内包括:玻璃基板(图中未示出);位于玻璃基板上的多条扫描线:扫描线 101、扫描线 103、扫描线 105 等,多条数据线:数据线 102、数据线 104、数据线 106 等,各扫描线与数据线正交且相互绝缘,数据线扫描线为不同层金属并且之间间隔有绝缘介质层,所述数据线位于扫描线上方,两者将显示区域

划分为阵列排布的多个像素区,在每个像素区内均包括薄膜晶体管 110 以及像素电极、公共电极,所述公共电极和扫描线为同一层金属。

[0053] 所述像素电极与公共电极有一个交叠区域形成存储电容 1213,在所述交叠区域像素电极和公共电极分别形成存储电容 1213 的上下两个极板,中间夹有绝缘层。

[0054] 具体的,所述像素电极与公共电极之间构成回路状区域,所述像素电极分为第一像素电极 1201 和第二像素电极 1202,并且所述像素电极的上方设置的有第一透明电极 120,所述第一透明电极 120 将第一像素电极 1201 和第二像素电极 1202 电连接并且所述第一透明电极 120 和第一像素电极 1201 和第二像素电极 1202 等电位。

[0055] 所述公共电极也分为第一公共电极 1301 和第二公共电极 1302,并且所述公共电极上方设置的有第二透明电极 130,所述第二透明电极 130 将第一公共电极 1301 和第二公共电极 1302 电连接并且所述第二透明电极 130 和第一公共电极 1301 和第二公共电极 1302 等电位,所述第一公共电极 1301 和第二公共电极 1302 分别位于第一像素电极 1201 和第二像素电极 1202 的外侧。

[0056] 给第一像素电极 1201 和第二像素电极 1202 加上像素电压,给第一公共电极 1301 和第二公共电极 1302 加上公共电压,同时所述第一透明电极 120 也拥有像素电压,所述第二透明电极 130 也拥有公共电压,便能够在像素区内的第一透明电极 120 和第二透明电极 130 之间形成共面转换型液晶显示装置驱动液晶分子水平偏转所需的横向电场。

[0057] 图 4 中的阵列结构具有 2 行 2 列,仅为示意。其中,每行像素区内的薄膜晶体管 110 的栅极对应与一条扫描线电连接,每列像素区内的薄膜晶体管 110 的源极对应与一条数据线电连接,各个薄膜晶体管 110 的漏极通过过孔 121 与该像素区内的像素电极电连接。具体的连接方式与现有技术相同,作为本领域技术人员的公知常识,此处不再赘述。

[0058] 此外,在显示区域内还包括多条扫描连接线:扫描连接线 202、扫描连接线 203 等,所述扫描连接线将扫描线与外部驱动芯片(图上未示出)电连接。

[0059] 具体的,在本实施例中,所述扫描连接线和数据线、像素电极为同一金属层刻蚀形成的,所述金属层的材料可以是铝或者钼铝合金。所述扫描连接线位于第一像素电极和第二像素电极之间并与第一像素电极和第二像素电极平行排列。具体的,参考图 4,扫描连接线 202 位于第一像素电极 1201 和第二像素电极 1202 之间并与第一像素电极 1201 和第二像素电极 1202 平行排列。

[0060] 在扫描连接线 202 的上方还设置的有绝缘层,所述绝缘层的上方还设置的有第二透明电极 130,所述第二透明电极 130 和第一公共电极 1301、第二公共电极 1302 是等电位的,所述第二透明电极 130 在第一像素电极 1201 和第二像素电极 1202 之间并和其形成共面转换型液晶显示装置驱动液晶分子水平偏转所需的横向电场。

[0061] 所述扫描连接线 202 位于第二透明电极 130 的下方并与其电绝缘,所述扫描连接线 202 的线宽小于第二透明电极 130 的宽度,使其被第二透明电极 130 所覆盖。这样设置的好处在于:所述透明电极 130 可以屏蔽扫描连接线 202 上的电压对液晶分子的偏转造成影响。扫描连接线 202 位于第二透明电极 130 的下方,而不是位于像素电极或者第一透明电极 120 的下方,避免了扫描连接线与像素电极或者第一透明电极 120 之间存在寄生电容过大,影响显示效果,例如闪烁现象。

[0062] 各条扫描连接线与相应的扫描线在显示区域内通过过孔而直接连接:例如扫描连

接线 202 与扫描线 101 通过过孔 141 连接,扫描连接线 203 与扫描线 103 通过过孔 142 连接。

[0063] 为了更好地说明上述过孔的结构,请参考图 5,为图 4 所示阵列基板沿 A-B 剖线的剖面结构示意图。由于所述扫描线为底层金属,因此所述扫描连接线位于扫描线的上方。以过孔 141 为例,所述扫描连接线 202 与扫描线 101 之间具有绝缘介质层,但在过孔 141 处,底部露出了扫描线 101。当在所述绝缘介质层的表面沉积金属层时,所述金属将填满过孔 141。然后图形化所述金属层形成扫描连接线 202,便使得所述扫描连接线 202 与扫描线 101 在过孔 141 内直接连接。

[0064] 本实施例所述位于第二透明电极 130 下方,被第二透明电极 130 覆盖的扫描连接线,使得扫描线与外部的驱动芯片电连接,从而将扫描驱动芯片的驱动信号传输至扫描线上,选中相应行的像素区,控制各像素区内薄膜晶体管 110 的开启或关闭。

[0065] 作为优选的方案,本实施例中,所述扫描连接线与数据线为同一层金属,且相互平行设置,可以利用同一金属层图形化制作完成,从而简化了阵列基板的结构,并降低阵列基板的制作工艺难度。进一步优选的,所述扫描连接线与数据线在显示区域内的长度可以相等,可以保持显示区域中像素显示的均一性。

[0066] 作为优选的方案,本实施例中,还将各行相邻像素区内的公共电极相互连接。由于同行像素区的公共电极在工作时电位相同,因此这样设置的好处在于能够简化公共电极的连接,避免占用更多的显示区域的面积,从而提高开口率。进一步的,所述公共电极在液晶显示装置的工作过程中,可以采用直流驱动,以避免与位于其下方被其所覆盖的扫描连接线之间产生电压的串扰。

[0067] 为制造上述结构的阵列基板,本实施例还提供了相应的制作方法。图 6 至图 17 为本实施例所述制作方法各步骤的剖面示意图;与之相应的,图 6a 至图 17a 为所述制作方法部分步骤的俯视示意图,其中剖线为 A'-B' 剖线。为便于说明,上述俯视示意图中仅示出金属层,而省略了绝缘介质结构。此外,以下示意图并未按比例绘制,重点仅在于示出本发明制作方法的主旨。为清楚起见,放大了层和区域的尺寸,并对各结构重新进行编号。

[0068] 首先,参考图 6 及其俯视图图 6a 所示,提供玻璃基板 400,所述玻璃基板 400 分为显示区域和边框区域,所述边框区域包围所述显示区域。为简化说明,后续图示仅示出显示区域的剖面或俯视示意图。

[0069] 参考图 7 所示,在所述玻璃基板 400 的表面形成第一金属层 500,所述第一金属层可以利用物理气相沉积 (PVD) 或化学气相沉积 (CVD) 或金属有机化合物化学气相沉积 (MOCVD) 等方法形成。

[0070] 参考图 8 及其俯视图图 8a 所示,采用第一道掩模,使用光刻工艺,图形化所述第一金属层 500,形成若干薄膜晶体管的栅极 501、与所述栅极电连接的扫描线 502 以及作为存储电容的电极的公共电极 503 (另外一电极像素电极)。所述扫描线 502 与同一行像素区的薄膜晶体管的栅极 501 电连接,用于选中该行像素,各条扫描线 502 之间相互平行。所述存储电容用于存储电荷,以便于液晶显示装置工作时,在相邻帧画面之间保持像素的显示。

[0071] 参考图 9 所示,在图 8 所示结构的表面形成第一绝缘介质层 600。所述第一绝缘介质层 600 可以利用化学气相沉积形成,材质可以为氮化硅、氧化硅或氮氧化硅等常规的绝缘材料。

[0072] 参考图 10 所示,采用第二道掩模、光刻工艺刻蚀所述第一绝缘介质层 600 的表面形成第一过孔 801。所述第一过孔 801 的底部露出所述扫描线 502。而所述第一绝缘介质层 600 位于栅极 501 表面的部分,可以作为薄膜晶体管的栅介质层。

[0073] 参考图 11 所示,在图 10 所示结构的基础上,连续形成非晶硅层 601、掺杂非晶硅层 602,然后采用第三道掩模、光刻工艺刻蚀非晶硅层 601、掺杂非晶硅层 602 形成薄膜晶体管的小岛区域,同时暴露出第一过孔 801 及其底部的扫描线 502。其中,非晶硅层 601 可以用于形成薄膜晶体管的有源层,例如源漏极及其之间的导电沟道;而掺杂的非晶硅层 602 用于和所述源漏极构成欧姆接触便于与后续形成的数据线或像素电极进行电连接。

[0074] 参考图 12 所示,在图 11 所示结构的基础上形成第二金属层 700,所述第二金属层 700 也可以利用物理气相沉积 (PVD) 或化学气相沉积 (CVD) 或金属有机化合物化学气相沉积 (MOCVD) 等方法形成。所述第二金属层 700 填充于第一过孔 801 内与扫描线 502 直接连接。

[0075] 参考图 13 及其俯视图图 13a 所示,采用第四道掩模、光刻工艺图形化所述第二金属层 700 形成若干条数据线 701、扫描连接线 702 以及源极 703 和漏极 704,同时还形成与所述漏极 704 连接的第一像素电极和第二像素电极。

[0076] 其中,刻蚀第二金属层 700 时,在薄膜晶体管的小岛区域会进行过刻蚀,将掺杂非晶硅层 602 刻蚀断开,并露出位于其下方的非晶硅层 601,同时非晶硅 601 也会被过刻蚀掉一部分,这样使得源极 703 和漏极 704 相互绝缘。

[0077] 每条数据线 701 与同列像素区内的薄膜晶体管的源极 703 连接。所述多条数据线 701 与其下方多条扫描线 502 之间相互垂直,构成正交,即可以将各像素区划分开。

[0078] 所述扫描连接线 702 与数据线 701 平行设置,且在显示区域内两者的长度相等。所述扫描连接线 702 在第一过孔 801 内与其下方相对应的扫描线 502 直接连接。

[0079] 参考图 14 所示,在图 13 所示结构的表面形成第二绝缘介质层 800,所述第二绝缘介质层 800 也可以利用化学气相沉积形成,材质可以为氮化硅、氧化硅或氮氧化硅等常规的绝缘材料。

[0080] 参考图 15 所示,采用第五道掩模、光刻工艺刻蚀所述第二绝缘介质层 800 形成露出所述薄膜晶体管漏极 704 的第二过孔 802。

[0081] 参考图 16 所示,在所述第二绝缘介质层 800 的表面沉积氧化铟锡层 900。可以利用化学或者物理气相沉积形成。上述氧化铟锡层 900 还填充于第二过孔 802 内,与漏极 704 连接。

[0082] 参考图 17 及其俯视图 17a 所示,采用第六道掩模、光刻工艺刻蚀所述氧化铟锡层 900 形成第一透明电极 901 以及第二透明电极 902。所述第一透明电极 901 在所述第二过孔 802 内与漏极 704 直接连接,进而与第一像素电极以及第二像素电极电连接,实现等电位。

[0083] 所述第二透明电极 902 和所述公共电极 503 也通过过孔 (未示出) 电连接,并且所述第二透明电极 902 覆盖所述扫描连接线 702,其宽度大于所述扫描连接线 702 的线宽。同行且相邻的像素区内的第二透明电极 902 可以相互连接。

[0084] 此外上述第一透明电极 901 以及第二透明电极 902 的材质除了使用氧化铟锡,还可以采用氧化锌。仅需在第二绝缘介质层 800 的表面沉积氧化锌层替换上述氧化铟锡层 900 即可。

[0085] 经过上述制作工艺,便形成了本实施例所述的阵列基板。

[0086] 第二实施例

[0087] 在上述实施例中,扫描连接线与扫描线在显示区域内通过过孔直接连接,在实际的生产制造时,容易受到布线的限制。作为另一个可选实施例,所述扫描连接线与扫描线还可以通过位于其上的过孔以及位于过孔内的其他层金属间接连接。

[0088] 具体的,参考图 18 所示,是本发明第二实施例的阵列基板俯视结构示意图。将图 18 与图 4 比较可见,本实施例与第一实施例的区别仅在于:扫描连接线与扫描线之间的连接结构是经由其他金属层间接连接的。

[0089] 为更好的说明上述连接结构,请参考图 19,为图 18 所示阵列基板沿 C-C 线的剖面结构示意图。以扫描线 101 与扫描连接线 202 的连接结构为例,所述连接结构包括位于扫描线 101 上的过孔 151 以及位于扫描连接线 202 上的过孔 152 以及沉积并覆盖上述过孔的桥接金属层 160。

[0090] 由于扫描连接线 202 与扫描线 101 并非位于同一层金属,因此可以通过填充有金属的过孔 151 以及过孔 152 将相应的扫描线 101 以及扫描连接线 202 引出至同一桥接金属层 160 上,利用覆盖过孔的桥接金属层 160,将扫描连接线 202 与扫描线 101 电连接。所述过孔 151 穿透了扫描连接线 202 与扫描线 101 之间、以及扫描连接线 202 表面的绝缘介质层,而过孔 152 则仅穿透了扫描连接线 202 表面的绝缘介质层,所述桥接金属层 160 则可以在阵列基板的最顶部另行制作。上述过孔在制作时均需要避开像素电极以及公共电极,以避免干扰像素的显示。

[0091] 为制造本实施例的阵列基板,还提供了相应阵列基板的制作方法。由于本实施例与第一实施例区别仅在于扫描连接线与扫描线之间的连接结构。因此以下仅描述相关连接结构的形成工艺。请参考图 20 至图 23,为本实施例所述制作方法的示意图。为简化说明,本实施例以第一实施例制作方法的剖面示意图为基础。

[0092] 首先省略第一实施例的制作方法中关于第一过孔的相关制作工艺,形成图 20 所示阵列基板结构。如图 20 所示,与第一实施例不同,所述扫描连接线 202 与扫描线 101 之间被第一绝缘介质层 140 所隔绝,两者为相互独立的金属层。

[0093] 参考图 21 所示,在图 20 所示结构的表面形成第三绝缘介质层 150,所述第三绝缘介质层 150 的材质可以与第一绝缘介质层 600 相同,采用化学气相沉积形成。

[0094] 参考图 22 所示,对准底部的扫描连接线 702 以及扫描线 502,采用不同的掩模、光刻工艺,分别刻蚀形成位于扫描线 101 上的过孔 151 以及位于扫描连接线 202 上的过孔 152。在形成上述过孔时,需要避免穿透像素电极、公共电极层以及其他金属层。

[0095] 参考图 23 所示,在所述第三绝缘介质层 150 的表面形成桥接金属层 160,所述桥接金属层 160 分别在过孔 151 内与扫描线 101 连接,在过孔 152 内与扫描连接线 202 连接。最终形成本实施例所述连接结构。

[0096] 本实施例与第一实施例不同之处仅在于不在需要制作连接扫描连接线以及扫描线的第一过孔,本领域技术人员应当容易根据第一实施例所公开方案推得其余步骤的具体实施方法。

[0097] 第三实施例

[0098] 以上实施例中,扫描连接线均位于第一像素电极与第二像素电极之间,即像素区

的中心位置,作为另一种可选实施例,所述扫描连接线还可以位于像素区的一侧,而临近相邻像素区的数据线。

[0099] 图 24 为本发明第三实施例的阵列基板的俯视结构示意图。结合图 24 与图 4 所示,本实施例与第一实施例的区别仅在于,所述扫描连接线位于像素电极与相邻像素区的数据线之间。具体的,扫描连接线 202 位于第一像素电极 1201 与数据线 104 之间,并处于第二透明电极 130 下方且与数据线 104 平行;扫描连接线 203 同样位于第一像素电极 1201 与相邻的数据线 106 之间,并处于第二透明电极 130 下方且与数据线 106 平行。

[0100] 本实施例与第一实施例结构相似,仅变更了扫描连接线的位置,因此形成工艺并无较大区别,仅需在图形化相应金属层形成扫描连接线时,变更版图图形即可。本领域技术人员应当容易根据第一实施例所公开方案推得本实施例的形成工艺。

[0101] 综上,本发明提供的阵列基板将扫描连接线设置于显示区域,通过扫描连接线将扫描线与外部驱动芯片电连接。由于边框区域无需设置扫描连接线,因而减小了边框区域的扫描连接线面积,提高了显示区域的面积,提高了玻璃基板的利用率。

[0102] 本发明虽然已以较佳实施例公开如上,但其并不是用来限定本发明,任何本领域技术人员在不脱离本发明的精神和范围内,都可以利用上述揭示的方法和技术内容对本发明技术方案做出可能的变动和修改,因此,凡是未脱离本发明技术方案的内容,依据本发明的技术实质对以上实施例所作的任何简单修改、等同变化及修饰,均属于本发明技术方案的保护范围。

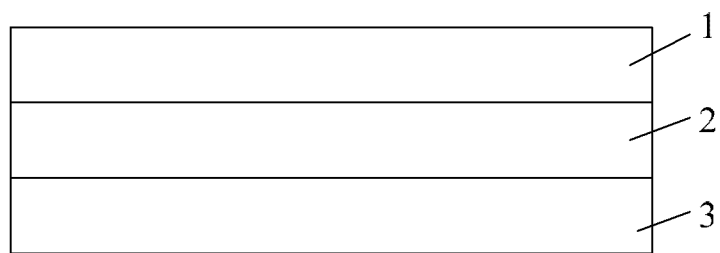


图 1

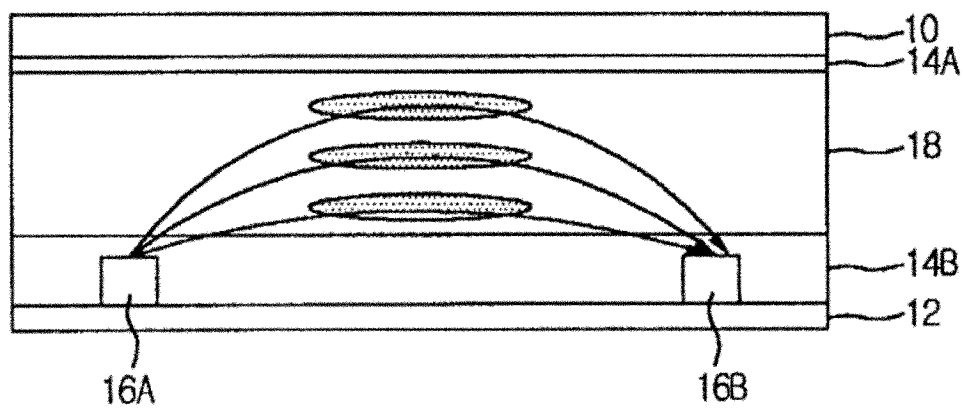


图 2

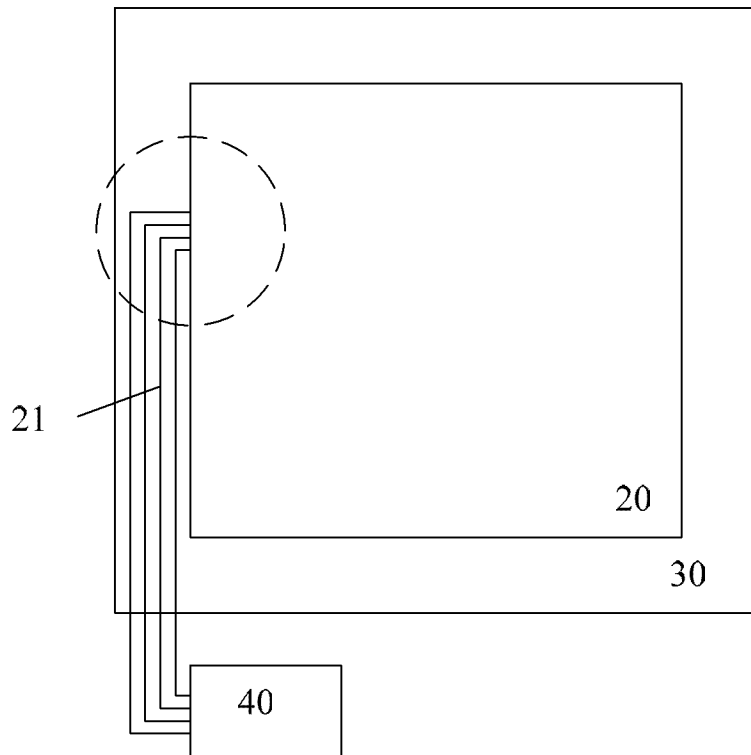


图 3

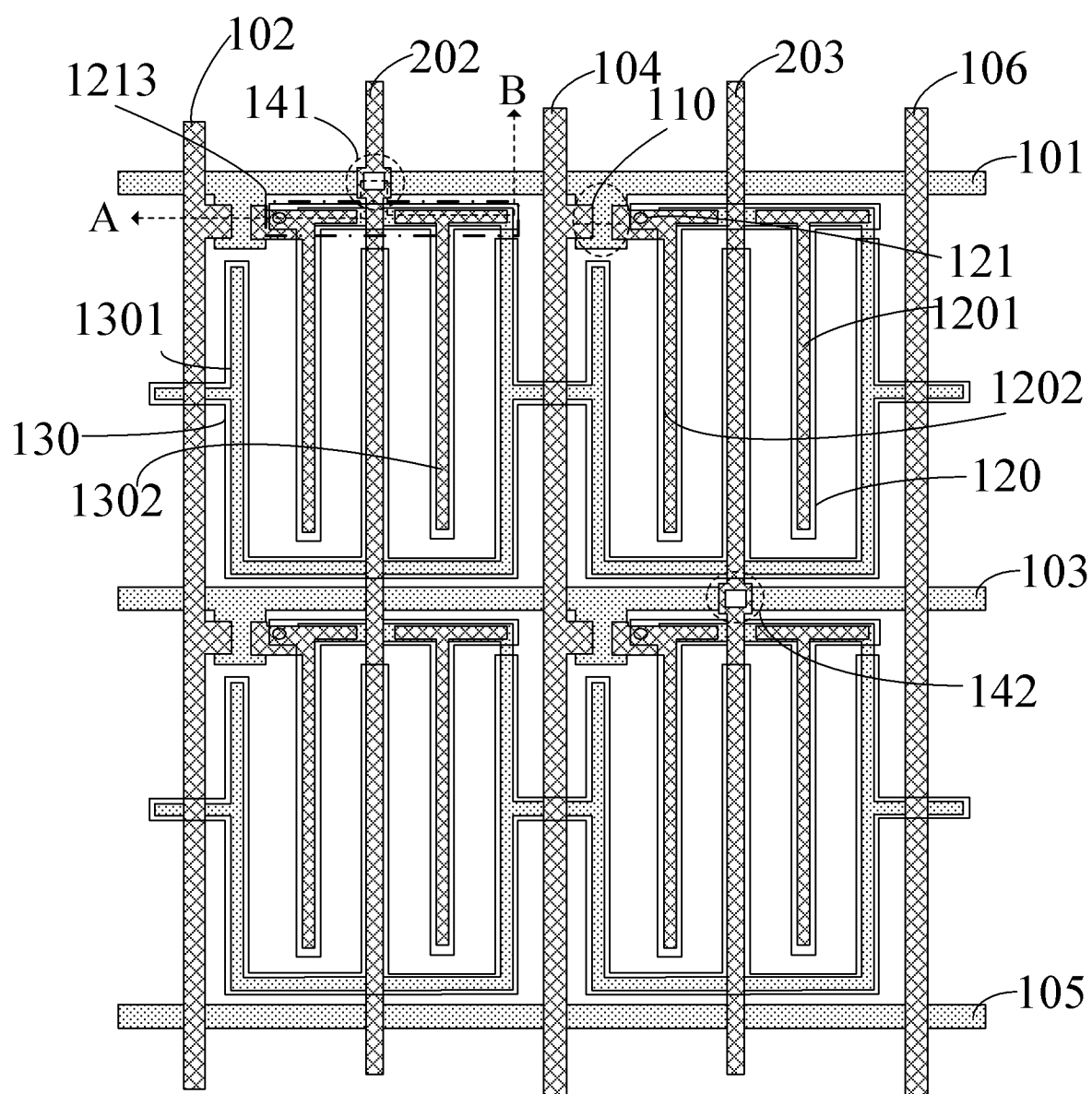


图 4

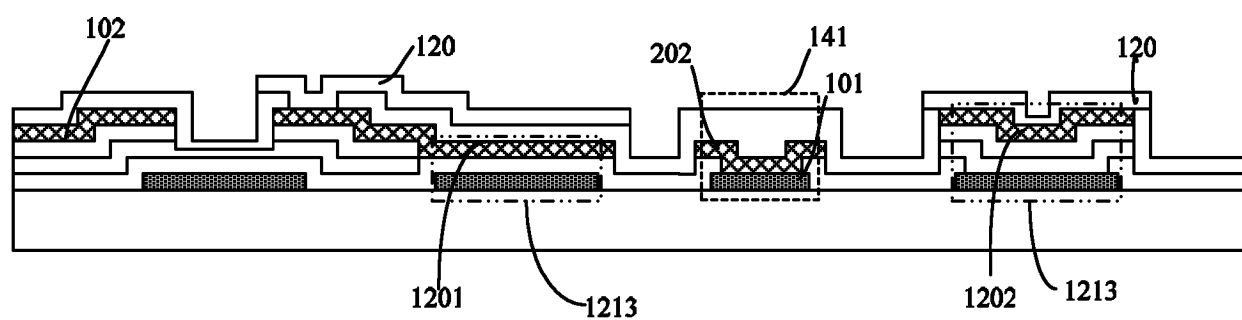


图 5

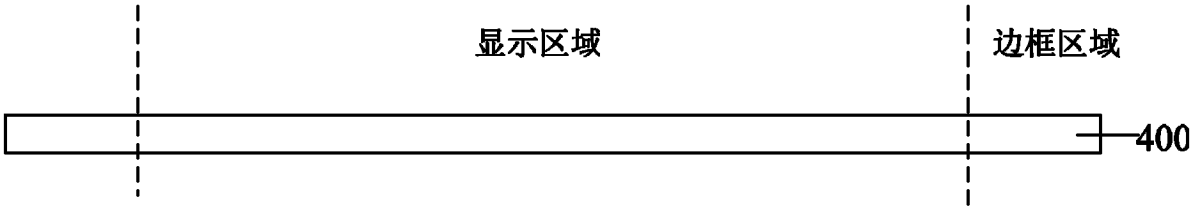


图 6

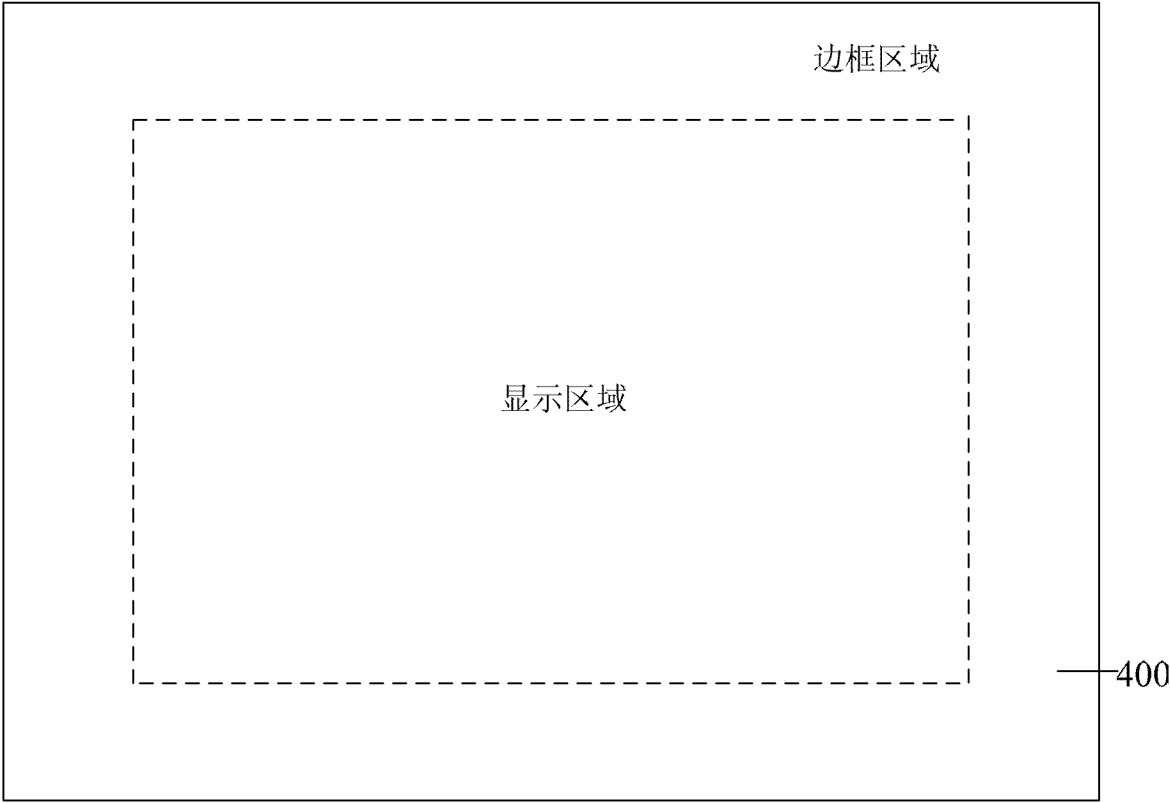


图 6a



图 7

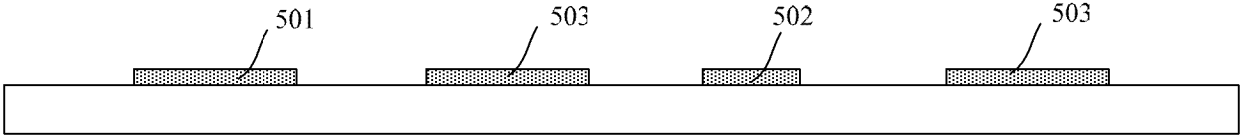


图 8

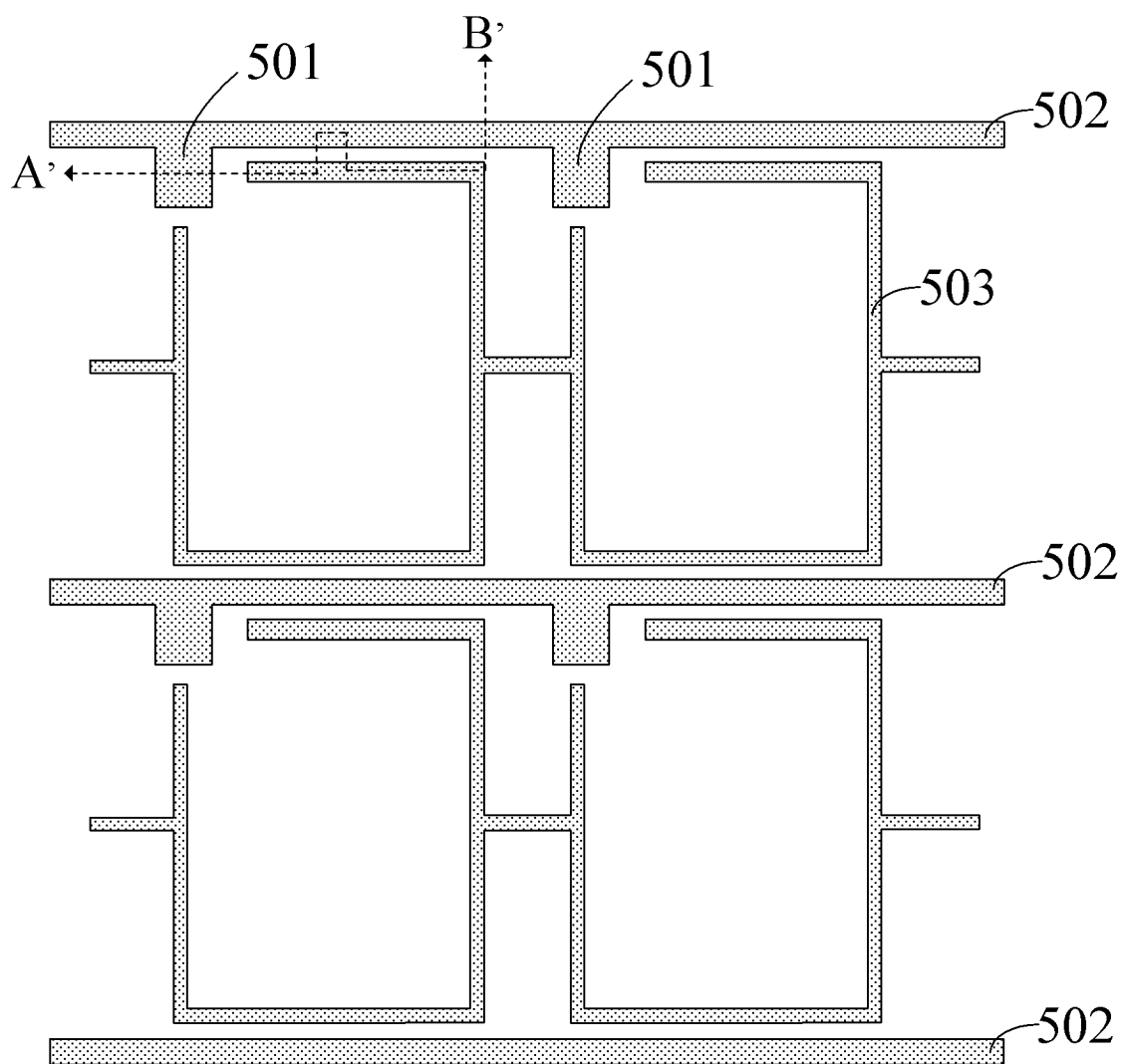


图 8a

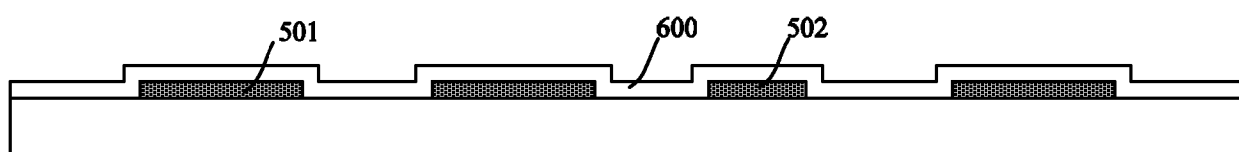


图 9

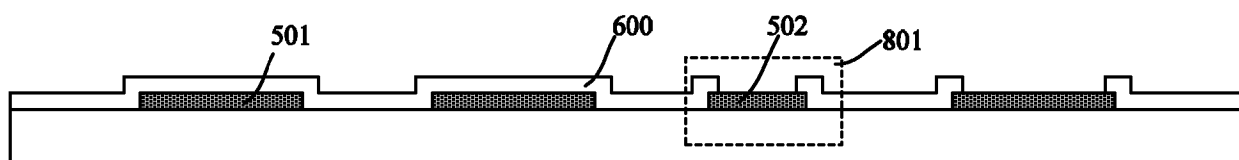


图 10

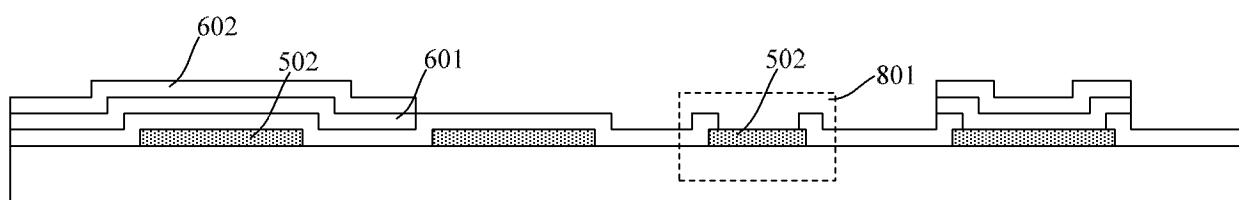


图 11

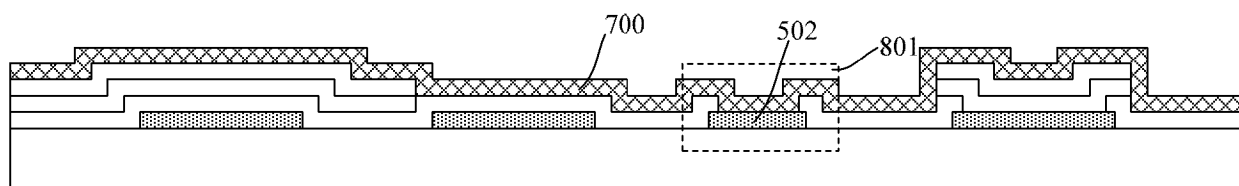


图 12

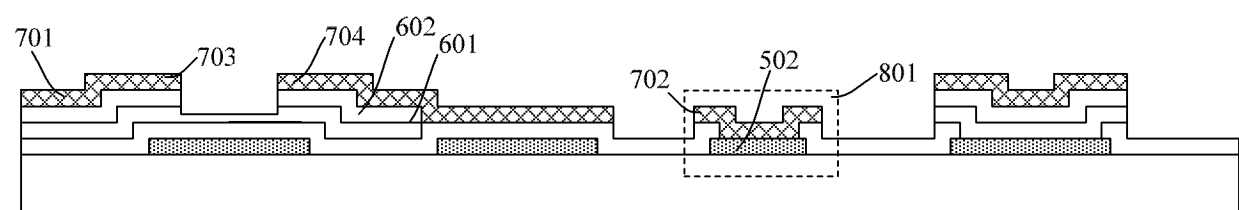


图 13

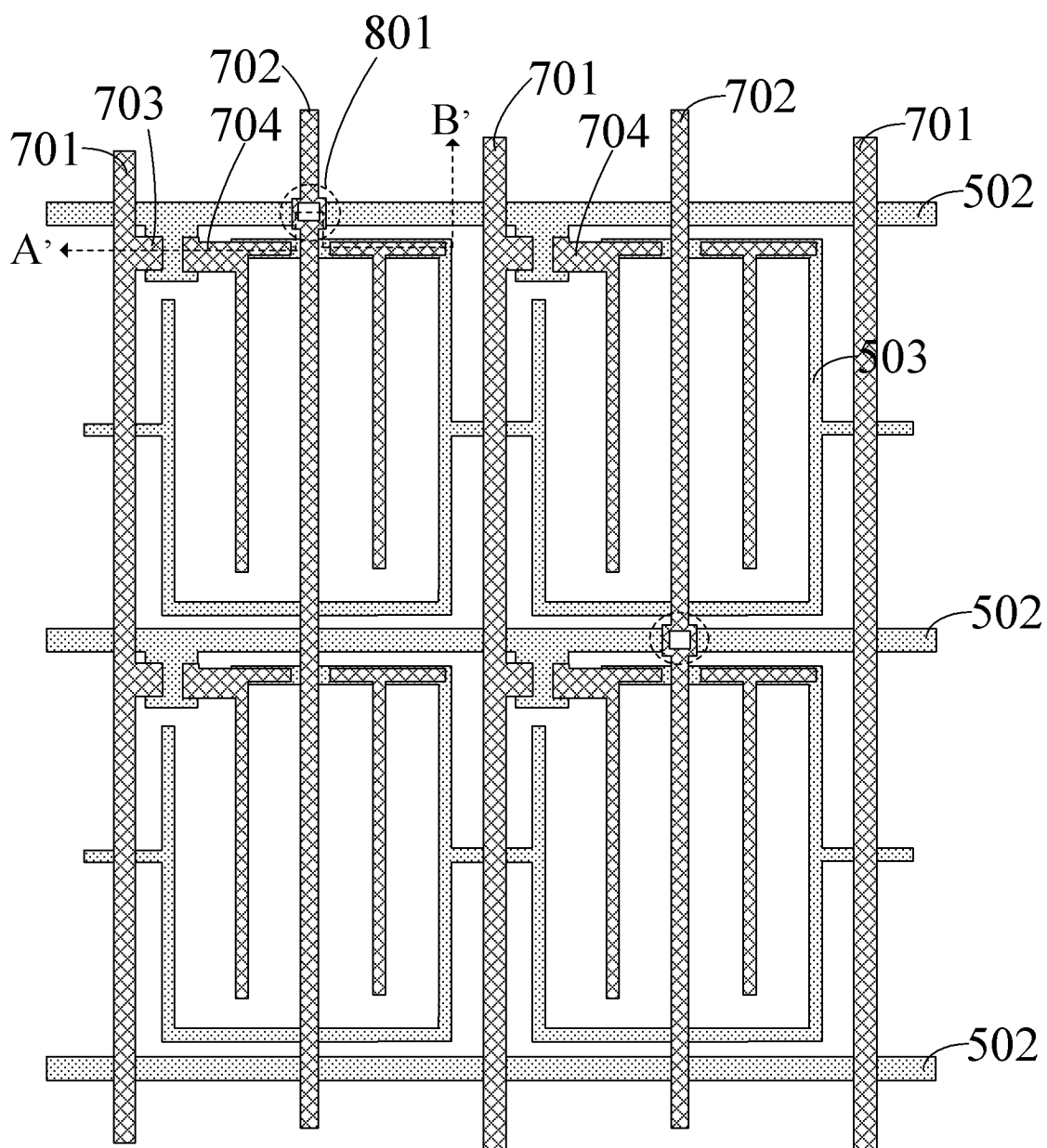


图 13a

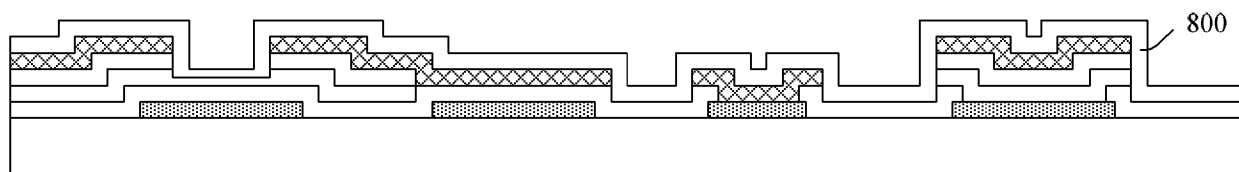


图 14

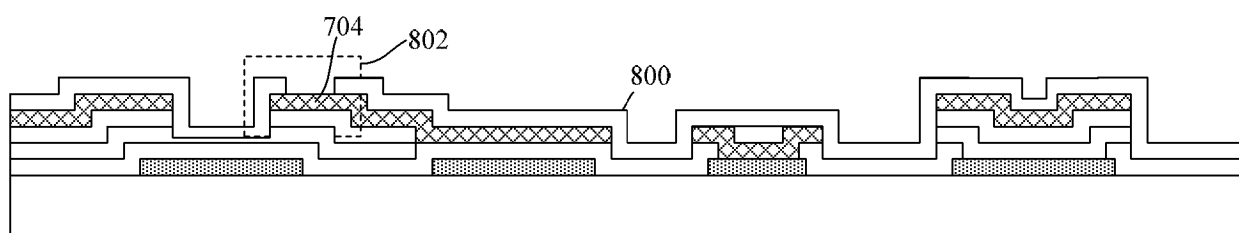


图 15

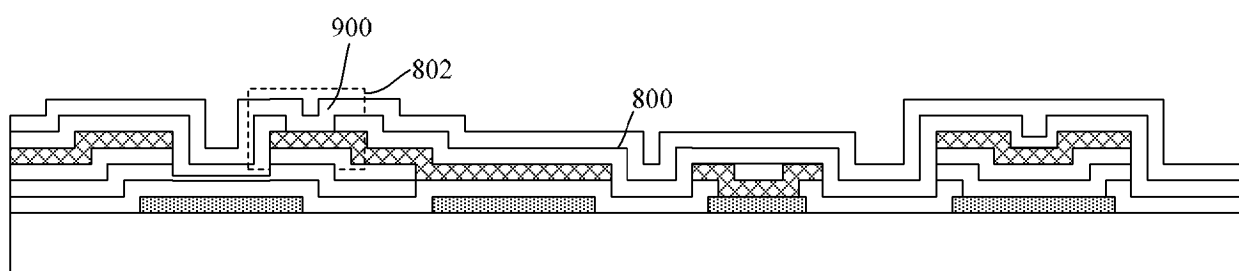


图 16

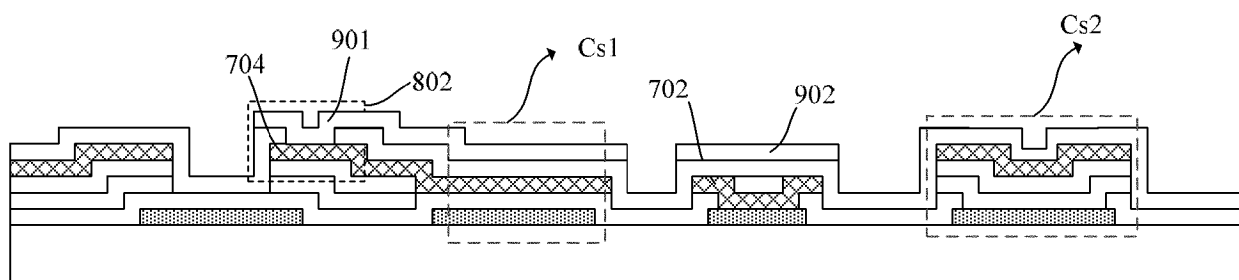


图 17

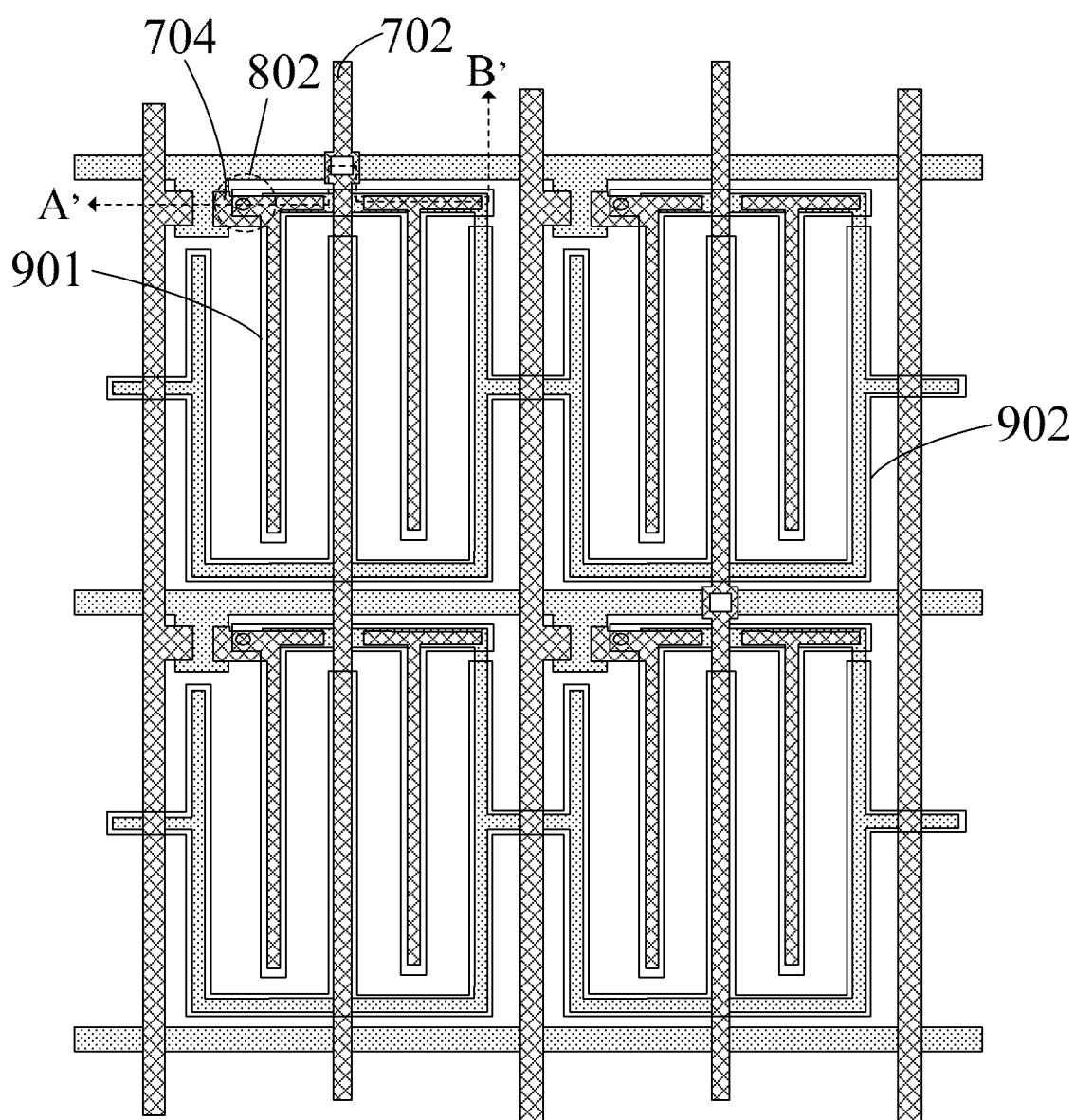


图 17a

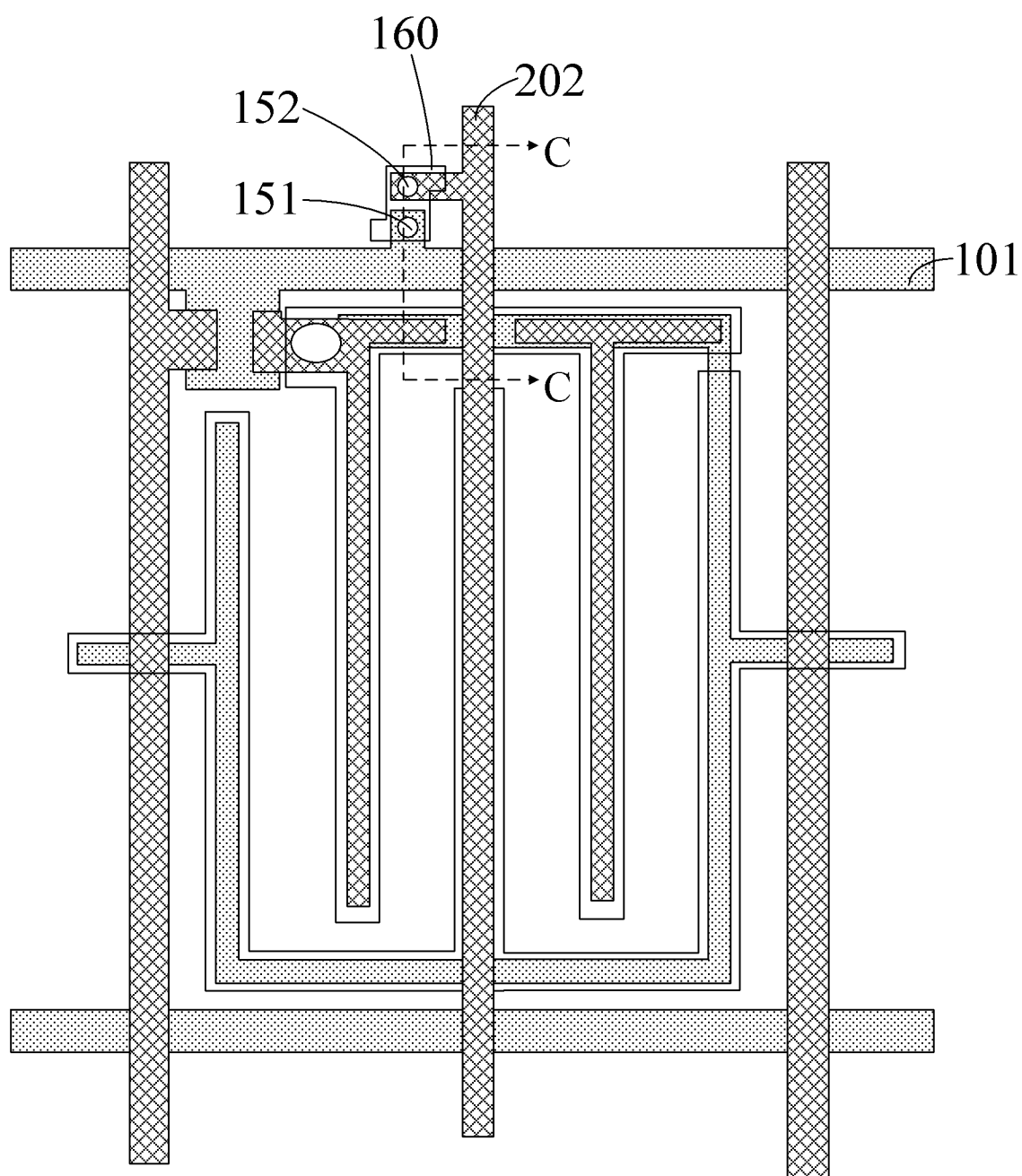


图 18

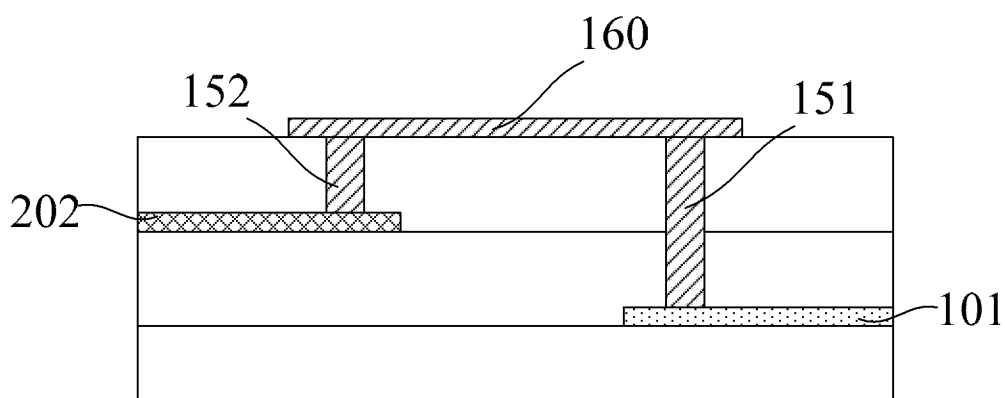


图 19

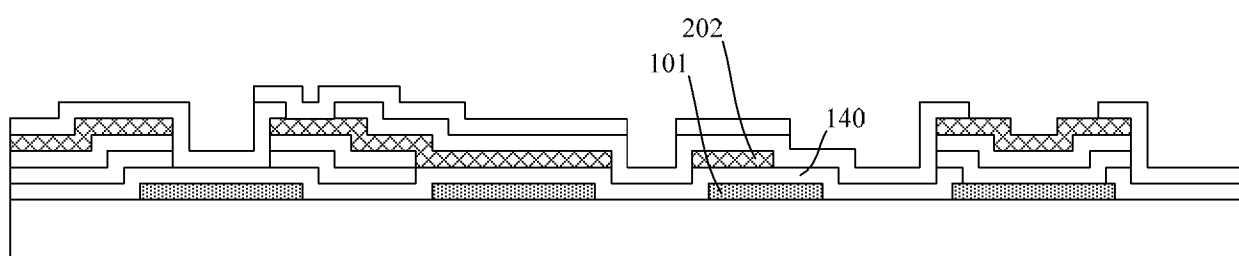


图 20

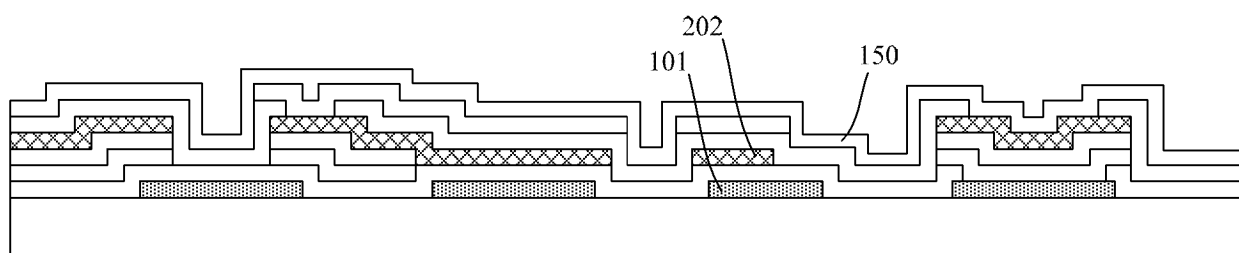


图 21

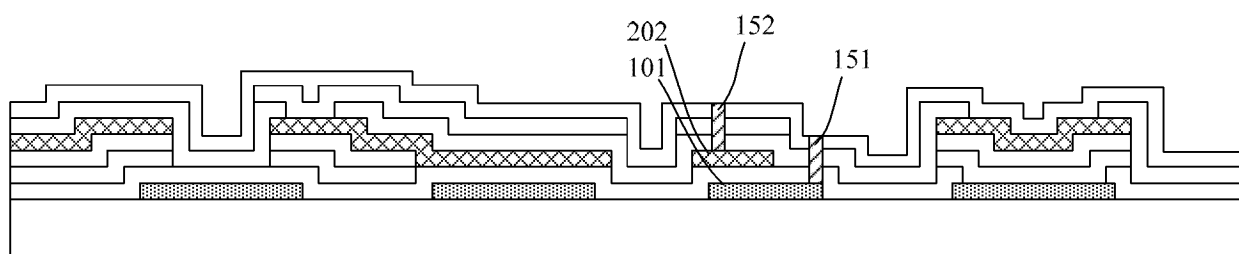


图 22

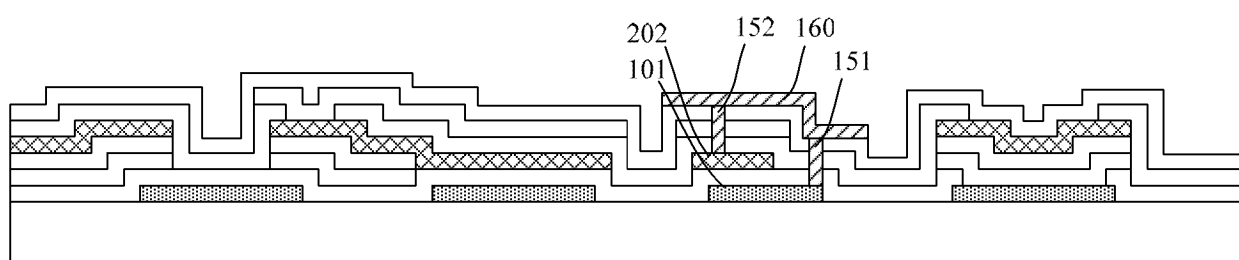


图 23

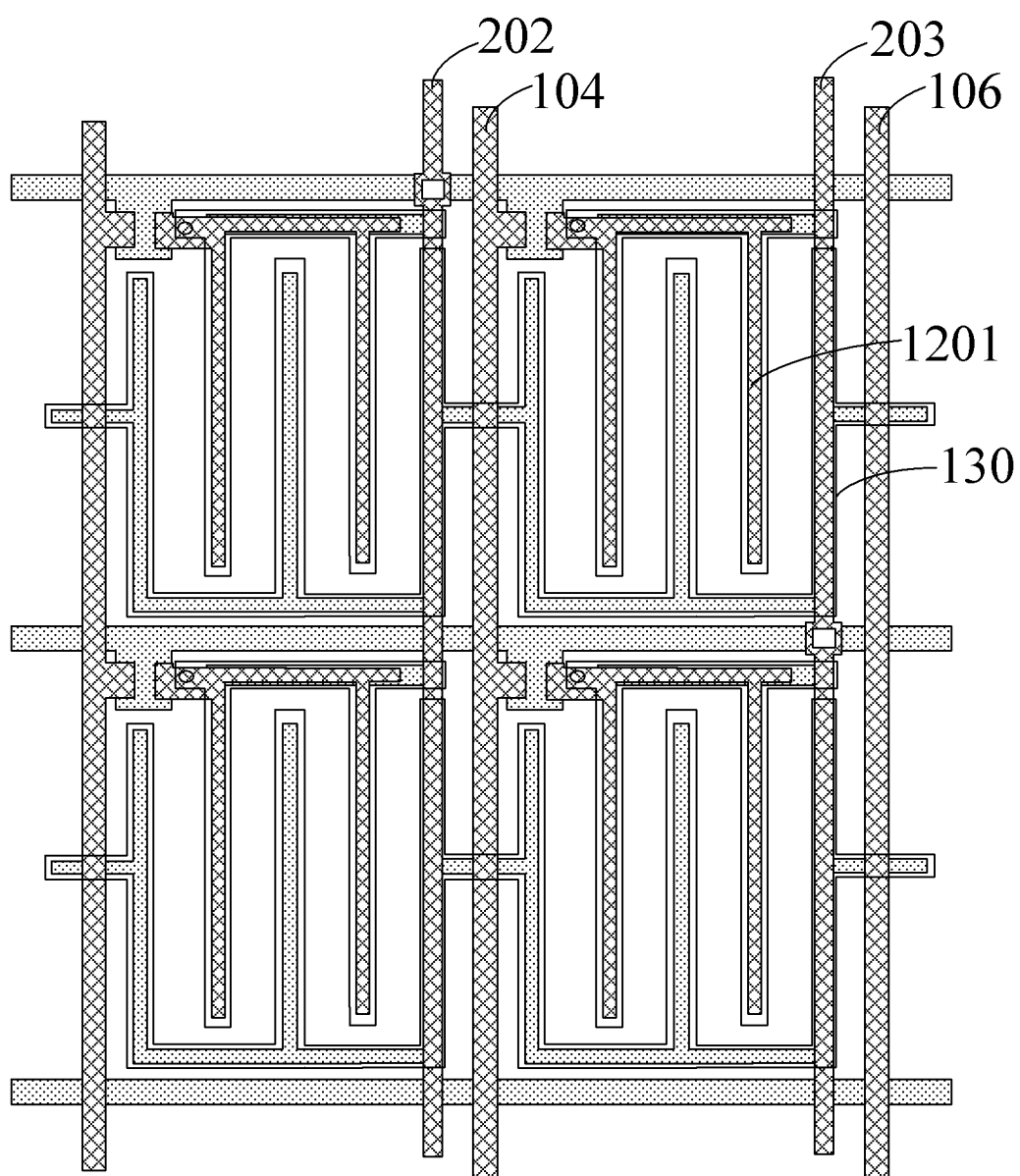


图 24

专利名称(译)	阵列基板及其制作方法、液晶显示装置		
公开(公告)号	CN102566168A	公开(公告)日	2012-07-11
申请号	CN201010616609.3	申请日	2010-12-30
[标]申请(专利权)人(译)	上海天马微电子有限公司		
申请(专利权)人(译)	上海天马微电子有限公司		
当前申请(专利权)人(译)	上海天马微电子有限公司		
[标]发明人	黄贤军		
发明人	黄贤军		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1343 H01L27/12 H01L21/77		
其他公开文献	CN102566168B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种阵列基板及其制作方法、液晶显示装置，其中所述阵列基板，包括显示区域以及包围所述显示区域的边框区域，所述显示区域包括：多条正交且相互绝缘的数据线以及扫描线；所述多条数据线及扫描线将显示区域划分为多个阵列排布的像素区，各像素区内包括像素电极、公共电极、薄膜晶体管，还包括设置于像素电极之上并和像素电极等电位的第一透明电极和设置于公共电极之上并和公共电极等电位的第二透明电极；还包括多条扫描连接线，将对应的各条扫描线与外部驱动芯片电连接，所述第二透明电极还位于所述扫描连接线上。本发明能够节约边框区域面积，提高基板的利用率。

