



(12) 发明专利申请

(10) 申请公布号 CN 102540604 A

(43) 申请公布日 2012. 07. 04

(21) 申请号 201110461345. 3

H01L 21/77(2006. 01)

(22) 申请日 2011. 12. 28

(30) 优先权数据

10-2010-0137254 2010. 12. 28 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 孔敏硕 李敏职 李秉炫

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1343(2006. 01)

H01L 27/02(2006. 01)

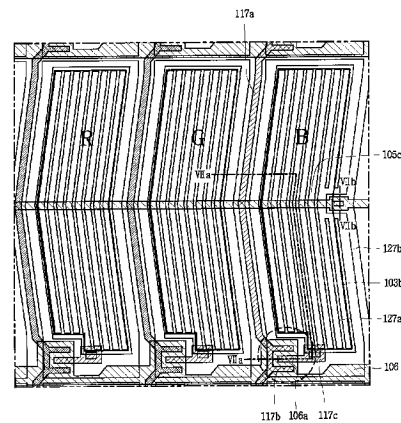
权利要求书 2 页 说明书 9 页 附图 12 页

(54) 发明名称

用于 FFS 模式液晶显示器件的阵列基板及其制造方法

(57) 摘要

本发明提供了一种用于边缘场开关 (FFS) 模式液晶显示 (LCD) 器件的阵列基板及其制造方法。用于 FFS 模式 LCD 器件的所述阵列基板包括:在基板的一个表面上沿一个方向形成的多条栅线;设置成与多条栅线交叉以限定子像素区的多条数据线;形成在基板子像素区的公共线;形成在公共线上并设置成与栅线平行的辅助公共线;形成在栅线和数据线交叉处的薄膜晶体管 (TFT);形成在基板整个表面上并暴露出 TFT 和辅助公共线的保护膜;和形成在保护膜上并分别与 TFT 和辅助公共线连接的像素电极和公共电极。



1. 一种用于边缘场开关模式液晶显示器件的阵列基板,所述阵列基板包括:
在基板的一个表面上沿一个方向形成的多条栅线;
设置成与多条栅线交叉以限定子像素区的多条数据线;
形成在所述基板的子像素区处的公共线;
形成在公共线上并设置成与所述栅线平行的辅助公共线;
形成在栅线和数据线交叉处的薄膜晶体管;
形成在基板整个表面上并暴露出所述薄膜晶体管和所述辅助公共线的保护膜;和
形成在所述保护膜上并分别与所述薄膜晶体管和所述辅助公共线连接的像素电极和公共电极。
2. 如权利要求 1 所述的阵列基板,其中在红像素区、绿像素区和蓝像素区当中,所述辅助公共线与形成在蓝像素区处的公共电极连接。
3. 如权利要求 2 所述的阵列基板,其中形成了与所述公共电极连接的所述辅助公共线的蓝像素区的面积被形成为大于红像素区和绿像素区的面积。
4. 如权利要求 1 所述的阵列基板,其中所述辅助公共线由与栅线形成材料相同的材料制成。
5. 如权利要求 1 所述的阵列基板,其中所述像素电极和所述公共电极由相同材料制成。
6. 如权利要求 1 所述的阵列基板,其中所述辅助公共线设置成与所述栅线平行,并且所述辅助公共线设置成与所述像素电极垂直。
7. 如权利要求 1 所述的阵列基板,其中所述像素电极与所述公共线重叠,并且所述公共电极与所述栅线和所述数据线重叠。
8. 如权利要求 1 所述的阵列基板,其中相邻像素电极通过所述公共线执行边缘场开关驱动,并且所述像素电极当中的最外部像素电极和所述公共电极执行面内开关驱动。
9. 一种制造用于边缘场开关模式液晶显示器件的阵列基板的方法,所述方法包括:
在基板的一个表面上沿一个方向形成公共线和多条栅线,并且同时在所述公共线上形成与所述栅线平行的辅助公共线;
形成多条数据线,所述多条数据线布置成与所述多条栅线交叉以限定像素区;
在所述栅线和所述数据线的交叉处形成薄膜晶体管;
在所述基板的整个表面上形成保护膜,以使所述保护膜暴露出所述薄膜晶体管和所述辅助公共线;以及
在所述保护膜上形成分别与所述薄膜晶体管和所述辅助公共线连接的像素电极和公共电极。
10. 如权利要求 9 所述的方法,其中红像素区、绿像素区和蓝像素区当中,所述辅助公共线与形成在所述蓝像素区上的公共电极连接。
11. 如权利要求 10 所述的方法,其中形成了与公共电极连接的所述辅助公共线的所述蓝像素区中蓝像素区的面积大于红像素区和绿像素区的面积。
12. 如权利要求 9 所述的方法,其中所述辅助公共线是由与栅线形成材料相同的材料制成的。
13. 如权利要求 9 所述的方法,其中所述像素电极和所述公共电极是由相同材料制成。

14. 如权利要求 9 所述的方法,其中所述辅助公共线被设置成与所述栅线平行,并被设置成与所述像素电极垂直。

15. 如权利要求 9 所述的方法,其中所述像素电极与所述公共线重叠,并且所述公共电极与所述栅线和所述数据线重叠。

16. 如权利要求 15 所述的方法,其中相邻像素电极通过所述公共线执行边缘场开关驱动,并且所述像素电极当中最外部像素电极和所述公共电极执行面内开关驱动。

17. 如权利要求 9 所述的方法,其中所述栅线、所述公共线和所述辅助公共线是通过光刻工艺和灰化工艺使用第一衍射掩模来形成的,并且所述数据线和所述薄膜晶体管是通过光刻工艺和灰化工艺使用第二衍射掩模来形成的。

18. 如权利要求 9 所述的方法,其中所述像素电极的两端通过像素电极连接线连接,并且所述公共电极的两端通过公共电极连接线连接。

用于 FFS 模式液晶显示器件的阵列基板及其制造方法

技术领域

[0001] 本发明涉及一种液晶显示 (LCD) 器件, 尤其涉及一种用于边缘场开关 (fringe field switching, FFS) 模式 LCD 器件的阵列基板及其制造方法。

背景技术

[0002] 一般来说, LCD 器件的驱动原理采用了液晶的光学各向异性和偏振特点。液晶薄且长, 在分子排列上具有方向性 (或者取向), 且可通过向液晶人工施加电场来控制分子排列的方向。

[0003] 由此, 当任意调整液晶的分子排列方向时, 液晶的分子排列改变, 且由于光学各向异性沿液晶分子排列方向光发生折射, 由此表达图象信息。

[0004] 目前, 具有优良分辨率和视频实现能力的有源矩阵 (AM) LCD 器件 (下文称作 ‘LCD 器件’) 已经成为主导, 在所述有源矩阵 LCD 器件中, 薄膜晶体管 (TFT) 和与所述 TFT 连接的像素电极以矩阵形式布置。

[0005] 所述 LCD 包括上面形成有公共电极的滤色器基板 (即上基板)、上面形成有像素电极的阵列基板 (即下基板) 和填充在上下基板之间的液晶。在 LCD 器件中, 通过由公共电极和像素电极产生的电场来驱动液晶。

[0006] 但是, 通过垂直施加的电场驱动液晶的缺点是不能提供良好的视角特性。由此, 为了克服上述缺点, 已经提出了通过面内电场驱动液晶的方法, 且这种方法有利地具有优异的视角特性。

[0007] 面内开关 (in plane switching, IPS) 模式 LCD 器件包括形成为彼此面对的滤色器基板和阵列基板, 和夹在两基板之间的液晶层。

[0008] 在构造为透明绝缘基板的阵列基板上限定的多个像素中每一个像素都包括 TFT、公共电极和像素电极。

[0009] 公共电极和像素电极在相同基板上平行地间隔开。

[0010] 构造为透明绝缘基板的滤色器基板包括形成在与栅线、数据线和 TFT 对应的部分处的黑矩阵, 并且滤色器被形成为与像素对应。

[0011] 通过公共电极和像素电极的水平电场 (或者面内电场) 驱动液晶层。

[0012] 在如上所述构造的 IPS 模式 LCD 器件中, 公共电极和像素电极被形成为透明电极。但是, 由于根据设计的公共电极和像素电极之间的距离, 导致仅公共电极和像素电极两个端部有助于增加亮度, 结果是公共电极和像素电极的大部分阻挡光。

[0013] 由此, 为了最大化亮度增加效果, 已经提出了 FFS 技术。

[0014] FFS 技术的特征是, 通过精确控制液晶没有色偏 (color shift) 且能获得高对比度, 与一般的面内技术相比能实现高的屏幕质量。

[0015] 下面将参照图 1 至图 3 描述用于现有技术 FFS 模式 LCD 的阵列基板结构。

[0016] 图 1 是用于现有技术 FFS 模式 LCD 器件的阵列基板的平面图。

[0017] 图 2 是沿着图 1 的线 II-II 取得的用于 FFS 模式 LCD 器件的阵列基板的截面图。

[0018] 图 3 是示出用于现有技术 FSS 模式 LCD 器件的阵列基板的栅线、公共线和像素电极布局的平面图。

[0019] 如图 1 和图 2 中所示,用于现有技术 FSS 模式 LCD 器件的阵列基板包括多条栅线 15c 和公共线 15b,所述多条栅线 15c 沿一个方向延伸且在基板 11 上分开成彼此平行,所述公共线 15b 设置成与所述栅线 15c 平行且与栅线 15c 相邻;多条数据线 21c,所述多条数据线 21c 与所述栅线 15c 交叉并在交叉处限定子像素区,即红 (R)、绿 (G) 和蓝 (B) 子像素区;像素电极 13,所述像素电极 13 形成在红 (R)、绿 (G) 和蓝 (B) 子像素区处并与公共线 15c 相邻;和 TFT(T),所述 TFT 被提供在栅线 15c 和数据线 21c 的交叉处,并且所述 TFT 具有栅极 15a、有源层(未示出)(见图 2 中的 19)、源极 21a 和漏极 21b。

[0020] 这里,栅线 15c 供应来自栅极驱动器(未示出)的扫描信号,并且数据线 21c 供应来自数据驱动器(未示出)的视频信号。栅线 15c 和数据线 21c 交叉,在两者之间夹有栅极绝缘层(未示出),以限定相应的像素区,即红 (R)、绿 (G) 和蓝 (B) 子像素区。此处,红 (R)、绿 (G) 和蓝 (B) 子像素区构成单元像素。

[0021] 如图 2 中所示,当通过供应到栅极线 15c 的扫描信号把供应到数据线 21c 的像素信号充电到像素电极 13 中时保持 TFT(T)。为此,TFT(T) 包括包含在栅线 15c 中的栅极 15a、与数据线 21c 连接的源极 21a、与源极 21a 面对且与源极 21a 分开的漏极 21b、有源层 19 和欧姆接触层(未示出),所述有源层 19 与栅极 15a 重叠,在有源层 19 和栅极 15a 之间夹有栅极绝缘层 17,以在源极 21a 和漏极 21b 之间形成沟道,所述欧姆接触层形成在除沟道外的有源层 19 上且与源极 21a 和漏极 21b 欧姆接触。

[0022] 数据线 21c 经由数据焊垫(未示出)接收来自数据驱动器(未示出)的像素信号。

[0023] 而且,透明像素电极 13 设置在构成单元像素的红 (R)、绿 (G) 和蓝 (B) 子像素区的基板整个表面上,透明像素电极 13 与栅线 15c 和数据线 21c 间隔开。多个条状透明第一公共电极 27a 和第二公共电极 27b 设置在像素电极 13 和数据线 21c 的上面,在所述第一公共电极 27a 和第二公共电极 27b 与所述像素电极 13 和数据线 21c 之间夹有钝化膜 23。

[0024] 此处,多个条状(bar-like)透明第一公共电极 27a 设置成与数据线 21c 平行,并且多个第一公共电极 27a 以某一间距相间隔。而且,第一和第二公共电极 27a 和 27b 的两个端部与公共电极连接线 27c 连接。

[0025] 公共电极连接线 27c 通过公共线接触孔(未示出)与公共线 15b 电连接。

[0026] 于是,公共线 15b 和公共电极 27a 和 27b 向各个像素供应参考电压即公共电压,用于驱动液晶。

[0027] 像素电极 13 与多个公共电极重叠,在所述像素电极与所述多个公共电极之间夹有钝化膜 23,以形成边缘场。

[0028] 因此,当视频信号经由 TFT(T) 供应给像素电极 13 时,已经供应有公共电压的公共电极 27a 和 27b 形成边缘场,使得在 TFT 基板和滤色器基板(未示出)之间沿水平方向排列的液晶分子根据介电各向异性旋转。而且,透过像素区的光的透射率根据液晶分子旋转程度变化,由此实现灰阶。

[0029] 然而,在根据现有技术的用于 FFS 模式 LCD 器件的阵列基板中,当形成栅极时,同时形成栅线、像素电极和公共线 Vcom,并且在这种情况下,为了防止电短路,栅线、公共线和像素电极必须以某一间距或更大间距分开,这导致孔径比降低减小。也就是,如图 3 中所

示,在栅线 15c 和像素电极 13 之间的距离 D1、在像素电极 13 和公共线 15b 之间的距离 D2 以及公共线 15b 和栅线 15c 之间的距离应大于某一间距。但是,由于公共线 15b 设置在像素电极 13 和栅线 15c 之间,如果所述像素电极和所述栅线之间的距离紧密,则会发生短路,因此不可能增加像素电极 13 的长度 L。

[0030] 而且,在形成栅线后,像素电极处于浮置状态,从而不可能检查栅线、像素电极、公共线和像素电极的短路。

发明内容

[0031] 本发明的一方面提供一种用于边缘场开关 (FFS) 模式液晶显示 (LCD) 器件的阵列基板及其制造方法,能通过形成与栅线平行的辅助公共线增加像素电极面积,从而增加孔径比,并且能检查公共线和栅线的短路。

[0032] 根据本发明的一个方面,提供了一种用于边缘场开关 (FFS) 模式液晶显示 (LCD) 器件的阵列基板,包括:基板;在基板的一个表面上沿一个方向形成的多条栅线;布置成与多条栅线交叉以限定子像素区的多条数据线;形成在基板的子像素区处的公共线;形成在公共线上且设置成与栅线平行的辅助公共线;形成在栅线和数据线的交叉处的薄膜晶体管 (TFT);形成在基板整个表面上且暴露出 TFT 和辅助公共线的保护膜;以及形成在保护膜上并与分别 TFT 和辅助公共线连接的像素电极和公共电极。

[0033] 根据本发明的另一方面,提供了一种制造用于边缘场开关 (FFS) 模式液晶显示 (LCD) 器件的阵列基板的方法,包括:在基板的一个表面上沿一个方向形成公共线和多条栅线,并同时在公共线上形成与栅线平行的辅助公共线;形成多条数据线,所述多条数据线布置成与多条栅线交叉以限定像素区;在栅线和数据线的交叉处形成薄膜晶体管 (TFT);在基板整个表面上形成保护膜使得所述保护膜暴露出 TFT 和辅助公共线;以及在保护膜上形成分别与 TFT 和辅助公共线连接的像素电极和公共电极。

[0034] 根据本发明用于 FFS 模式 LCD 器件的阵列基板及其制造方法具有以下优势。

[0035] 根据本发明的实施例,在用于 FFS 模式 LCD 器件的阵列基板及其制造方法中,公共线代替像素电极设置在下部,并且由于所产生的向错 (disclination),导致设置在公共线上部处的辅助公共线 Vcom 被移动到具有低透射率的电极弯曲部,从而消除了栅线和公共线之间距离的必要性,增加了孔径比,而且在形成栅线之后,当检查栅线时也能检查公共线和栅线的短路。

[0036] 而且,根据本发明的实施例,在用于 FFS 模式 LCD 器件的阵列基板及其制造方法中,由于像素电极定位在最上层上,且同时,公共电极 Vcom 形成在数据线上,从而像素电极通过下面的公共线执行 FFS 驱动,并且在数据线上的最外部像素电极和公共电极执行 IPS 驱动。

[0037] 根据本发明的实施例,在用于 FFS 模式 LCD 器件的阵列基板以及制造方法中,仅在具有最低透射率的蓝色子像素处形成允许下端的公共电极和辅助公共线接触的接触孔,由此使孔径比最大化。

[0038] 当结合附图时,根据本发明的以下具体描述,本发明的前述和其他目的、特征、方面和优势将变得更加显而易见。

附图说明

- [0039] 图 1 是根据现有技术用于 FFS 模式 LCD 器件阵列基板的平面图；
- [0040] 图 2 是沿着图 1 中的线 II-II 取得的 FFS 模式 LCD 器件阵列基板的截面图；
- [0041] 图 3 是示出根据现有技术用于 FFS 模式 LCD 器件的阵列基板的栅线、公共线和像素电极的布局的平面图；
- [0042] 图 4 是根据本发明的实施例用于 FFS 模式 LCD 器件的阵列基板的平面图；
- [0043] 图 5 是沿着图 4 中的线 V-V 取得的 FFS 模式 LCD 器件的阵列基板的截面图；
- [0044] 图 6 是示出根据本发明用于 FFS 模式 LCD 器件的阵列基板的栅线、公共线和辅助公共线布局的平面图；以及
- [0045] 图 7A 至图 7V 是示出沿着线 VIIa 至 VIIa 和 VIIb 至 VIIb 取得的制造用于 FFS 模式 LCD 器件的阵列基板的工艺的截面图。

具体实施方式

- [0046] 将参照附图描述根据本发明的实施例用于液晶显示 (LCD) 器件的阵列基板。
- [0047] 图 4 是根据本发明的实施例用于 FFS 模式 LCD 器件的阵列基板的平面图。
- [0048] 图 5 是沿着图 4 中的线 V-V 取得的用于 FFS 模式 LCD 器件的阵列基板的截面图。
- [0049] 图 6 是示出根据本发明用于 FFS 模式 LCD 器件的阵列基板的栅线、公共线和辅助公共线布局的平面图。
- [0050] 如图 4 和图 5 中所示,根据本发明实施例的 FFS 模式 LCD 器件包括:多条栅线 106、多条数据线 117a、公共线 103b、辅助公共线 105c、薄膜晶体管 (TFT) T、保护膜 121 和像素电极 127a 和公共电极 127b,所述多条栅线 106 在基板 101 的一个表面上沿一个方向形成;所述多条数据线 117a 布置成与多条栅线 106 交叉以限定红 (R)、绿 (G) 和蓝 (B) 子像素区;所述公共线 103b 形成在基板 101 的子像素区处;所述辅助公共线 105c 设置在公共线 103b 上且设置成与栅线 106 平行;所述薄膜晶体管 (TFT) T 形成在栅线 106 和数据线 117a 的交叉处;所述保护膜 121 形成在基板整个表面上且暴露出 TFT 和辅助公共线 105c;以及所述像素电极 127a 和公共电极 127b 形成在保护膜 121 上并分别与 TFT T 和辅助公共线 105c 连接。
- [0051] 此处,栅线 106 供应来自栅极驱动器(未示出)的扫描信号,数据线 117a 供应来自数据驱动器(未示出)的视频信号。栅线 106 和数据线 117a 交叉,在所述栅线和所述数据线之间夹有栅极绝缘层(未示出),以限定相应像素区,即红 (R)、绿 (G) 和蓝 (B) 子像素区。此处,红 (R)、绿 (G) 和蓝 (B) 子像素区构成单元像素。
- [0052] 栅线 106 具有在基板 101 上的多层结构或者单层结构,所述多层结构即包括包含透明导电层的两层或更多层的结构。例如,栅线 106 可具有使用透明导电层的第一导电层和使用不透明金属的第二导电层层叠的多层结构,或者使用不透明金属的单层结构。
- [0053] 这里,ITO、IZO 或 ITZO 可被用作第一导电层材料,并且 Cu、Mo、Al、Cu 合金、Mo 合金、Al 合金等被用作第二导电层材料。
- [0054] 如图 5 中所示,当通过供应到栅线 106 的扫描信号供应到数据线 117a 的像素信号被充电到像素电极 127a 中时保持 TFT T。为此,TFT 包括包含在栅线 106 中的栅极 106a、与数据线 117a 连接的源极 117b、面对源极 117b 并与源极 117b 分开的漏极 117c、有源层 113a

和欧姆接触层 115a, 所述有源层 113a 与栅极 106a 重叠, 在所述有源层和所述栅极之间夹有栅极绝缘层 111 以在源极 117b 和漏极 117c 之间形成沟道, 所述欧姆接触层形成在除所述沟道外的有源层 113a 上, 且所述欧姆接触层与源极 117b 和漏极 117c 欧姆接触。

[0055] 有源层 113a 和欧姆接触层 115a 沿着数据线 117a 重叠。

[0056] 数据线 117a 经由数据焊垫 (未示出) 接收自数据驱动器 (未示出) 的像素信号。

[0057] 在构成单元像素的红 (R)、绿 (G) 和蓝 (B) 子像素区整个表面上形成与栅线 106 和数据线 117a 分隔开的透明公共电极 103b。辅助公共线 105c 设置在公共线 103b 上, 与栅线 106 平行。此处, 由于所产生的向错, 导致辅助公共线 105c 被形成为向具有低透射率的像素电极弯曲部移动, 消除了栅线和公共线之间距离的必要性, 从而增加了孔径比。而且, 在形成有栅线 106 的层上形成公共线 103b, 且该公共线 103b 由透明导电材料形成。

[0058] 多个像素电极 127a 形成为与公共线 103b 重叠, 所述像素电极和所述公共线之间夹有保护膜 121, 并且公共电极 127b 形成为围绕多个像素电极 127a。此处, 公共电极 127b 与栅线 106 和数据线 117a 重叠。而且, 公共电极 127b 通过仅形成在具有最低透射率的蓝 (B) 子像素中的接触孔 121b 与下部辅助公共线 105c 连接, 由此使孔径比最大化。此处, 蓝 (B) 子像素的透射率低于红 (R) 和绿 (G) 子像素的透射率。由此, 为了补偿低透射率, 可形成面积大于红 (R) 和绿 (G) 子像素面积的蓝 (B) 子像素。也就是, 当辅助公共线 105c 形成在具有最低透射率的蓝 (B) 子像素区时, 由于辅助公共线 105c 由不透明金属材料制成, 因此透射率会降低。由此, 为了解决这个问题, 优选地, 将蓝 (B) 子像素区的面积形成为大于红 (R) 像素区和绿 (G) 像素区的相应面积。

[0059] 而且, 多个像素电极 127a 的两端通过像素电极连接线 (未示出) 连接, 并且多个公共电极 127b 的两端通过公共电极连接线 (未示出) 连接。

[0060] 公共线 103b、辅助公共线 105c 和公共电极 127b 向每个像素供应参考电压, 例如公共电压, 用于驱动液晶。

[0061] 由此, 在每个像素区中相邻像素电极 127a 与下部公共线 103b 重叠, 所述像素电极 127a 和所述公共线 103 之间夹有保护膜 121, 以执行 FFS 驱动, 而在数据线 117a 上的像素电极 127a 和公共电极 127b 执行 IPS 驱动。

[0062] 因此, 当通过 TFT T 视频信号被供应到像素电极 127a 时, 像素电极 127a 与已经施加有公共电压的公共电极 127b 形成 FFS 或者 IPS, 从而沿水平方向排列的液晶分子在 TFT 基板和滤色器基板 (未示出) 之间根据介电各向异性旋转。当透过像素区的光的光透射率根据液晶分子旋转程度改变时实现灰度级。

[0063] 如图 6 中所示, 在如上所述根据本发明实施例配置的 FFS 模式 LCD 基板中, 公共线 (Vcom) 代替像素电极被设置在下部, 并且由于所产生的向错, 导致设置在公共线 103b 上端的辅助公共线 Vcom 105c 被移动至具有低透射率的电极弯曲部, 从而消除了栅线和公共线之间距离的必要性, 增加了孔径比, 并且在形成栅线后, 也能检查公共线和栅线的短路。

[0064] 因此, 可将公共线 103b 形成为较大, 具有大于现有技术长度 L1 的长度 L2, 在存在该现有公共线的区域, 保证该距离较大, 从而同样地增加孔径比。

[0065] 参照图 7A 至图 7V 描述根据本发明实施例制造用于 FFS 模式 LCD 器件的阵列基板的方法。

[0066] 图 7A 至图 7V 是示出沿着线 VIIa 至 VIIa 和 VIIb 至 VIIb 取得的制造用于 FFS 模

式 LCD 器件的阵列基板的工艺的截面图。

[0067] 如图 7A 所示,包括开关区的多个像素区和非像素区限定在透明基板 101 上,通过溅射在透明基板 101 上顺序沉积第一透明导电材料层 103 和第一导电金属层 105。此处,作为第一透明导电材料层 103,可使用选自包括 ITO 和 IZO 的透明导电材料构成的组中的任一种。

[0068] 而且,作为第一导电金属层 105,可使用由诸如铝 (Al)、钨 (W)、铜 (Cu)、钼 (Mo)、铬 (Cr)、钛 (Ti)、钼合金、铜合金、铝合金等这样的金属材料制成的单层,或者可使用两层或更多层层叠的结构,诸如 Al/Cr、Al/Mo、Al (Nd)/Al、Al (Nd)/Cr、Mo/Al (Nd)/Mo、Cu/Mo、Ti/Al (Nd)/Ti、Mo/Al、Mo 合金 /Al 合金、Mo/Al 合金、Cu/Mo 合金、Cu/Mo (Ti) 等。

[0069] 如图 7B 中所示,将具有高透射率的光刻胶涂敷在第一导电金属层 105 上以形成第一光敏膜 107。

[0070] 随后,通过使用包括阻光部分 109a、半透明部分 109b 和透射部分 109c 的第一衍射掩模 109 对第一光敏膜 107 执行曝光工艺。此处,第一衍射掩模 109 的阻光部分 109a 被定位在第一光敏膜 107 上方,对应于栅极形成区和辅助公共线形成区,并且第一衍射掩模 109 的半透明部分 109b 被定位在第一光敏膜 107 上方,对应于公共线形成区。此处,除了第一衍射掩模 109 之外,还可使用利用光衍射效应的掩模,例如半色调掩模或者任何其他掩模。

[0071] 接下来,如图 7C 中所示,在完成曝光工艺之后,通过显影工艺图案化第一光敏膜 107,以形成栅极形成区和辅助公共线形成区的第一图案 107a 以及公共线形成区的第二图案 107b。此处,由于光没有透过栅极形成区和辅助公共线形成区的第一图案 107a,因此第一光敏膜 107 的厚度保持为与原来一样,而一部分光已经透过公共线形成区的第二图案 107b,所以第二图案 107b 的一定厚度已被去除。也就是说,公共线形成区的第二图案 107b 的厚度小于栅极形成区和辅助公共线形成区第一图案 107a 厚度。

[0072] 接着,如图 7D 所示,通过使用第一光敏膜的栅极形成区和辅助公共线形成区的第一图案 107a 以及公共线形成区的第二图案 107b 作为掩模来使第一导电金属层 105 和第一透明导电材料层 103 图案化,以同时形成栅线 (未示出) (见图 4 的 106)、从栅线 106 突出的栅极 106a 和公共线 103b。此处,栅线 (未示出) (见图 4 的 106) 和栅极 106a 包括第一导电金属层图案 105a 和第一透明导电材料层图案 103a。而且,如图 4 中所示,在像素区整个表面上、即在栅线 106 和数据线 (未示出) (见图 4 的 117a) 交叉的区域中形成公共线 103b。

[0073] 之后,如图 7E 中所示,通过灰化工艺来蚀刻栅极 106a 厚度的一部分、在辅助公共线形成区中的第一图案 107a 的一部分以及第二导电金属层图案 105b 上第二图案 107b 整体,从而完全去除第二图案 107b。于是,暴露出公共线 103b 上的第二导电金属图案 105b。

[0074] 随后,如图 7F 和 7G 中所示,通过使用辅助公共线形成区中的栅极 106a 和第一图案 107a (所述栅极 106a 和第一图案 107a 的厚度已被通过灰化工艺部分蚀刻) 来选择性去除暴露的第二导电金属层图案 105b,以在公共线 103b 上形成辅助公共线 105c,暴露出公共线 103b,接着,去除剩余的第一图案 107a。于是,在公共线 103b 上形成辅助公共线 105c。公共线 103b 由透明导电材料制成,而辅助公共线 105c 由不透明导电金属材料制成。

[0075] 同时,如图 4 中所示,在由多条栅线 106 和多条数据线 117a 限定的红 (R)、绿 (G) 和蓝 (B) 子像素区当中,辅助公共线 105c 形成在蓝 (B) 像素区中。这是因为,由于辅助公

共线 105c 形成在具有最低透射率的蓝 (B) 子像素区中,所以另外增加了孔径比。而且,在辅助公共线 105c 形成在具有最低透射率的蓝 (B) 子像素区中的情况下,由于辅助公共线 105c 是由不透光金属材料制成,因此透射率会降低。由此,为了避免这个问题,蓝 (B) 子像素区的面积被形成为稍大于红 (R) 子像素区和绿 (G) 子像素区的面积。

[0076] 如图 7H 中所示,在基板整个表面上形成由氮化硅 (SiN_x) 或者氧化硅 (SiO_2) 制成的栅极绝缘层 111。

[0077] 随后,如图 7I 中所示,在栅极绝缘层 111 上顺序层叠非晶硅层 (a-Si:H) 113、具有杂质的非晶硅层 (n+ 或者 p+) 115 以及第二导电金属层 117。此处,通过化学气相沉积 (CVD) 方法沉积非晶硅层 (a-Si:H) 113 和包括杂质的非晶硅层 (n+ 或者 p+) 115,通过溅射方法沉积第二导电金属层 117。此处,提及的沉积方法是 CVD 方法和溅射方法,但是根据情况也可使用其他沉积方法。此处,作为第二导电金属层 117,可使用由诸如铝 (Al)、钨 (W)、铜 (Cu)、钼 (Mo)、铬 (Cr)、钛 (Ti)、钼合金、铜合金、铝合金等这样的金属材料制成的单层,或者可使用两层或更多层层叠的结构,诸如 Al/Cr、Al/Mo、Al (Nd) /Al、Al (Nd) /Cr、Mo/Al (Nd) /Mo、Cu/Mo、Ti/Al (Nd) /Ti、Mo/Al、Mo 合金 /Al 合金、Mo/Al 合金、Cu/Mo 合金、Cu/Mo (Ti) 等。

[0078] 之后,如图 7J 中所示,将具有优良透射率的第二光敏膜 119 涂敷到第二导电金属层 117 上。

[0079] 接着,通过使用包括阻光部分 120a、半透明部分 120b 和透射部分 120c 的第二衍射掩模 121 在第二光敏膜 119 上执行曝光工艺。

[0080] 这里,第二衍射掩模 120 的阻光部分 120a 定位在第二光敏膜 119 上方,对应于数据线形成区和源极和漏极形成区,并且第二衍射掩模 120 的半透明部分 120b 定位在第二光敏膜 119 上方,对应于 TFT T 的沟道区,即栅极 106a。此处,除了第一衍射掩模 120 之外,还可使用利用光衍射效应的掩模,例如半色调掩模或者任何其他掩模。

[0081] 接下来,如图 7K 中所示,在完成曝光工艺之后,执行显影工艺,然后,选择性图案化第二光敏膜 119,以在数据线形成区和源极和漏极形成区形成第一图案 119a 以及在 TFT T 的沟道区形成第二图案 119b。这里,由于光没有透过数据线形成区和源极和漏极形成区的第一图案 119a,因此第二光敏膜的厚度保持为和原来一样,而一部分光已经透过 TFT T 沟道区的第二图案 119b,因此第二图案 119b 的一定厚度被去除。也就是说,TFT T 的沟道区的第二图案 119b 的厚度小于数据线形成区和源极和漏极形成区的第一图案 119a 的厚度。

[0082] 随后,如图 7L 中所示,通过使用数据线形成区和源极和漏极形成区的第一图案 119a 以及 TFT T 沟道区的第二图案 119b 作为掩模来选择性图案化第二导电金属层 117、含有杂质的非晶硅层 115 以及非晶硅层 113,以形成数据线 117a 和有源层 113a,并限定源极形成区、漏极形成区和欧姆接触层形成区。

[0083] 之后,如图 7M 中所示,执行灰化工艺以去除数据线形成区和源极和漏极形成区的第一图案 119a 的一部分厚度,以及去除 TFT T 沟道区的第二图案 119b 整体,以暴露出在 TFT T 沟道区第二图案 119b 下方的一部分第二导电金属层 117。

[0084] 随后,如图 7N 中所示,通过使用数据线形成区和源极和漏极形成区的第一图案 119a 作为掩模来蚀刻第二导电金属层 117 的暴露部分,所述第一图案 119b 的一部分厚度已经被通过灰化工艺蚀刻,以形成源极 117b 和与源极 117b 间隔开的漏极 117c。

[0085] 接着,包括杂质的非晶硅层 115 在沟道区处的部分也被通过蚀刻工艺去除,以形

成暴露有源层 113a 的沟道区的欧姆接触层 115a。

[0086] 随后,如图 7O 中所示,去除剩余的第一图案 119a,并且在基板整个表面上形成由氮化硅层 (SiN_x) 或者氧化硅膜 (SiO_2) 形成的保护膜 121。

[0087] 之后,如图 7P 中所示,将具有高透射率的光刻胶涂敷在保护膜 121 上以形成第三光敏膜 123。

[0088] 随后,如图 7Q 中所示,使用掩模(未示出)通过光刻处理技术来曝光并显影第三光敏膜 123,之后将所述第三光敏膜 123 选择性图案化以形成第三光敏膜图案 123a。

[0089] 之后,如图 7R 中所示,通过使用第三光敏膜图案 123a 作为掩模来选择性去除保护膜 121,以形成暴露出漏极 117c 的漏极接触孔 125a 并同时形成暴露出定位在蓝 (B) 子像素区处的辅助公共线 105c 的辅助公共线接触孔 125b。

[0090] 随后,如图 7S 和图 7T 中所示,去除第三光敏膜图案 123a,将第二透明导电材料层 127 沉积在包括漏极接触孔 125a 和辅助公共线接触孔 125b 的保护膜 121 上,并且将第四光敏膜 129 涂敷在第二透明导电材料层 127 上。

[0091] 之后,如图 7U 中所示,使用掩模(未示出)通过光刻处理技术来曝光并显影第四光敏膜 129,并将所述第四光敏膜 129 选择性图案化以形成第四光敏膜图案 129a。

[0092] 随后,如图 7V 中所示,通过使用第四光敏膜图案 129a 作为掩模来选择性图案化第二透明导电材料层 127 以同时形成相间隔的多个像素电极 127a 和围绕多个像素电极 127a 的公共电极 127b。因此,像素电极 127a 与下部公共线 103b 重叠,并且公共电极 127b 与栅线 106 和数据线 117a 重叠。

[0093] 由此,像素电极 127a 被定位在最上层,同时,公共电极 Vcom 127b 被形成在数据线 117a 上方,从而像素电极 127a 通过下部公共线 103b 执行 FFS 驱动,而在数据线 117a 上的像素电极 127a 和公共电极 127b 当中被定位在最外部的像素电极 127a 执行 IPS 驱动。

[0094] 而且,公共电极 127b 通过仅形成在具有最低透射率的蓝 (B) 子像素上的接触孔 121b 与下部辅助公共线 105c 连接,由此使孔径比最大化。此处,蓝 (B) 子像素的透射率的低于红 (R) 和绿 (G) 子像素的透射率,因此为了一定程度上补偿较低透射率,形成具有面积稍大于红 (R) 和绿 (G) 子像素面积的蓝 (B) 子像素。也就是,当辅助公共线 105c 形成在具有最低透射率的蓝 (B) 子像素区时,由于辅助公共线 105c 由不透明金属层材料制成,所以透射率会降低。由此,为了避免这个问题,将蓝 (B) 子像素区的面积形成为稍大于红 (R) 像素区和绿 (G) 子像素区的面积。

[0095] 而且,多个像素电极 127a 的两端都通过像素电极连接线(未示出)连接,多个公共电极 127b 的两端通过公共像素连接线(未示出)连接。

[0096] 之后,尽管未示出,去除第四光敏膜图案 129a,由此完成制造 FFS 模式 LCD 器件阵列基板的工艺。

[0097] 之后,尽管未示出,执行制造滤色器基板的工艺和在阵列基板和滤色器基板之间填充液晶层的工艺,以制造根据本发明实施例的 FFS 模式 LCD 器件。

[0098] 如上所述,根据本发明的实施例,在用于 FFS 模式 LCD 器件的阵列基板及其制造方法中,公共线代替像素电极被设置在最下端,由于所产生的向错导致设置在公共线上端的辅助公共线 Vcom 被移动到具有低透射率的电极弯曲部,从而消除了栅线和公共线之间距离的必要性,增加了孔径比,并且在形成栅线之后,也能检查公共线和栅线的短路。

[0099] 而且,根据本发明的实施例,在用于 FFS 模式 LCD 器件的阵列基板及其制造方法中,由于将像素电极定位在最上层上,同时,将公共电极 Vcom 形成在数据线上,由此像素电极通过下面的公共线执行 FFS 驱动,而最外部像素电极和数据线上的公共电极执行 IPS 驱动。

[0100] 根据本发明的实施例,在用于 FFS 模式 LCD 器件的阵列基板及其制造方法中,允许下端的公共电极和辅助公共线接触的接触孔仅形成在具有最低透射率的蓝色子像素处,由此使孔径比最大化。

[0101] 由于本发明可体现为多种形式而不脱离其特性,因此也应理解上述实施例不受上文描述任意细节的限制,除非另外指出,而是应将其解释为广泛地落在所附权利要求限定的范围内,且因此认为所附权利要求书涵盖落入权利要求书边界和范围或者这种等效边界和范围内的所有变化和修改。

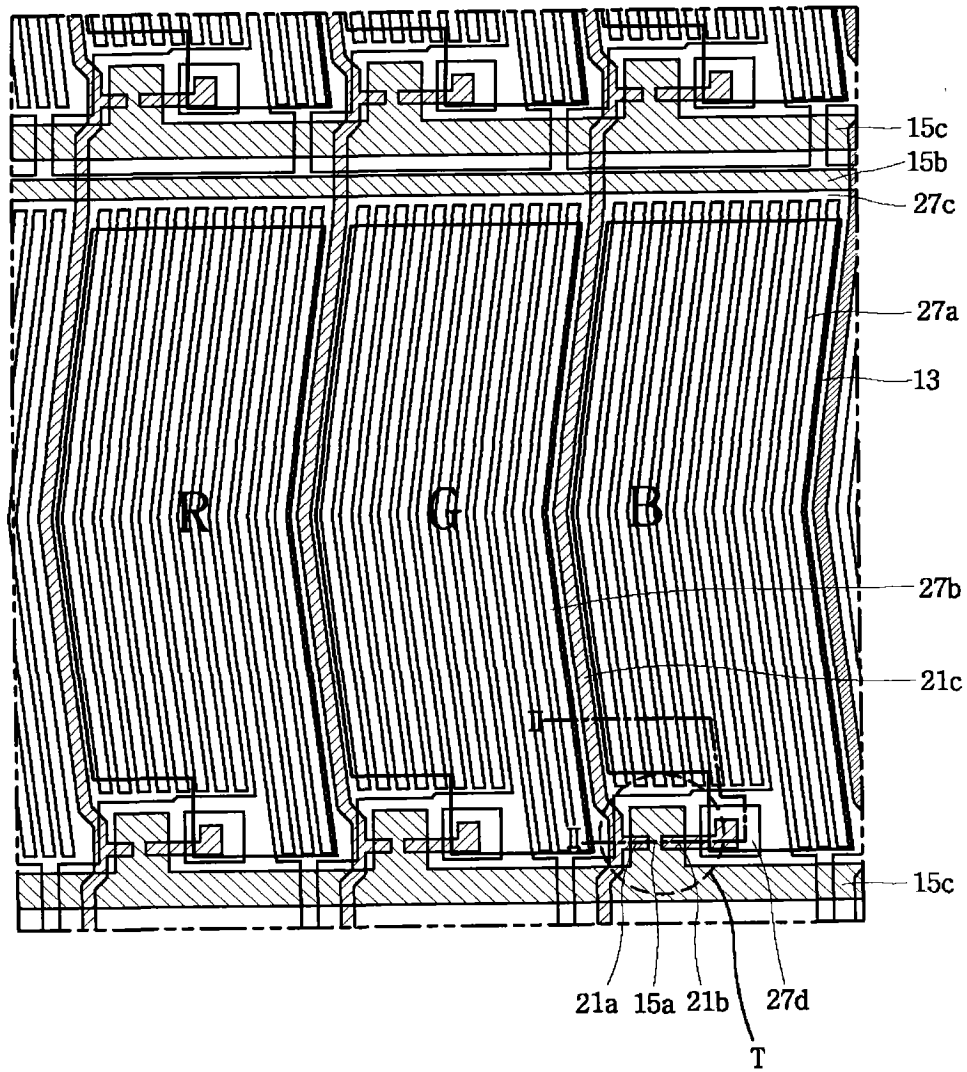


图 1

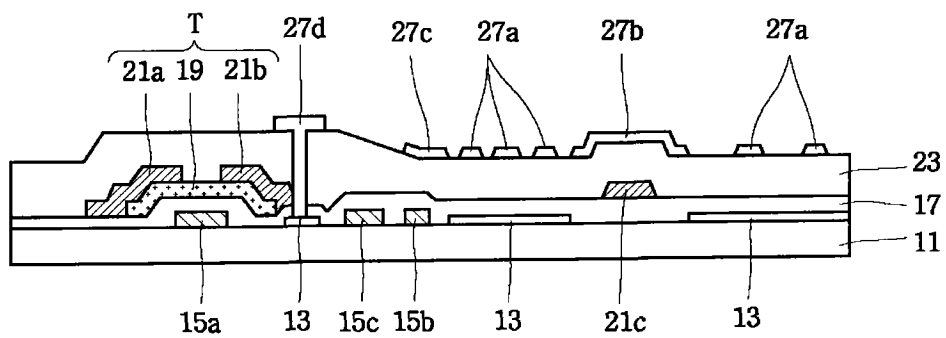


图 2

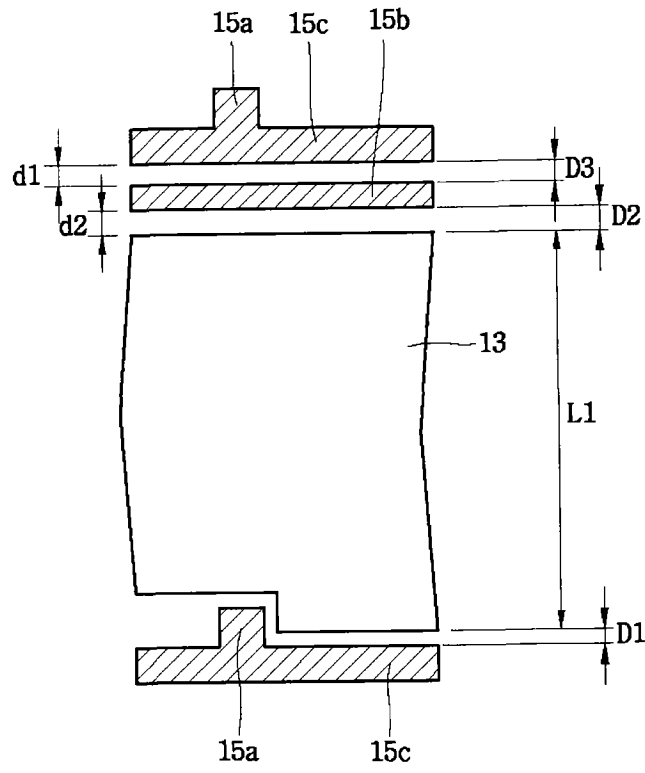


图 3

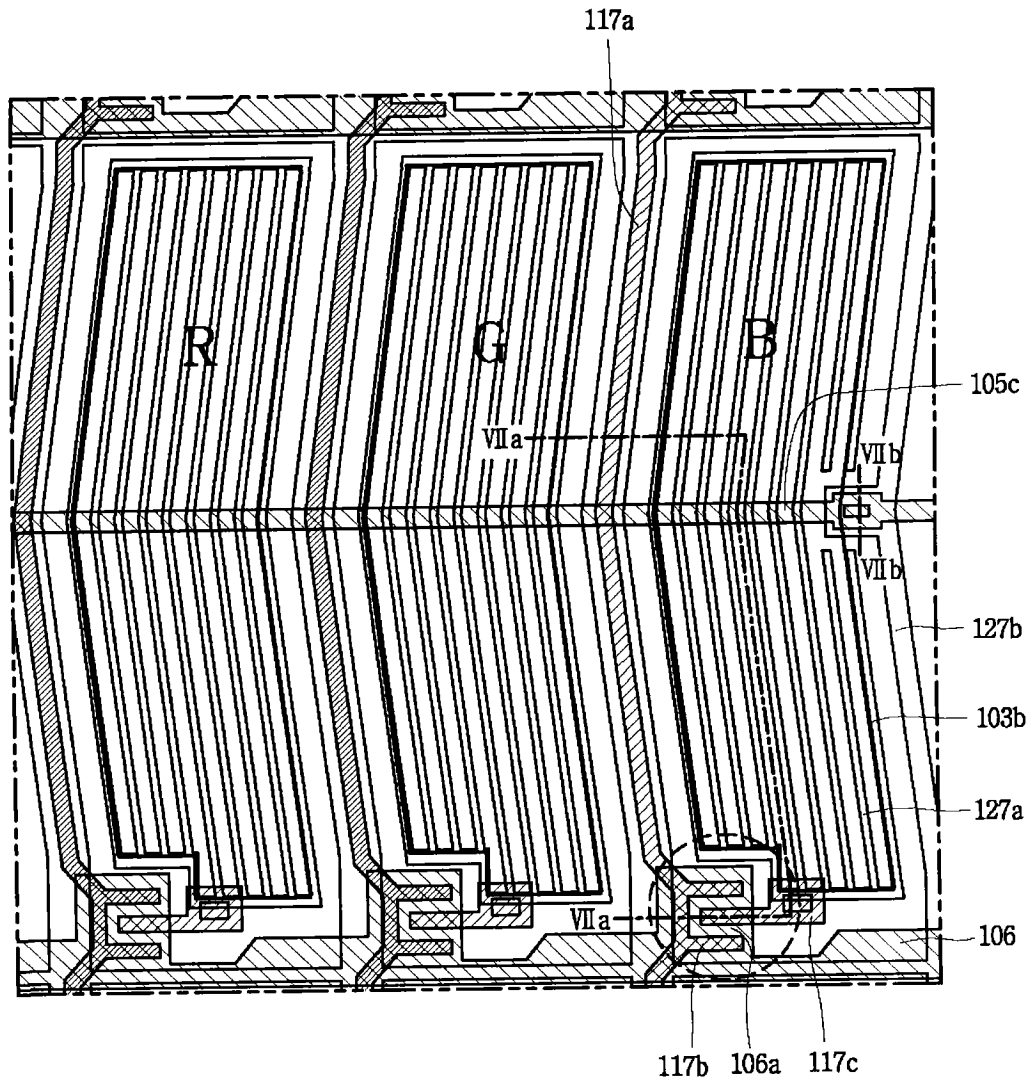


图 4

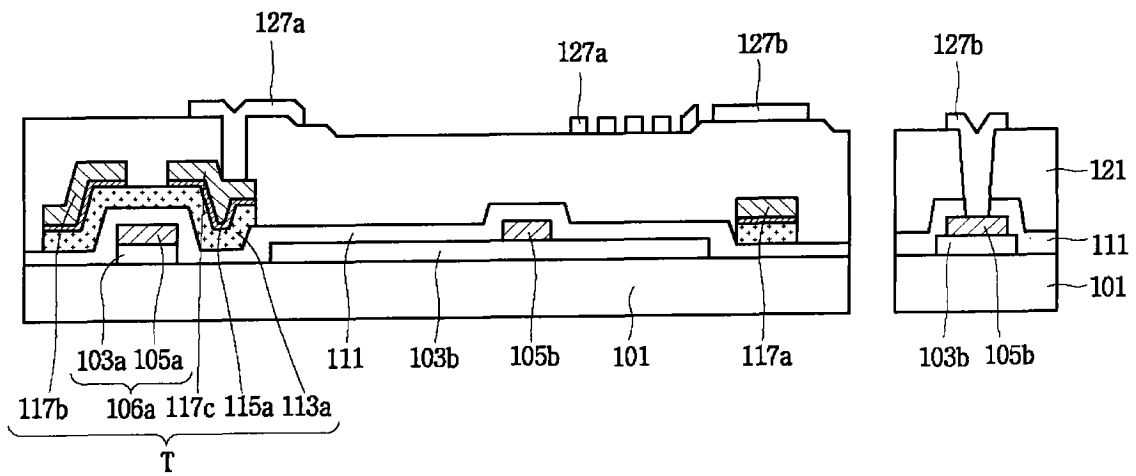


图 5

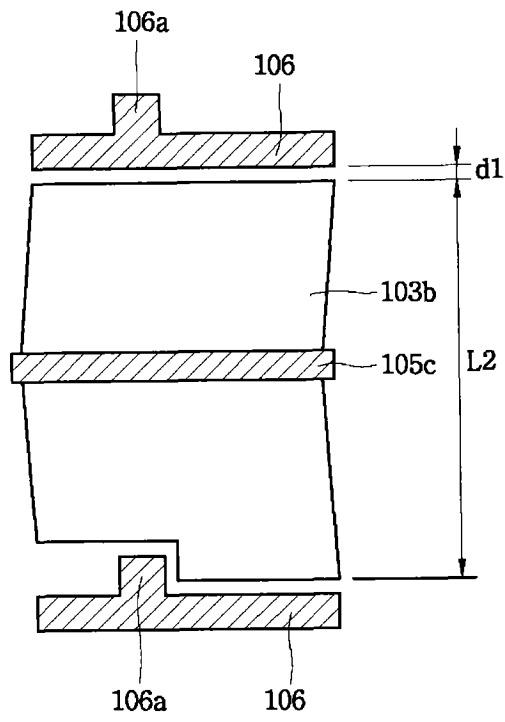


图 6

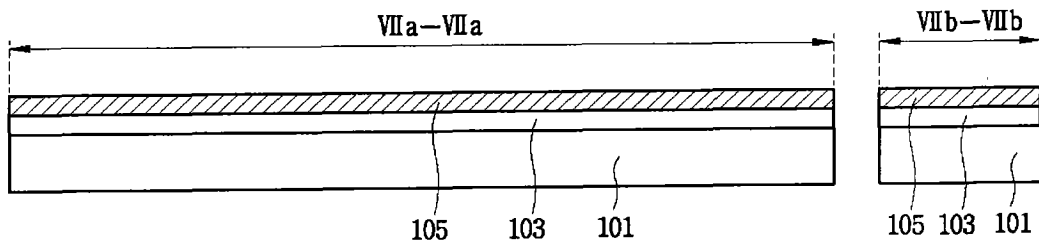


图 7A

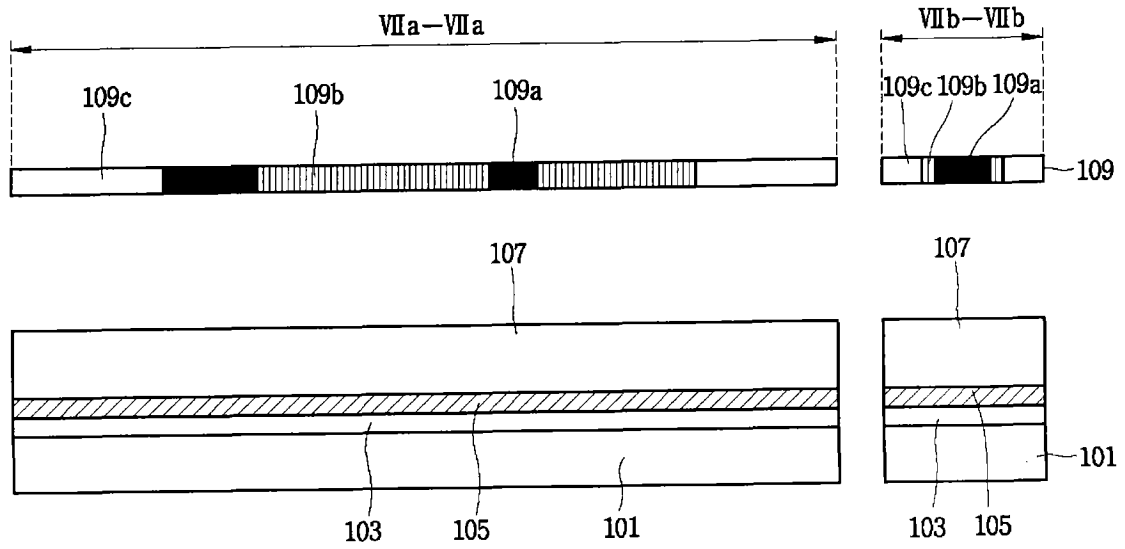


图 7B

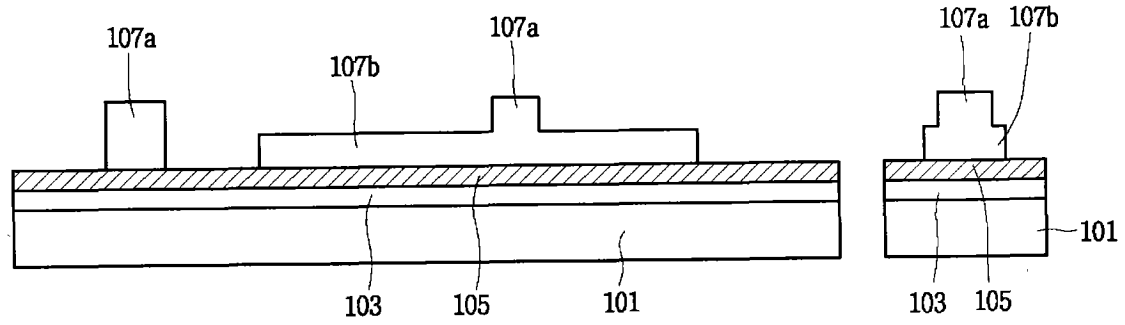


图 7C

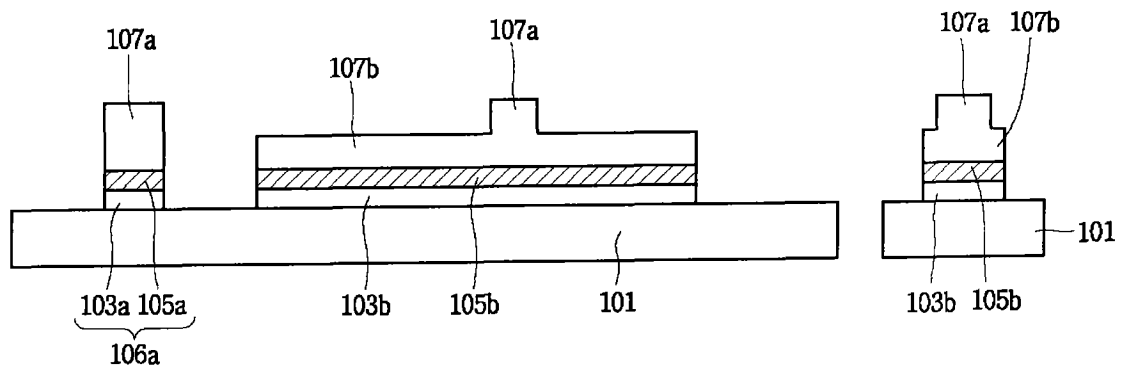


图 7D

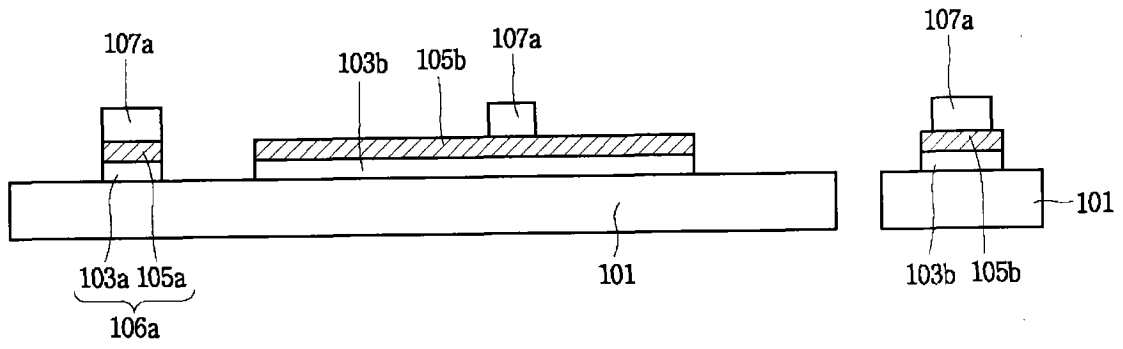


图 7E

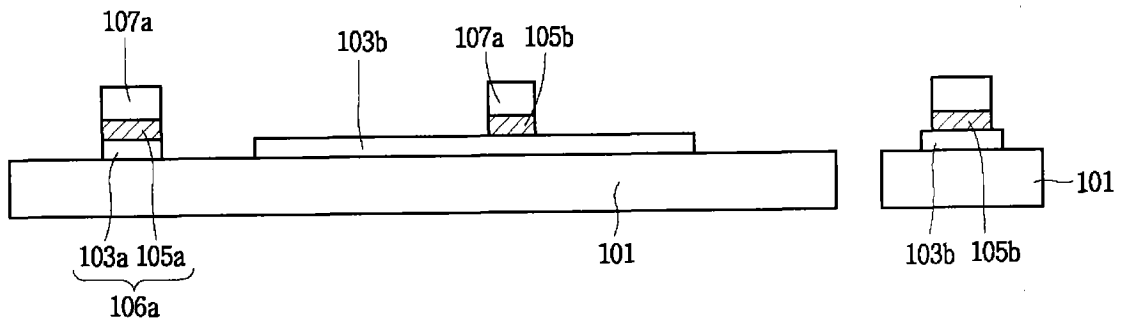


图 7F

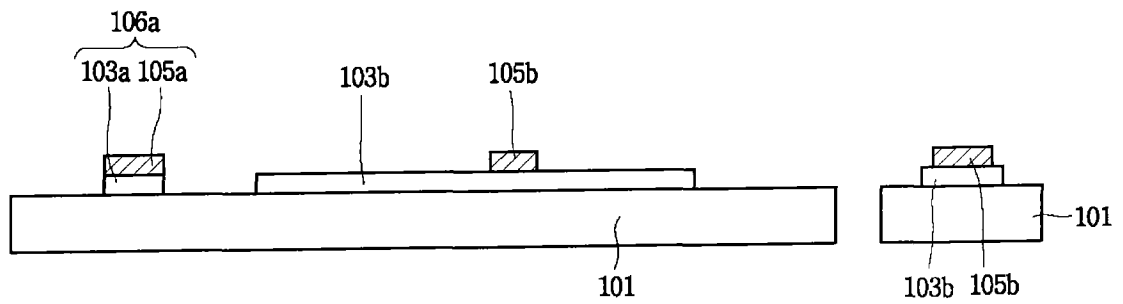


图 7G

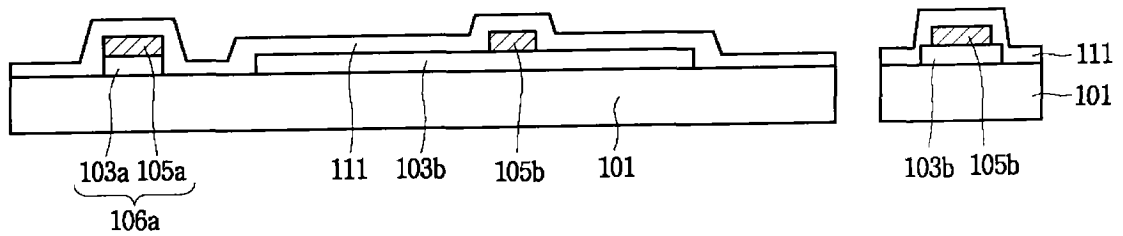


图 7H

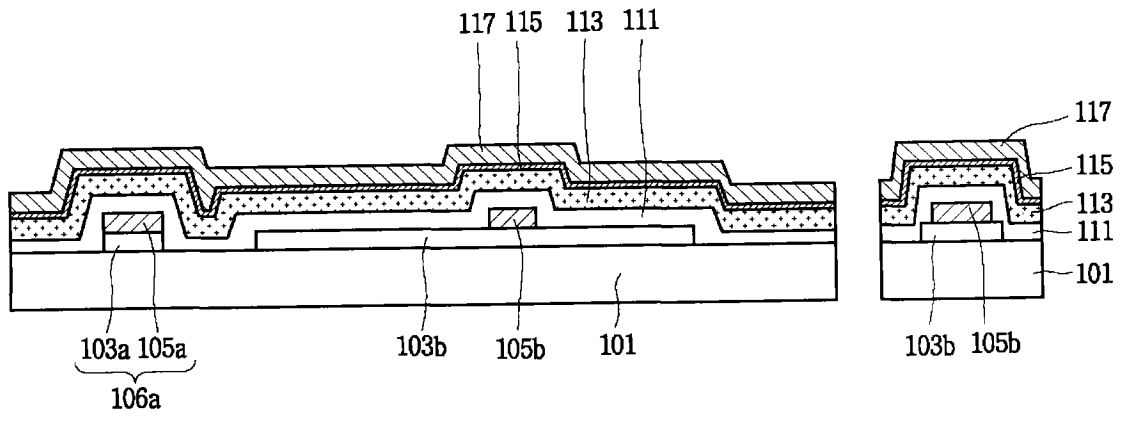


图 7I

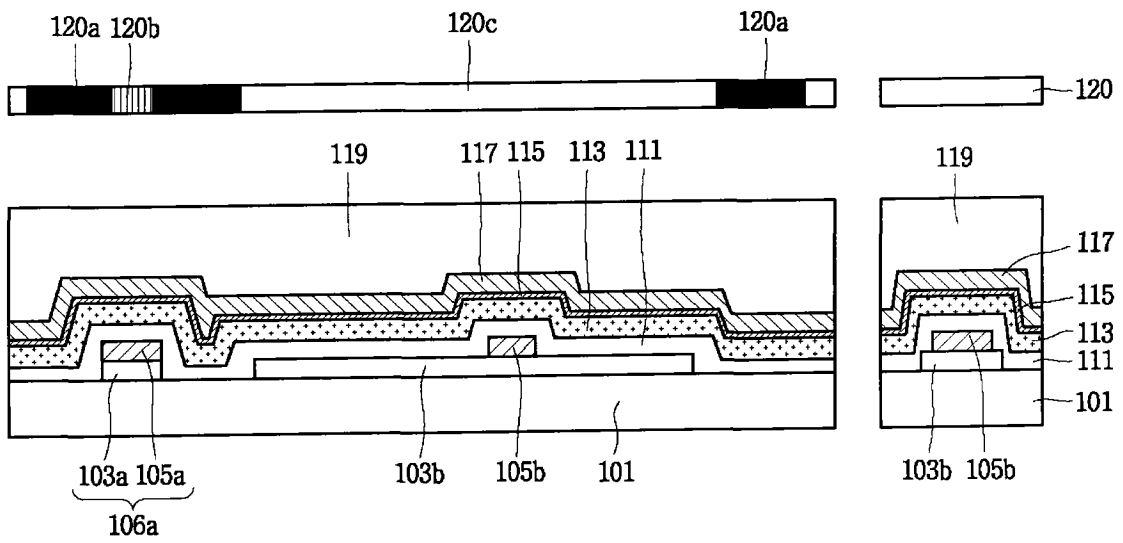


图 7J

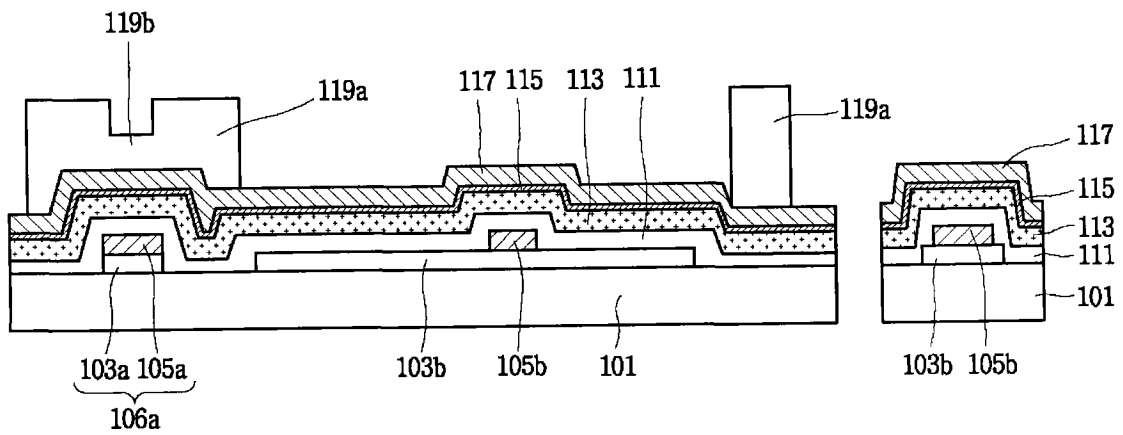


图 7K

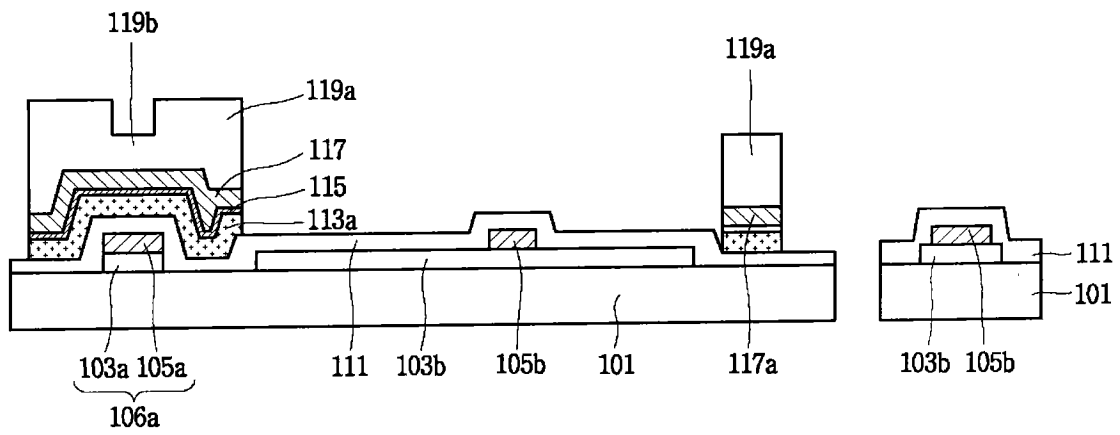


图 7L

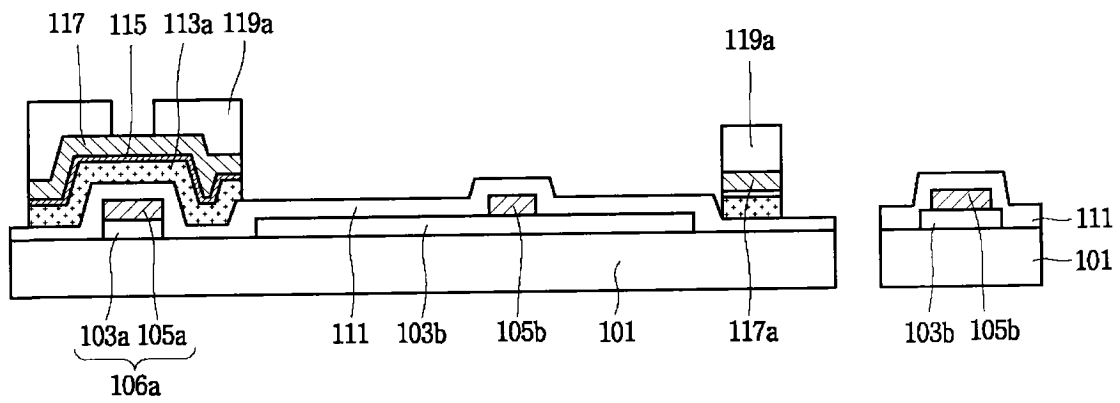


图 7M

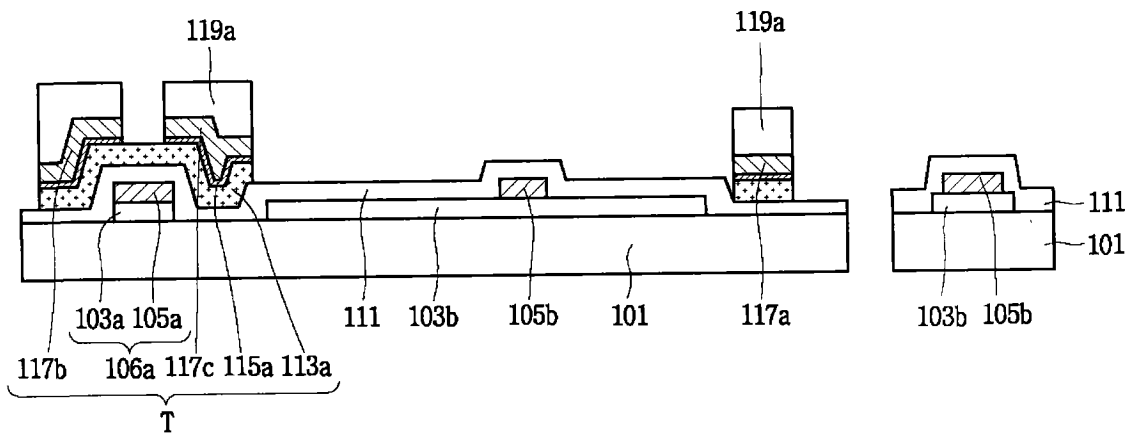


图 7N

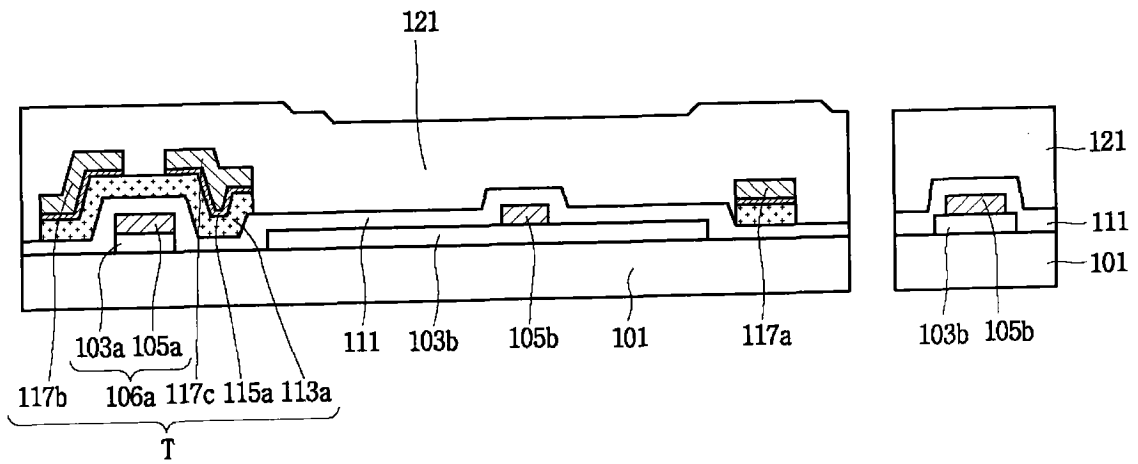


图 70

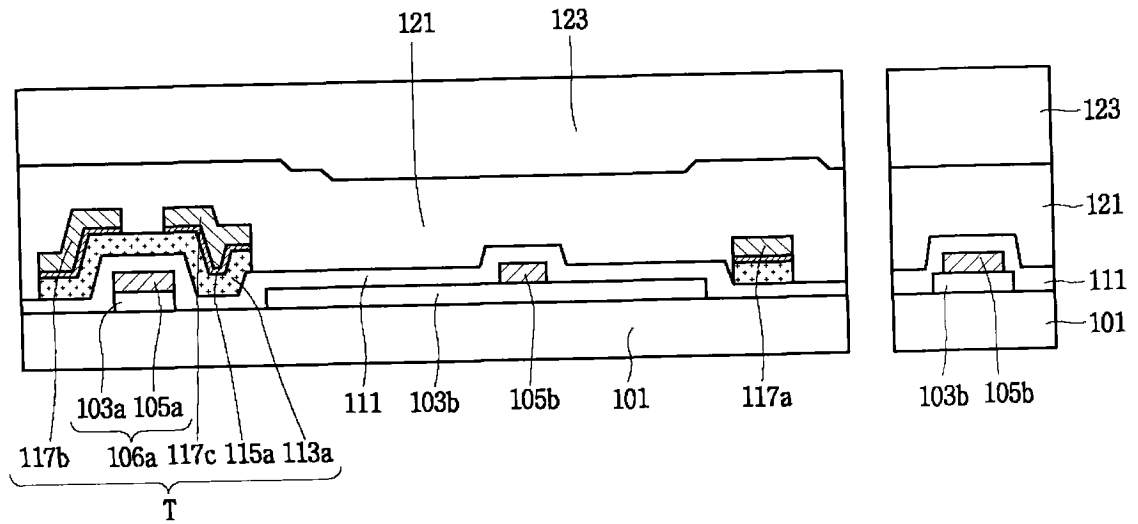


图 7P

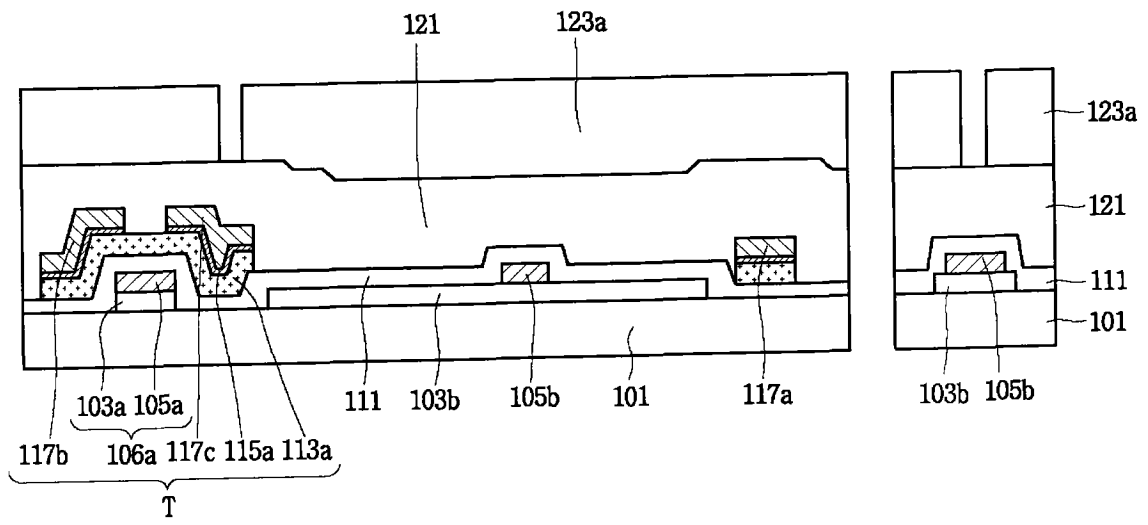


图 7Q

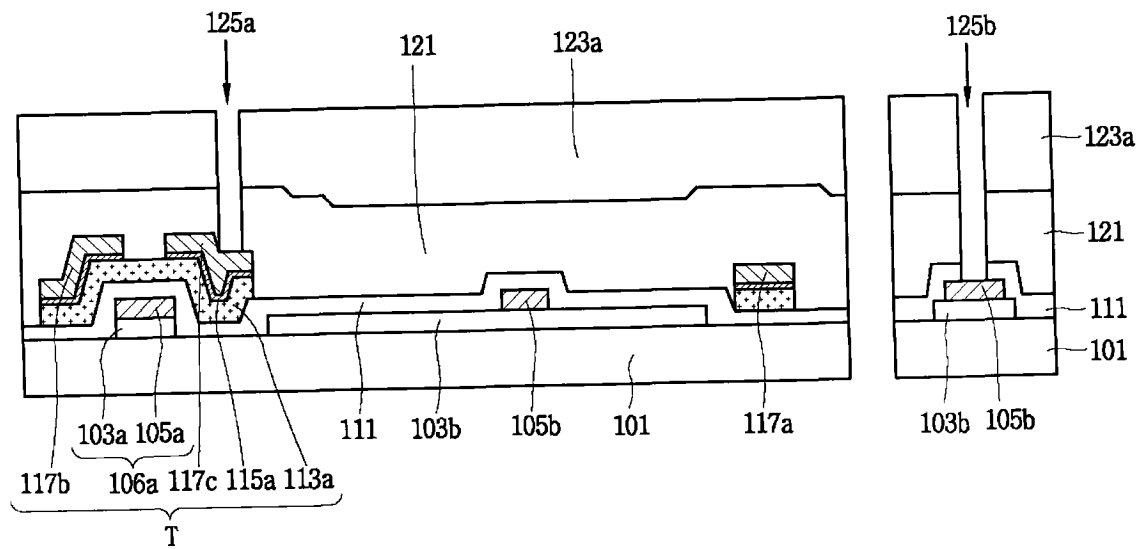


图 7R

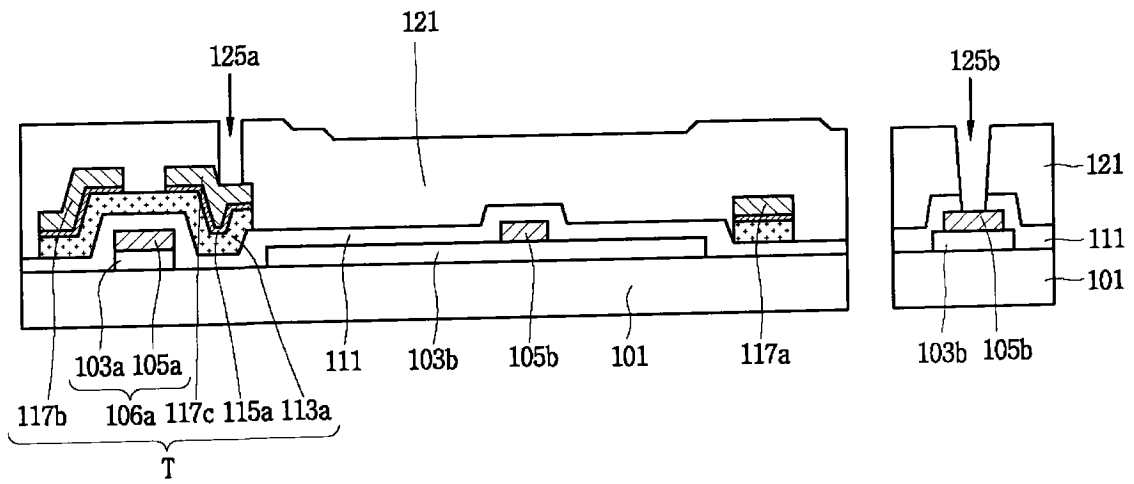


图 7S

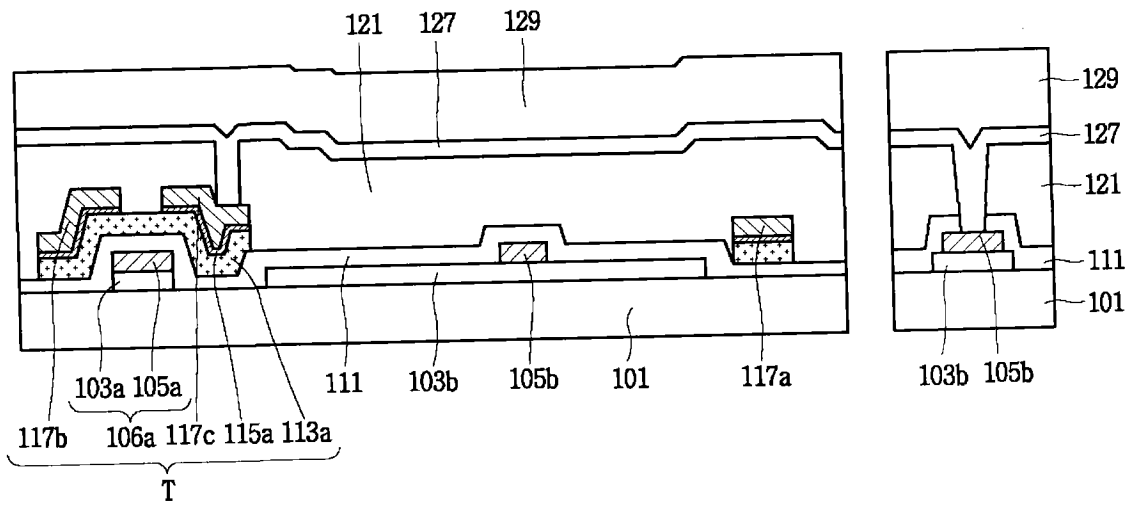


图 7T

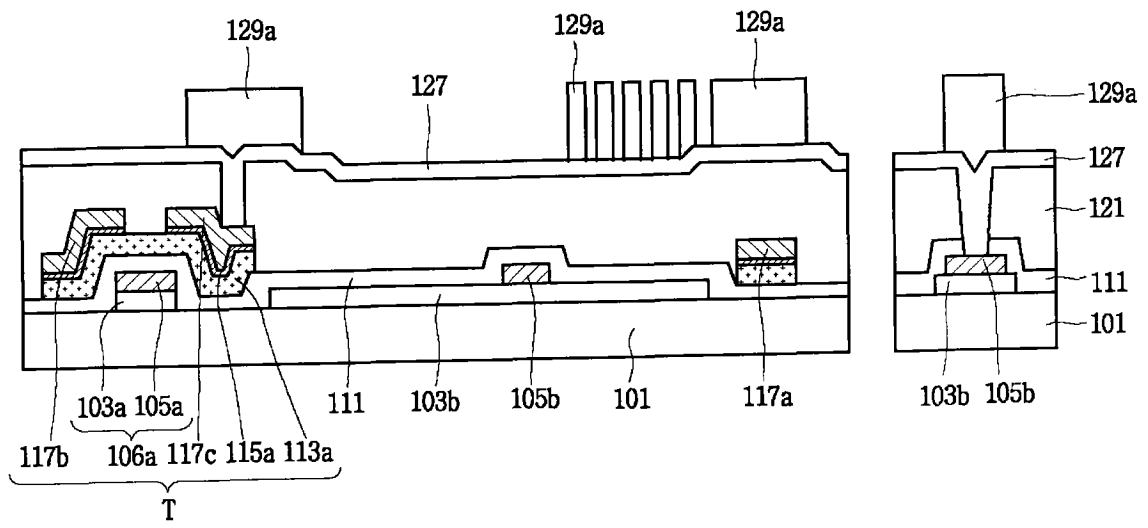


图 7U

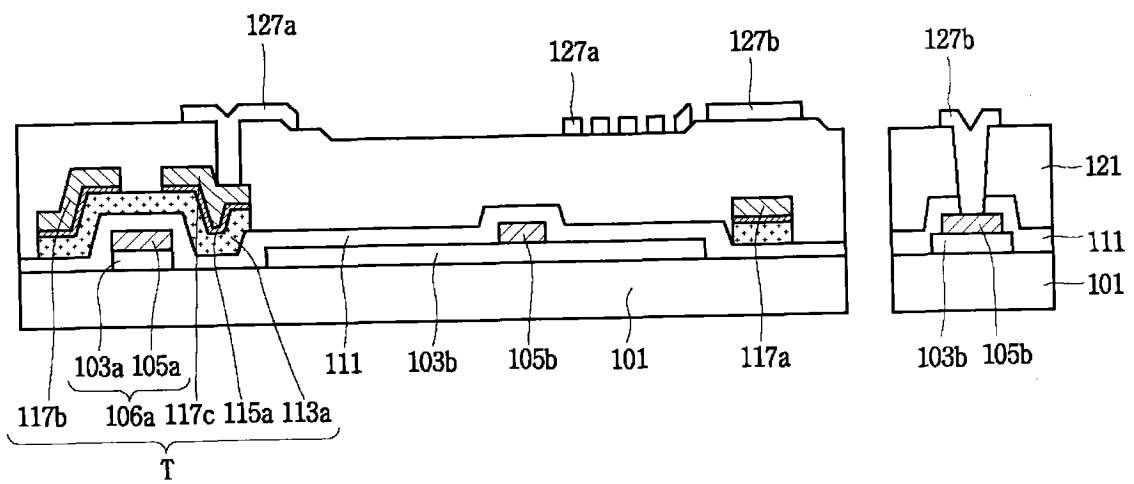


图 7V

专利名称(译)	用于FFS模式液晶显示器件的阵列基板及其制造方法		
公开(公告)号	CN102540604A	公开(公告)日	2012-07-04
申请号	CN201110461345.3	申请日	2011-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	孔敏硕 李敏职 李秉炫		
发明人	孔敏硕 李敏职 李秉炫		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1343 H01L27/02 H01L21/77		
CPC分类号	G02F2001/134345 H01L27/1288 G02F1/1362 G02F2001/134372 H01L29/41733 G02F1/133514 G02F1/134363		
代理人(译)	徐金国 钟强		
优先权	1020100137254 2010-12-28 KR		
其他公开文献	CN102540604B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种用于边缘场开关(FFS)模式液晶显示(LCD)器件的阵列基板及其制造方法。用于FFS模式LCD器件的所述阵列基板包括：在基板的一个表面上沿一个方向形成的多条栅线；设置成与多条栅线交叉以限定子像素区的多条数据线；形成在基板子像素区的公共线；形成在公共线上并设置成与栅线平行的辅助公共线；形成在栅线和数据线交叉处的薄膜晶体管(TFT)；形成在基板整个表面上并暴露出TFT和辅助公共线的保护膜；和形成在保护膜上并分别与TFT和辅助公共线连接的像素电极和公共电极。

