

(12) 发明专利申请

(10) 申请公布号 CN 102236226 A

(43) 申请公布日 2011. 11. 09

(21) 申请号 201110114953. 7

H01L 27/02(2006. 01)

(22) 申请日 2011. 04. 28

H01L 21/77(2006. 01)

(30) 优先权数据

10-2010-0040110 2010. 04. 29 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 李源镐

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1337(2006. 01)

G02F 1/1343(2006. 01)

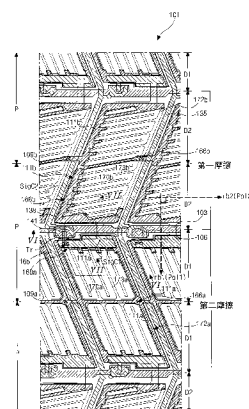
权利要求书 3 页 说明书 8 页 附图 10 页

(54) 发明名称

用于平面转换模式液晶显示器件的阵列基板

(57) 摘要

本发明公开了一种用于平面转换模式液晶显示器件的阵列基板,包括:栅线,位于包括像素区的基板上,该像素区包括在相对于栅线的下侧的第一域和在相对于栅线的上侧的第二域;数据线,与栅线交叉;薄膜晶体管,位于像素区中并位于栅线和数据线的交叉部处;多个第一像素电极,位于第一域中;多个第二像素电极,位于第二域中,多个第一像素电极和多个第二像素电极共用该薄膜晶体管;多个第一公共电极,位于第一域中并且与多个第一像素电极交替布置;多个第二公共电极,位于第二域中并且与多个第二像素电极交替布置。



1. 一种用于平面转换模式液晶显示器件的阵列基板,包括:

在包括像素区的基板上的栅线,该像素区包括在相对于所述栅线的下侧的第一域和在相对于所述栅线的上侧的第二域;

与所述栅线交叉的数据线;

在像素区中的薄膜晶体管,该薄膜晶体管在所述栅线和所述数据线的交叉部处;

在第一域中的多个第一像素电极;

在第二域中的多个第二像素电极,该多个第一像素电极和所述多个第二像素电极共用所述薄膜晶体管;

在第一域中的多个第一公共电极,该多个第一公共电极与所述多个第一像素电极交替布置;和

在第二域中的多个第二公共电极,该多个第二公共电极与所述多个第二像素电极交替布置。

2. 如权利要求 1 所述的阵列基板,还包括:

延伸到与所述数据线交叉的第一公共线;和

延伸到与所述数据线交叉的第二公共线,

其中,所述栅线设置在所述第一公共线和所述第二公共线之间,所述第一公共线与所述栅线之间的区域用第一域来定义,以及所述第二公共线与所述栅线之间的区域用第二域来定义。

3. 如权利要求 2 所述的阵列基板,其中所述多个第一公共电极连接到所述第一公共线,所述多个第二公共电极连接到所述第二公共线。

4. 如权利要求 2 所述的阵列基板,其中所述第一公共线具有沿所述栅线的直线形状,并且所述第二公共线具有沿所述栅线的楼梯形状。

5. 如权利要求 2 所述的阵列基板,还包括:

在第一域中的第一辅助公共图案,该第一辅助公共图案从所述第一公共线延伸;

在第一域中的第二辅助公共图案,该第二辅助公共图案覆盖所述第一公共线,所述第二辅助公共图案设置在与所述第一公共线不同的层上并且接触所述第一公共线;

在第一域中的第一辅助像素图案,该第一辅助像素图案连接到薄膜晶体管;

在第二域中的第三辅助公共图案,该第三辅助公共图案从所述第二公共线延伸;

在第二域中的第四辅助公共图案,该第四辅助公共图案面对所述第三辅助公共图案,所述第四辅助公共图案设置在与所述第二公共线不同的层上并且接触所述第二公共线;和

在第二域中的第二辅助像素图案,该第二辅助像素图案连接到所述第一辅助像素图案。

6. 如权利要求 5 所述的阵列基板,其中所述第一辅助公共图案与所述第一公共线形成矩形形状,并且所述第三辅助公共图案与所述第二公共线形成 C 型。

7. 如权利要求 5 所述的阵列基板,其中所述第一辅助像素图案覆盖所述第一辅助公共图案,并且所述第二辅助像素图案覆盖所述第三辅助公共图案。

8. 如权利要求 5 所述的阵列基板,其中所述多个第一像素电极从所述第一辅助像素图案延伸,并且所述多个第二像素电极从所述第二辅助像素图案延伸。

9. 如权利要求 5 所述的阵列基板,其中所述多个第一公共电极从所述第二辅助公共图

案延伸,并且所述多个第二公共电极从第四辅助公共图案延伸。

10. 如权利要求 1 所述的阵列基板,还包括:

在第一域中的第一取向层,该第一取向层具有第一摩擦方向;和

在第二域中的第二取向层,该第二取向层具有第二摩擦方向。

11. 如权利要求 10 所述的阵列基板,其中所述第一摩擦方向基本上垂直于所述第二摩擦方向。

12. 如权利要求 11 所述的阵列基板,其中所述第一摩擦方向基本上垂直于所述栅线。

13. 如权利要求 1 所述的阵列基板,其中所述多个第一像素电极基本上垂直于所述多个第二像素电极。

14. 如权利要求 1 所述的阵列基板,其中所述数据线在与所述栅线的交叉部处具有弯曲部。

15. 如权利要求 14 所述的阵列基板,其中在第一域中所述多个第一像素电极基本上平行于所述数据线,并且在第二域中所述多个第二像素电极与所述数据线倾斜。

16. 如权利要求 1 所述的阵列基板,其中两个第一域和两个第二域沿数据线彼此交替布置。

17. 一种制造用于平面转换模式液晶显示器件的阵列基板的方法,包括:

在具有像素区的基板上形成栅线、第一公共线和第二公共线,所述栅线设置在所述第一公共线和所述第二公共线之间;

在栅线、第一公共线和第二公共线之上形成数据线,所述数据线与所述第一公共线和所述第二公共线交叉以分别限定在像素区中的第一域和第二域;

在像素区中形成薄膜晶体管,该薄膜晶体管在所述栅线与所述数据线的交叉部处;

在第一域中形成多个第一像素电极,在第二域中形成多个第二像素电极,在第一域中形成多个第一公共电极,在第二域中形成多个第二公共电极,

其中该多个第一像素电极和该多个第二像素电极共用该薄膜晶体管,并且其中该多个第一公共电极与该多个第一像素电极交替布置,该多个第二公共电极与该多个第二像素电极交替布置。

18. 如权利要求 17 所述的方法,还包括:

在多个第一像素电极、多个第二像素电极、多个第一公共电极、和多个第二公共电极上形成取向层;

对所述取向层的第一部分进行取向,使得第一域中的取向层沿第一方向取向;和

对所述取向层的第二部分进行取向,使得第二域中的取向层沿第二方向取向。

19. 如权利要求 18 所述的方法,其中所述第一方向基本上垂直于所述第二方向。

20. 如权利要求 19 所述的方法,其中所述第一方向基本上垂直于所述栅线。

21. 如权利要求 17 所述的方法,其中形成栅线、第一公共线和第二公共线的步骤包括:在第一域中形成第一辅助公共图案,该第一辅助公共图案从该第一公共线延伸,以及在第二域中形成第三辅助公共图案,该第三辅助公共图案从该第二公共线延伸。

22. 如权利要求 21 所述的方法,其中形成多个第一像素电极、多个第二像素电极、多个第一公共电极、和多个第二公共电极的步骤包括:在第一域中形成第二辅助公共图案,该第二辅助公共图案覆盖第一公共线,在第一域中形成第一辅助像素图案,该第一辅助像素图

案连接到薄膜晶体管,在第二域中形成第四辅助公共图案,该第四辅助公共图案面对所述第三辅助公共图案,以及在第二域中形成第二辅助像素图案,该第二辅助像素图案连接到所述第一辅助像素图案,

其中所述第二辅助公共图案设置在与所述第一公共线不同的层上并且接触所述第一公共线,并且所述第四辅助公共图案设置在与所述第二公共线不同的层上并且接触所述第二公共线。

用于平面转换模式液晶显示器件的阵列基板

[0001] 本申请要求 2010 年 4 月 29 日提交的韩国专利申请第 10-2010-0040110 的优先权，其全部内容包括在此作为参考。

技术领域

[0002] 本发明涉及一种平面转换 (in-plane switching, IPS) 模式液晶显示 (LCD) 器件，尤其涉及能够防止色移 (color shift) 问题并增加孔径比的用于 IPS 模式 LCD 器件的阵列基板。

背景技术

[0003] 相关技术的液晶显示 (LCD) 器件利用液晶分子的光学各向异性和偏振特性。液晶分子由于它们的薄且长的形状而具有确定的取向方向 (alignment direction)。可以通过跨液晶分子施加电场来控制液晶分子的取向方向。换句话说，随着电场的强度或方向发生改变，液晶分子的取向也变化。由于液晶分子的光学各向异性，入射光基于液晶分子的取向而被折射，所以可以通过控制光透射率来显示图像。

[0004] 由于被称为有源矩阵 LCD (AM-LCD) 器件的、包括薄膜晶体管 (TFT) 作为转换元件的 LCD 器件具有高分辨率和能显示移动图像的优异特性，所以 AM-LCD 器件被广泛使用。

[0005] AM-LCD 器件包括：阵列基板、滤色器基板、和设置在二者间的液晶层。阵列基板可以包括像素电极和 TFT，滤色器基板可以包括滤色器层和公共电极。通过像素电极和公共电极之间的电场来驱动 AM-LCD 器件，以具有优异的透光度和孔径比性能。然而，由于 AM-LCD 器件使用垂直电场，所以 AM-LCD 器件具有差的视角。

[0006] 可以用平面转换 (IPS) 模式 LCD 器件来解决上述局限。图 1 是根据相关技术的 IPS 模式 LCD 器件的剖视图。如图 1 所示，阵列基板和滤色器 (color filter) 被隔开并彼此面对。阵列基板包括：第一基板 10、公共电极 17、和像素电极 30。虽然未图示，但是阵列基板可以包括 TFT、栅线、数据线等。滤色器基板包括：第二基板 9、滤色器层（未图示）等。液晶层 11 被插入到第一基板 10 和第二基板 9 之间。由于公共电极 17 和像素电极 30 在相同的水平面上形成在第一基板 10 上，所以在公共电极 17 和像素电极 30 之间产生水平电场“L”。液晶层 11 的液晶分子受水平电场所驱动，使得 IPS 模式 LCD 器件具有宽的视角。

[0007] 图 2A 和 2B 是显示根据相关技术的 IPS 模式 LCD 器件的开启 / 关闭情形的剖面图。如图 2A 所示，当对 IPS 模式 LCD 器件施加电压时，公共电极 17 和像素电极 30 上方的液晶分子 11a 无变化。而公共电极 17 和像素电极 30 之间的液晶分子 11b 由于水平电场“L”而水平排列。由于液晶分子经由水平电场所排列，所以 IPS 模式 LCD 器件具有宽视角的特性。图 2B 示出了当不对 IPS 模式 LCD 器件施加电压的情形。由于在公共电极 17 和像素电极 30 之间没有产生电场，所以液晶分子 11 的排列不变。

[0008] 图 3 是示出用于根据相关技术的 IPS 模式 LCD 器件的阵列基板的一个像素区域的平面图。

[0009] 如图 3 所示，在基板 40 上形成栅线 43、与该栅线 43 平行并分隔开的公共线

(common line)47、与该栅线 43 交叉以限定像素区“P”的数据线 60。

[0010] 薄膜晶体管 (TFT) “Tr”形成在栅线 43 与数据线 60 的交叉部处。TFT “Tr”包括：栅极电极 45、半导体层（未图示）、源极电极 53、和漏极电极 55。源极电极 53 和栅极电极 45 分别从数据线 60 和栅线 53 延伸，使得 TFT “Tr”被连接到数据线 60 和栅线 43。

[0011] 此外，通过漏极接触孔 67 电连接到漏极电极 55 的多个像素电极 70a 和 70b、和多个公共电极 49a 和 49b 形成在像素区“P”中。公共电极 49a 和 49b 与像素电极 70a 和 70b 交替地设置，并从公共线 47 延伸。

[0012] 不幸的是，由于在一个像素区中产生单个域 (domain)，所以在上右、上左、下右和下左侧处有色移问题。尤其是，在上左侧即 10 点钟方向上产生严重的黄色色移问题，并且在上右侧即 2 点钟方向上产生严重的蓝色色移问题。

[0013] 为了解决上述色移问题，引入了每一个像素电极和公共电极的中心被弯曲使得阵列基板具有双域结构的阵列基板。

[0014] 图 4A 和 4B 是图示具有双域结构的阵列基板的示意图。图 4A 和 4B 示出了公共电极 80、像素电极 83、摩擦方向“rb”、偏振板的第一偏振轴“POL1”和第二偏振轴“POL2”、和低灰度级下的液晶分子 90 的指向矢 (director)。公共电极 80 和像素电极 83 在中心处对称弯曲，使得在一个像素区“P”中产生双域结构。结果是通过域的平衡 (counterbalance) 防止了色移问题。

[0015] 更详细地说，如示出了全白模式的示意图的图 4B 所示，当摩擦方向“rb”平行于彼此垂直的第一偏振轴“POL1”和第二偏振轴“POL2”中的一个时，第一域“D1”处的液晶分子 90 的指向矢与第二域“D2”处的液晶分子 90 的指向矢彼此十分对称。结果是防止了色移问题。

[0016] 然而，如示出了低灰度级模式的示意图的图 4A 所示，第一域“D1”处的液晶分子 90 的方向与第二域“D2”处的液晶分子 90 的方向彼此不十分对称，使得域“D1”和域“D2”的平衡也不是很好。结果是仍然产生色移的问题。

[0017] 此外，由于第一域“D1”和第二域“D2”的边界位于像素区“P”中，所以产生了光泄漏的问题。当形成光屏蔽元件例如黑色矩阵来防止光泄漏问题时，孔径比被降低。

发明内容

[0018] 因此，本发明旨在提供一种用于 IPS 模式 LCD 器件的阵列基板，该阵列基板显著地消除了由于相关技术的局限和缺点所带来的一个或多个问题。

[0019] 本发明的其他特征和优点将在下面的说明中阐述，并且部分将从下面的说明中变得显而易见，或者可以通过本发明的实践来获知。本发明的目的和其他优点将通过在书面描述和其权利要求以及附图中特别指出的结构来实现并获得。

[0020] 为了实现这些和其他优点并且根据本发明的目的，如在此实施的和宽泛地描述的，用于平面转换模式液晶显示器件的阵列基板包括：栅线，位于包括像素区的基板上，该像素区包括在相对于栅线的下侧的第一域和在相对于栅线的上侧的第二域；数据线，与栅线交叉；薄膜晶体管，位于像素区中并位于栅线和数据线的交叉部处；多个第一像素电极，位于第一域中；多个第二像素电极，位于第二域中，多个第一像素电极和多个第二像素电极共用该薄膜晶体管；多个第一公共电极，位于第一域中并且与多个第一像素电极交替布置；

多个第二公共电极,位于第二域中并且与多个第二像素电极交替布置。

[0021] 在本发明的另一个方面中,制造用于平面转换模式液晶显示器件的阵列基板的方法包括:在具有像素区的基板上形成栅线、第一公共线和第二公共线,栅线设置在第一公共线和第二公共线之间;在栅线、第一公共线和第二公共线之上形成数据线,数据线与第一公共线和第二公共线交叉以分别限定在像素区中的第一域和第二域;在像素区和栅线和数据线的交叉部处形成薄膜晶体管;在第一域中形成多个第一像素电极,在第二域中形成多个第二像素电极,在第一域中形成多个第一公共电极,在第二域中形成多个第二公共电极,其中多个第一像素电极和多个第二像素电极共用该薄膜晶体管,并且其中多个第一公共电极与多个第一像素电极交替布置,多个第二公共电极与多个第二像素电极交替布置。

[0022] 应该理解的是,前面的概括描述和下面的详细描述是示例性的和解释性的,旨在提供对要求保护的本发明的进一步的解释。

附图说明

[0023] 包括以提供对本发明的进一步理解的附图合并在内并且形成本说明书的一部分,图示本发明的实施方式并且与说明书一起来解释本发明的原理。

[0024] 图 1 是根据相关技术的 IPS 模式 LCD 显示器件的剖面图。

[0025] 图 2A 和 2B 是示出根据相关技术的 IPS 模式 LCD 器件的开启 / 关闭情形的剖面图。

[0026] 图 3 是示出根据相关技术的用于 IPS 模式 LCD 器件的阵列基板的一个像素区的平面图。

[0027] 图 4A 和 4B 是图示具有双域结构的阵列基板的示意图。

[0028] 图 5 是示出根据本发明的用于 IPS 模式 LCD 器件的阵列基板的一部分的示意平面图。

[0029] 图 6 是沿图 5 的 VI-VI 线截取的剖面图。

[0030] 图 7 是沿图 5 的 VII-VII 线截取的剖面图。

[0031] 图 8 是示出根据本发明的用于 IPS 模式 LCD 器件的阵列基板的公共电极、像素电极和栅线的示意图。

[0032] 图 9A 到 9F 是示出沿图 5 的 VI-VI 线截取的部分的制造工序的剖面图。

[0033] 图 10A 到 10F 是示出沿图 5 的 VII-VII 线截取的部分的制造工序的剖面图。

具体实施方式

[0034] 现在将详细参照优选实施方式,其示例在附图中图示。

[0035] 图 5 是示出根据本发明的用于 IPS 模式 LCD 器件的阵列基板的一部分的示意俯视图。

[0036] 如图 5 所示,栅线 103 和数据线 135 在基板 101 上形成。栅线 103 沿一方向例如水平方向延伸,并且数据线 135 与栅线 103 交叉。数据线 135 在栅线 103 之上具有弯曲部。换句话说,数据线 135 具有曲折 (zigzag) 形状。

[0037] 第一公共线 109a 和第二公共线 109b 设置在与栅线 103 相同的层上。第一公共线 109a 和第二公共线 109b 与数据线 13 交叉以限定像素区“P”。像素区“P”关于栅线 103 被划分为第一域“D1”和第二域“D2”。即,栅线 103 跨过像素区“P”的中心延伸,并且第一公

共线 109a 和第二公共线 109b 分别设置在第一域“D1”和第二域“D2”的端部。即,第一和第二公共线 109a 和 109b 分别设置在像素区“P”的相对端。沿不同的方向摩擦第一域“D1”和第二域“D2”的中的取向层(未图示),使得第一域“D1”和第二域“D2”中的液晶分子在最初的排列上有差别。结果是,第一域“D1”和第二域“D2”的边界设置在栅线 103 之上。即,由于共用 TFT “Tr”的第一域“D1”和第二域“D2”的边界设置于栅线 103 之上,所以不需要使用来屏蔽通过边界的光泄漏的光屏蔽元件。因此,防止了孔径比的降低。

[0038] 此外,由于一个像素区中的域与相邻像素区中的域具有不同的域布置,所以进一步防止了色移的问题。即,包括在上侧的第一域“D1”和在下侧的第二域“D2”的第一像素区与包括在下侧的第一域“D1”和在上侧的第二域“D2”的第二像素区沿数据线 135 的方向彼此交替布置。换句话说,两个第一域“D1”和两个第二域“D2”沿数据线 135 的方向彼此交替布置。

[0039] 在第一域“D1”中有多个第一像素电极 170a 和多个第一公共电极 173a,在第二域“D2”中有多个第二像素电极 170b 和多个第二公共电极 173b。第一域“D1”中的第一像素电极 170a 和第二域“D2”中的第二像素电极 170b 共用 TFT “Tr”。彼此分隔开的第一像素电极 170a 和彼此分隔开的第一公共电极 173a 平行于数据线 135,同时彼此分隔开的第二像素电极 170b 和彼此分隔来的第二公共电极 173b 与数据线 135 交叉。

[0040] 在每一个像素区“P”中,在栅线 103 和数据线 135 的交叉部处形成薄膜晶体管(TFT) “Tr”。TFT “Tr”包括:栅极电极 106、栅绝缘层(未图示)、半导体层(未图示)、源极电极 138、和漏极电极 141。栅极电极 106 和源极电极 138 分别从栅线 103 和数据线 135 延伸,使得 TFT “Tr”电连接到栅线 103 和数据线 135。漏极电极 141 与源极电极 138 分隔开。

[0041] 在第一域“D1”中,沿第一域“D1”的边缘形成从第一公共线 109a 延伸的第一辅助公共图案 111a。换句话说,第一辅助公共图案 111a 与第一公共线 109a 形成矩形形状,使得第一域“D1”被第一辅助公共图案 111a 和第一公共线 109a 所包围。漏极电极 141 延伸到覆盖(overlap)第一辅助公共图案 111a 的平行于栅线 103 的部分,使得形成第一存储电容器“StgC1”。即,第一辅助公共图案 111a 的重叠部分用作第一存储电容器“StgC1”的第一存储电极,并且漏极电极 141 的重叠部分用作第一存储电容器“StgC1”的第二存储电极。

[0042] 此外,在第一域“D1”中形成通过第一公共接触孔 166a 接触第一公共线 109a 并且覆盖第一公共线 109a 的第二辅助公共图案 172a。即,第二辅助公共图案 172a 延伸至与第一公共线 109a 平行。从第二辅助公共图案 172a 中分支出多个第一公共电极 173a 以与数据线 135 平行。

[0043] 而且,在第一域“D1”中形成通过漏极接触孔 165 接触漏极电极 141 的第一辅助像素图案 168a。从第一辅助像素图案 168a 中分支出多个第一像素电极 170a 以与数据线 135 平行。多个第一像素电极 170a 与多个第一公共电极 173a 交替布置并与其平行。

[0044] 在第二域“D2”中,形成从第二公共线 109b 延伸到栅线 103 并且与第二公共线 109b 形成“C”型的第三辅助公共图案 111b。即,第三辅助公共图案 111b 延伸到栅线 103 并且被弯曲以与栅线 103 平行。第三辅助公共图案 111b 用作第二存储电容器“StgC2”的第三存储电极。

[0045] 此外,形成接触漏极电极 141 的从第一辅助像素图案 168a 延伸的第二辅助像素图

案 168b。第二辅助像素图案 168b 与第三辅助公共图案 111b 相对应。即,第二辅助像素图案 168b 覆盖第三辅助公共图案 111b 并且用作第二存储电容器“StgC2”的第四存储电极。第三辅助公共图案 111b 和第二辅助像素图案 168b 形成第二存储电容器“StgC2”。从第二辅助像素图案 168b 中分支出多个第二像素电极 170b。多个第二像素电极 170b 与数据线 135 交叉。例如,第二域“D2”中的多个第二像素电极 170b 垂直于第一域“D1”中的多个第一像素电极 170a。多个第一像素电极 170a 基本上平行于数据线 135,同时多个第二像素电极 173a 基本上垂直于数据线 135。

[0046] 而且,在第二域“D2”中形成第四辅助公共图案 172b。第四辅助公共图案 172b 通过第二公共接触孔 166b 接触第二公共线 109b,并且延伸到与数据线 135 平行。第四辅助公共图案 172b 设置在第二域“D2”的一侧。结果是,第四辅助公共图案 172b 面对第三辅助公共图案 111b。多个第二公共电极 173b 从第四辅助公共图案 172b 分支出,并与多个第二像素电极 170b 交替布置。

[0047] 相邻两个像素区“P”的第一域“D1”之间的第一公共线 109a 与栅线 103 平行,同时相邻两个像素区“P”的第二域“D2”之间的第二公共线 109b 与栅线 103 倾斜。第一公共线 109b 具有直线形状,同时第二公共线 109b 具有楼梯形状。

[0048] 在具有上述布置的根据本发明的用于 IPS 模式 LCD 器件的阵列基板中,不管驱动电压多大,由第一像素电极 170a 和第一公共电极 173a 之间的水平电场所驱动的液晶分子的指向矢总是垂直于由第二像素电极 170b 和第二公共电极 173b 之间的水平电场所驱动的液晶分子的指向矢。结果是,在整个灰度级上防止了色移问题。

[0049] 此外,由于在第一公共线 109a 和第二公共线 109b 的每一个的两侧上设置相同的域,所以第一域“D1”和第二域“D2”的一个边界沿栅线 130 与相邻的另一个边界具有距离。当根据本发明的阵列基板具有与相关技术的阵列基板相同尺寸的像素区“P”和相同数量的像素区“P”时,第一域“D1”和第二域“D2”的边界的数量减半。另一方面,第一域“D1”和第二域“D2”通过扫描型 UV 照射被不同地取向。因此,降低了用于不同取向的取向处理时间。而且,由于不同像素区“P”中的相同域是连续的,所以相对低分辨率的 UV 照射装置就足够了。结果是降低了生产成本。

[0050] 参考图 8 和图 5,图 8 是示出了根据本发明的用于 IPS 模式 LCD 器件的阵列基板的公共电极、像素电极和栅线的示意图,设置在 LCD 器件的外侧上的第一和第二偏振器(未图示)分别具有第一偏振轴“Po11”和第二偏振轴“Po12”。第一偏振轴“Po11”基本上平行于栅线 103,同时第二偏振轴“Po12”基本上垂直于栅线 103。在这种情况下,第一域“D1”中的第一摩擦方向“rb1”基本上平行于栅线 103,同时第二域“D2”中的第二摩擦方向“rb2”基本上垂直于栅线 103。即,第一摩擦方向“rb1”和第二摩擦方向“rb2”分别平行于第一偏振轴“Po11”和第二偏振轴“Po12”。

[0051] 结果是,没有电压,第一域“D1”中的液晶分子 190 的指向矢和第二域“D2”中的液晶分子 190 的指向矢分别平行于第一摩擦方向“rb1”和第二摩擦方向“rb2”。由于第一域“D1”和第二域“D2”中的液晶分子 190 的指向矢的初始排列平行于或垂直于第一偏振轴“Po11”和第二偏振轴“Po12”,所以 LCD 器件具有黑色模式。此外,由于第一域“D1”和第二域“D2”中的第一摩擦方向“rb1”和第二摩擦方向“rb2”彼此垂直,所以不会产生色移问题。

[0052] 而且,由于第一偏振轴“Po11”和第二偏振轴“Po12”中的一个平行于栅线 103,所

以 LCD 器件在前视图中产生最大的黑色图像。结果是提高了 LCD 器件的对比度 (contrast ratio)。

[0053] 图 6 是沿图 5 的 VI-VI 线截取的剖面图,图 7 是沿图 5 的 VII-VII 线截取的剖面图。为了便于解释,限定了在其中形成 TFT 作为转换元件的转换区“TrA”。

[0054] 参考图 6、7 和 5,具有直线形状的栅线 103 形成在基板 101 上。栅线 103 跨像素区“P”的中心延伸。第一公共线 109a 和第二公共线 109b 分别设置在像素区“P”的相对端上。第一公共线 109a 具有直线形状,而第二公共线 109b 具有楼梯形状。此外,从栅线 103 延伸的栅极电极 106 形成在转换区“TrA”中。而且,在第一域“D1”和第二域“D2”中分别形成从第一公共线 109a 延伸并且与第一公共线 109a 形成矩形形状的第一辅助公共图案 111a 和从第二公共线 109b 延伸并且与第二公共线 109b 形成“C”型的第三辅助公共图案 111b。

[0055] 栅绝缘层 117 形成在栅线 103、栅极电极 106、第一公共线 109a 和第二公共线 109b、第一辅助公共图案 111a 和第三辅助公共图案 111b 上。例如,栅绝缘层 117 可以由无机绝缘材料例如氧化硅或氮化硅来形成。

[0056] 包括有源层 120a 和欧姆接触层 120b 的半导体层 120 形成在栅绝缘层上和转换区“TrA”中。有源层 120a 包括本征非晶硅,欧姆接触层 120b 包括杂质掺杂的非晶硅。

[0057] 源极电极 138 和与该源极电极 138 分隔开的漏极电极 141 形成在半导体层 120 上。与栅线 103 交叉以限定像素区“P”的数据线 135 形成在栅绝缘层 117 上。数据线 135 在栅线 103 的交叉部处具有弯曲形状。即,数据线 135 具有曲折形状。源极电极 138 连接到数据线 135。漏极电极 141 延伸到覆盖第一辅助公共图案 111a 的一部分。第一辅助公共图案 111a 的被覆盖部分、漏极电极 141 的被覆盖部分以及其间的栅绝缘层 117 形成第一存储电容器“StgC1”。栅极电极 103、栅绝缘层 117、半导体层 120、源极电极 138 和漏极电极 141 形成 TFT “Tr”。该 TFT “Tr”连接到栅线 103 和数据线 135。

[0058] 钝化层 163 形成在数据线 135 和 TFT “Tr”上。钝化层 163 包括分别暴露第一公共线 109a 和第二公共线 109b 的第一公共接触孔 166a 和第二公共接触孔 166b 以及暴露漏极电极 141 的漏极接触孔 165。

[0059] 第二辅助公共图案 172a 和第一公共电极 173a 形成在钝化层 163 上和第一域“D1”中。第二辅助公共图案 172a 和第一公共电极 173a 中的每一个由透明导电材料例如氧化铟锡 (ITO) 或氧化铟锌 (IZO) 形成。第二辅助公共图案 172a 通过第一公共接触孔 166a 接触第一公共线 109a 并且覆盖第一公共线 109a。第一公共电极 173a 从第二辅助公共图案 172a 延伸。

[0060] 此外,第一辅助像素图案 168a 和第一像素电极 170a 形成在钝化层 163 上和第一域“D1”中。第一辅助像素图案 168a 通过漏极接触孔 165 接触漏极电极 141。第一像素电极 170a 从第一辅助像素图案 168a 延伸并且与第一公共电极 173a 交替布置。

[0061] 第二辅助像素图案 168b、第二像素电极 170b、第四辅助公共图案 172b、和第二公共电极 173b 形成在钝化层 163 上和第二域“D2”中。第二辅助像素图案 168b 连接到第一辅助像素图案 168a 并且覆盖第三辅助公共图案 111b。第三辅助公共图案 111b 的被覆盖部分、第二辅助像素图案 168b 的被覆盖部分、以及二者间的栅绝缘层 117 和钝化层 163 形成第二存储电容器“StgC2”。第二像素电极 170b 在第一域“D1”中从第二辅助像素图案 168b 延伸并且垂直于第一像素电极 170a。第四辅助公共图案 172b 通过第二公共接触孔 166b 接

触第二公共线 109b, 并且面对第三辅助公共图案 111b。第二公共电极 173b 从第四辅助公共图案 172b 延伸并且与第二像素电极 170b 交替布置。例如, 第二辅助公共图案 172a、第一公共电极 173a、第一辅助像素图案 168a、第一像素电极 170a、第二辅助像素图案 168b、第二像素电极 170b、第四辅助公共图案 172b、和第二公共电极 173b 可以由相同的材料形成。

[0062] 取向层 180 形成在第一像素电极 170a 和第二像素电极 170b 以及第一公共电极 173a 和第二公共电极 173b 上。第一域“D1”中的取向层被取向为基本上垂直于栅线 103, 同时第二域“D2”中的取向层 180 被取向为基本上平行于栅线 103。通过能够在几微米内进行控制的 UV 照射装置进行取向工艺。取向层 180 在它们的表面上具有多个官能团。该官能团与 UV 反应以沿一个方向取向。

[0063] 下面参考图 9A 到 9F、10A 到 10F 和图 5, 解释根据本发明的用于 IPS 模式 LCD 器件的阵列基板的制造工序。图 9A 到 9F 是示出沿图 5 的 VI-VI 线截取的部分的制造工序的剖面图, 图 10A 到 10F 是示出沿图 5 的 VII-VII 线截取的部分的制造工序的剖面图。

[0064] 如图 9A、10A 和图 5 所示, 通过沉积第一金属材料在基板 101 上形成第一金属层 (未图示)。第一金属材料可以包括铝 (Al)、铝合金 (AlNd)、铜 (Cu)、铜合金、铬 (Cr) 和钼 (Mo) 中的一种。将第一金属层图案化以沿一个方向形成栅线 103 和连接到栅线 103 的栅极电极 106。栅极电极 106 设置在转换区“TrA”中。同时, 在基板 101 上形成位于像素区“P”的边界处的第一公共线 109a 和第二公共线 109b、第一辅助公共图案 111a 和第三辅助公共图案 111b。第一公共线 109a 和第二公共线 109b 彼此交替布置, 分别具有直线形状和楼梯形状。第一辅助公共图案 111a 从第一公共线 109a 延伸, 并设置在第一域“D1”中。第三辅助公共图案 111b 从第二公共线 109b 延伸, 并设置在第二域“D2”中。

[0065] 接下来, 如图 9B、10B 和图 5 所示, 通过沉积无机绝缘材料, 例如氧化硅或氮化硅, 在栅线 103、栅极电极 106、第一公共线 109a 和第二公共线 109b、第一辅助公共图案 111a 和第三辅助公共图案 111b 上形成栅绝缘层 117。

[0066] 接下来, 通过沉积本征非晶硅、杂质掺杂的非晶硅、和第二金属材料, 在栅绝缘层 117 上顺序形成本征非晶硅层 (未图示)、杂质掺杂的非晶硅层 (未图示)、和第二金属层 (未图示)。用折射曝光方法或半色调曝光 (half-tone exposing) 方法对本征非晶硅层 (未图示)、杂质掺杂的非晶硅层 (未图示)、和第二金属层 (未图示) 进行图案化, 以形成本征非晶硅的有源层 120a、杂质掺杂的非晶硅的欧姆接触层 120b、以及第二金属材料的源极电极 138 和漏极电极 141。例如, 第二金属材料可以包括铝 (Al)、铝合金 (AlNd)、铜 (Cu)、铜合金、铬 (Cr) 和钼 (Mo) 中的一种。有源层 120a 和欧姆接触层 120b 形成半导体层 120。同时, 在栅绝缘层 117 上形成与第一公共线 109a 和第二公共线 109b 交叉以限定像素区“P”的数据线 135, 并且将该数据线 135 连接到源极电极 138。数据线 135 在与栅线 103 相交的部分具有弯曲部。即, 数据线 135 具有曲折形状。漏极电极 141 延伸到覆盖第一辅助公共图案 111a 的一部分。第一辅助公共图案 111a 的被覆盖部分、漏极电极 141 的被覆盖部分、以及其间的栅绝缘层 117 形成第一存储电容器“StgC1”。

[0067] 由于折射曝光方法或半色调曝光方法, 杂质掺杂的非晶硅层和本征非晶硅层中分别存在第一虚拟图案 (dummy pattern) 121a 和第二虚拟图案 121b。然而, 当通过不同的掩模工序来形成半导体层 120 以及源极电极 138 和漏极电极 141 时, 不形成第一虚拟图案 121a 和第二虚拟图案 121b。

[0068] 接下来,如图 9C、10C 和图 5 所示,通过沉积无机绝缘材料,例如氧化硅或氮化硅,在数据线 135 以及源极电极 138 和漏极电极 141 上形成钝化层 163。然后,通过掩模工序对钝化层 163 进行图案化,以形成分别暴露第一公共线 109a 和第二公共线 109b 的第一公共接触孔 166a 和第二公共接触孔 166b、以及暴露漏极电极 141 的漏极接触孔 165。

[0069] 接下来,如图 9D、10D 和图 5 所示,通过沉积透明导电材料,例如 ITO 或 IZO,在钝化层 163 上形成透明导电材料层(未图示)。对透明导电材料层进行图案化以形成第二辅助公共图案 172a 和第四辅助公共图案 172b、第一辅助像素图案 168a 和第二辅助像素图案 168b、第一公共电极 173a 和第二公共电极 173b、以及第一像素电极 170a 和第二像素电极 170b。第二辅助公共图案 172a 和第四辅助公共图案 172b、第一辅助像素图案 168a 和第二辅助像素图案 168b、第一公共电极 173a 和第二公共电极 173b、以及第一像素电极 170a 和第二像素电极 170b 分别具有上述的平面形状。第一辅助像素图案 168a 通过漏极接触孔 165 接触漏极电极 141。第二辅助公共图案 172a 通过第一公共接触孔 166a 接触第一公共线 109a,第四辅助公共图案 172b 通过第二公共接触孔 166b 接触第二公共线 109b。

[0070] 接下来,如图 9E、10E 和图 5 所示,通过涂覆聚合物材料在第一像素电极 170a 和第二像素电极 170b 以及第一公共电极 173a 和第二公共电极 173b 上形成取向层 180。聚合物材料在它们的表面上具有与 UV 反应以沿一个方向取向的多个官能团。例如,聚合物材料可以包括聚酰亚胺。

[0071] 接下来,用 UV 照射装置(未图示),沿基本上垂直于栅线 103 的第一摩擦方向“rb1”对第一域“D1”中的取向层 180 进行取向。(第一取向工序)。结果是,第一域“D1”中的取向层 180 的官能团沿第一摩擦方向“rb1”取向,使得第一域“D1”中的液晶分子 190 的指向矢最初沿第一摩擦方向“rb1”排列。

[0072] 接下来,如图 9F、10F 和图 5 所示,用 UV 照射装置(未图示),沿第二摩擦方向“rb2”对第二域“D2”中的取向层 180 进行取向。(第二取向工序)。结果是,第二域“D2”中的取向层 180 的官能团沿第二摩擦方向“rb2”取向,使得第二域“D2”中的液晶分子 190 的指向矢最初沿第二摩擦方向“rb2”排列。

[0073] 接下来,虽然未图示,但是可以在基板 101 的外侧上形成具有平行于或垂直于栅线 103 的偏振轴的偏振板。

[0074] 在本发明中,由于不管施加的电压如何,一个域中的液晶分子的指向矢垂直于其他域中的液晶分子的指向矢,所以防止了色移问题。

[0075] 此外,由于一个像素区中的域与相邻像素中的域具有不同的域布置,所以进一步防止了色移问题。

[0076] 而且,由于域的边界覆盖栅线,所以防止了孔径比的降低。

[0077] 对本领域技术人员来说显而易见的是,在不偏离本发明的精神或范围下可以对本发明进行各种修改和变化。从而,本发明旨在涵盖各种修改和变化,只要它们落在附加的权利要求书及其等效物的范围内。

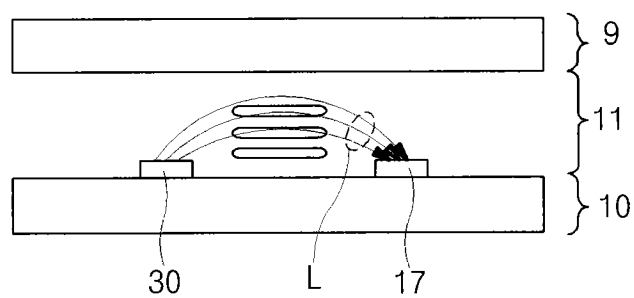


图 1

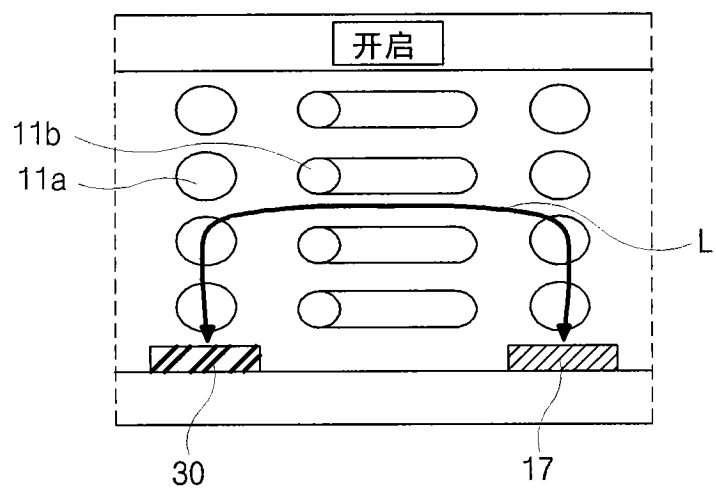


图 2A

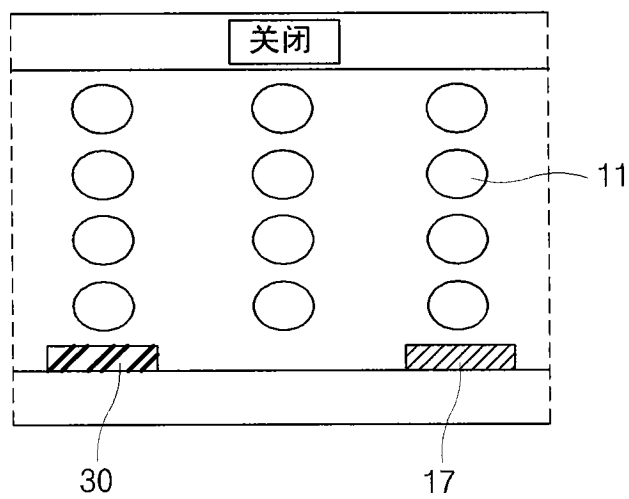


图 2B

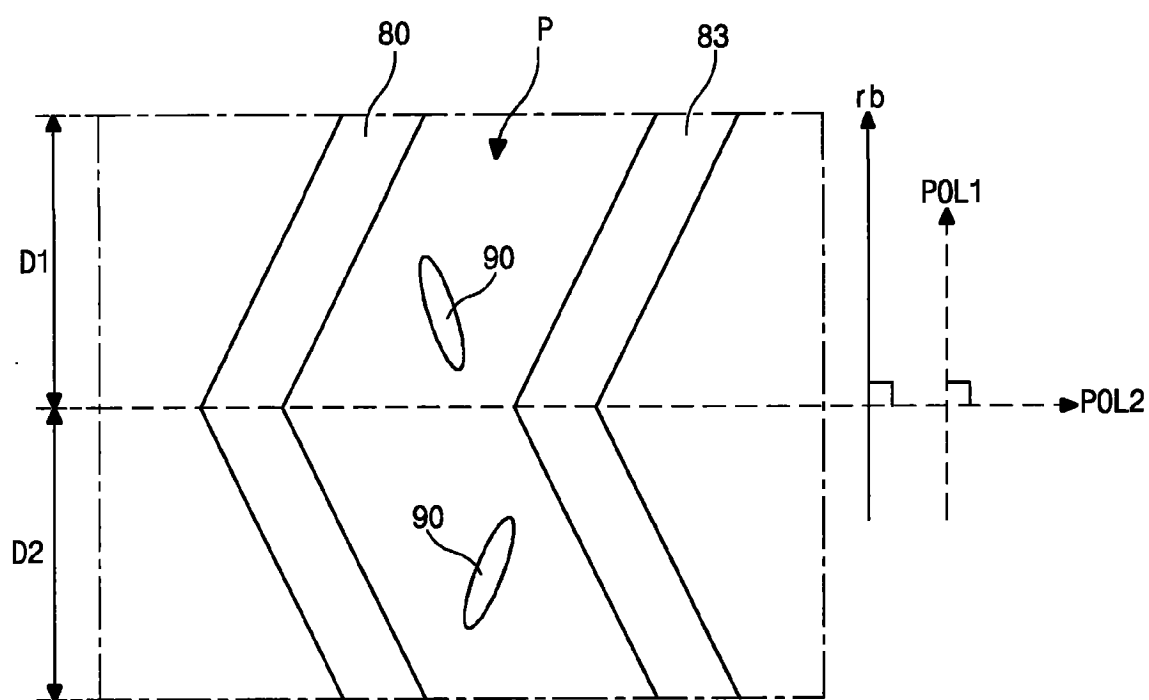


图 4A

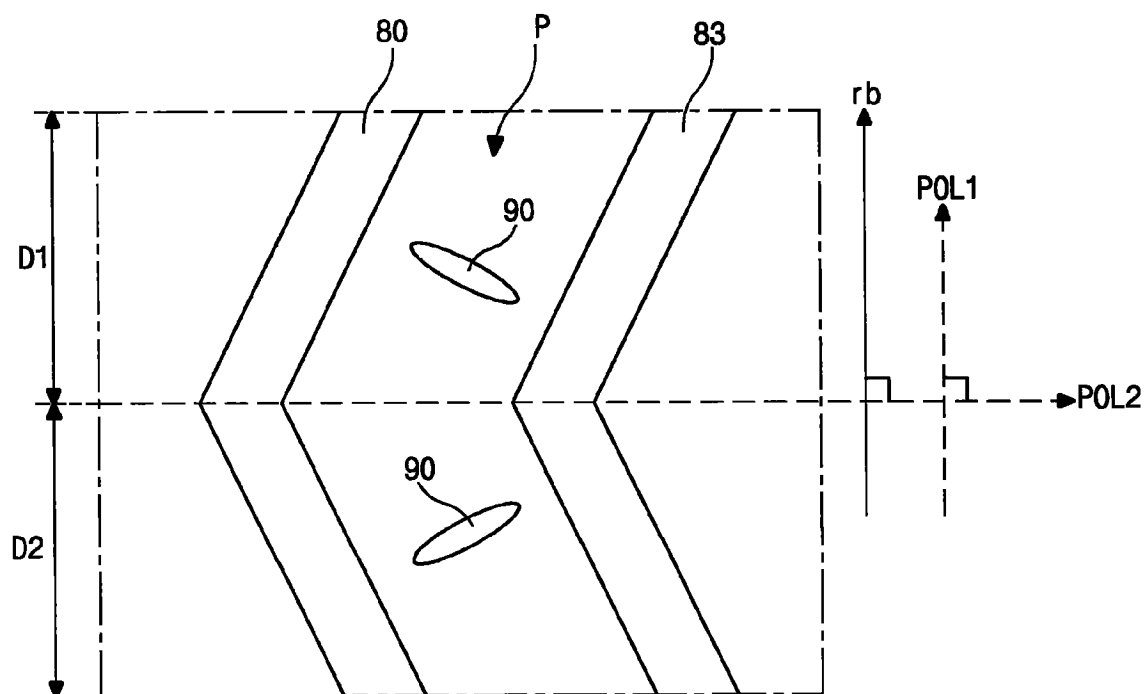


图 4B

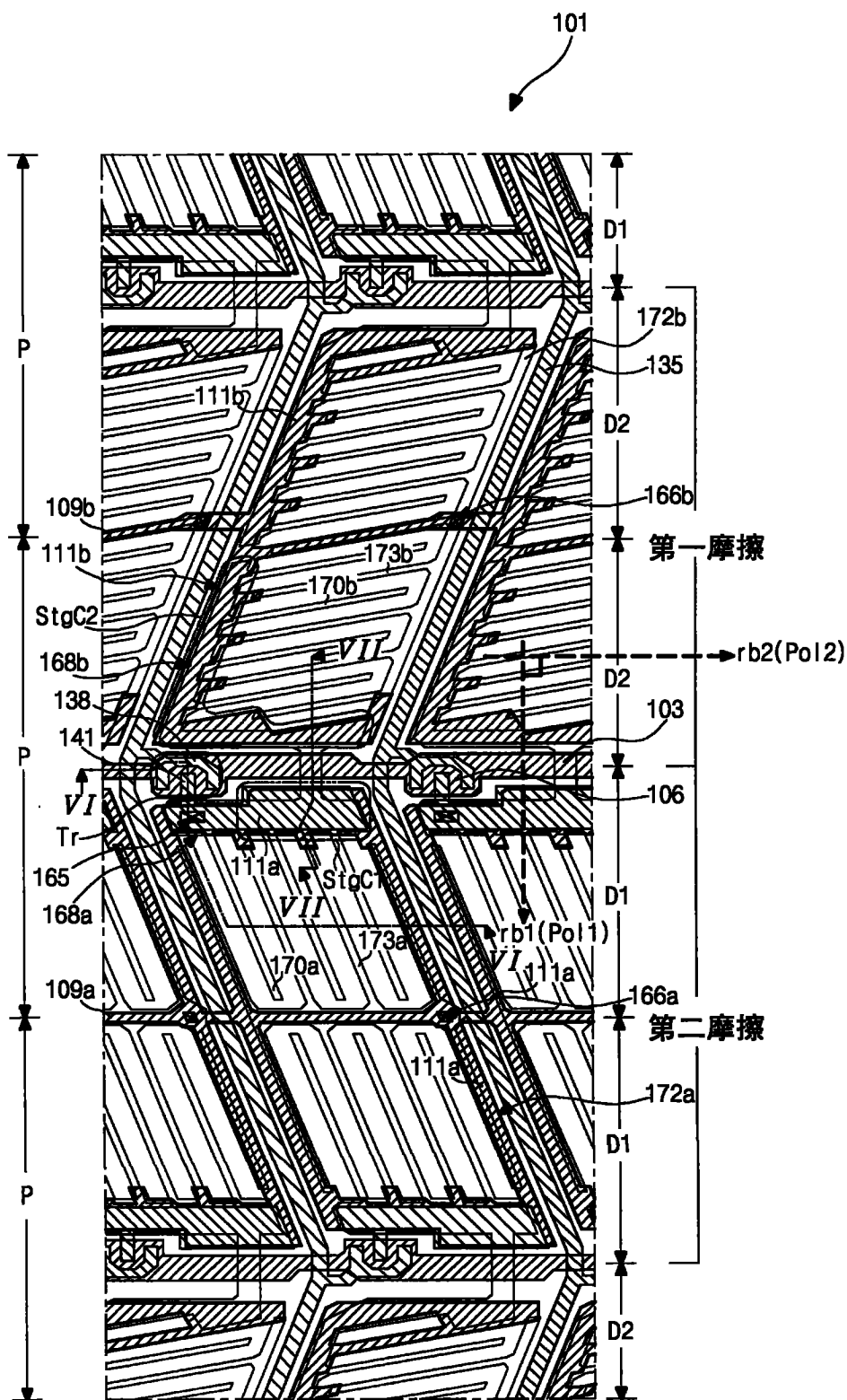


图 5

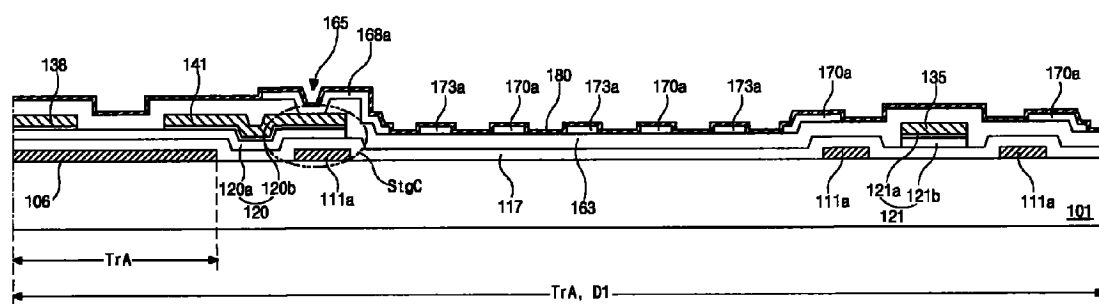


图 6

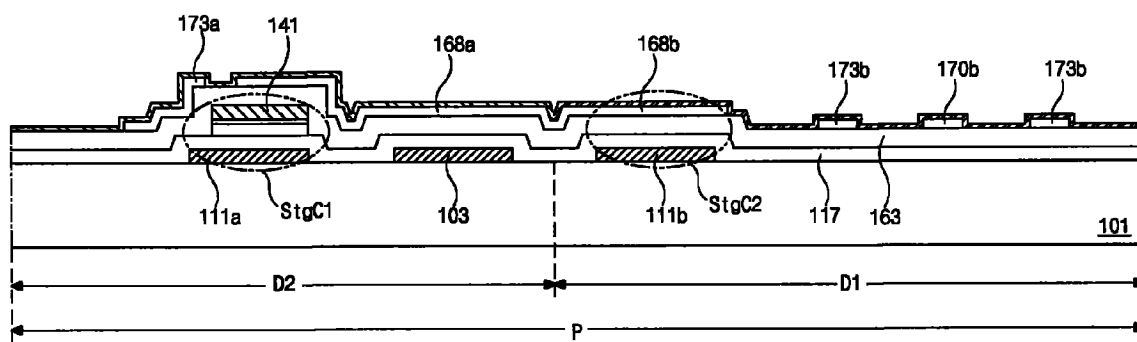


图 7

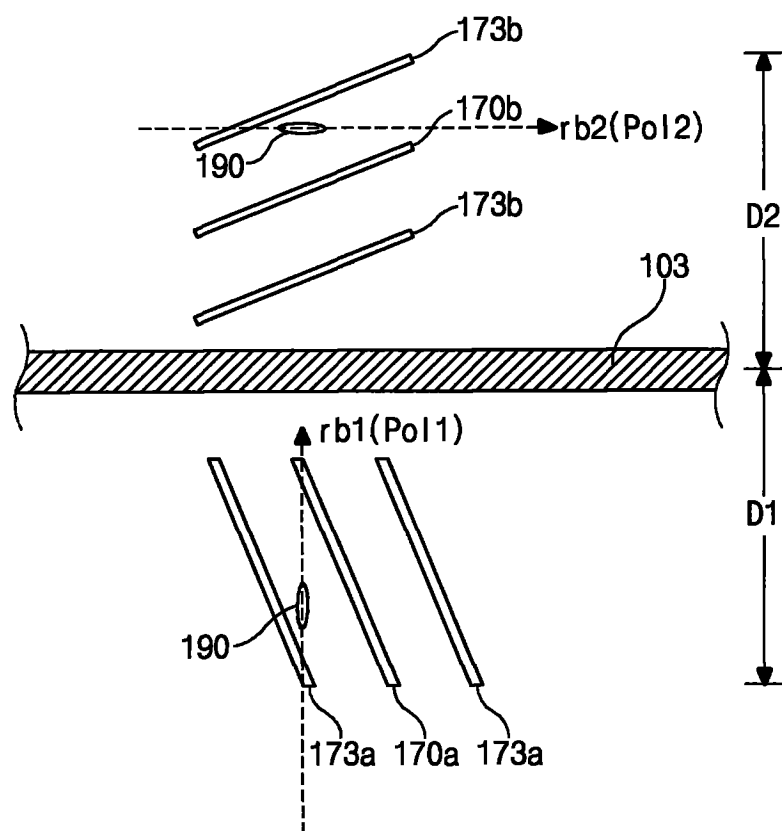


图 8

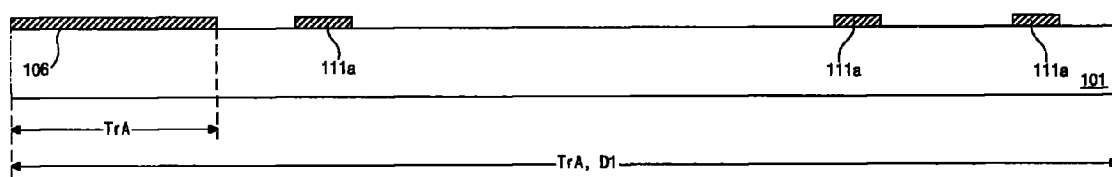


图 9A

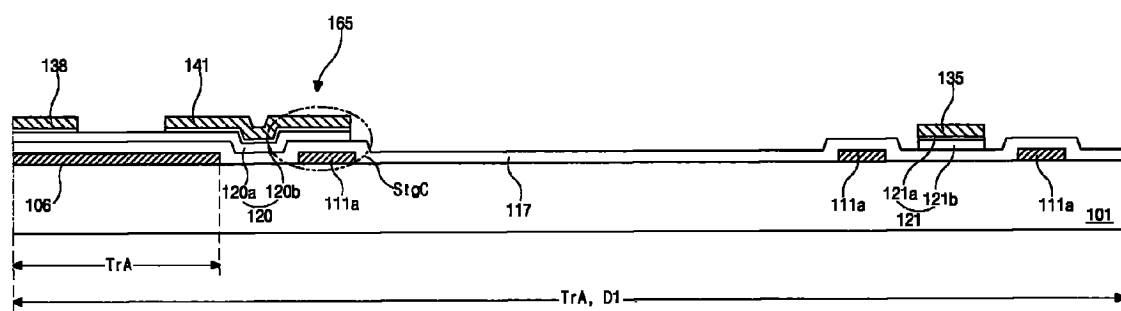


图 9B

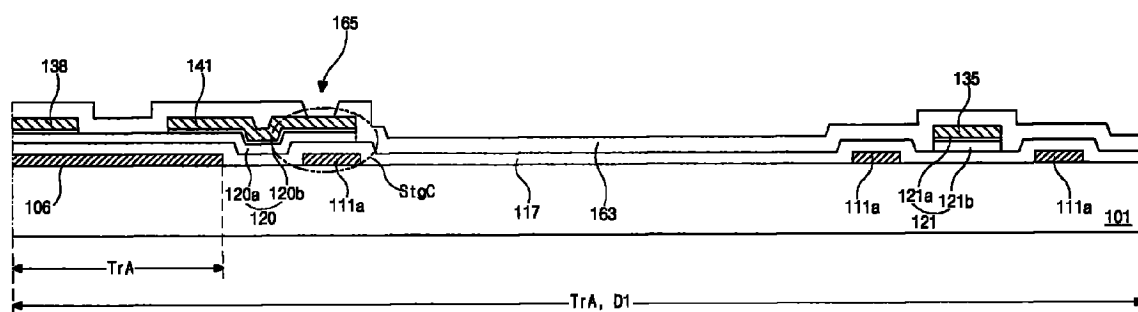


图 9C

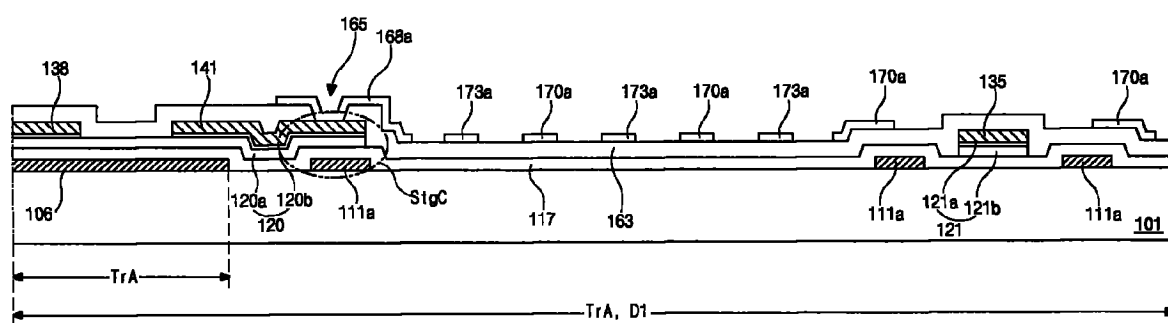


图 9D

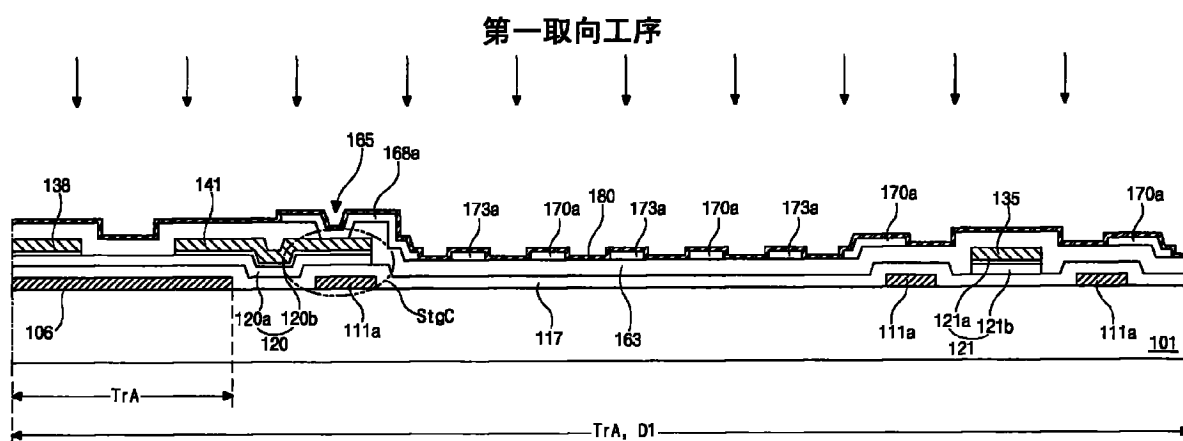


图 9E

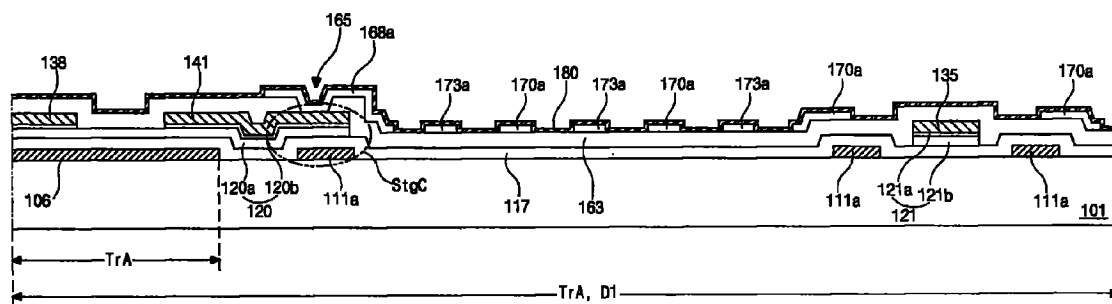


图 9F

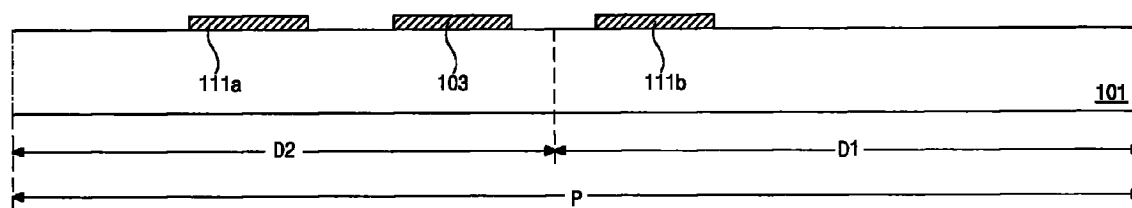


图 10A

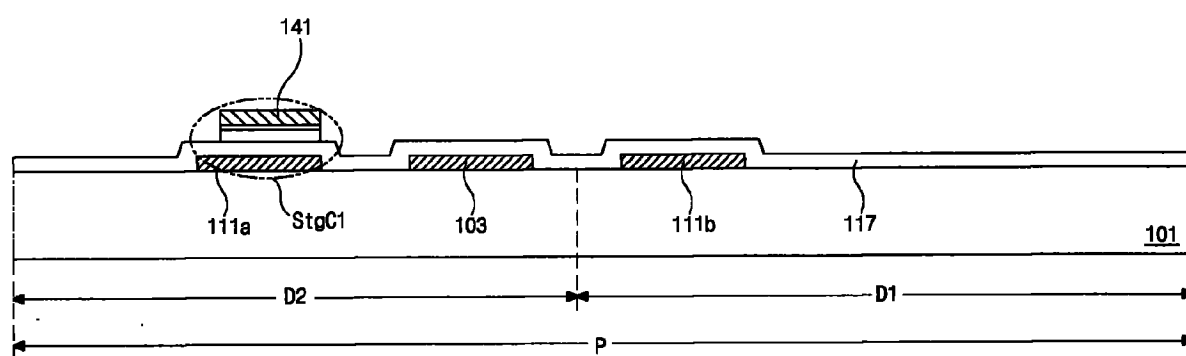


图 10B

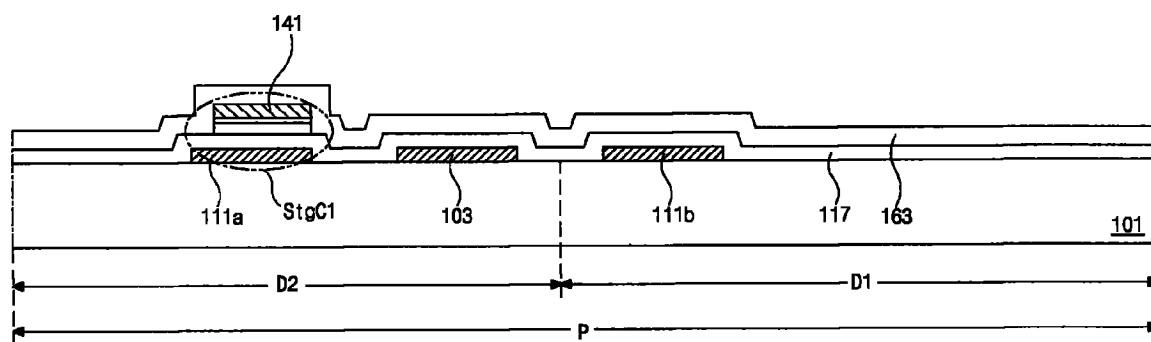


图 10C

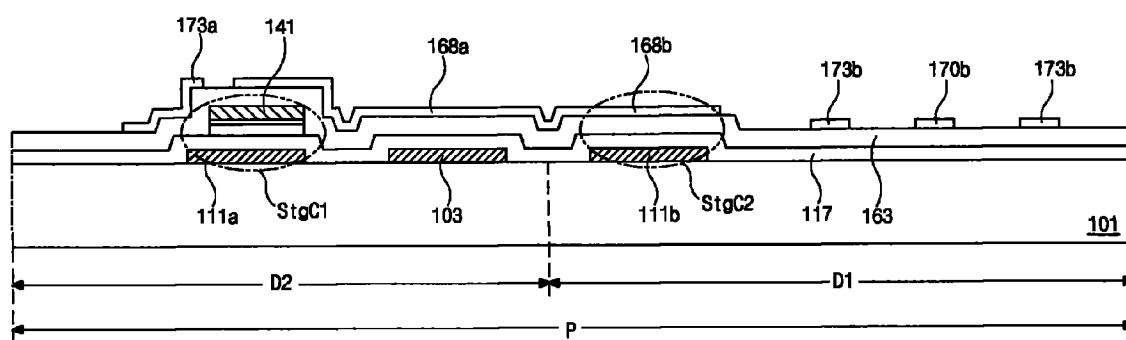


图 10D

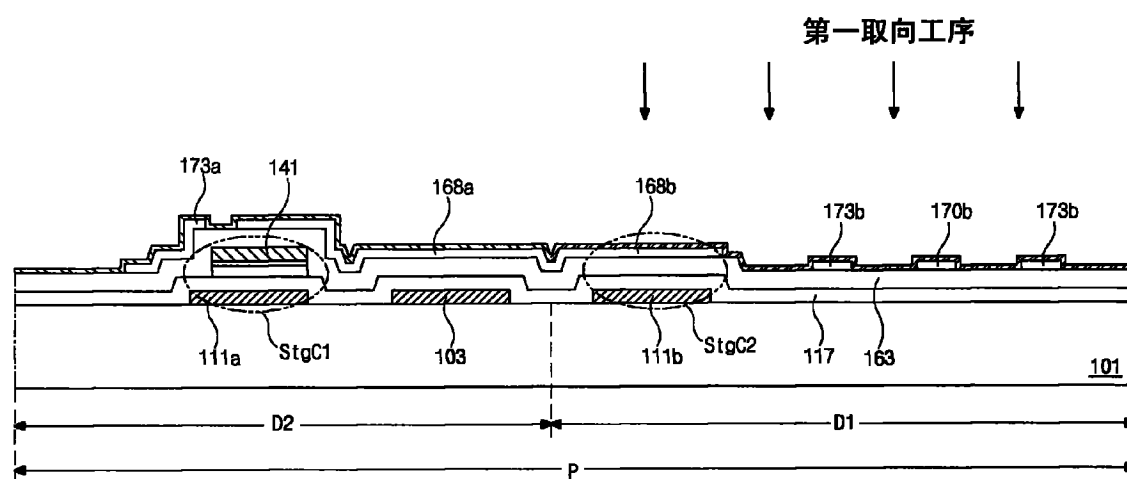


图 10E

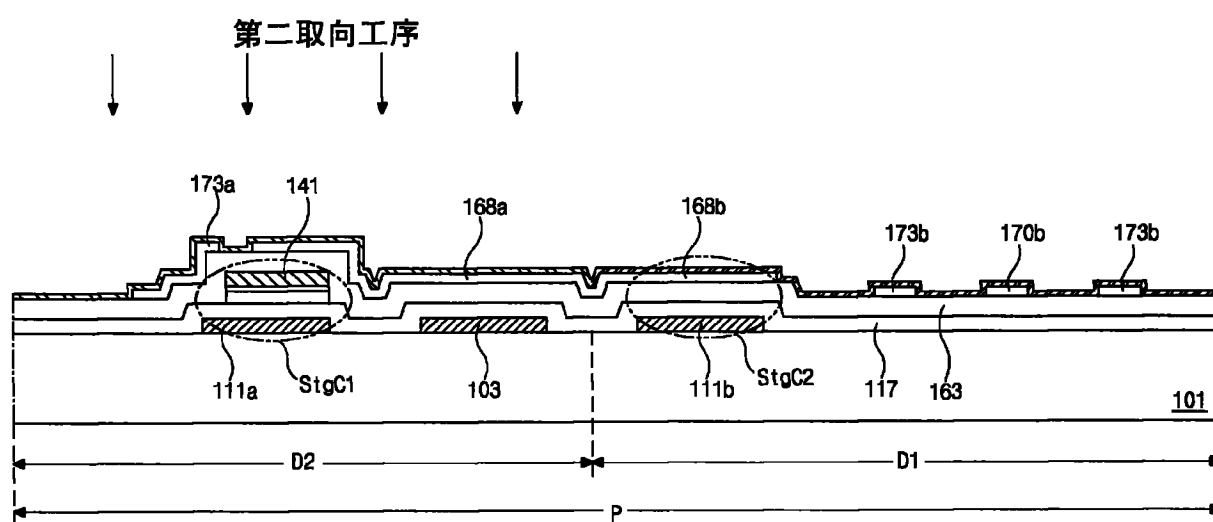


图 10F

专利名称(译)	用于平面转换模式液晶显示器件的阵列基板		
公开(公告)号	CN102236226A	公开(公告)日	2011-11-09
申请号	CN201110114953.7	申请日	2011-04-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李源镐		
发明人	李源镐		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1337 G02F1/1343 H01L27/02 H01L21/77		
CPC分类号	G02F1/134363 H01L27/1214		
代理人(译)	徐金国 钟强		
优先权	1020100040110 2010-04-29 KR		
其他公开文献	CN102236226B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种用于平面转换模式液晶显示器件的阵列基板，包括：栅线，位于包括像素区的基板上，该像素区包括在相对于栅线的下侧的第一域和在相对于栅线的上侧的第二域；数据线，与栅线交叉；薄膜晶体管，位于像素区中并位于栅线和数据线的交叉部处；多个第一像素电极，位于第一域中；多个第二像素电极，位于第二域中，多个第一像素电极和多个第二像素电极共用该薄膜晶体管；多个第一公共电极，位于第一域中并且与多个第一像素电极交替布置；多个第二公共电极，位于第二域中并且与多个第二像素电极交替布置。

