



(12) 发明专利申请

(10) 申请公布号 CN 102156368 A

(43) 申请公布日 2011. 08. 17

(21) 申请号 201110020242. 3

(22) 申请日 2011. 01. 18

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号
申请人 成都京东方光电科技有限公司

(72) 发明人 金原爽 金永珉 金秘爽

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

H01L 27/12(2006. 01)

H01L 21/77(2006. 01)

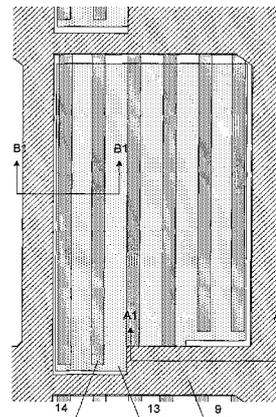
权利要求书 3 页 说明书 9 页 附图 12 页

(54) 发明名称

薄膜晶体管液晶显示阵列基板及其制造方法

(57) 摘要

本发明涉及一种 TFT-LCD 阵列基板及其制造方法,阵列基板包括形成在基板上并限定了像素区域的栅线和数据线,所述像素区域内形成有像素电极、薄膜晶体管和公共电极,还包括由导电薄膜材料制备的黑矩阵,所述黑矩阵与所述公共电极连接。制造方法包括:形成包括栅线、数据线、像素电极和薄膜晶体管的图形;形成包括公共电极和黑矩阵的图形,所述黑矩阵由导电薄膜材料制备,并与所述公共电极连接。本发明通过将黑矩阵图形设置在阵列基板上,且黑矩阵与公共电极连接,使黑矩阵不仅可以有效遮挡漏光区域,而且可以作为公共电极的连接总线,有效解决了现有结构生产成本低和公共电极延迟的技术缺陷。



1. 一种薄膜晶体管液晶显示阵列基板,包括形成在基板上并限定了像素区域的栅线和数据线,所述像素区域内形成有像素电极、薄膜晶体管和与所述像素电极形成多维空间复合电场的公共电极,其特征在于,还包括由导电材料制备的黑矩阵,所述黑矩阵与所述公共电极连接。

2. 根据权利要求1所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述薄膜晶体管包括栅电极、有源层、源电极和漏电极,所述栅电极与栅线连接,并形成在基板上;栅绝缘层形成在栅线和栅电极上并覆盖整个基板;包括半导体层和掺杂半导体层的有源层形成在栅绝缘层上并位于栅电极的上方;像素电极形成在栅绝缘层上并位于像素区域内;源电极的一端位于有源层上,另一端与数据线连接,漏电极的一端位于有源层上,另一端与像素电极连接,源电极与漏电极之间形成 TFT 沟道区域;钝化层形成在上述构图上并覆盖整个基板。

3. 根据权利要求2所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述公共电极为数个依次排列的电极条并形成在所述钝化层上,所述黑矩阵形成在上述构图上。

4. 根据权利要求3所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述公共电极和黑矩阵由采用普通掩模板的二次构图工艺或采用半色调或灰色调掩模板的一次构图工艺形成。

5. 根据权利要求2所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述黑矩阵形成在所述钝化层上,所述公共电极为数个依次排列的电极条并形成在上述构图上。

6. 根据权利要求5所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述黑矩阵和公共电极由采用普通掩模板的二次构图工艺形成。

7. 根据权利要求1~6中任一权利要求所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述黑矩阵位于所述栅线和/或数据线的上方。

8. 根据权利要求7所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述黑矩阵位于所述薄膜晶体管的上方。

9. 根据权利要求7所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述黑矩阵表面设置有防反射层。

10. 根据权利要求1所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述黑矩阵由金属薄膜材料制成。

11. 根据权利要求1所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述黑矩阵由碳纳米管材料制成。

12. 根据权利要求1所述的薄膜晶体管液晶显示阵列基板,其特征在于,所述制成黑矩阵的导电材料的导电性比公共电极的导电性强。

13. 一种薄膜晶体管液晶显示阵列基板制造方法,其特征在于,包括:
在基板上形成包括栅线、数据线、像素电极和薄膜晶体管的图形;
在完成前述步骤的基板上形成包括公共电极和黑矩阵的图形,所述黑矩阵与所述公共电极连接。

14. 根据权利要求13所述的薄膜晶体管液晶显示阵列基板制造方法,其特征在于,所述在基板上形成包括栅线、数据线、像素电极和薄膜晶体管的图形包括:
在基板上沉积栅金属薄膜,通过构图工艺形成包括栅线和栅电极的图形;

在完成前述步骤的基板上依次沉积栅绝缘层、半导体薄膜和掺杂半导体薄膜,通过构图工艺形成包括有源层的图形,有源层包括半导体层和掺杂半导体层,形成在栅绝缘层上并位于栅电极的上方;

在完成前述步骤的基板上沉积透明导电薄膜,通过构图工艺形成包括像素电极的图形;

在完成前述步骤的基板上沉积源漏金属薄膜,通过构图工艺形成包括数据线、源电极、漏电极和 TFT 沟道区域的图形,所述源电极的一端位于有源层上,另一端与数据线连接,所述漏电极的一端位于有源层上,另一端与像素电极直接连接,所述源电极与漏电极之间形成 TFT 沟道区域。

15. 根据权利要求 13 或 14 所述的薄膜晶体管液晶显示阵列基板制造方法,其特征在于,所述形成包括公共电极和黑矩阵的图形包括:

在完成前述步骤的基板上沉积钝化层和透明导电薄膜,采用普通掩模板通过构图工艺形成包括公共电极的图形,所述公共电极为数个依次排列的电极条;

在完成前述步骤的基板上沉积黑矩阵导电薄膜,采用普通掩模板通过构图工艺形成包括黑矩阵的图形,所述黑矩阵与公共电极连接。

16. 根据权利要求 13 或 14 所述的薄膜晶体管液晶显示阵列基板制造方法,其特征在于,所述形成包括公共电极和黑矩阵的图形包括:

在完成前述步骤的基板上首先沉积钝化层,然后连续沉积透明导电薄膜和黑矩阵导电薄膜;

在黑矩阵导电薄膜上涂覆一层光刻胶;

采用半色调或灰色调掩模板对光刻胶进行曝光,显影后使光刻胶形成光刻胶完全保留区域、光刻胶完全去除区域和光刻胶部分保留区域;其中光刻胶完全保留区域对应于黑矩阵图形所在区域,光刻胶部分保留区域对应于公共电极图形所在区域,光刻胶完全去除区域对应于上述图形以外的区域;

通过第一次刻蚀工艺刻蚀掉光刻胶完全去除区域的黑矩阵导电薄膜和透明导电薄膜,形成包括黑矩阵的图形;

通过灰化工艺去除光刻胶部分保留区域的光刻胶,暴露出该区域的黑矩阵导电薄膜;

通过第二次刻蚀工艺完全刻蚀掉光刻胶部分保留区域的黑矩阵导电薄膜,形成包括公共电极的图形;

剥离剩余的光刻胶。

17. 根据权利要求 13 或 14 所述的薄膜晶体管液晶显示阵列基板制造方法,其特征在于,所述形成包括公共电极和黑矩阵的图形包括:

在完成前述步骤的基板上沉积钝化层和黑矩阵导电薄膜,采用普通掩模板通过构图工艺形成包括黑矩阵的图形;

在完成前述步骤的基板上沉积透明导电薄膜,采用普通掩模板通过构图工艺形成包括公共电极的图形,所述公共电极为数个依次排列的电极条,所述公共电极与黑矩阵连接。

18. 根据权利要求 13 或 14 所述的薄膜晶体管液晶显示阵列基板制造方法,其特征在于,所述黑矩阵导电薄膜为金属薄膜材料。

19. 根据权利要求 13 或 14 所述的薄膜晶体管液晶显示阵列基板制造方法,其特征在

于,所述黑矩阵薄膜为碳纳米管材料。

20. 根据权利要求 13 或 14 所述的薄膜晶体管液晶显示阵列基板制造方法,其特征在于,所述制成黑矩阵的导电薄膜材料的导电性比公共电极的导电性强。

薄膜晶体管液晶显示阵列基板及其制造方法

技术领域

[0001] 本发明涉及一种薄膜晶体管液晶显示器及其制造方法,尤其是一种薄膜晶体管液晶显示阵列基板及其制造方法。

背景技术

[0002] 在薄膜晶体管液晶显示器 (Thin Film Transistor Liquid Crystal Display, 简称 TFT-LCD) 产品中,高级超维场开关技术 (Advanced-SuperDimensional Switching; 简称:AD-SDS) 是最近几年出现的可以改善 LCD 画质的技术之一,能同时实现高穿透性与大视角等要求。AD-SDS 通过同一平面内像素电极边缘所产生的平行电场以及像素电极层与公共电极层间产生的纵向电场形成多维空间复合电场,使液晶盒内像素电极间、电极正上方以及液晶盒上方所有取向液晶分子都能够产生旋转转换,从而提高了平面取向系液晶工作效率并增大了透光效率。高级超维场开关技术可以提高 TFT-LCD 画面品质,具有高透过率、宽视角、高开口率、低色差、低响应时间、无挤压水波纹 (push Mura) 波纹等优点。目前,现有技术 TFT-LCD 的主体结构包括对盒在一起并将液晶夹设其间的阵列基板和彩膜基板,阵列基板上形成有栅线、数据线、像素电极、薄膜晶体管和条状结构的公共电极,彩膜基板上形成有彩色树脂图形和黑矩阵图形,黑矩阵图形主要用于遮挡漏光区域。早期的 AD-SDS TFT-LCD 结构中,彩膜基板上黑矩阵图形通常采用树脂材料制备,黑矩阵宽度的设计主要考虑阵列基板上数据线的宽度。随着开口率要求的不断提高,数据线的宽度变窄,树脂材料的黑矩阵逐渐成为阻碍开口率增加的主要因素。为提高开口率,现有技术提出了一种采用金属材料制备黑矩阵图形的技术方案,虽然可以减小黑矩阵宽度,但对于 AD-SDS 工作模式,金属黑矩阵会产生电场扭曲现象,影响 TFT-LCD 的显示质量。为克服电场扭曲现象,现有技术提出了一种将彩膜基板上黑矩阵与阵列基板上公共电极电连接的解决方案,具体地做法是:在制备彩膜基板和阵列基板时,分别在覆盖层上开设过孔形成传输点 (transfer dot),通过传输点将彩膜基板上黑矩阵与阵列基板上公共电极导通。

[0003] 实际使用表明,该解决方案不仅存在生产成本高的缺陷,而且还存在公共电极延迟等缺陷。由于传输点制作需要增加薄膜构图的生产设备,需要增加工艺流程,因此造成生产成本增加。由于公共电极和黑矩阵分别位于不同的基板上,且通过传输点连接,因此这种结构形式造成了公共电极的严重延迟,在诸如大尺寸显示和液晶电视等领域中无法使用。

发明内容

[0004] 本发明的目的是提供一种 TFT-LCD 阵列基板及其制造方法,有效解决现有结构生产成本高和公共电极延迟的技术缺陷。

[0005] 为实现上述目的,本发明提供了一种 TFT-LCD 阵列基板,包括形成在基板上并限定了像素区域的栅线和数据线,所述像素区域内形成有像素电极、薄膜晶体管和与所述像素电极形成多维空间复合电场的公共电极,还包括由导电薄膜材料制备的黑矩阵,所述黑矩阵与所述公共电极连接。

[0006] 所述薄膜晶体管包括栅电极、有源层、源电极和漏电极,所述栅电极与栅线连接,并形成在基板上;栅绝缘层形成在栅线和栅电极上并覆盖整个基板;包括半导体层和掺杂半导体层的有源层形成在栅绝缘层上并位于栅电极的上方;像素电极形成在栅绝缘层上并位于像素区域内;源电极的一端位于有源层上,另一端与数据线连接,漏电极的一端位于有源层上,另一端与像素电极连接,源电极与漏电极之间形成 TFT 沟道区域;钝化层形成在上述构图上并覆盖整个基板。

[0007] 所述公共电极为数个依次排列的电极条并形成在所述钝化层上,所述黑矩阵形成在上述构图上。进一步地,所述公共电极和黑矩阵由采用普通掩模板的二次构图工艺或采用半色调或灰色调掩模板的一次构图工艺形成。

[0008] 所述黑矩阵形成在所述钝化层上,所述公共电极为数个依次排列的电极条并形成在上述构图上。进一步地,所述黑矩阵和公共电极由采用普通掩模板的二次构图工艺形成。

[0009] 在上述技术方案基础上,所述黑矩阵位于所述栅线和 / 或数据线的上方。

[0010] 所述黑矩阵位于所述薄膜晶体管的上方。

[0011] 所述黑矩阵表面设置有防反射层。

[0012] 所述黑矩阵由金属薄膜材料制成。

[0013] 所述黑矩阵由碳纳米管材料制成。

[0014] 所述制成黑矩阵的导电材料的导电性比公共电极的导电性强。为实现上述目的,本发明还提供了一种 TFT-LCD 阵列基板制造方法,包括:

[0015] 在基板上形成包括栅线、数据线、像素电极和薄膜晶体管的图形;

[0016] 在完成前述步骤的基板上形成包括公共电极和黑矩阵的图形,所述黑矩阵与所述公共电极连接。

[0017] 所述在基板上形成包括栅线、数据线、像素电极和薄膜晶体管的图形包括:

[0018] 在基板上沉积栅金属薄膜,通过构图工艺形成包括栅线和栅电极的图形;

[0019] 在完成前述步骤的基板上依次沉积栅绝缘层、半导体薄膜和掺杂半导体薄膜,通过构图工艺形成包括有源层的图形,有源层包括半导体层和掺杂半导体层,形成在栅绝缘层上并位于栅电极的上方;

[0020] 在完成前述步骤的基板上沉积透明导电薄膜,通过构图工艺形成包括像素电极的图形;

[0021] 在完成前述步骤的基板上沉积源漏金属薄膜,通过构图工艺形成包括数据线、源电极、漏电极和 TFT 沟道区域的图形,所述源电极的一端位于有源层上,另一端与数据线连接,所述漏电极的一端位于有源层上,另一端与像素电极直接连接,所述源电极与漏电极之间形成 TFT 沟道区域。

[0022] 在上述技术方案基础上,所述形成包括公共电极和黑矩阵的图形包括:

[0023] 在完成前述步骤的基板上沉积钝化层和透明导电薄膜,采用普通掩模板通过构图工艺形成包括公共电极的图形,所述公共电极为数个依次排列的电极条;

[0024] 在完成前述步骤的基板上沉积黑矩阵导电薄膜,采用普通掩模板通过构图工艺形成包括黑矩阵的图形,所述黑矩阵与公共电极连接。

[0025] 在上述技术方案基础上,所述形成包括公共电极和黑矩阵的图形包括:

[0026] 在完成前述步骤的基板上首先沉积钝化层,然后连续沉积透明导电薄膜和黑矩阵

导电薄膜；

[0027] 在黑矩阵导电薄膜上涂覆一层光刻胶；

[0028] 采用半色调或灰色调掩模板对光刻胶进行曝光，显影后使光刻胶形成光刻胶完全保留区域、光刻胶完全去除区域和光刻胶部分保留区域。其中光刻胶完全保留区域对应于黑矩阵图形所在区域，光刻胶部分保留区域对应于公共电极图形所在区域，光刻胶完全去除区域对应于上述图形以外的区域；

[0029] 通过第一次刻蚀工艺刻蚀掉光刻胶完全去除区域的黑矩阵导电薄膜和透明导电薄膜，形成包括黑矩阵的图形；

[0030] 通过灰化工艺去除光刻胶部分保留区域的光刻胶，暴露出该区域的黑矩阵导电薄膜；

[0031] 通过第二次刻蚀工艺完全刻蚀掉光刻胶部分保留区域的黑矩阵导电薄膜，形成包括公共电极的图形；

[0032] 剥离剩余的光刻胶。

[0033] 在上述技术方案基础上，所述形成包括公共电极和黑矩阵的图形包括：

[0034] 在完成前述步骤的基板上沉积钝化层和黑矩阵导电薄膜，采用普通掩模板通过构图工艺形成包括黑矩阵的图形；

[0035] 在完成前述步骤的基板上沉积透明导电薄膜，采用普通掩模板通过构图工艺形成包括公共电极的图形，所述公共电极为数个依次排列的电极条，所述公共电极与黑矩阵连接。

[0036] 所述黑矩阵由金属薄膜材料制成。

[0037] 所述黑矩阵由碳纳米管材料制成。

[0038] 所述制成黑矩阵的导电材料的导电性比公共电极的导电性强。本发明提供了一种 TFT-LCD 阵列基板及其制造方法，通过将黑矩阵图形设置在阵列基板上，且黑矩阵与公共电极连接，使黑矩阵不仅有效遮挡漏光区域，而且作为公共电极的连接总线，有效解决了现有结构生产成本高和公共电极延迟的技术缺陷。由于导电薄膜材料的黑矩阵形成在栅线、数据线、源电极和漏电极的上方，因此可以有效减小黑矩阵宽度，提高开口率。由于黑矩阵和公共电极均设置在阵列基板上且直接连接，因此完全消除了现有结构存在的公共电极延迟的缺陷，可以广泛应用于大尺寸显示和液晶电视等领域。由于在阵列基板上制备黑矩阵图形可以采用现有工艺设备和工艺流程，不需要增加额外的生产设备，同时减少了在彩膜基板上制备黑矩阵图形的设备和工艺，因此本发明有效降低了生产成本。

附图说明

[0039] 图 1 为本发明 TFT-LCD 阵列基板第一实施例的平面图；

[0040] 图 2 为图 1 中 A1-A1 向的剖面图；

[0041] 图 3 为图 1 中 B1-B1 向的剖面图；

[0042] 图 4 为本发明 TFT-LCD 阵列基板第一实施例第一次构图工艺后的平面图；

[0043] 图 5 为图 4 中 A2-A2 向的剖面图；

[0044] 图 6 为本发明 TFT-LCD 阵列基板第一实施例第二次构图工艺后的平面图；

[0045] 图 7 为图 6 中 A3-A3 向的剖面图；

- [0046] 图 8 为本发明 TFT-LCD 阵列基板第一实施例第三次构图工艺后的平面图；
- [0047] 图 9 为图 8 中 A4-A4 向的剖面图；
- [0048] 图 10 为图 8 中 B4-B4 向的剖面图；
- [0049] 图 11 为本发明 TFT-LCD 阵列基板第一实施例第四次构图工艺后的平面图；
- [0050] 图 12 为图 11 中 A5-A5 向的剖面图；
- [0051] 图 13 为图 11 中 B5-B5 向的剖面图；
- [0052] 图 14 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺后的平面图；
- [0053] 图 15 为图 14 中 A6-A6 向的剖面图；
- [0054] 图 16 为图 14 中 B6-B6 向的剖面图；
- [0055] 图 17 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺中光刻胶曝光显影后 B6-B6 向的剖面图；
- [0056] 图 18 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺中第一次刻蚀工艺后 B6-B6 向的剖面图；
- [0057] 图 19 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺中灰化工艺后 B6-B6 向的剖面图；
- [0058] 图 20 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺中第二次刻蚀工艺后 B6-B6 向的剖面图；
- [0059] 图 21 为本发明 TFT-LCD 阵列基板第二实施例的平面图；
- [0060] 图 22 为图 21 中 C1-C1 向的剖面图；
- [0061] 图 23 为图 21 中 D1-D1 向的剖面图；
- [0062] 图 24 为本发明 TFT-LCD 阵列基板制造方法的流程图；
- [0063] 图 25 为本发明 TFT-LCD 阵列基板制造方法第一实施例的流程图；
- [0064] 图 26 为本发明 TFT-LCD 阵列基板制造方法第二实施例的流程图；
- [0065] 图 27 为本发明 TFT-LCD 阵列基板制造方法第三实施例的流程图。
- [0066] 附图标记说明：
- [0067] 1- 基板； 2- 栅电极； 3- 栅绝缘层；
- [0068] 4- 半导体层； 5- 掺杂半导体层；6- 源电极；
- [0069] 7- 漏电极； 8- 钝化层； 9- 黑矩阵；
- [0070] 11- 栅线； 12- 数据线； 13- 像素电极；
- [0071] 14- 公共电极；20- 光刻胶； 21- 透明导电薄膜；
- [0072] 22- 黑矩阵金属薄膜。

具体实施方式

[0073] 下面通过附图和实施例，对本发明的技术方案做进一步的详细描述。附图中各层薄膜厚度和区域大小形状不反映 TFT-LCD 阵列基板的真实比例，目的只是示意说明本发明内容。

[0074] 图 1 为本发明 TFT-LCD 阵列基板第一实施例的平面图，所反映的是一个像素单元的结构，图 2 为图 1 中 A1-A1 向的剖面图，图 3 为图 1 中 B1-B1 向的剖面图。如图 1～图 3 所示，本发明 TFT-LCD 阵列基板的主体结构包括形成在基板 1 上的栅线 11、数据线 12、像素

电极 13、公共电极 14、黑矩阵 9 和薄膜晶体管, 栅线 11 和数据线 12 定义了像素区域, 像素电极 13、公共电极 14 和薄膜晶体管形成在像素区域内, 栅线 11 用于向薄膜晶体管提供开启信号或关断信号, 数据线 12 用于向像素电极 13 提供数据信号, 公共电极 14 为数个依次排列的电极条, 用于与像素电极 13 形成多维空间复合电场, 由金属薄膜材料制备的黑矩阵 9 形成在栅线 11、数据线 12 和薄膜晶体管的上方, 并与公共电极 14 连接, 不仅用于遮挡漏光区域, 而且作为公共电极 14 的连接总线。具体地, 本发明 TFT-LCD 阵列基板包括形成在基板 1 上的栅线 11 和栅电极 2, 栅电极 2 与栅线 11 连接; 栅绝缘层 3 形成在栅线 11 和栅电极 2 上并覆盖整个基板 1; 有源层 (包括半导体层 4 和掺杂半导体层 5) 形成在栅绝缘层 3 上并位于栅电极 2 的上方; 像素电极 13 形成在栅绝缘层 3 上并位于像素区域内; 源电极 6 的一端位于有源层上, 另一端与数据线 12 连接, 漏电极 7 的一端位于有源层上, 另一端与像素电极 13 连接, 源电极 6 与漏电极 7 之间形成 TFT 沟道区域, TFT 沟道区域的掺杂半导体层 5 被完全刻蚀掉, 并刻蚀掉部分厚度的半导体层 4, 使 TFT 沟道区域的半导体层 4 暴露出来; 钝化层 8 形成在上述构图上并覆盖整个基板 1; 公共电极 14 形成在钝化层 8 上; 黑矩阵 9 形成在上述构图上并位于栅线 11、数据线 12 和薄膜晶体管的上方, 同时与公共电极 14 直接连接。

[0075] 图 4~图 13 为本发明 TFT-LCD 阵列基板第一实施例制造过程的示意图, 可进一步说明本发明的技术方案, 以下说明中, 本发明所称的构图工艺包括光刻胶涂覆、掩模、曝光、刻蚀和光刻胶剥离等工艺, 光刻胶以正性光刻胶为例。

[0076] 图 4 为本发明 TFT-LCD 阵列基板第一实施例第一次构图工艺后的平面图, 所反映的是一个像素单元的结构, 图 5 为图 4 中 A2-A2 向的剖面图。首先采用磁控溅射或热蒸发的方法, 在基板 1 (如玻璃基板或石英基板) 上沉积栅金属薄膜, 采用普通掩模板通过构图工艺形成包括栅线 11 和栅电极 2 的图形, 栅电极 2 与栅线 11 连接, 如图 4 和图 5 所示。

[0077] 图 6 为本发明 TFT-LCD 阵列基板第一实施例第二次构图工艺后的平面图, 所反映的是一个像素单元的结构, 图 7 为图 6 中 A3-A3 向的剖面图。在完成上述图 4 所示构图的基板上, 采用等离子体增强化学气相沉积 (简称 PECVD) 方法依次沉积栅绝缘层、半导体薄膜和掺杂半导体薄膜, 采用普通掩模板通过构图工艺形成包括有源层的图形, 有源层包括半导体层 4 和掺杂半导体层 5, 形成在栅绝缘层上并位于栅电极 2 的上方, 如图 6 和图 7 所示。

[0078] 图 8 为本发明 TFT-LCD 阵列基板第一实施例第三次构图工艺后的平面图, 所反映的是一个像素单元的结构, 图 9 为图 8 中 A4-A4 向的剖面图, 图 10 为图 8 中 B4-B4 向的剖面图。在完成上述图 6 所示构图的基板上, 采用磁控溅射或热蒸发的方法沉积透明导电薄膜, 采用普通掩模板通过构图工艺在像素区域内形成包括像素电极 13 的图形, 如图 8~图 10 所示。

[0079] 图 11 为本发明 TFT-LCD 阵列基板第一实施例第四次构图工艺后的平面图, 所反映的是一个像素单元的结构, 图 12 为图 11 中 A5-A5 向的剖面图, 图 13 为图 11 中 B5-B5 向的剖面图。在完成上述图 8 所示构图的基板上, 采用磁控溅射或热蒸发的方法沉积源漏金属薄膜, 采用普通掩模板通过构图工艺形成包括数据线 12、源电极 6、漏电极 7 和 TFT 沟道区域的图形, 如图 11~图 13 所示。本次构图工艺后, 源电极 6 的一端位于有源层上, 另一端与数据线 12 连接, 漏电极 7 的一端位于有源层上, 另一端与像素电极 13 直接连接, 源电极

6 与漏电极 7 之间形成 TFT 沟道区域, TFT 沟道区域的掺杂半导体层 5 被完全刻蚀掉, 并刻蚀掉部分厚度的半导体层 4, 使 TFT 沟道区域的半导体层 4 暴露出来。

[0080] 图 14 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺后的平面图, 所反映的是一个像素单元的结构, 图 15 为图 14 中 A6-A6 向的剖面图, 图 16 为图 14 中 B6-B6 向的剖面图。在完成上述图 11 所示构图的基板上, 采用 PECVD 方法沉积钝化层 8, 钝化层 8 覆盖整个基板 1。之后采用磁控溅射或热蒸发的方法沉积透明导电薄膜, 采用普通掩模板通过构图工艺形成包括公共电极 14 的图形, 如图 14 ~ 图 16 所示。像素区域内的公共电极 14 为若干个平行且依次排列的电极条, 用于与像素电极 13 形成多维空间复合电场, 数个电极条的端部搭设在栅线 11 上, 同时数据线 12 上方也形成有公共电极 14。

[0081] 最后, 在完成上述图 14 所示构图的基板上, 采用磁控溅射或热蒸发的方法沉积黑矩阵金属薄膜, 黑矩阵金属薄膜可以采用 Mo、Al、Ti、Cr、Ta、Cu 或 AlNd 等金属。通过构图工艺形成包括黑矩阵 9 的图形, 且黑矩阵 9 与公共电极 14 直接连接, 完成第六次构图工艺, 如图 1 ~ 图 3 所示。本次构图工艺后, 黑矩阵 9 形成在栅线 11、数据线 12、源电极 6 和漏电极 7 的上方, 由于电极条结构的公共电极 14 搭设在栅线 11 上, 因此栅线 11 上方的黑矩阵 9 压设在数个电极条上, 实现黑矩阵 9 与公共电极 14 的直接连接, 使黑矩阵 9 不仅有效遮挡漏光区域, 而且作为公共电极 14 的连接总线。本次构图工艺中, 由于公共电极为透明导电薄膜材料, 黑矩阵为金属薄膜材料, 通过选择刻蚀金属薄膜速率高而刻蚀透明导电薄膜速率低的刻蚀液即可实现本次构图过程。

[0082] 实际应用中, 由于本实施例黑矩阵为金属材料, 为防止黑矩阵产生的光反射, 可以在黑矩阵表面涂覆一层防反射层。需要说明的是, 图 1 所示结构只是本实施例 TFT-LCD 阵列基板的结构形式之一, 根据本实施例的设计思想, 还存在相应的结构变形。例如, 在本实施例技术方案中, 黑矩阵图形可以只设置在栅线上方, 其他位置 (如数据线和薄膜晶体管等位置) 上方不设置黑矩阵, 而这些位置由彩膜基板上对应位置的黑矩阵遮挡。黑矩阵图形可以只设置在数据线上方, 其他位置 (如栅线和薄膜晶体管等位置) 上方不设置黑矩阵, 而这些位置由彩膜基板上对应位置的黑矩阵遮挡, 此时电极条结构的公共电极可以通过连接条相互连接, 并与黑矩阵连接。再如, 黑矩阵图形可以只设置在栅线和数据线上方, 其他位置 (如薄膜晶体管等位置) 上方不设置黑矩阵, 而这些位置由彩膜基板上对应位置的黑矩阵遮挡。

[0083] 进一步地, 图 4 ~ 图 16 所示制备流程也只是本实施例 TFT-LCD 阵列基板的制备方法之一, 实际应用中可以通过增加或减少构图工艺形成新的制备流程。例如, 第五次构图工艺可以采用半色调或灰色调掩模板通过一次构图工艺同时形成公共电极和黑矩阵图形。下面简单说明该制备过程。

[0084] 图 17 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺中光刻胶曝光显影后 B6-B6 向的剖面图。首先采用 PECVD 方法沉积钝化层 8, 然后采用磁控溅射或热蒸发的方法连续沉积透明导电薄膜 21 和黑矩阵金属薄膜 22。在黑矩阵金属薄膜 22 上涂覆一层光刻胶 20, 采用半色调或灰色调掩模板对光刻胶 20 进行曝光, 显影后使光刻胶 20 形成未曝光区域 A (光刻胶完全保留区域)、完全曝光区域 B (光刻胶完全去除区域) 和部分曝光区域 C (光刻胶部分保留区域), 如图 17 所示。其中未曝光区域 A 对应于黑矩阵图形所在区域, 部分曝光区域 C 对应于公共电极图形所在区域, 完全曝光区域 B 对应于上述图形以外的区

域,未曝光区域 A 光刻胶的厚度大于部分曝光区域 C 光刻胶的厚度。

[0085] 图 18 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺中第一次刻蚀工艺后 B6-B6 向的剖面图。通过第一次刻蚀工艺刻蚀掉完全曝光区域 B 的黑矩阵金属薄膜 22 和透明导电薄膜 21,形成包括黑矩阵 9 的图形,如图 18 所示。

[0086] 图 19 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺中灰化工艺后 B6-B6 向的剖面图。通过灰化工艺,去除部分曝光区域 C 的光刻胶,暴露出该区域的黑矩阵金属薄膜 22,如图 19 所示。

[0087] 图 20 为本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺中第二次刻蚀工艺后 B6-B6 向的剖面图。通过第二次刻蚀工艺完全刻蚀掉部分曝光区域 C 的黑矩阵金属薄膜 22,形成包括公共电极 14 的图形,如图 20 所示。

[0088] 最后剥离剩余的光刻胶,完成本发明 TFT-LCD 阵列基板第一实施例第五次构图工艺,如图 3 所示。

[0089] 图 21 为本发明 TFT-LCD 阵列基板第二实施例的平面图,所反映的是一个像素单元的结构,图 22 为图 21 中 C1-C1 向的剖面图,图 23 为图 21 中 D1-D1 向的剖面图。如图 21 ~ 图 23 所示,本实施例是前述第一实施例的一种结构变形,主体结构与前述第一实施例基本相同,所不同的是,本实施例公共电极位于黑矩阵之上,即电极条结构的公共电极搭设在黑矩阵上,实现公共电极与黑矩阵的直接连接。本实施例制备过程也与前述第一实施例的制备过程基本相同,所不同的是,本实施例在钝化层上先形成黑矩阵图形,之后再形成公共电极图形,且公共电极与黑矩阵连接。同样地,本实施例黑矩阵表面上可以涂覆有防反射层,黑矩阵图形可以只设置在栅线、数据线或栅线和数据线上方,这里不再赘述。

[0090] 本发明提供了一种 TFT-LCD 阵列基板,通过将黑矩阵图形设置在阵列基板上,且黑矩阵与公共电极连接,使黑矩阵不仅有效遮挡漏光区域,而且作为公共电极的连接总线,有效解决了现有结构生产成本低和公共电极延迟的技术缺陷。由于金属薄膜材料的黑矩阵形成在栅线、数据线、源电极和漏电极的上方,因此可以有效减小黑矩阵宽度,提高开口率。由于黑矩阵和公共电极均设置在阵列基板上且直接连接,因此完全消除了现有结构存在的公共电极延迟的缺陷,可以广泛应用于大尺寸显示和液晶电视等领域。

[0091] 图 24 为本发明 TFT-LCD 阵列基板制造方法的流程图,包括:

[0092] 步骤 1、在基板上形成包括栅线、数据线、像素电极和薄膜晶体管的图形;

[0093] 步骤 2、在完成前述步骤的基板上形成包括公共电极和黑矩阵的图形,所述黑矩阵与所述公共电极连接。

[0094] 本发明提供了一种 TFT-LCD 阵列基板制造方法,通过将黑矩阵图形形成在阵列基板上,且黑矩阵与公共电极连接,使黑矩阵不仅有效遮挡漏光区域,而且作为公共电极的连接总线,有效解决了现有结构生产成本低和公共电极延迟的技术缺陷。由于在阵列基板上制备黑矩阵图形可以采用现有工艺设备和工艺流程,不需要增加额外的生产设备,同时减少了在彩膜基板上制备黑矩阵图形的设备和工艺,因此本发明有效降低了生产成本。

[0095] 在图 24 所示技术方案中,步骤 1 具体包括:

[0096] 步骤 11、在基板上沉积栅金属薄膜,通过构图工艺形成包括栅线和栅电极的图形;

[0097] 步骤 12、在完成前述步骤的基板上依次沉积栅绝缘层、半导体薄膜和掺杂半导体

薄膜,通过构图工艺形成包括有源层的图形,有源层包括半导体层和掺杂半导体层,形成在栅绝缘层上并位于栅电极的上方;

[0098] 步骤 13、在完成前述步骤的基板上沉积透明导电薄膜,通过构图工艺形成包括像素电极的图形;

[0099] 步骤 14、在完成前述步骤的基板上沉积源漏金属薄膜,通过构图工艺形成包括数据线、源电极、漏电极和 TFT 沟道区域的图形,所述源电极的一端位于有源层上,另一端与数据线连接,所述漏电极的一端位于有源层上,另一端与像素电极直接连接,所述源电极与漏电极之间形成 TFT 沟道区域。

[0100] 上述制备过程已在前述图 4~图 13 所示技术方案中详细介绍,这里不再赘述。

[0101] 图 25 为本发明 TFT-LCD 阵列基板制造方法第一实施例的流程图,在图 24 所示技术方案中,步骤 2 包括:

[0102] 步骤 211、在完成前述步骤的基板上沉积钝化层和透明导电薄膜,采用普通掩模板通过构图工艺形成包括公共电极的图形,所述公共电极为数个依次排列的电极条;

[0103] 步骤 212、在完成前述步骤的基板上沉积黑矩阵金属薄膜,采用普通掩模板通过构图工艺形成包括黑矩阵的图形,所述黑矩阵与公共电极连接。

[0104] 本实施例是一种采用二次构图工艺形成黑矩阵和公共电极图形的技术方案,且黑矩阵位于公共电极上方,该制备过程已在前述图 14~图 16 所示技术方案中详细介绍。

[0105] 图 26 为本发明 TFT-LCD 阵列基板制造方法第二实施例的流程图,在图 24 所示技术方案中,步骤 2 包括:

[0106] 步骤 221、在完成前述步骤的基板上首先沉积钝化层,然后连续沉积透明导电薄膜和黑矩阵金属薄膜;

[0107] 步骤 222、在黑矩阵金属薄膜上涂覆一层光刻胶;

[0108] 步骤 223、采用半色调或灰色调掩模板对光刻胶进行曝光,显影后使光刻胶形成光刻胶完全保留区域、光刻胶完全去除区域和光刻胶部分保留区域;其中光刻胶完全保留区域对应于黑矩阵图形所在区域,光刻胶部分保留区域对应于公共电极图形所在区域,光刻胶完全去除区域对应于上述图形以外的区域;

[0109] 步骤 224、通过第一次刻蚀工艺刻蚀掉光刻胶完全去除区域的黑矩阵金属薄膜和透明导电薄膜,形成包括黑矩阵的图形;

[0110] 步骤 225、通过灰化工艺去除光刻胶部分保留区域的光刻胶,暴露出该区域的黑矩阵金属薄膜;

[0111] 步骤 226、通过第二次刻蚀工艺完全刻蚀掉光刻胶部分保留区域的黑矩阵金属薄膜,形成包括公共电极的图形;

[0112] 步骤 227、剥离剩余的光刻胶。

[0113] 本实施例是一种采用一次构图工艺同时形成黑矩阵和公共电极图形的技术方案,且黑矩阵位于公共电极上方,该制备过程已在前述图 17~图 20 所示技术方案中详细介绍。

[0114] 图 27 为本发明 TFT-LCD 阵列基板制造方法第三实施例的流程图,在图 24 所示技术方案中,步骤 2 包括:

[0115] 步骤 231、在完成前述步骤的基板上沉积钝化层和黑矩阵金属薄膜,采用普通掩模板通过构图工艺形成包括黑矩阵的图形;

[0116] 步骤 232、在完成前述步骤的基板上沉积透明导电薄膜,采用普通掩模板通过构图工艺形成包括公共电极的图形,所述公共电极为数个依次排列的电极条,所述公共电极与黑矩阵连接。

[0117] 本实施例是一种采用二次构图工艺形成黑矩阵和公共电极图形的技术方案,且公共电极位于黑矩阵上方。

[0118] 在前述实施例技术方案基础上,由于本发明黑矩阵为金属材料,为防止黑矩阵产生的光反射,可以在步骤 2 之后增加在黑矩阵表面涂覆一层防反射层的步骤。

[0119] 本发明中,所述的黑矩阵也可以由非金属导电薄膜材料制成,如碳纳米管材料。

[0120] 所述的构成黑矩阵的导电薄膜材料的导电性比公共电极的导电性强。

[0121] 所述的黑矩阵可以与公共电极水平连接。

[0122] 最后应说明的是:以上发明仅用以说明本发明的技术方案而非限制,尽管参照较佳发明对本发明进行了详细说明,本领域的普通技术人员应当理解,可以对本发明的技术方案进行修改或者等同替换,而不脱离本发明技术方案的精神和范围。

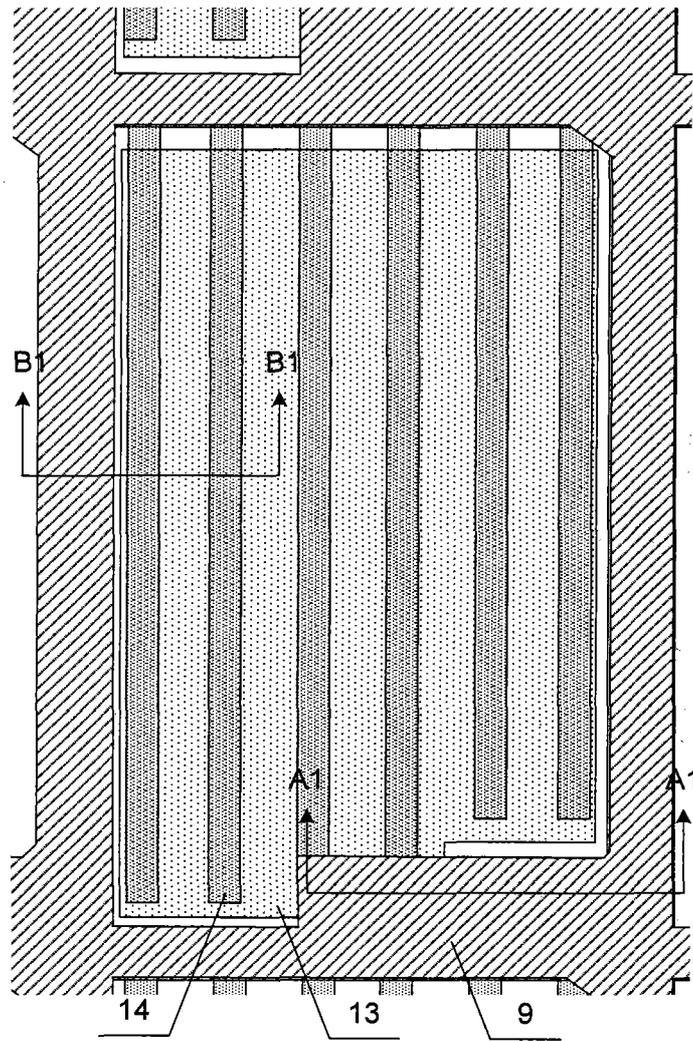


图 1

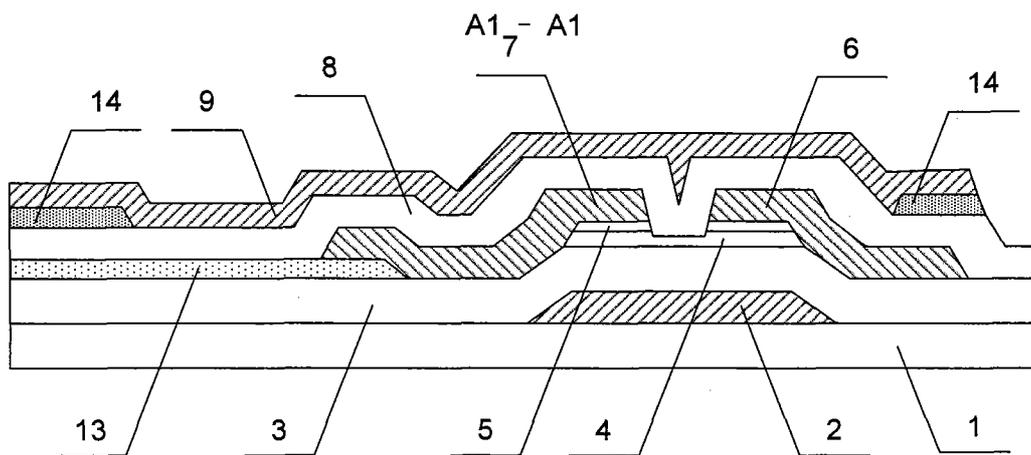


图 2

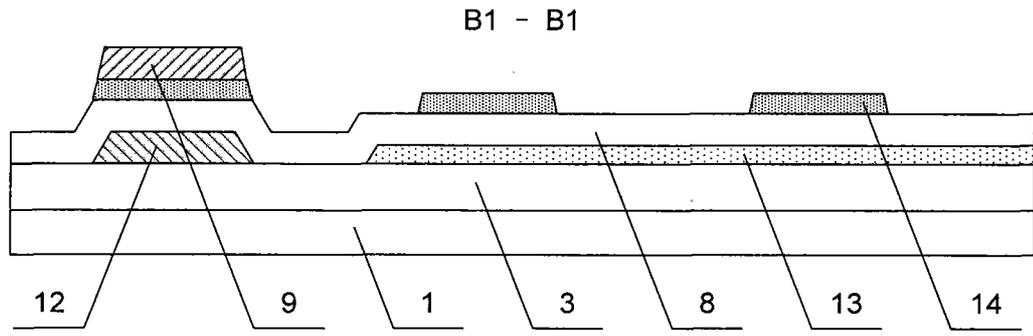


图 3

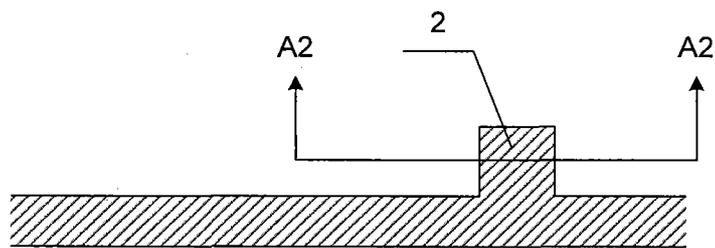
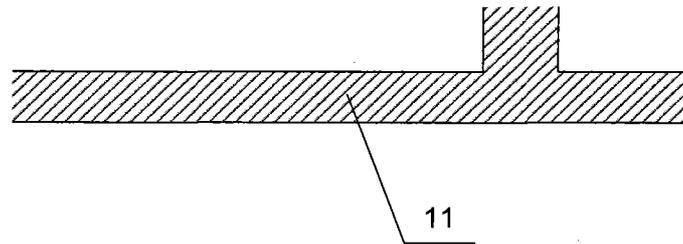


图 4

A2 - A2

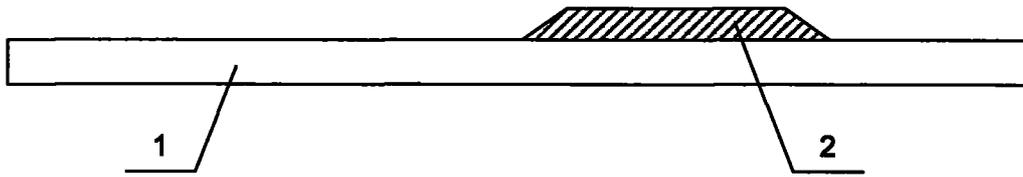


图 5

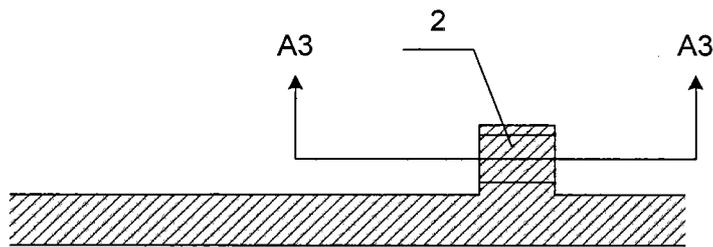
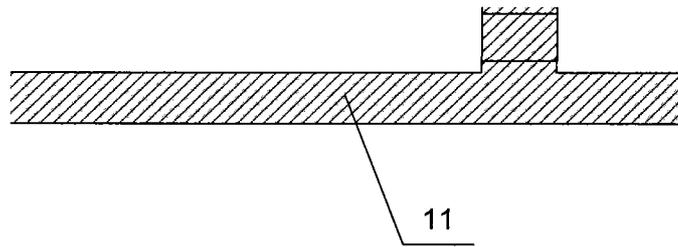


图 6

A3 - A3

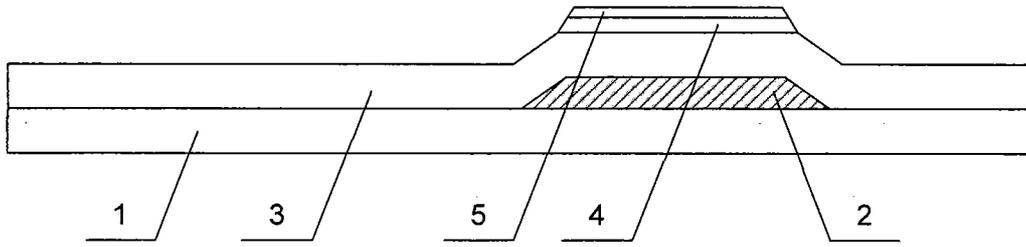


图 7

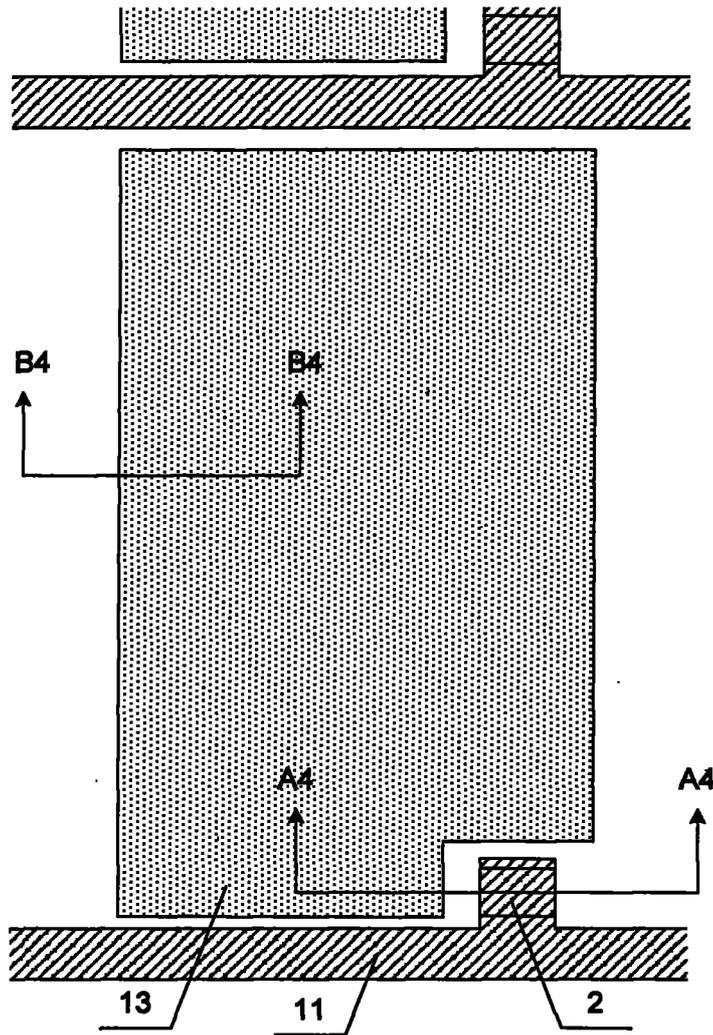


图 8

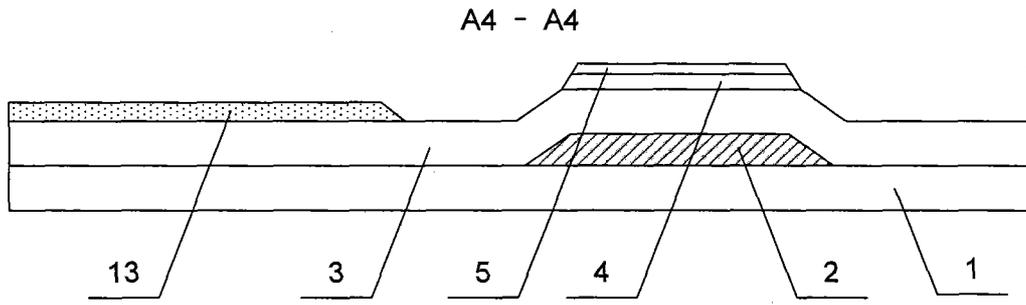


图 9

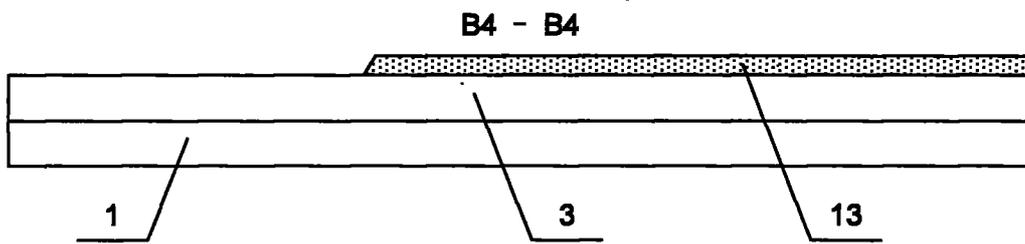


图 10

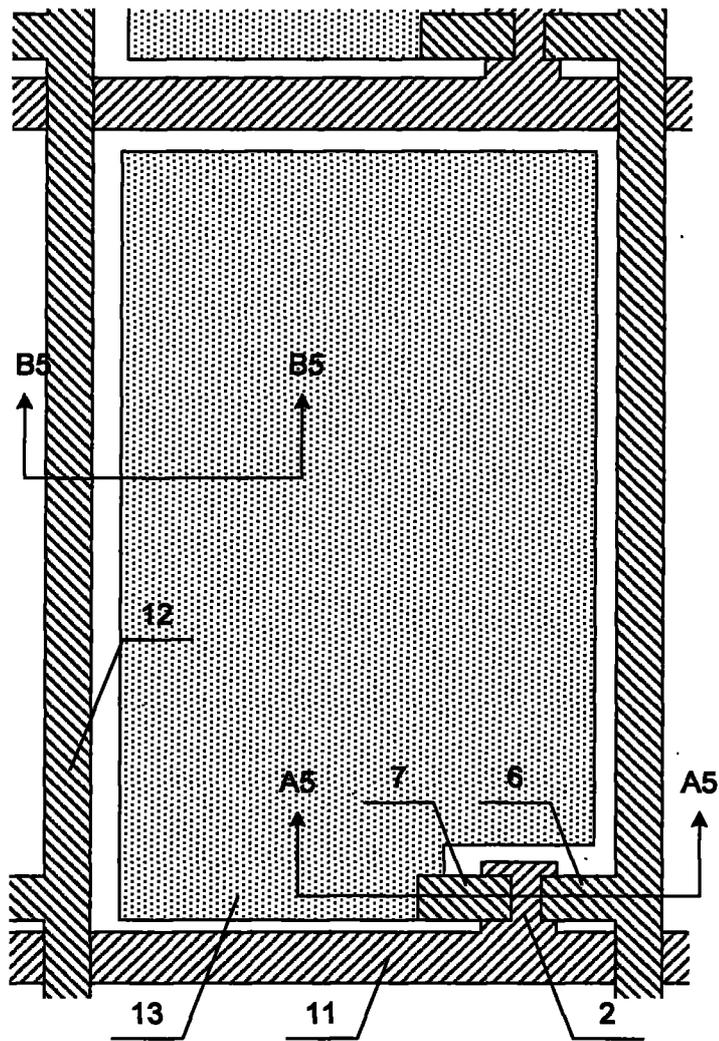


图 11

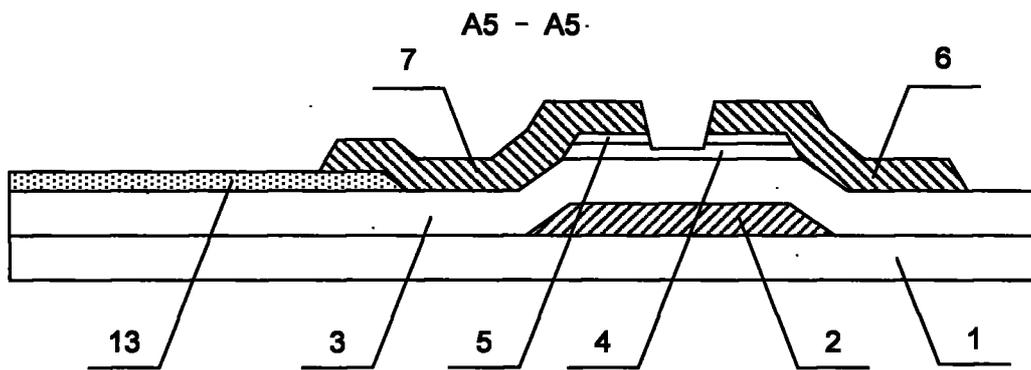


图 12

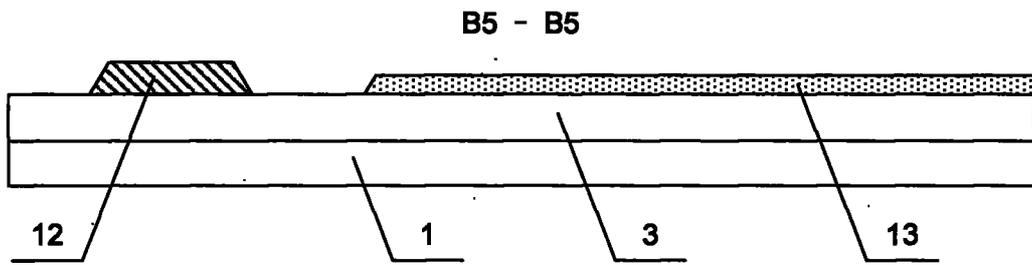


图 13

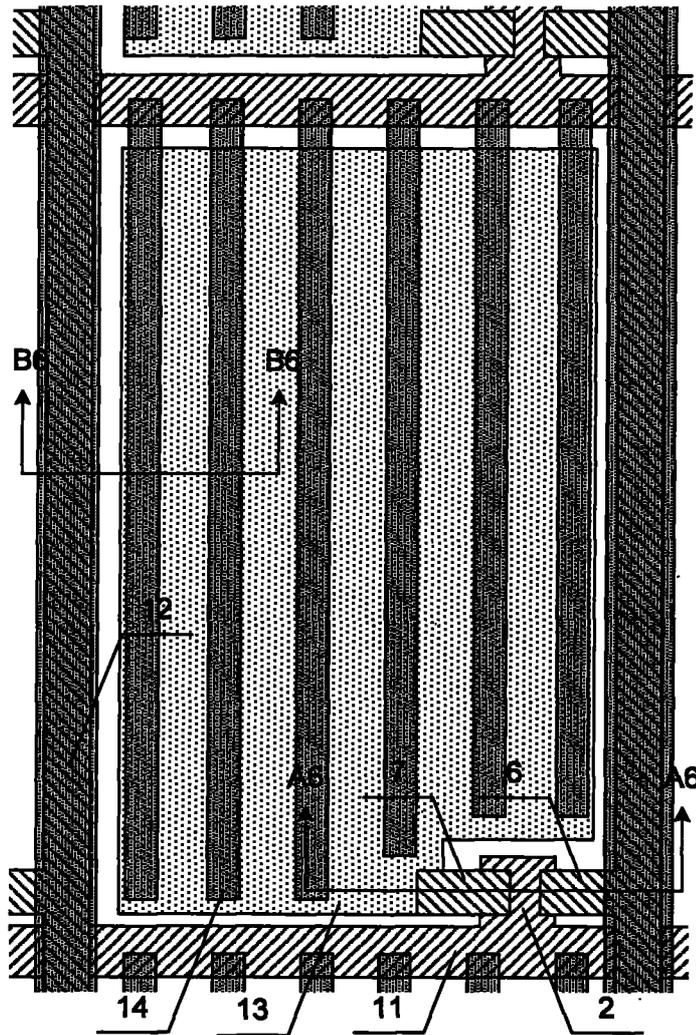


图 14

A6 - A6

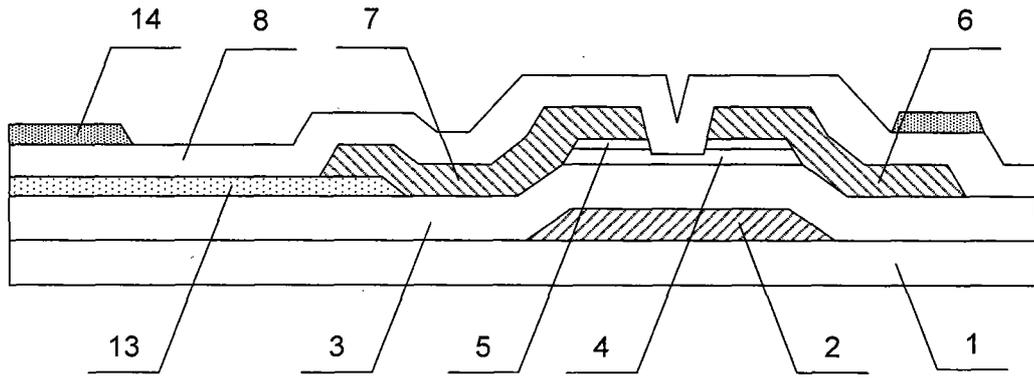


图 15

B6 - B6

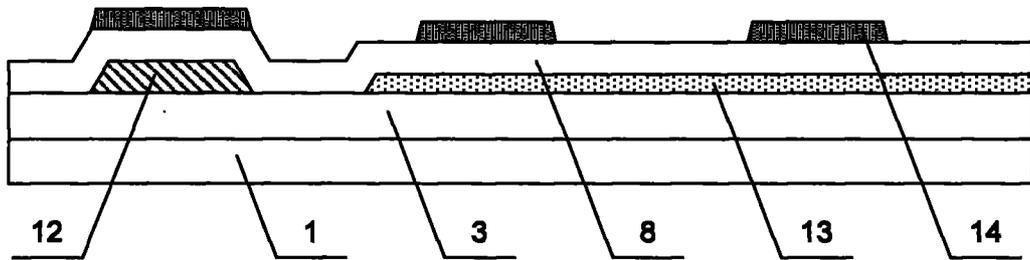


图 16

B6 - B6

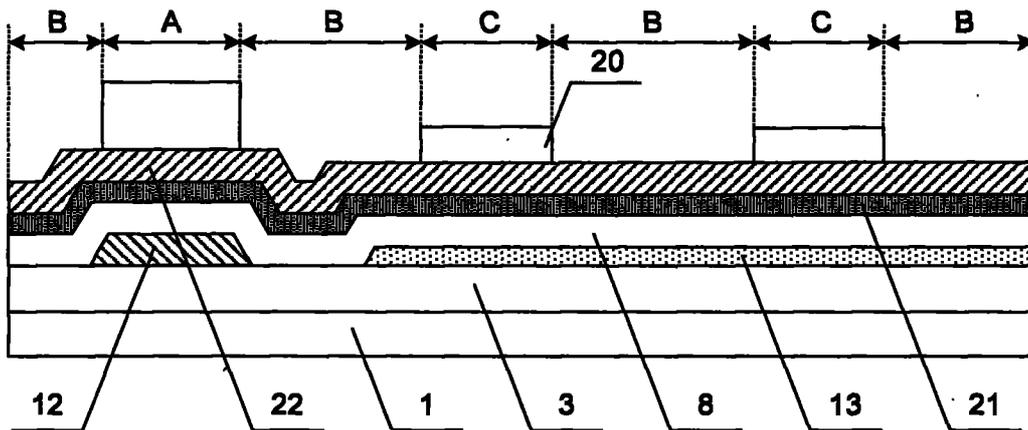


图 17

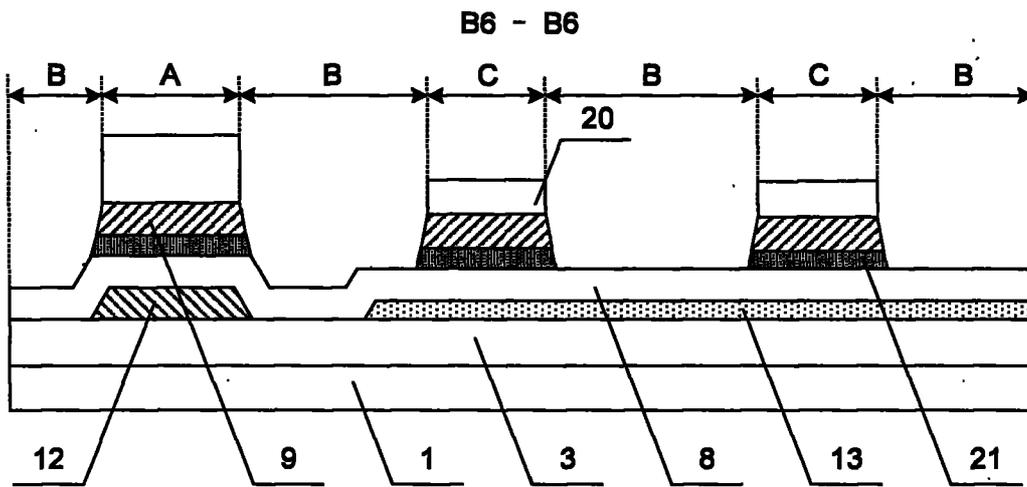


图 18

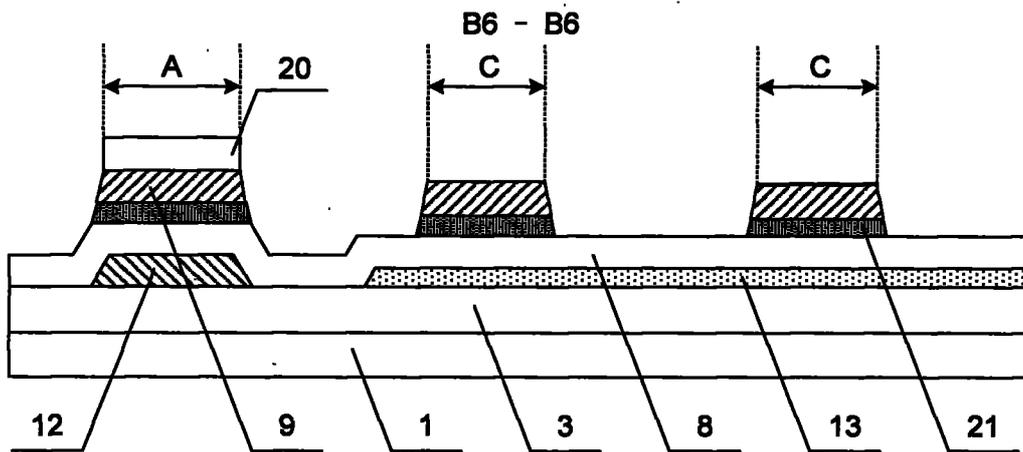


图 19

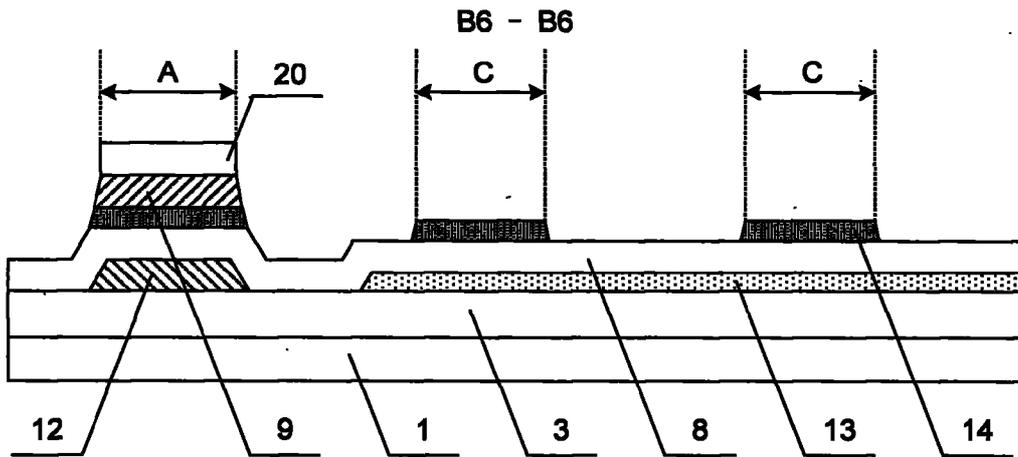


图 20

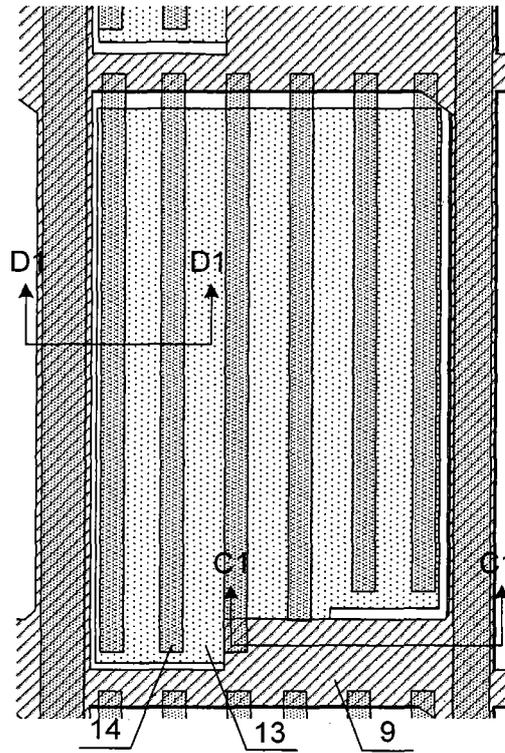


图 21

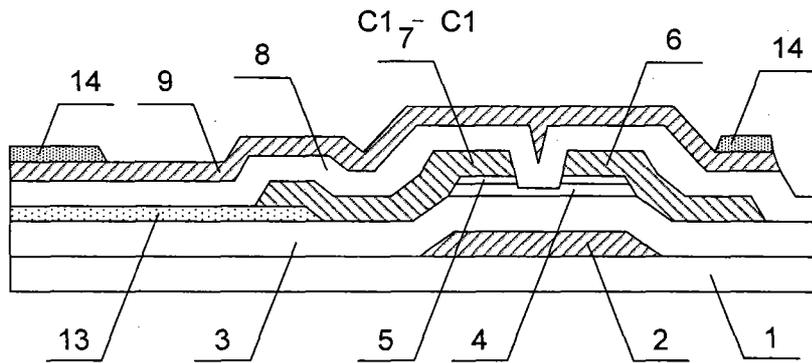


图 22

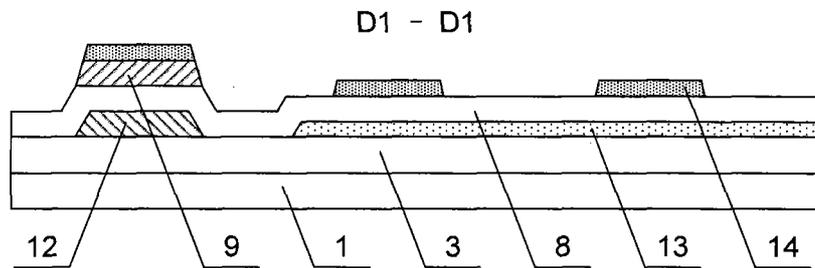


图 23

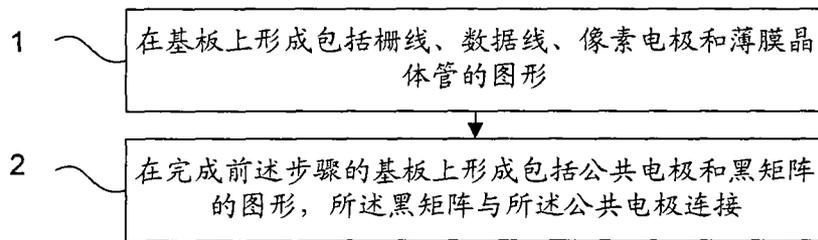


图 24

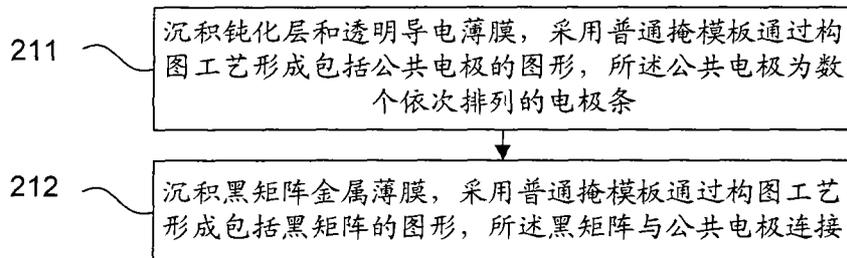


图 25

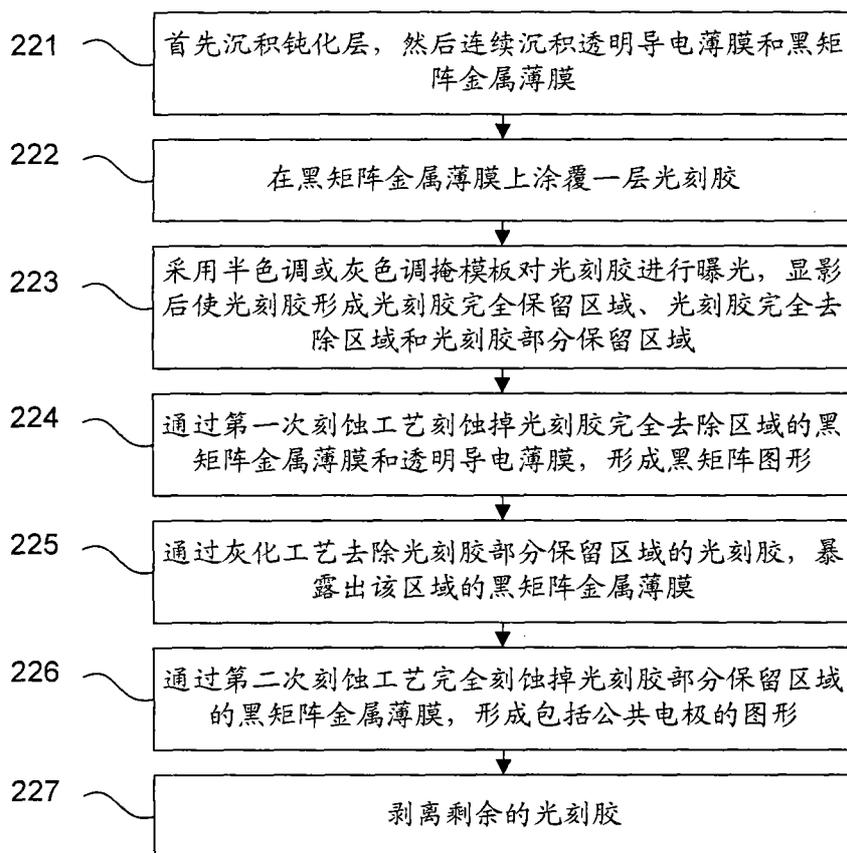


图 26

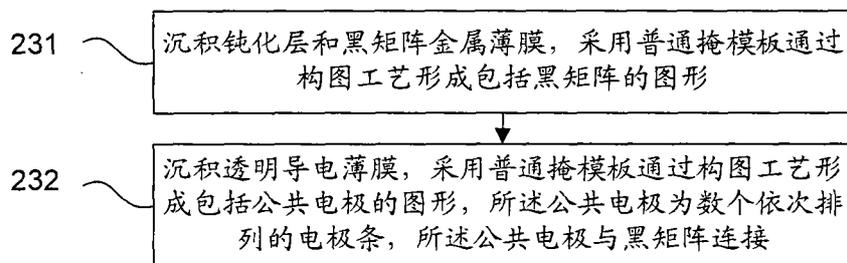


图 27

专利名称(译)	薄膜晶体管液晶显示阵列基板及其制造方法		
公开(公告)号	CN102156368A	公开(公告)日	2011-08-17
申请号	CN201110020242.3	申请日	2011-01-18
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	金原爽 金永珉 金秘爽		
发明人	金原爽 金永珉 金秘爽		
IPC分类号	G02F1/1368 G02F1/1362 H01L21/77 H01L27/12		
CPC分类号	G02F2201/121 H01L27/1259 G02F1/134363 H01L27/124 G02F1/136209 G02F2202/16		
代理人(译)	刘芳		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种TFT-LCD阵列基板及其制造方法，阵列基板包括形成在基板上并限定了像素区域的栅线和数据线，所述像素区域内形成有像素电极、薄膜晶体管和公共电极，还包括由导电薄膜材料制备的黑矩阵，所述黑矩阵与所述公共电极连接。制造方法包括：形成包括栅线、数据线、像素电极和薄膜晶体管的图形；形成包括公共电极和黑矩阵的图形，所述黑矩阵由导电薄膜材料制备，并与所述公共电极连接。本发明通过将黑矩阵图形设置在阵列基板上，且黑矩阵与公共电极连接，使黑矩阵不仅可以有效遮挡漏光区域，而且可以作为公共电极的连接总线，有效解决了现有结构生产成本高和公共电极延迟的技术缺陷。

