



(12) 发明专利申请

(10) 申请公布号 CN 101776827 A

(43) 申请公布日 2010.07.14

(21) 申请号 201010102372.7

H01L 27/02 (2006.01)

(22) 申请日 2010.01.22

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹市

(72) 发明人 丁天伦 吴育庆 李翊诚 徐文浩

苏振嘉

(74) 专利代理机构 北京三友知识产权代理有限公司

公司 11127

代理人 任默闻

(51) Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1368 (2006.01)

G02F 1/1343 (2006.01)

G02F 1/139 (2006.01)

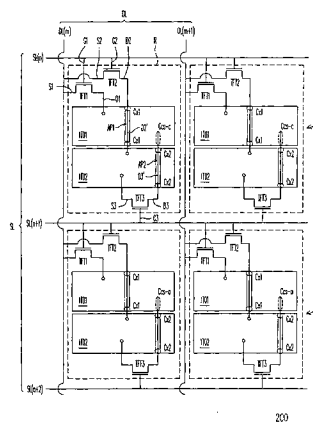
权利要求书 3 页 说明书 7 页 附图 7 页

(54) 发明名称

像素阵列、聚合物稳定配向液晶显示面板以及光电装置

(57) 摘要

本发明提供一种像素阵列、聚合物稳定配向液晶显示面板以及光电装置,该像素阵列包括多条扫描线、多条数据线及多个子像素。各个子像素分别与对应的扫描线及数据线电连接,且排列于第 n 列中的各个子像素包括第一开关、第二开关、第一像素电极、第二像素电极及第三开关。第一开关以及第二开关与第 n 条扫描线及第 m 条数据线电连接。第一像素电极与第一开关电连接。第二像素电极与第二开关的一信号输出端电连接,且第一像素电极具有一位于信号输出端上方的第一开口。第三开关与第 $(n+1)$ 条扫描线及第二像素电极电连接,且第二像素电极具有一位于第三开关的一电性浮置端上方的第二开口。



1. 一种像素阵列,其特征在于,所述的像素阵列包括:
 - 多条扫描线;
 - 多条数据线,与所述扫描线交错以定义出多个子像素区域;
 - 多个子像素,配置于所述子像素区域内,各所述子像素分别与其中一条扫描线以及其中一条数据线电连接,其中排列于第 n 列中的各所述子像素包括:
 - 一第一开关;
 - 一第二开关,所述第一开关以及所述第二开关与第 n 条扫描线以及第 m 条数据线电连接,且所述第二开关具有一信号输出端;
 - 一第一像素电极,与所述第一开关电连接;
 - 一第二像素电极,与所述第二开关的所述信号输出端电连接,其中所述第一像素电极具有至少一位于所述信号输出端上方的第一开口;以及
 - 一第三开关,与第 $(n+1)$ 条扫描线以及所述第二像素电极电连接,其中所述第三开关具有一电性浮置端,且所述第二像素电极具有至少一位于所述电性浮置端上方的第二开口。
2. 如权利要求 1 所述的像素阵列,其特征在于,所述子像素排列成多列,且排列于第 n 列的子像素与第 n 条扫描线以及第 $(n+1)$ 条扫描线电连接。
3. 如权利要求 1 所述的像素阵列,其特征在于,排列于第 n 列的子像素中的所述第一像素电极与所述第二像素电极位于第 n 条扫描线与第 $(n+1)$ 条扫描线之间。
4. 如权利要求 1 所述的像素阵列,其特征在于,排列于第 n 列中的各所述第一开关为一第一薄膜晶体管,而所述第一薄膜晶体管具有一与第 n 条扫描线电连接的第一栅极、一与其中一条数据线电连接的第一源极以及一与所述第一像素电极电连接的第一漏极。
5. 如权利要求 1 所述的像素阵列,其特征在于,排列于第 n 列中的各所述第二开关为一第二薄膜晶体管,而所述第二薄膜晶体管具有一与第 n 条扫描线电连接的第二栅极、一与其中一条数据线电连接的第二源极以及所述信号输出端。
6. 如权利要求 1 所述的像素阵列,其特征在于,排列于第 n 列中的各所述第三开关为一第三薄膜晶体管,而所述第三薄膜晶体管具有一与第 $(n+1)$ 条扫描线电连接的第三栅极、一与所述第二像素电极电连接的第三源极以及所述电性浮置端。
7. 如权利要求 1 所述的像素阵列,其特征在于,所述电性浮置端延伸至所述第一像素电极下方。
8. 如权利要求 1 所述的像素阵列,其特征在于,所述的像素阵列更包括多条彼此电连接的共通线,分布于各所述第一像素电极以及各所述第二像素电极下方。
9. 如权利要求 8 所述的像素阵列,其特征在于,各所述共通线分别沿着列方向延伸,分布于所述第一像素电极下方的部分共通线具有至少一个位于所述第一开口下方的第一分支,而分布于所述第二像素电极下方的部分共通线具有至少一个位于所述第二开口下方的第二分支。
10. 如权利要求 9 所述的像素阵列,其特征在于,所述第二分支位于所述电性浮置端下方。
11. 如权利要求 1 所述的像素阵列,其特征在于,各所述第一像素电极包括:
 - 一第一电极部;

一第二电极部 ;以及

一第一连接部,位于所述第一电极部与所述第二电极部之间,以使所述第一电极部与所述第二电极部被两个分别位于所述第一连接部两侧的第一条状开口所分隔,其中所述第一电极部透过所述第一连接部与所述第二电极部连接。

12. 如权利要求 11 所述的像素阵列,其特征在于,所述第一条状开口的面积总和为 A_1 ,而所述第一像素电极与所述信号输出端的重叠面积总和为 A_2 ,且开口比率 $A_1/(A_1+A_2)$ 大于 91%。

13. 如权利要求 1 所述的像素阵列,其特征在于,各所述第二像素电极包括:

一第三电极部;

一第四电极部 ;以及

一第二连接部,位于所述第三电极部与所述第四电极部之间,以使所述第三电极部与所述第四电极部被两个分别位于所述第二连接部两侧的第二条状开口所分隔,其中所述第三电极部透过所述第二连接部与所述第四电极部连接。

14. 如权利要求 13 所述的像素阵列,其特征在于,所述第二条状开口的面积总和为 A_3 ,而所述第二像素电极与所述电性浮置端的重叠面积总和为 A_4 ,且开口比率 $A_3/(A_3+A_4)$ 大于 93%。

15. 如权利要求 1 所述的像素阵列,其特征在于,各所述第一像素电极包括:

一第一电极部;

一第二电极部 ;以及

多个第一连接部,位于所述第一电极部与所述第二电极部之间,以使所述第一电极部与所述第二电极部被至少一位于所述第一连接部之间的第一条状开口所分隔,其中所述第一电极部透过所述第一连接部与所述第二电极部连接。

16. 如权利要求 15 所述的像素阵列,其特征在于,所述第一条状开口的面积为 A_1 ,而所述第一像素电极与所述信号输出端的重叠面积总和为 A_2 ,且开口比率 $A_1/(A_1+A_2)$ 大于 91%。

17. 如权利要求 1 所述的像素阵列,其特征在于,各所述第二像素电极包括:

一第三电极部;

一第四电极部 ;以及

多个第二连接部,位于所述第三电极部与所述第四电极部之间,以使所述第三电极部与所述第四电极部被至少一位于所述第二连接部之间的第二条状开口所分隔,其中所述第三电极部透过所述第二连接部与所述第四电极部连接。

18. 如权利要求 17 所述的像素阵列,其特征在于,所述第二条状开口的面积为 A_3 ,而所述第二像素电极与所述电性浮置端的重叠面积总和为 A_4 ,且开口比率 $A_3/(A_3+A_4)$ 大于 93%。

19. 一种聚合物稳定配向液晶显示面板,其特征在于,所述的聚合物稳定配向液晶显示面板包括:

一第一基板,具有如权利要求 1 所述的像素阵列;

一第二基板,配置于所述第一基板上;

二聚合物稳定配向层,分别配置于所述第一基板与所述第二基板上 ;以及

一液晶层,配置于所述聚合物稳定配向层之间。

20. 一种光电装置,其特征在于,所述的光电装置包括权利要求 1 所述的像素阵列。

21. 一种光电装置,其特征在于,所述的光电装置包括权利要求 19 所述的聚合物稳定配向液晶显示面板。

像素阵列、聚合物稳定配向液晶显示面板以及光电装置

技术领域

[0001] 本发明是有关于一种像素阵列,且特别是有关于一种具有良好显示品质的像素阵列、聚合物稳定配向液晶显示面板以及光电装置。

背景技术

[0002] 随着液晶显示器不断地朝向大尺寸的显示规格发展,为了克服大尺寸显示下的视角问题,液晶显示面板的广视角技术也必须不停地进步与突破。其中,多域垂直配向式 (Multi-domain Vertical Alignment, MVA) 液晶显示面板以及聚合物稳定配向 (Polymer stabilized alignment, PSA) 液晶显示面板即为现行常见的广视角技术。为了改善液晶显示面板中的色偏问题 (color washout), 已有进阶型多域垂直配向式 (Advanced-MVA) 液晶显示面板被提出,其主要是将各个子像素区分为主显示区域 (main display region) 以及子显示区域 (sub-display region), 并透过适当的电路设计以及驱动方法,使同一个子像素中的主显示区域以及子显示区域分别具有不同跨压,以改善色偏问题。在现有技术中,将各个子像素区分为主显示区域以及子显示区域的设计概念已被应用于聚合物稳定配向液晶显示面板中。

[0003] 图 1 为一种像素阵列的等效电路图,而图 2 为图 1 中单一子像素的示意图。请参照图 1 与图 2,像素阵列 100 包括多个子像素 P1,且各个子像素 P1 包括一第一薄膜晶体管 TFT1、一第二薄膜晶体管 TFT2、一第三薄膜晶体管 TFT3、与第一薄膜晶体管 TFT1 电连接的第一像素电极 IT01 以及与第二薄膜晶体管 TFT2 电连接的第二像素电极 IT02。第一像素电极 IT01 会与一共通线 COM1 耦合而形成一第一储存电容 Cs1,且第一像素电极 IT01 会与对向基板 (如彩色滤光基板) 上的一共通电极 (未标示) 耦合而形成一第一液晶电容 CLC1。类似地,第二像素电极 IT02 会与一共通线 COM2 耦合而形成一第二储存电容 Cs2,且第二像素电极 IT02 会与对向基板 (如彩色滤光基板) 上的共通电极 (未标示) 耦合而形成一第二液晶电容 CLC2。

[0004] 从图 1 与图 2 可知,在与扫描线 SL(n-1) 电连接的子像素 P1 中,第一薄膜晶体管 TFT1 以及第二薄膜晶体管 TFT2 的栅极 G1、G2 会与扫描线 SL(n-1) 电连接,而第三薄膜晶体管 TFT3 的栅极 G3 会与下一条扫描线 SL(n) 电连接。此外,第三薄膜晶体管 TFT3 的源极 S3 与第二像素电极 IT02 电连接,而第三薄膜晶体管 TFT3 的漏极 D3 与第一像素电极 IT01 耦合形成第一电容 Ccs-a,且第三薄膜晶体管 TFT3 的漏极 D3 与第一像素电极 IT01 下方的共通线 COM1 耦合形成第二电容 Ccs-b。当施加一高电压 (Vgh) 于扫描线 SL(n-1) 时,影像数据可透过数据线 DL(m-1)、DL(m) 写入与扫描线 SL(n-1) 连接的子像素中,此时,第一像素电极 IT01 与第二像素电极 IT02 的电压是相同的。接着,当施加一高电压于扫描线 SL(n) 时,第一电容 Ccs-a 与第二电容 Ccs-b 会使第一像素电极 IT01 的电压与第二像素电极 IT02 的电压不同。

[0005] 由于第二薄膜晶体管 TFT2 的漏极 D2 会跨过第一像素电极 IT01 而与第二像素电极 IT02 连接,因此第二薄膜晶体管 TFT2 的漏极 D2 与第一像素电极 IT01 之间便产生一寄生电容 Cx1。此外,由于第三薄膜晶体管 TFT3 的漏极 D3 会跨过第二像素电极 IT02,因此第

三薄膜晶体管 TFT3 的漏极 D3 与第二像素电极 IT02 之间便产生一寄生电容 Cx2。寄生电容 Cx1、Cx2 会使第一像素电极 IT01 与第二像素电极 IT02 的电压差异拉开幅度减小,导致色偏问题无法有效地改善。承上述,如何避免子像素 P1 中寄生电容 Cx1、Cx2 对于显示品质的影响,实有其必要性。

发明内容

[0006] 本发明提供一种像素阵列、聚合物稳定配向液晶显示面板 (PSA-LCDpanel) 以及光电装置,其具有良好的显示品质。

[0007] 本发明提供一种像素阵列,其包括多条扫描线、多条数据线以及多个子像素。数据线 with 扫描线交错以定义出多个子像素区域。子像素配置于子像素区域内,各个子像素分别与其中一条扫描线以及其中一条数据线电连接,且排列于第 n 列中的各个子像素包括一第一开关、一第二开关、一第一像素电极、一第二像素电极以及一第三开关。第一开关以及第二开关与第 n 条扫描线以及第 m 条数据线电连接,且第二开关具有一信号输出端。第一像素电极与第一开关电连接。第二像素电极与第二开关的信号输出端电连接,其中第一像素电极具有至少一位于信号输出端上方的第一开口。第三开关与第 (n+1) 条扫描线以及第二像素电极电连接,第三开关具有一电性浮置端,且第二像素电极具有至少一位于电性浮置端上方的第二开口。

[0008] 在本发明一实施例中,前述的子像素排列成多列,且排列于第 n 列的子像素与第 n 条扫描线以及第 (n+1) 条扫描线电连接。

[0009] 在本发明一实施例中,排列于第 n 列的子像素中的第一像素电极与第二像素电极位于第 n 条扫描线与第 (n+1) 条扫描线之间。

[0010] 在本发明一实施例中,排列于第 n 列中的各个第一开关为一第一薄膜晶体管,而第一薄膜晶体管具有一与第 n 条扫描线电连接的第一栅极、一与其中一条数据线电连接的第一源极以及一与第一像素电极电连接的第一漏极。

[0011] 在本发明一实施例中,排列于第 n 列中的各个第二开关为一第二薄膜晶体管,而第二薄膜晶体管具有一与第 n 条扫描线电连接的第二栅极、一与其中一条数据线电连接的第二源极以及前述的信号输出端。

[0012] 在本发明一实施例中,排列于第 n 列中的各个第三开关为一第三薄膜晶体管,而第三薄膜晶体管具有一与第 (n+1) 条扫描线电连接的第三栅极、一与第二像素电极电连接的第三源极以及前述的电性浮置端。

[0013] 在本发明一实施例中,前述的电性浮置端延伸至第一像素电极下方。

[0014] 在本发明一实施例中,前述的像素阵列可进一步包括多条彼此电连接的共通线,分布于各个第一像素电极以及各个第二像素电极下方。

[0015] 在本发明一实施例中,前述的各个共通线分别沿着列方向延伸,而分布于第一像素电极下方的部分共通线具有至少一个位于第一开口下方的第一分支,且分布于第二像素电极下方的部分共通线具有至少一个位于第二开口下方的第二分支。

[0016] 在本发明一实施例中,前述的第二分支位于电性浮置端下方。

[0017] 在本发明一实施例中,前述的各个第一像素电极包括一第一电极部、一第二电极部以及一第一连接部。第一连接部位于第一电极部与第二电极部之间,以使第一电极部与

第二电极部被两个分别位于第一连接部两侧的第一条状开口所分隔,其中第一电极部透过第一连接部与第二电极部连接。

[0018] 在本发明一实施例中,前述的第一条状开口的面积总和为 A_1 ,而第一像素电极与信号输出端的重叠面积总和为 A_2 ,且开口比率 $A_1/(A_1+A_2)$ 大于 91%。

[0019] 在本发明一实施例中,前述的各个第二像素电极包括一第三电极部、一第四电极部以及一第二连接部,第二连接部位于第三电极部与第四电极部之间,以使第三电极部与第四电极部被两个分别位于第二连接部两侧的第二条状开口所分隔,其中第三电极部透过第二连接部与第四电极部连接。

[0020] 在本发明一实施例中,前述的第二条状开口的面积总和为 A_3 ,而第二像素电极与电性浮置端的重叠面积总和为 A_4 ,且开口比率 $A_3/(A_3+A_4)$ 大于 93%。

[0021] 在本发明一实施例中,前述的各个第一像素电极包括一第一电极部、一第二电极部以及多个第一连接部,第一连接部位于第一电极部与第二电极部之间,以使第一电极部与第二电极部被至少一位于第一连接部之间的第一条状开口所分隔,其中第一电极部透过第一连接部与第二电极部连接。

[0022] 在本发明一实施例中,前述的第一条状开口的面积为 A_1 ,而第一像素电极与信号输出端的重叠面积总和为 A_2 ,且开口比率 $A_1/(A_1+A_2)$ 大于 91%。

[0023] 在本发明一实施例中,前述的各个第二像素电极包括一第三电极部、一第四电极部以及多个第二连接部,第二连接部位于第三电极部与第四电极部之间,以使第三电极部与第四电极部被至少一位于第二连接部之间的第二条状开口所分隔,其中第三电极部透过第二连接部与第四电极部连接。

[0024] 在本发明一实施例中,前述的第二条状开口的面积为 A_3 ,而第二像素电极与电性浮置端的重叠面积总和为 A_4 ,且开口比率 $A_3/(A_3+A_4)$ 大于 93%。

[0025] 本发明另提供一种聚合物稳定配向液晶显示面板 (PSA-LCD panel),其包括一第一基板、一第二基板、二聚合物稳定配向层以及一液晶层。第一基板具有前述的像素阵列,第二基板配置于第一基板上,而二聚合物稳定配向层分别配置于第一基板与第二基板上。液晶层配置于聚合物稳定配向层之间。

[0026] 本发明又提供一种光电装置,其包括前述的像素阵列或聚合物稳定配向液晶显示面板。

[0027] 基于上述,由于本发明在子像素中的信号输出端以及电性浮置端上方采用开口设计,因此第一像素电极与信号输出端之间的寄生电容以及第二像素电极与电性浮置端之间的寄生电容可以被有效地降低。

附图说明

[0028] 图 1 为一种像素阵列的等效电路图;

[0029] 图 2 为图 1 中单一子像素的示意图;

[0030] 图 3 为本发明第一实施例的像素阵列的示意图;

[0031] 图 4 为本发明第一实施例的像素阵列的布局示意图;

[0032] 图 5 为本发明第二实施例的像素阵列的示意图;

[0033] 图 6 为本发明第二实施例的像素阵列的布局示意图;

- [0034] 图 7 为本发明的聚合物稳定配向液晶显示面板的示意图；
- [0035] 图 8 为本发明的光电装置的示意图。
- [0036] 附图标号：
- [0037] 100、200、200'：像素阵列
- [0038] P1、P2：子像素
- [0039] SL、SL(n)、SL(n+1)、SL(n+2)：扫描线
- [0040] DL、DL(m)、DL(m+1)：数据线
- [0041] R：子像素区域
- [0042] TFT1、TFT2、TFT3：开关元件
- [0043] G1、G2、G3：栅极
- [0044] S1、S2、S3：源极
- [0045] D1、D2、D3：漏极
- [0046] D2'：信号输出端
- [0047] D3'：电性浮置端
- [0048] AP1：第一开口
- [0049] AP2：第二开口
- [0050] Ccs-a：第一电容
- [0051] Ccs-b：第二电容
- [0052] Cs1、Cs2：储存电容
- [0053] Cx1、Cx2：寄生电容
- [0054] CLC1、CLC2：液晶电容
- [0055] IT01：第一像素电极
- [0056] E1：第一电极部
- [0057] E2：第二电极部
- [0058] C1：第一连接部
- [0059] IT02：第二像素电极
- [0060] E3：第三电极部
- [0061] E4：第四电极部
- [0062] C2：第二连接部
- [0063] COM、COM1、COM2：共通线
- [0064] 300：聚合物稳定配向液晶显示面板
- [0065] 310：第一基板
- [0066] 320：第二基板
- [0067] 330、340：聚合物稳定配向层
- [0068] 350：液晶层
- [0069] 400：光电装置

具体实施方式

- [0070] 为了让本发明的上述特征和优点能更明显易懂，下文特举实施例，并配合所附图式

作详细说明如下。

[0071] 【第一实施例】

[0072] 图 3 为本发明第一实施例的像素阵列的示意图,而图 4 为本发明第一实施例的像素阵列的布局 (layout) 示意图。请参照图 3 与图 4,本实施例的像素阵列 200 包括多条扫描线 SL(图 3 与图 4 中仅绘示出扫描线 SL(n)、SL(n+1)、SL(n+2))、多条数据线 DL(图 3 与图 4 中仅绘示出数据线 DL(m)、DL(m+1))以及多个子像素 P2。前述的数据线 DL 与扫描线 SL 彼此交错,以定义出多个子像素区域 R,且各个子像素 P2 分别配置于子像素区域 R 内。值得注意的是,图 3 与图 4 中仅绘示出部分的子像素 P2,而成阵列排列的子像素 P2 的数量可依据所需显示的影像解析度而作适当的变化。

[0073] 各个子像素 P2 分别与其中一条扫描线 SL 以及其中一条数据线 DL 电连接。在本实施例中,子像素 P2 排列成多列,且排列于第 n 列的子像素 P2 与第 n 条扫描线 SL(n) 以及第 (n+1) 条扫描线 SL(n+1) 电连接。详言之,排列于第 n 列中的各个子像素 P2 包括一第一开关 TFT1、一第二开关 TFT2、一第一像素电极 IT01、一第二像素电极 IT02 以及一第三开关 TFT3。第一开关 TFT1 以及第二开关 TFT2 与第 n 条扫描线 SL(n) 以及第 m 条数据线 DL(m) 电连接,且第二开关 TFT2 具有一信号输出端 D2'。第一像素电极 IT01 与第一开关 TFT1 电连接。第二像素电极 IT02 与第二开关 TFT2 的信号输出端 D2' 电连接,其中第一像素电极 IT01 具有至少一位于信号输出端 D2' 上方的第一开口 AP1。在本实施例中,排列于第 n 列的子像素 P2 中的第一像素电极 IT01 与第二像素电极 IT02 例如位于第 n 条扫描线 SL(n) 与第 (n+1) 条扫描线 SL(n+1) 之间。此外,第三开关 TFT3 与第 (n+1) 条扫描线 SL(n+1) 以及第二像素电极 IT02 电连接,而第三开关 TFT3 具有一电性浮置端 D3',且第二像素电极 IT02 具有至少一位于电性浮置端 D3' 上方的第二开口 AP2。

[0074] 从图 3 与图 4 可知,排列于第 n 列中的各个第一开关 TFT1 为一第一薄膜晶体管,而第一薄膜晶体管具有一第一栅极 G1、一第一源极 S1 以及一第一漏极 D1。第一栅极 G1 与第 n 条扫描线 SL(n) 电连接,第一源极 S1 与其中一条数据线 DL 电连接,而第一漏极 D1 则与第一像素电极 IT01 电连接。此外,排列于第 n 列中的各个第二开关 TFT2 为一第二薄膜晶体管,而第二薄膜晶体管具有一第二栅极 G2、第二源极 S2 以及前述的第二漏极 D2。第二栅极 G2 与第 n 条扫描线 SL(n) 电连接,而第二源极 S2 与其中一条数据线 DL 电连接。值得注意的是,第二薄膜晶体管的第二漏极 D2 即为前述的信号输出端 D2'。排列于第 n 列中的各个第三开关 TFT3 为一第三薄膜晶体管,而第三薄膜晶体管具有一第三栅极 G3、第三源极 S3 以及第三漏极 D3。第三栅极 G3 与第 (n+1) 条扫描线 SL(n+1) 电连接,而第三源极 S3 与第二像素电极 IT02 电连接。值得注意的是,第三薄膜晶体管的第三漏极 D3 即为前述的电性浮置端 D3'。

[0075] 如图 4 所示,各个第一像素电极 IT01 包括一第一电极部 E1、一第二电极部 E2 以及多个第一连接部 C1,第一连接部 C1 位于第一电极部 E1 与第二电极部 E2 之间,以使第一电极部 E1 与第二电极部 E2 被至少一位于第一连接部 C1 之间的第一条状开口 AP1 所分隔,其中第一电极部 E1 透过第一连接部 C1 与第二电极部 E2 连接。此外,各个第二像素电极 IT02 包括一第三电极部 E3、一第四电极部 E4 以及多个第二连接部 C2,第二连接部 C2 位于第三电极部 E3 与第四电极部 E4 之间,以使第三电极部 E3 与第四电极部 E4 被至少一位于第二连接部 C2 之间的第二条状开口 AP2 所分隔,其中第三电极部 E3 透过第二连接部 C2 与第四电

极部 E4 连接。承上述,本实施例不限定第一连接部 C1 与第二连接部 C2 的数量以及形状。

[0076] 在本实施例中,第一漏极 D1 与第一电极部 E1 电连接,信号输出端 D2' 延伸于第一电极部 E1 与第二电极部 E2 之间,并与第三电极部 E3 电连接。此外,第三源极 S3 与第四电极部 E4 电连接,而电性浮置端 D3' 延伸于第三电极部 E3 与第四电极部 E4 之间,且电性浮置端 D3' 的末端延伸至第一像素电极 IT01 的第二电极部 E2 的下方。换言之,电性浮置端 D3' 与第一像素电极 IT01 会部分重叠,以耦合成一第一电容 Ccs-a。

[0077] 举例而言,前述的第一条状开口 AP1 的面积为 A1,而第一像素电极 IT01 与信号输出端 D2' 的重叠面积总和为 A2,且开口比率 $A1/(A1+A2)$ 例如大于 91%。此外,前述的第二条状开口 AP2 的面积为 A3,而第二像素电极 IT02 与电性浮置端 D3' 的重叠面积总和为 A4,且开口比率 $A3/(A3+A4)$ 例如大于 93%。

[0078] 由于第一像素电极 IT01 具有第一开口 AP1 的设计,因此第一像素电极 IT01 与信号输出端 D2' 的重叠面积总和可因第一开口 AP1 而大幅下降,进而降低第一像素电极 IT01 与信号输出端 D2' 之间的寄生电容 Cx1。此外,由于第二像素电极 IT02 具有第二开口 AP2 的设计,因此第二像素电极 IT02 与电性浮置端 D3' 的重叠面积总和可因第二开口 AP2 而大幅下降,进而降低第二像素电极 IT02 与电性浮置端 D3' 之间的寄生电容 Cx2。当寄生电容 Cx1、Cx2 被降低时,第一像素电极 IT01 与第二像素电极 IT02 的电压差异拉开幅度便会增加,因此可以有效地解决色偏问题。

[0079] 从图 4 可以清楚得知,本实施例的像素阵列 200 可进一步包括多条彼此电连接的共通线 COM,这些共通线 COM 分布于各个第一像素电极 IT01 以及各个第二像素电极 IT02 下方。详言之,各条共通线 COM 分别沿着列方向延伸,而分布于第一像素电极 IT01 下方的部分共通线 COM 具有至少一个位于第一开口 AP1 下方的第一分支 BR1,且分布于第二像素电极 IT02 下方的部分共通线 COM 具有至少一个位于第二开口 AP2 下方的第二分支 BR2。值得注意的是,第二分支 BR2 位于电性浮置端 D3' 下方。换言之,电性浮置端 D3' 与第二分支 BR2 会部分重叠,以耦合成一第二电容 Ccs-b。

[0080] 【第二实施例】

[0081] 图 5 为本发明第二实施例的像素阵列的示意图,而图 6 为本发明第二实施例的像素阵列的布局示意图。请参照图 5 与图 6,本实施例的像素阵列 200' 与第一实施例的像素阵列 200 类似,二者主要差异的处在于第一像素电极 IT01 与第二像素电极 IT02 的图案。

[0082] 从图 5 与图 6 可知,本实施例的各个第一像素电极 IT01 包括一第一电极部 E1、一第二电极部 E2 以及一第一连接部 C1。第一连接部 C1 位于第一电极部 E1 与第二电极部 E2 之间,以使第一电极部 E1 与第二电极部 E2 被两个分别位于第一连接部 C1 两侧的第一条状开口 AP1 所分隔,其中第一电极部 C1 透过第一连接部 E1 与第二电极部 E2 连接。此外,各个第二像素电极 IT02 包括一第三电极部 E3、一第四电极部 E4 以及一第二连接部 C2,第二连接部 C2 位于第三电极部 E3 与第四电极部 E4 之间,以使第三电极部 E3 与第四电极部 E4 被两个分别位于第二连接部 C2 两侧的第二条状开口 AP2 所分隔,其中第三电极部 E3 透过第二连接部 C2 与第四电极部 E4 连接。

[0083] 举例而言,前述的第一条状开口 AP1 的面积总和为 A1,而第一像素电极 IT01 与信号输出端 D2' 的重叠面积总和为 A2,且开口比率 $A1/(A1+A2)$ 例如大于 91%。此外,前述的第二条状开口 AP2 的面积总和为 A3,而第二像素电极 IT02 与电性浮置端 D3' 的重叠面积总

和为 A_4 , 且开口比率 $A_3/(A_3+A_4)$ 例如大于 93%。

[0084] 在图 2 与图 6 的像素阵列 200' 中, 第一像素电极 IT01 与信号输出端 D2' 之间的寄生电容 C_{x1} 以及第二像素电极 IT02 与电性浮置端 D3' 之间的寄生电容 C_{x2} 同样可以被有效地降低, 所以色偏问题可以获得解决。

[0085] 【第三实施例】

[0086] 图 7 为本发明的聚合物稳定配向液晶显示面板的示意图。请参照图 7, 本实施例的聚合物稳定配向液晶显示面板 300 包括一第一基板 310、一第二基板 320、二聚合物稳定配向层 330、340 以及一液晶层 350。第一基板 310 具有前述第一实施例或第二实施例中的像素阵列 (200 或 200'), 第二基板 320 配置于第一基板 310 上方, 而二聚合物稳定配向层 330、340 分别配置于第一基板 310 与第二基板 320 上。此外, 液晶层 350 配置于二聚合物稳定配向层 330、340 之间。值得注意的是, 液晶层 350 在制作上采用包含有能够被能量源聚合的单体的液晶材料, 当能量源 (如紫外光) 被施加于液晶层 350 时, 这些能够被能量源聚合的单体分别聚合于第一基板 310 与第二基板 320 的表面上, 以形成二聚合物稳定配向膜 330、340。

[0087] 图 8 为本发明的光电装置的示意图。请参照图 8, 本实施例亦提出一种光电装置 400, 其包括前述第一实施例或第二实施例中的像素阵列 (200 或 200') 或是图 7 中的聚合物稳定配向液晶显示面板 300。而光电装置的类型包括便携式产品 (如手机、摄影机、照相机、笔记型计算机、游戏机、手表、音乐播放器、电子信件收发器、地图导航器、数码相片、或类似的产品)、影音产品 (如影音放映器或类似的产品)、荧幕、电视、看板、投影机内的面板等。

[0088] 综上所述, 本发明在子像素中的信号输出端以及电性浮置端上方采用开口设计, 因此第一像素电极与信号输出端之间的寄生电容以及第二像素电极与电性浮置端之间的寄生电容可以被有效地降低。

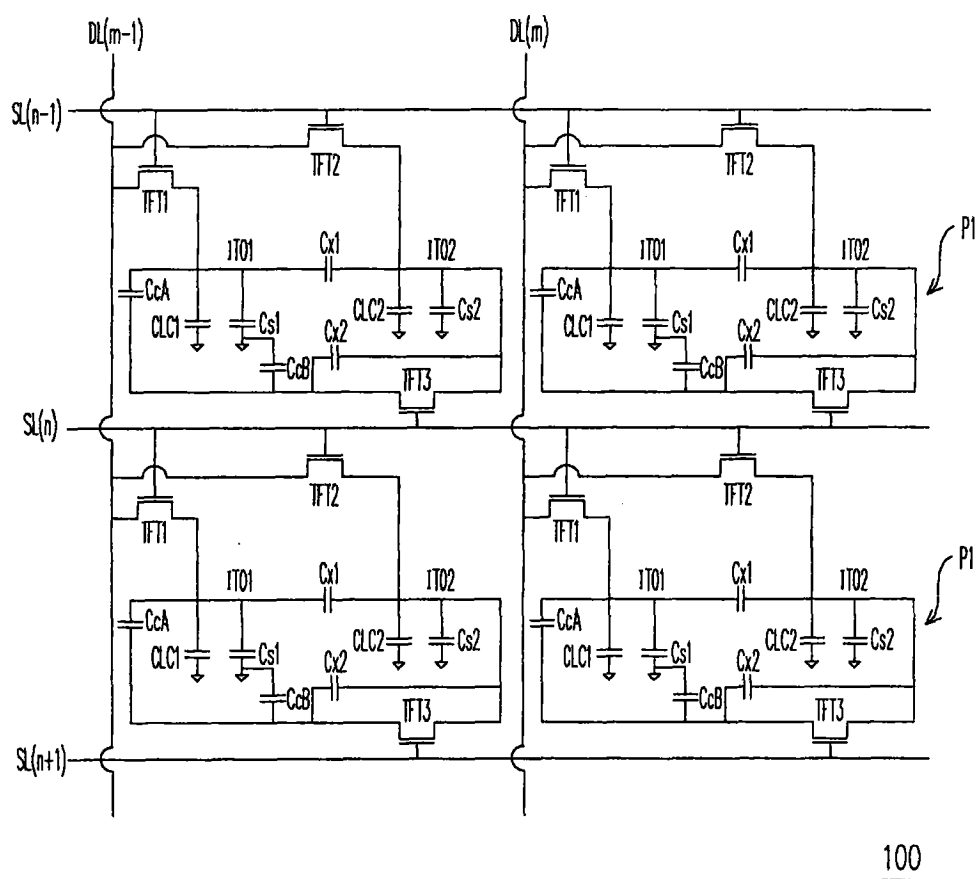


图 1

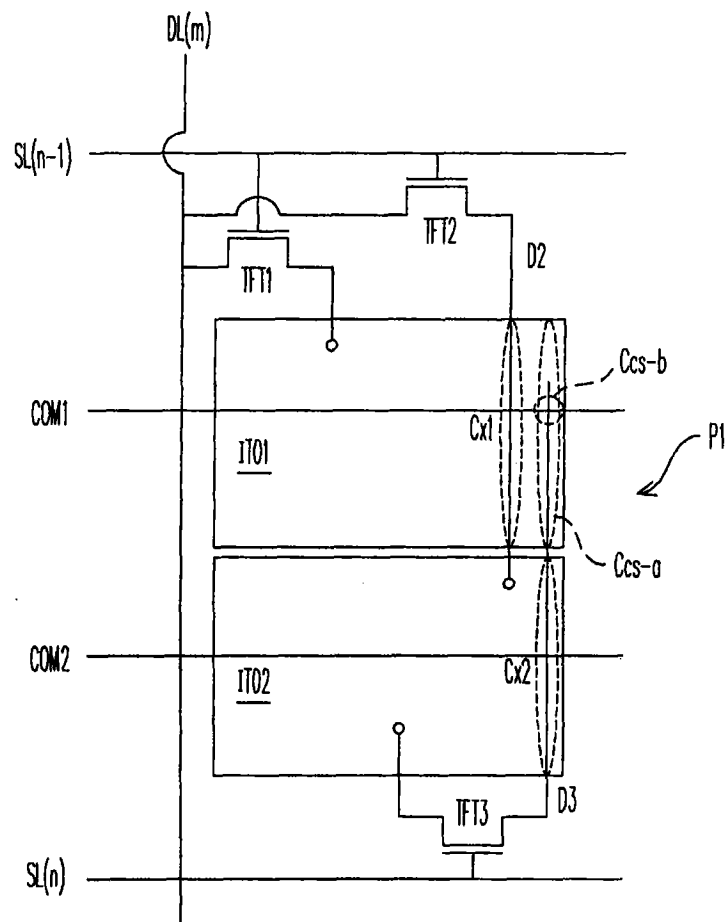


图 2

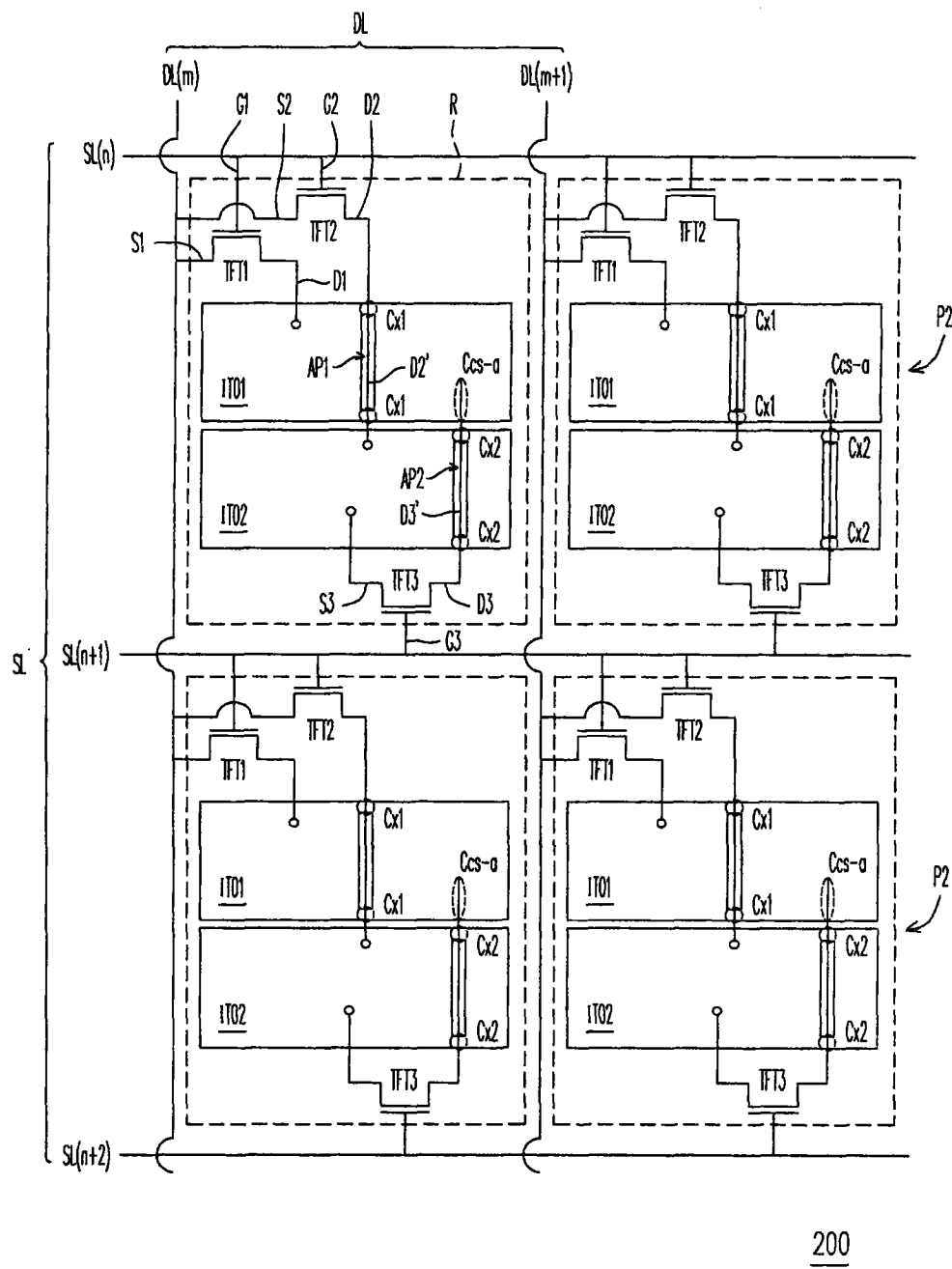


图 3

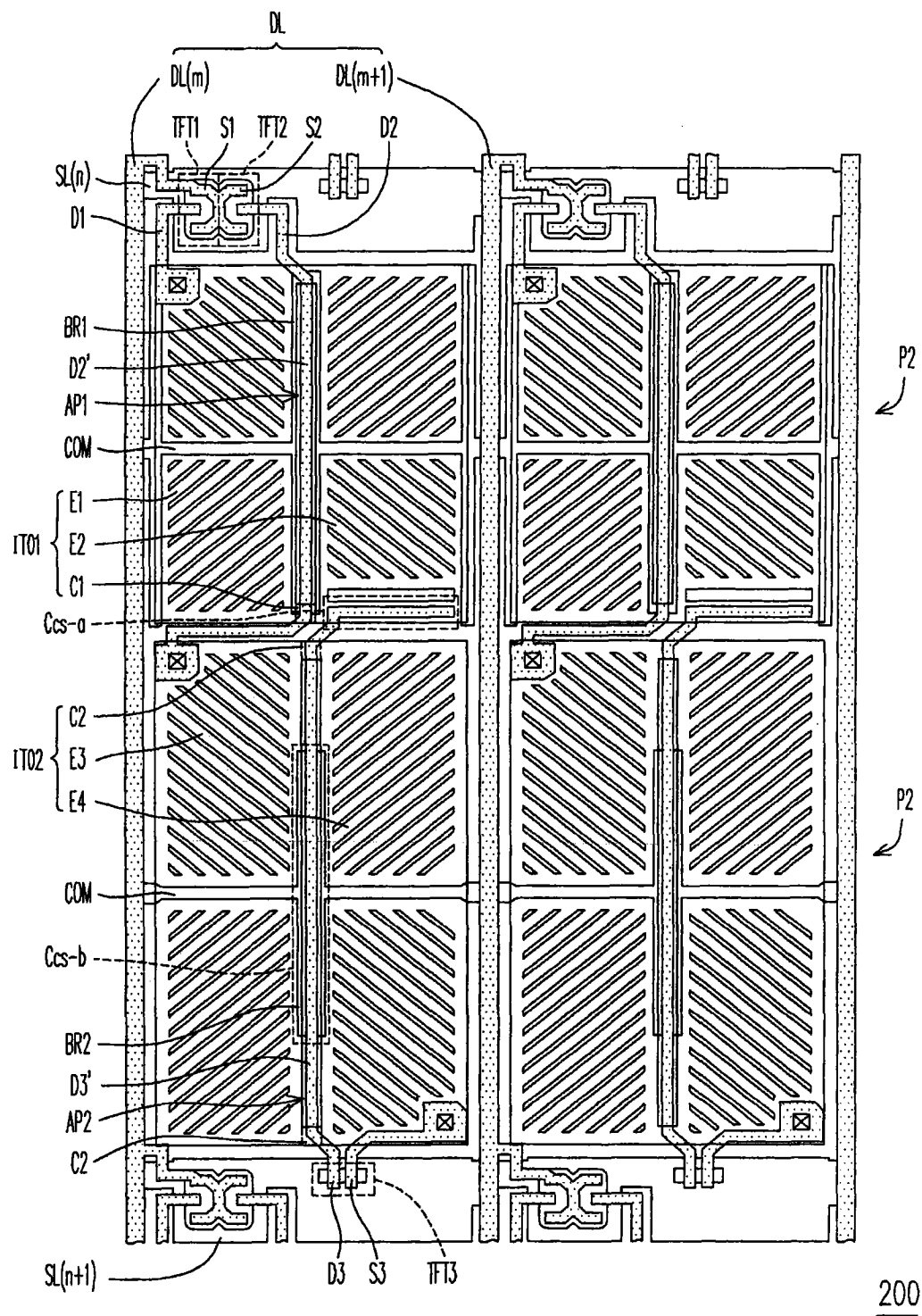


图 4

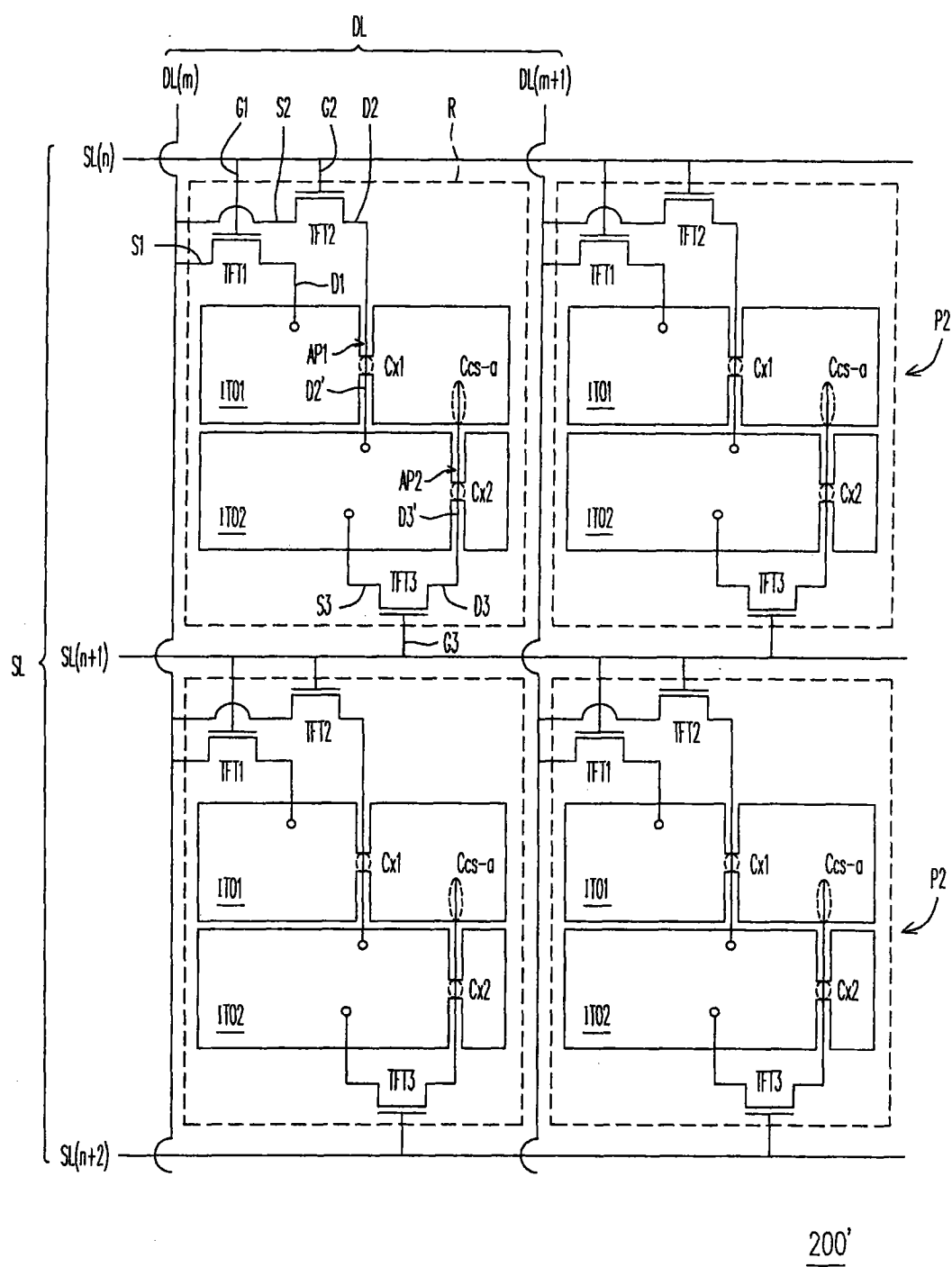


图 5

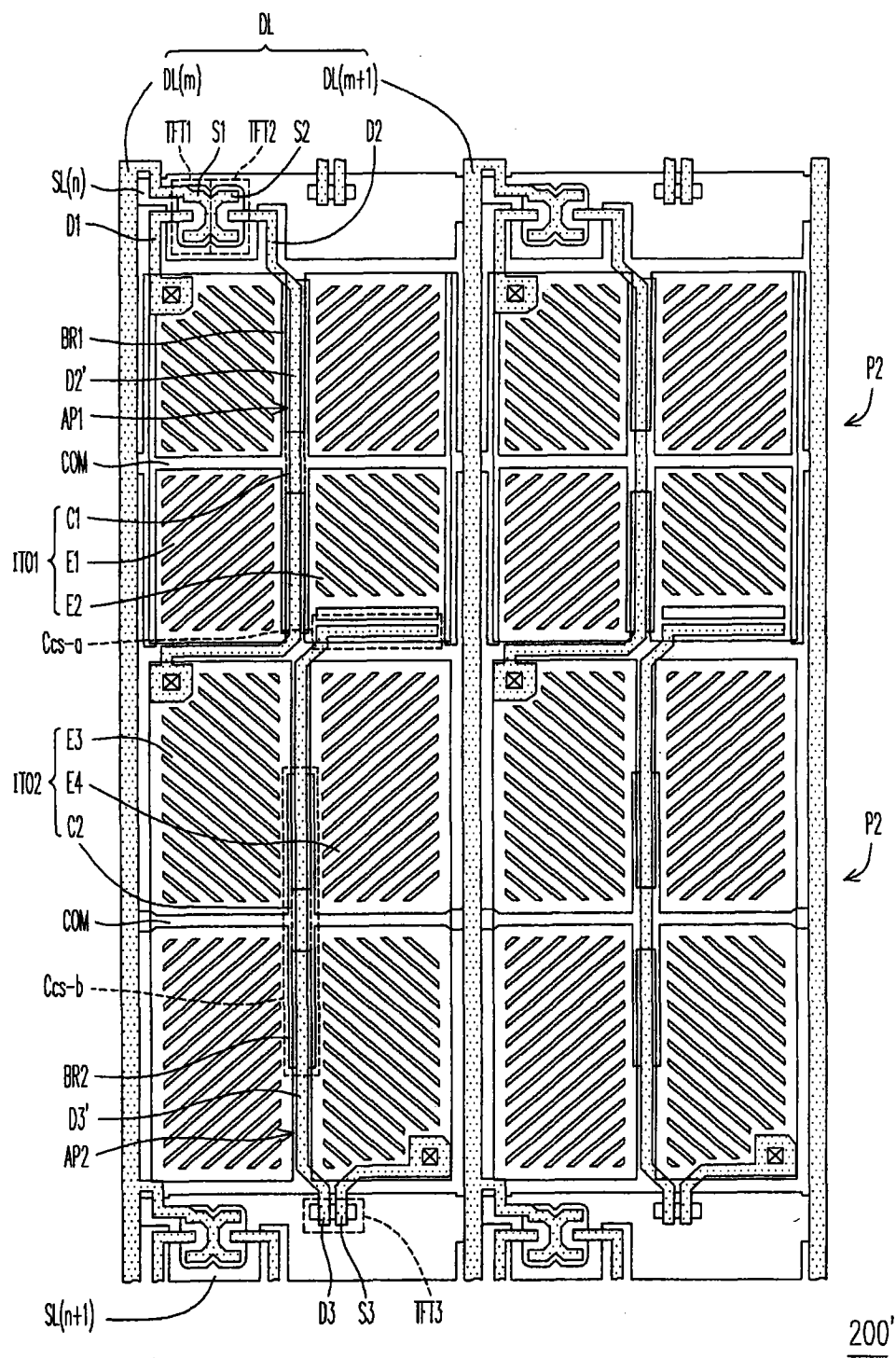


图 6

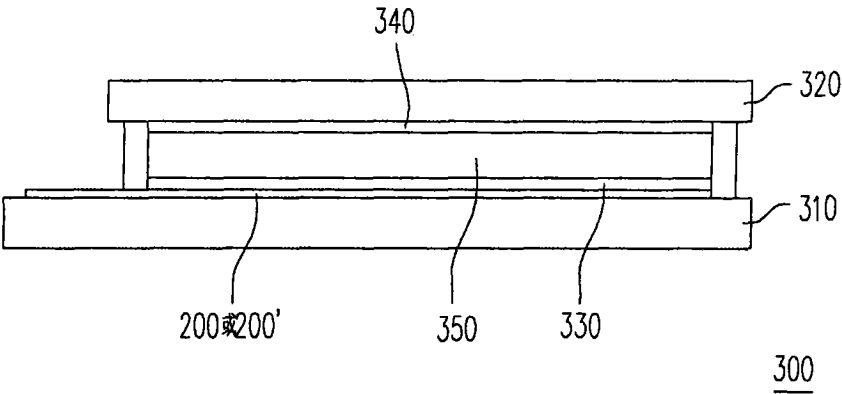


图 7

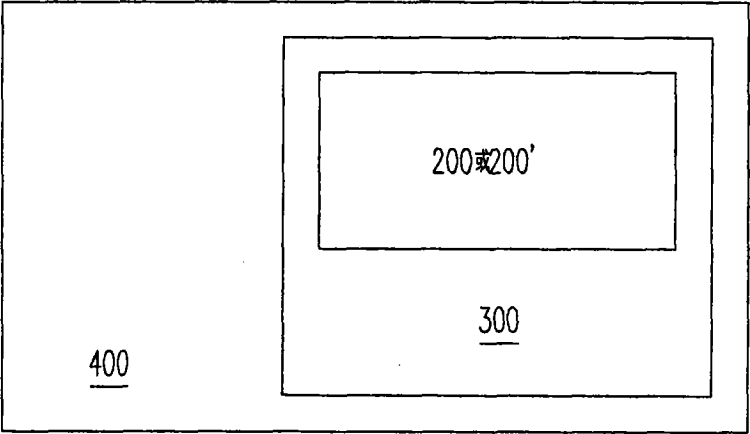


图 8

专利名称(译)	像素阵列、聚合物稳定配向液晶显示面板以及光电装置		
公开(公告)号	CN101776827A	公开(公告)日	2010-07-14
申请号	CN201010102372.7	申请日	2010-01-22
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	丁天伦 吴育庆 李翊诚 徐文浩 苏振嘉		
发明人	丁天伦 吴育庆 李翊诚 徐文浩 苏振嘉		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1343 G02F1/139 H01L27/02		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素阵列、聚合物稳定配向液晶显示面板以及光电装置，该像素阵列包括多条扫描线、多条数据线及多个子像素。各个子像素分别与对应的扫描线及数据线电连接，且排列于第n列中的各个子像素包括第一开关、第二开关、第一像素电极、第二像素电极及第三开关。第一开关以及第二开关与第n条扫描线及第m条数据线电连接。第一像素电极与第一开关电连接。第二像素电极与第二开关的一信号输出端电连接，且第一像素电极具有一位于信号输出端上方的第一开口。第三开关与第(n+1)条扫描线及第二像素电极电连接，且第二像素电极具有一位于第三开关的一电性浮置端上方的第二开口。

