



(12) 发明专利

(10) 授权公告号 CN 101750809 B

(45) 授权公告日 2012. 02. 22

(21) 申请号 200810044048. 7

(22) 申请日 2008. 12. 03

(73) 专利权人 上海天马微电子有限公司

地址 201201 上海市浦东新区汇庆路 889 号
5 层

(72) 发明人 李峻 李治福 夏军

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/133 (2006. 01)

G09G 3/36 (2006. 01)

审查员 崔双魁

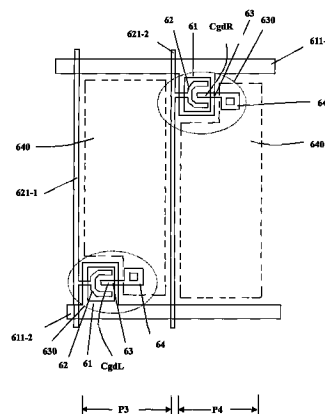
权利要求书 1 页 说明书 5 页 附图 7 页

(54) 发明名称

液晶显示面板

(57) 摘要

本发明涉及一种液晶显示面板,包括上基板、与所述上基板相对的下基板以及夹于所述上基板和所述下基板之间的液晶层;所述下基板上设置多条扫描线和多条数据线,所述多条扫描线和所述多条数据线彼此垂直形成多个像素,并且每一行像素由至少两根扫描线控制,每一列像素由一根数据线输入信号;所述像素中形成薄膜晶体管,所述薄膜晶体管包括栅极、源极和漏极,其中,各个像素中,由于薄膜晶体管的栅极和漏极的交叠而产生的寄生电容相同。本发明的液晶显示面板可以避免由于不同像素中薄膜晶体管产生的跳变电压不同而导致的画面明暗不均匀的现象。



1. 一种液晶显示面板,包括上基板、与所述上基板相对的下基板以及夹于所述上基板和所述下基板之间的液晶层,

所述下基板上设置多条扫描线和多条数据线,所述多条扫描线和所述多条数据线彼此垂直形成多个像素,并且每一行像素由至少两根扫描线控制,每一列像素由一根数据线输入信号,相邻两根数据线彼此电连接,并且通过同一根引线与所述驱动集成电路相连,

所述像素中形成薄膜晶体管,所述薄膜晶体管包括栅极、源极和漏极,

其中,各个像素中,相对于所述栅极,所述漏极均位于同一侧,由于薄膜晶体管的栅极和漏极的交叠而产生的寄生电容相同。

2. 根据权利要求1所述的液晶显示面板,其中在各个像素中,所述薄膜晶体管的栅极和漏极的交叠面积相等。

3. 根据权利要求2所述的液晶显示面板,其中在各个像素的薄膜晶体管中,相对于所述栅极,所述漏极均位于左侧。

4. 根据权利要求2所述的液晶显示面板,其中在各个像素的薄膜晶体管中,相对于所述栅极,所述漏极均位于右侧。

5. 根据权利要求2所述的液晶显示面板,其中所述薄膜晶体管为U型薄膜晶体管。

6. 根据权利要求1所述的液晶显示面板,其中相邻两根数据线在所述液晶显示面板的第一行像素的上侧彼此电连接,并且所述相邻两根数据线在所述液晶显示面板的最后一行像素的下侧彼此电连接。

7. 根据权利要求1所述的液晶显示面板,其中所述驱动集成电路集成有扫描驱动集成电路和数据驱动集成电路。

液晶显示面板

技术领域

[0001] 本发明涉及一种液晶显示面板,特别涉及一种显示质量良好、充电能力良好并且低成本的液晶显示面板。

背景技术

[0002] 由于薄膜晶体管液晶显示面板(TFT-LCD)具有轻、薄、耗电小等优点,被广泛应用于电视、笔记本电脑、移动电话、个人数字助理等现代信息设备。目前,液晶显示面板在市场上的应用越来越重要。

[0003] 图1所示为现有的液晶显示面板的结构示意图,如图1所示,液晶显示面板包括下基板100和上基板200。上基板200上通常设置有彩色滤光片(未图示),下基板100上集成有薄膜晶体管(未图示),上基板200和下基板100之间夹入液晶层400,根据液晶显示面板的显示模式,液晶层400由相应的液晶材料构成。上基板200和下基板100背向液晶层400的一侧分别贴附上有偏光片300和下偏光片300'。

[0004] 图2所示为现有的液晶显示面板的下基板100的结构示意图。如图2所示,下基板100上设置多条数据线121和多条扫描线111,多条数据线121和多条扫描线111彼此垂直设置,交叉形成多个像素。每个像素包含薄膜晶体管130和像素电极140,每个像素电极140对应一个薄膜晶体管130,当扫描线111输入扫描信号时,薄膜晶体管130打开,显示信号通过数据线121传送给像素电极140。所有的数据线121与位于液晶显示面板外部的数据驱动集成电路(driver IC)120相连;所有的扫描线111与位于液晶显示面板外部的扫描驱动集成电路(gate IC)110相连。

[0005] 为降低液晶显示面板的成本,业界已经开发出双栅线液晶显示面板,图3所示为现有双栅线液晶显示面板的下基板500的示意图。如图3所示,下基板500上设置多条扫描线511-1、511-2、511-3、511-4……,并且设置多条数据线521,扫描线511-1、511-2、511-3、511-4……与数据线521彼此垂直设置,交叉形成多个像素区域,其中每两根扫描线对应一行像素,并且每根数据线与相邻的两列像素连接。例如,第一行像素对应扫描线511-1和511-2,并且第奇数个像素的薄膜晶体管530与扫描线511-1相连,第偶数个像素的薄膜晶体管530与扫描线511-2相连。多条扫描线511-1、511-2、511-3、511-4……分别与位于液晶显示面板外部的扫描驱动集成电路(未图示)相连,并且多条数据线521分别与位于液晶显示面板外部的数据驱动集成电路(未图示)相连。由于扫描驱动集成电路的成本比数据驱动集成电路的成本低,并且扫描驱动集成电路还可以随薄膜晶体管一起集成在下基板500上,因此双栅线液晶显示面板可以大大的降低成本。

[0006] 图4为如图3所示的双栅线液晶显示面板的像素结构示意图。如图4所示,扫描线511-3和扫描线511-4与数据线521交叉形成两个像素P1和P2,即数据线521左侧形成像素P1,右侧形成像素P2,现以数据线521左侧的像素P1为例进行说明像素结构。像素P1包括薄膜晶体管530和像素电极540。薄膜晶体管530包括栅极1,源极2和漏极3,其中栅极1与扫描线511-3相连,源极2与数据线521相连,并且漏极3通过过孔4与像素电

极 540 相连。当扫描线 511-3 输入扫描信号时,薄膜晶体管 530 的栅极 1 打开,数据线 521 的信号通过薄膜晶体管 530 的源极 2 和漏极 3 输入到像素电极 540。像素 P2 与像素 P1 的不同在于薄膜晶体管 530 的栅极 1 与扫描线 511-4 相连,其余结构均相同,在此不再赘述。

[0007] 在薄膜晶体管 530 中,由于栅极金属层与漏极金属层彼此发生重叠,会因此而产生一个寄生电容 C_{gd} ,而寄生电容 C_{gd} 会对像素的跳变电压 ΔV_p 产生较大的影响。跳变电压 ΔV_p 的计算公式如下:

$$[0008] \quad \Delta V_p = \{C_{gd} / (C_{lc} + C_{st} + C_{gd})\} * V_g$$

[0009] 其中, C_{lc} 为液晶产生的电容, C_{st} 为存储电容, C_{gd} 为寄生电容, V_g 为扫描线电压。

[0010] 如图 4 所示,像素 P1 产生的寄生电容用 C_{gdL1} 表示,像素 P2 产生的寄生电容用 C_{gdR1} 表示,在理想的生产工艺条件下,像素 P1 中薄膜晶体管 530 的栅极 1 和漏极 3 的重叠面积与像素 P2 中薄膜晶体管 530 的栅极 1 和漏极 3 的重叠面积相等,从而可以实现数据线 521 两侧的像素 P1 和像素 P2 中的寄生电容相等,即 $C_{gdL1} = C_{gdR1}$ 。

[0011] 图 5 所示为现有工艺下实际生产的液晶显示面板像素结构示意图。在现有的工艺生产中,栅极与漏极由不同层金属构成,在前后不同的工艺步骤中形成,然而不同层结构的形成过程中就存在对位偏差的问题。具体而言,栅极和漏极的形成需要使用不同的掩模板对金属层进行蚀刻而形成相应的图案 (pattern),然而通常的生产工艺中均会存在一定范围的对位精度的偏差,即形成栅极的掩模板的放置与形成漏极的掩模板的放置存在对位偏差。如图 5 所示,在现有的双栅线液晶显示面板中,由于该对位偏差的存在,会导致在与同一根数据线 521' 相连的像素 P1 和像素 P2 中,薄膜晶体管 530' 的栅极 1' 与漏极 3' 之间的重叠面积不同,即 $C_{gdL2} \neq C_{gdR2}$,使得像素 P1 和像素 P2 中的薄膜晶体管产生跳变电压 ΔV_p 不同。相邻两个单元子像素的跳变电压会有差异,显示画面出现异常。

[0012] 相邻像素中的跳变电压 ΔV_p 的不同会直接导致异常显示,且相邻像素的显示画面明暗不均匀的现象,从而对液晶显示面板的显示质量造成很大的影响,尤其是在中小尺寸双栅线液晶显示面板中,该问题尤其严重。

[0013] 为解决上述问题,本发明发明人致力于研制一种具有良好显示品质的双栅线液晶显示面板,以弥补现有双栅线液晶显示面板中存在的显示缺陷。

发明内容

[0014] 本发明就是为了解决上述技术问题而提出的,目的在于提供一种液晶显示面板,可以在减少数据驱动集成电路而降低该液晶显示面板成本的同时,有效解决显示画面明暗不均匀的现象,提高显示质量。

[0015] 本发明的另一个目的在于增大像素开口率,提高液晶显示面板中薄膜晶体管的宽长比,以保证薄膜晶体管的充电能力,以优化显示效果。

[0016] 为了实现上述目的,本发明的液晶显示面板,包括上基板、与所述上基板相对的下基板以及夹于所述上基板和所述下基板之间的液晶层;所述下基板上设置多条扫描线和多条数据线,所述多条扫描线和所述多条数据线彼此垂直形成多个像素,并且每一行像素由至少两根扫描线控制,每一列像素由一根数据线输入信号;所述像素中形成薄膜晶体管,所述薄膜晶体管包括栅极、源极和漏极,其中,各个像素中,由于薄膜晶体管的栅极和漏极的交叠而产生的寄生电容相同。

[0017] 作为本发明的优选方案,在各个像素的薄膜晶体管中,相对于所述栅极,所述漏极均位于同一侧。

[0018] 作为本发明的又一优选方案,在各个像素的薄膜晶体管中,相对于所述栅极,所述漏极均位于左侧。

[0019] 作为本发明的又一优选方案,在各个像素的薄膜晶体管中,相对于所述栅极,所述漏极均位于右侧。

[0020] 作为本发明的又一优选方案,所述薄膜晶体管为 U 型薄膜晶体管。

[0021] 作为本发明的再一优选方案,相邻两根数据线彼此电连接,并且通过同一根引线与驱动集成电路相连。

[0022] 作为本发明的另一优选方案,相邻两根数据线在所述液晶显示面板的第一行像素的上侧彼此电连接,并且所述相邻两根数据线在所述液晶显示面板的最后一行像素的下侧彼此电连接。

[0023] 作为本发明的另一优选方案,所述驱动集成电路集成有扫描线驱动集成电路和数据线驱动集成电路。

[0024] 本发明的液晶显示面板可以避免由于不同像素中薄膜晶体管产生的跳变电压不同而导致的画面明暗不均匀的现象,同时可以通过减少数据驱动集成电路大大的降低液晶显示面板的成本,并且可以通过增大薄膜晶体管的宽长比,提升液晶显示面板的显示质量。

附图说明

[0025] 图 1 所示为现有的液晶显示面板的结构示意图。

[0026] 图 2 所示为现有的液晶显示面板的下基板 100 的结构示意图。

[0027] 图 3 所示为现有双栅线液晶显示面板的下基板 500 的示意图。

[0028] 图 4 为如图 3 所示的双栅线液晶显示面板的像素结构示意图。

[0029] 图 5 所示为现有工艺下实际生产的液晶显示面板像素结构示意图。

[0030] 图 6 所示为根据本发明的具体实施方式的双栅线液晶显示面板的下基板 600 的结构示意图。

[0031] 图 7 为图 6 所示的双栅线液晶显示面板的下基板 600 的相邻两个像素的结构示意图。

具体实施方式

[0032] 下面参照附图详细说明本发明的具体实施方式。

[0033] 图 6 所示为根据本发明的具体实施方式的双栅线液晶显示面板的下基板 600 的结构示意图。如图 6 所示,液晶显示面板 600 包括多条扫描线 611-1、611-2、611-3、611-4……,以及多组数据线 621-1 和 621-2,多条扫描线和多组数据线交叉形成多个像素,每行像素对应两根扫描线。多条扫描线 611-1、611-2、611-3、611-4……,以及多组数据线 621-1 和 621-2 分别与驱动集成电路 650 相连。在本实施方式中,扫描线 611-1、611-2、611-3、611-4……分别沿液晶面板的两侧与驱动集成电路 650 相连,并且扫描线 611-1、611-2、611-3、611-4……,以及多组数据线 621-1 和 621-2 与同一个驱动集成电路 650 相连。该连接方式仅为举例说明,所有扫描线沿液晶显示面板的同一侧与驱动集成电路 650 相连,

或者扫描线 611-1、611-2、611-3、611-4……分别与扫描线驱动集成电路相连,多组数据线 621-1 和 621-2 分别与数据线驱动集成电路相连也可以。

[0034] 下面以第一行像素为例进行说明下基板 600 的连接方式,第一行像素分别与扫描线 611-1 和扫描线 611-2 相连,其中第奇数个像素与扫描线 611-2 相连,第偶数个像素与扫描线 611-1 相连。相邻的两个像素分别与每组数据线中的数据线 621-1 或数据线 621-2 相连,例如第一行像素中的第一个像素与数据线 621-1 相连,第二个像素与数据线 621-2 相连。数据线 621-1 和数据线 621-2 彼此电连接,共同与外部的驱动集成电路 650 相连。

[0035] 由于数据线 621-1 和数据线 621-2 彼此电连接,共同与外部的驱动集成电路 650 相连,因此可以通过控制与每行像素对应的扫描线的信号频率,来利用同一根引线分别为与数据线 621-1 和数据线 621-2 相连的像素输入数据信号,从而可以达到节省外部数据驱动集成电路,而大大地降低液晶显示面板成本的目的。

[0036] 图 7 为图 6 所示的双栅线液晶显示面板的下基板 600 的相邻两个像素的结构示意图。如图 7 所示,扫描线 611-1 和扫描线 611-2 与数据线 621-1 和数据线 621-2 交叉构成像素 P3 和像素 P4。每个像素包括薄膜晶体管 630 和像素电极 640,其中薄膜晶体管 630 包括栅极 61、源极 62 和漏极 63。

[0037] 在像素 P3 中,薄膜晶体管 630 的栅极 61 与扫描线 611-2 相连,薄膜晶体管 630 的源极 62 与数据线 621-1 相连,并且薄膜晶体管 630 的漏极 63 通过过孔 64 与像素电极 640 相连。当扫描线 611-2 输入信号时,薄膜晶体管 630 的栅极 61 打开,数据线 621-1 的信号通过薄膜晶体管 630 的源极 62 和漏极 63 输入像素电极 640。在像素 P4 中,薄膜晶体管 630 的栅极 61 与扫描线 611-1 相连,薄膜晶体管 630 的源极 62 与数据线 621-2 相连,并且薄膜晶体管 630 的漏极 63 通过过孔 64 与像素电极 640 相连。当扫描线 611-1 输入信号时,薄膜晶体管 630 的栅极 61 打开,数据线 621-2 的信号通过薄膜晶体管 630 的源极 62 和漏极 63 输入像素电极 640。

[0038] 在本实施方式中,薄膜晶体管 630 与每组数据线 621-1 和数据线 621-2 两者之一连接,并且位于与该薄膜晶体管 630 连接的数据线的右侧,并且如图 7 所示,薄膜晶体管 630 为 U 型薄膜晶体管,其中薄膜晶体管 630 的源极 62 为 U 型,漏极 63 的一端插入源极 62 的 U 型的开口内,漏极 63 的另一端通过过孔与像素电极 640 电连接。并且,薄膜晶体管 630 的源极 62 的 U 型开口均朝右。本发明中,在各个像素中,薄膜晶体管 630 位于数据线 621-1 或数据线 621-2 的右侧,并且薄膜晶体管 630 的源极 62 的 U 型开口朝右,且漏极 63 均位于栅极 61 的右侧,这些均仅为举例说明,并不构成对于本发明的限制。

[0039] 在进行生产过程中,首先图案化薄膜晶体管 630 的栅极 61,然后在其后图案化薄膜晶体管 630 的源极 62 和漏极 63。在图案化栅极 61 的步骤和图案化源极 62 和漏极 63 的步骤之间还存在有其他工艺步骤,在此不再赘述。

[0040] 在现有生产工艺情况下,虽然图案化栅极 61 所用的掩模板和图案化源极 62 和漏极 63 所用的掩模板之间存在不同层图案之间的对位偏差,但是由于上述本发明中薄膜晶体管 630 的结构和设置方法,在不同像素中,薄膜晶体管 630 的栅极 61 和漏极 63 之间的交叠面积不会发生不同,从而确保在各个像素中的寄生电容 C_{gd} 相同,并根据下示公式,在各个像素的薄膜晶体管 630 中产生相同的跳变电压 ΔV_p 。

[0041] $\Delta V_p = \{C_{gd} / (C_{lc} + C_{st} + C_{gd})\} * V_g$

[0042] 其中, C_{lc} 为液晶产生的电容, C_{st} 为存储电容, C_{gd} 为寄生电容, V_g 为扫描线电压。当寄生电容 C_{gd} 由于不同层掩模板之间的图案的对位偏差而发生变化时, 本发明可以保证该变化为一致, 即同时增加相同量或者同时减小相同量, 从而跳变电压 ΔV_p 也可以随之保持一致的增加或者减小, 从而根据本发明制作的双栅线液晶显示面板的画面不会由于像素内跳变电压 ΔV_p 的不同而发生明暗不均的现象, 极大的保证了显示品质, 提高了画面质量。

[0043] 下面参照图 6 和图 7 简要说明本发明的双栅线液晶显示面板的驱动方法。以第一行像素为例进行说明, 当扫描线 611-2 输入扫描信号时, 第一行像素中的第奇数个像素打开, 此时数据线 621-1 输入数据信号对于第一行中的第奇数像素充电; 当扫描线 611-1 输入扫描信号时, 第一行像素中的第偶数个像素打开, 此时数据线 621-2 输入数据信号对于第一行中的第偶数个像素充电, 并依此类推。本发明中扫描线以 120Hz 的频率输入扫描信号, 每组数据线依次为与该组数据线之一相连的像素输入数据信号, 从而实现显示。

[0044] 根据本发明的双栅线液晶显示面板, 可以在降低数据线驱动集成电路的成本的同时, 确保在每个像素内产生基本相同的跳变电压, 从而避免了现有的双栅线液晶显示面板中出现的明暗不均匀的现象, 极大的提高了双栅线液晶显示面板的显示质量。

[0045] 另一方面, 本发明的双栅线液晶显示面板的薄膜晶体管的源极为 U 形结构, 该结构可以在保证像素开口率的同时, 使得薄膜晶体管有足够大的宽长比, 保证了薄膜晶体管的充电能力, 确保双栅线液晶显示面板的显示质量。当然, 本发明并不以此为限, 凡是根据本发明的面板结构, 可以确保各个像素中寄生电容相同的薄膜晶体管均可以使用, 本发明优选为 U 型薄膜晶体管。

[0046] 本领域技术人员均应了解, 在不脱离本发明的精神或范围的情况下, 可以对本发明进行各种修改和变型。因而, 如果任何修改和变型落入所附权利要求书及其等同物的保护范围内时, 认为本发明涵盖这些修改和变型。

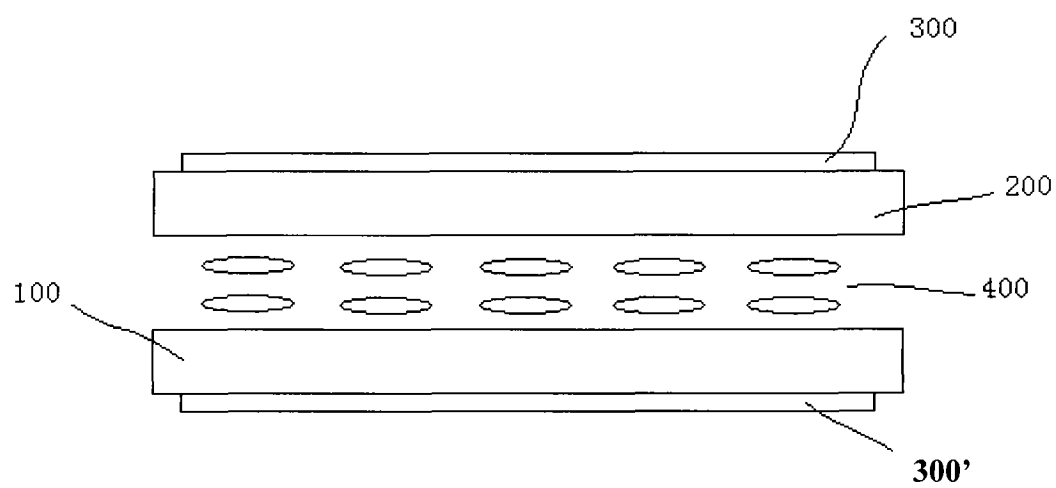


图 1

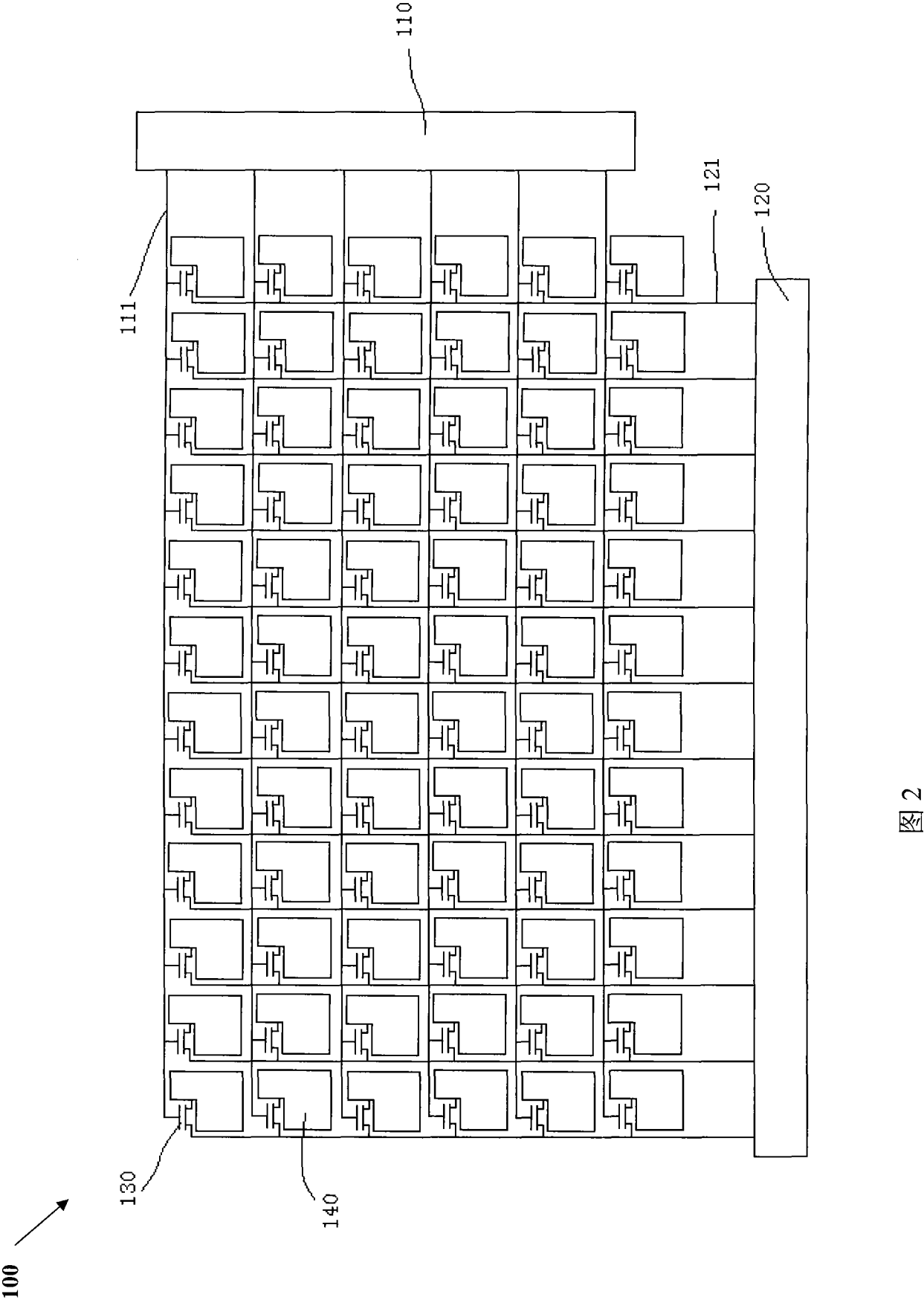


图 2

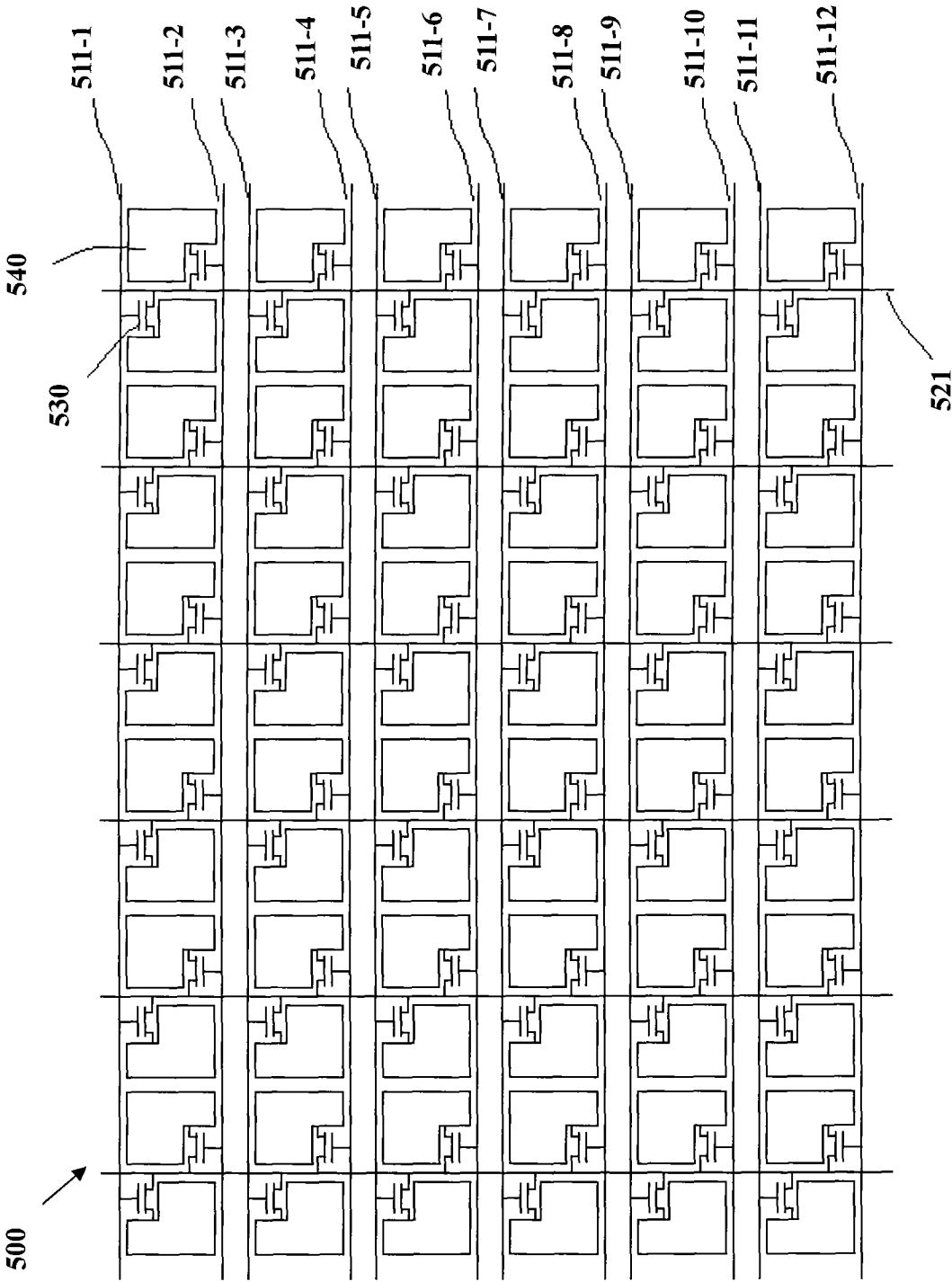


图 3

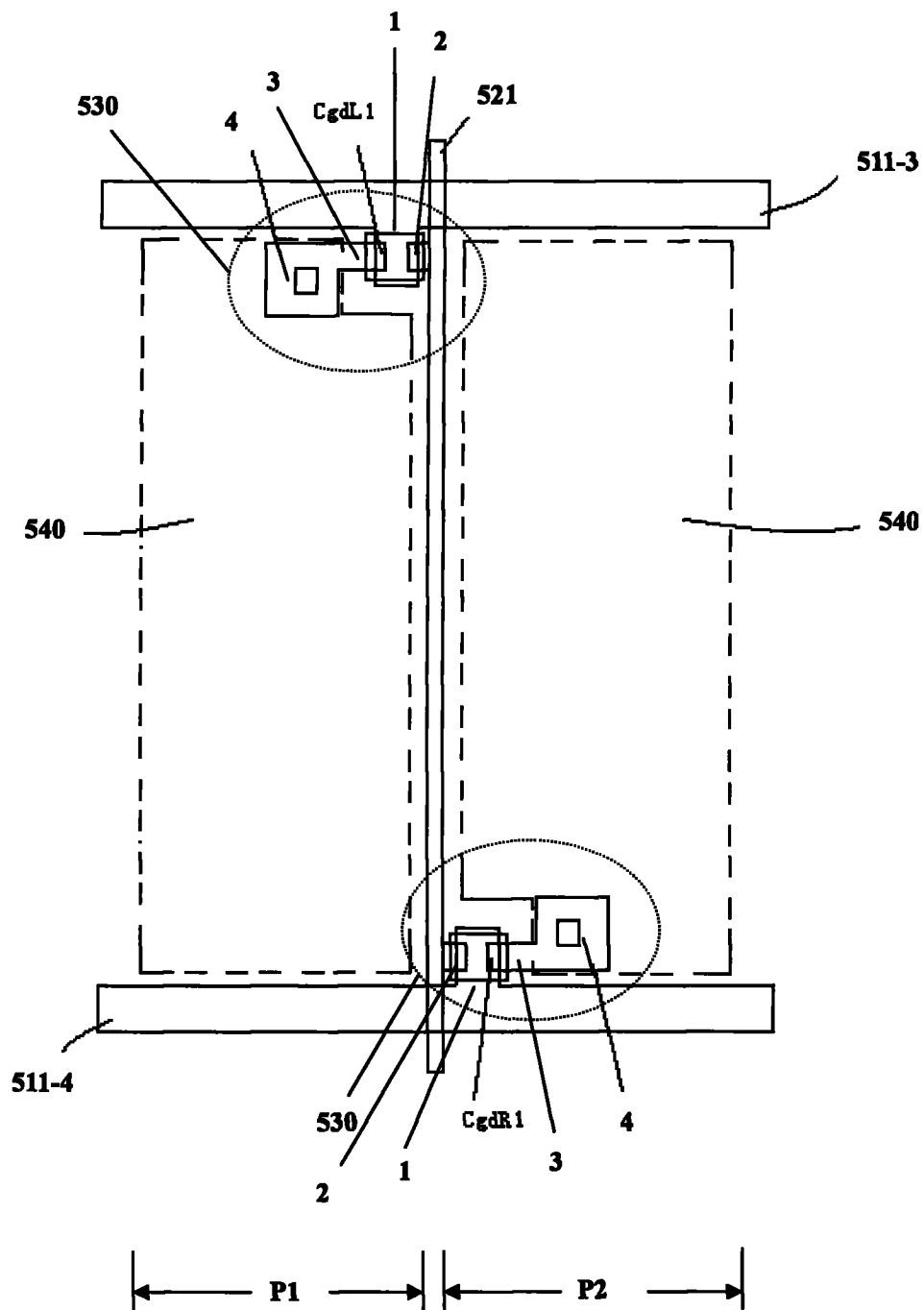


图 4

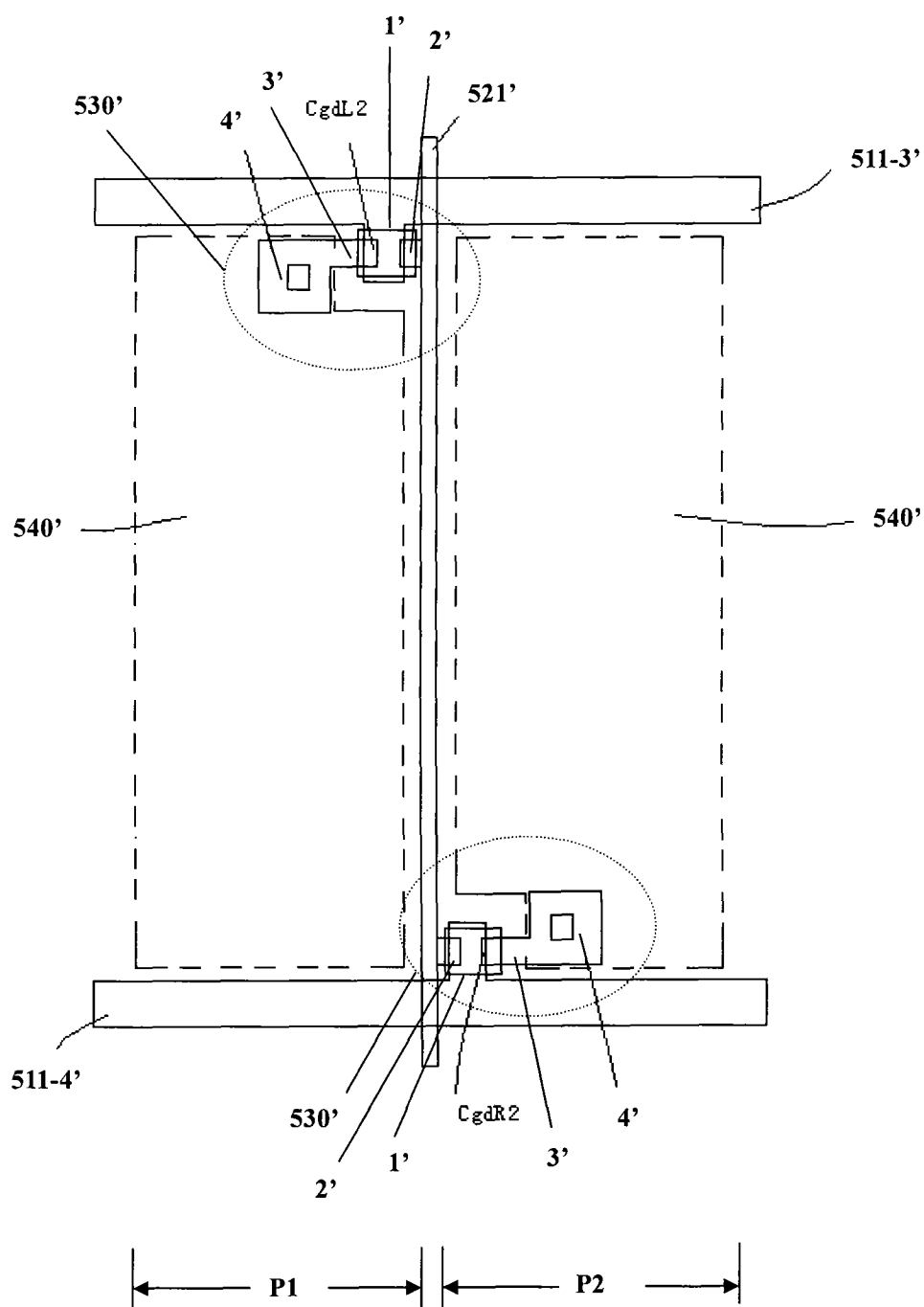


图 5

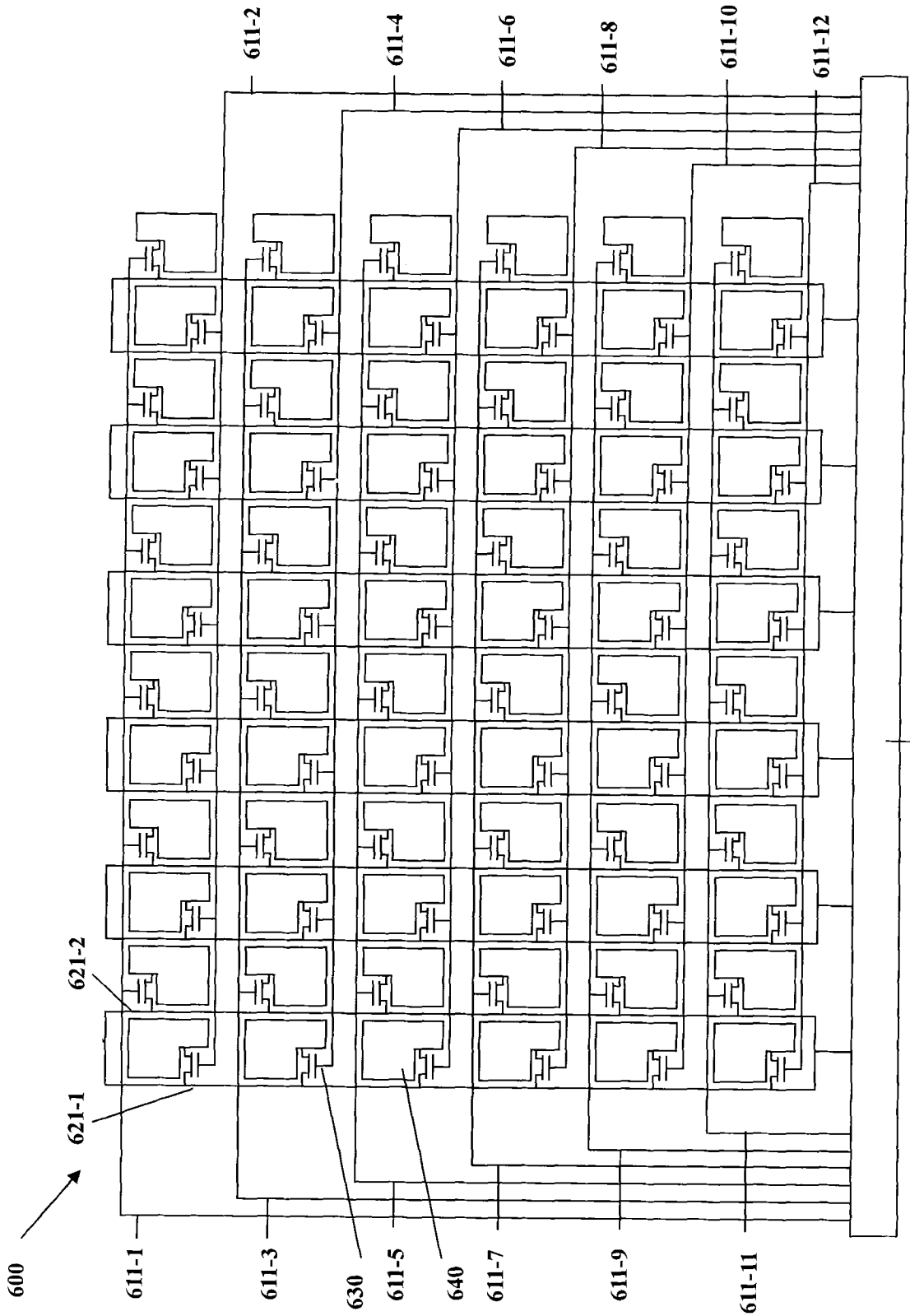


图 6

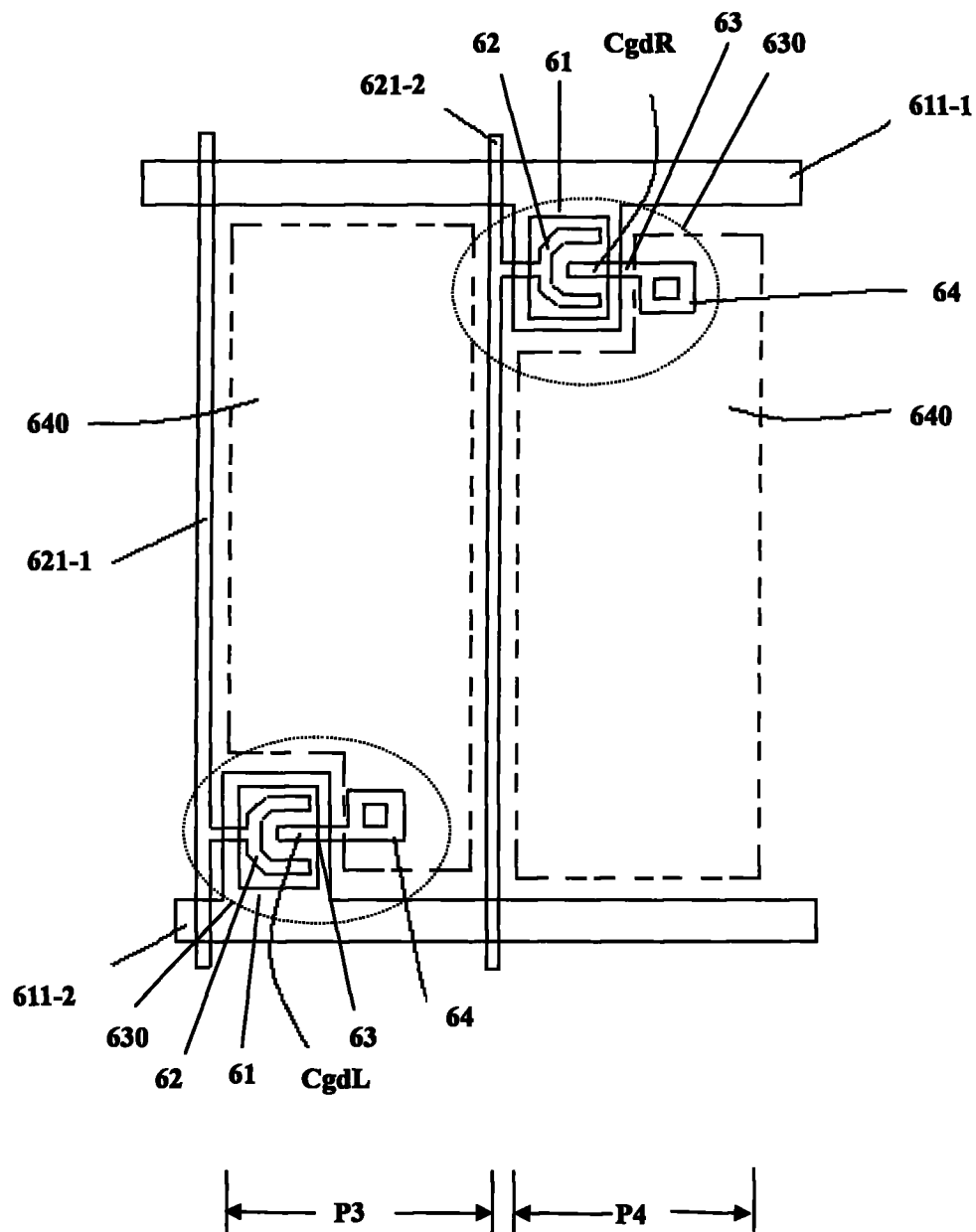


图 7

专利名称(译)	液晶显示面板		
公开(公告)号	CN101750809B	公开(公告)日	2012-02-22
申请号	CN200810044048.7	申请日	2008-12-03
[标]申请(专利权)人(译)	上海天马微电子有限公司		
申请(专利权)人(译)	上海天马微电子有限公司		
当前申请(专利权)人(译)	上海天马微电子有限公司		
[标]发明人	李峻 李治福 夏军		
发明人	李峻 李治福 夏军		
IPC分类号	G02F1/1362 G02F1/133 G09G3/36		
审查员(译)	崔双魁		
其他公开文献	CN101750809A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种液晶显示面板，包括上基板、与所述上基板相对的下基板以及夹于所述上基板和所述下基板之间的液晶层；所述下基板上设置多条扫描线和多条数据线，所述多条扫描线和所述多条数据线彼此垂直形成多个像素，并且每一行像素由至少两根扫描线控制，每一列像素由一根数据线输入信号；所述像素中形成薄膜晶体管，所述薄膜晶体管包括栅极、源极和漏极，其中，各个像素中，由于薄膜晶体管的栅极和漏极的交叠而产生的寄生电容相同。本发明的液晶显示面板可以避免由于不同像素中薄膜晶体管产生的跳变电压不同而导致的画面明暗不均匀的现象。

