



(12) 发明专利

(10) 授权公告号 CN 101685230 B

(45) 授权公告日 2012. 05. 02

(21) 申请号 200910165429. 5

审查员 李剑韬

(22) 申请日 2009. 08. 03

(30) 优先权数据

10-2008-0093152 2008. 09. 23 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 南喆 许胜皓

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

(56) 对比文件

US 2004075632 A1, 2004. 04. 22,

CN 101726894 A, 2010. 06. 09,

CN 101308296 A, 2008. 11. 19,

US 7511791 B2, 2009. 03. 31,

JP 2008151880 A, 2008. 07. 03,

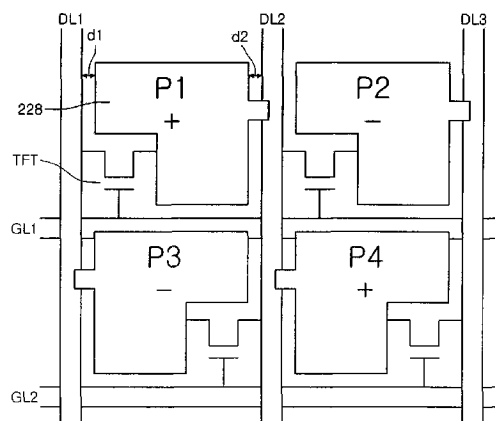
权利要求书 2 页 说明书 8 页 附图 7 页

(54) 发明名称

液晶面板及装有该液晶面板的液晶显示器

(57) 摘要

公开了一种图像质量提高的液晶面板和装有该液晶面板的液晶显示器 (LCD)。所述液晶面板和 LCD 使得在单个像素区域内不对称地形成在像素电极和与薄膜晶体管连接的数据线之间的距离以及在所述像素电极和另一数据线之间的另一距离。因此, 可将垂直串扰最小化, 并可进一步提高图像质量。



1. 一种液晶面板,包括:

多条奇数栅极线和偶数栅极线;

多条奇数数据线和偶数数据线,这些数据线与所述奇数栅极线交叉以确定像素区域;

连接到所述奇数栅极线的奇数薄膜晶体管 TFT,它们与所述奇数数据线连接;

连接到所述奇数栅极线的偶数薄膜晶体管 TFT,它们与所述偶数数据线连接;

电连接到所述奇数薄膜晶体管 TFT 的漏极电极并且被形成为与所述偶数数据线部分地重叠的奇数像素电极;

电连接到所述偶数薄膜晶体管 TFT 的漏极电极并且被形成为与所述奇数数据线部分地重叠的偶数像素电极;

连接到所述偶数栅极线的奇数薄膜晶体管 TFT,它们与所述偶数数据线连接,

连接到所述偶数栅极线的偶数薄膜晶体管 TFT,它们与所述奇数数据线连接;

电连接到所述奇数薄膜晶体管 TFT 的漏极电极并且被形成为与所述奇数数据线部分地重叠的奇数像素电极;以及

电连接到所述偶数薄膜晶体管 TFT 的漏极电极并且被形成为与所述偶数数据线部分地重叠的偶数像素电极,

其中形成在奇数像素电极左侧的奇数数据线和形成在奇数像素电极右侧的偶数数据线以相同的距离对称布置,

其中形成在偶数像素电极左侧的偶数数据线和形成在偶数像素电极右侧的奇数数据线以相同的距离对称布置,

其中除了重叠的部分外,所述像素电极与所述奇数数据线和所述偶数数据线隔开相同的距离。

2. 根据权利要求 1 所述的液晶面板,其中所述薄膜晶体管与所述多条数据线连接并在所述像素区域以 Z 字形布置。

3. 一种液晶显示器,包括:

多条奇数栅极线和偶数栅极线;

多条奇数数据线和偶数数据线,这些数据线与所述奇数栅极线交叉以确定像素区域;

连接到所述奇数栅极线的奇数薄膜晶体管 TFT,它们与所述奇数数据线连接;

连接到所述奇数栅极线的偶数薄膜晶体管 TFT,它们与所述偶数数据线连接;

电连接到所述奇数薄膜晶体管 TFT 的漏极电极并且被形成为与所述偶数数据线部分地重叠的奇数像素电极;

电连接到所述偶数薄膜晶体管 TFT 的漏极电极并且被形成为与所述奇数数据线部分地重叠的偶数像素电极;

连接到所述偶数栅极线的奇数薄膜晶体管 TFT,它们与所述偶数数据线连接;

连接到所述偶数栅极线的偶数薄膜晶体管 TFT,它们与所述奇数数据线连接;

电连接到所述奇数薄膜晶体管 TFT 的漏极电极并且被形成为与所述奇数数据线部分地重叠的奇数像素电极;

电连接到所述偶数薄膜晶体管 TFT 的漏极电极并且被形成为与所述偶数数据线部分地重叠的偶数像素电极;

栅极驱动器,提供扫描信号给所述多条栅极线;以及

数据驱动器,给所述多条奇数数据线和所述多条偶数数据线提供不同极性的视频信号,

其中形成在奇数像素电极左侧的奇数数据线和形成在奇数像素电极右侧的偶数数据线以相同的距离对称布置,

其中形成在偶数像素电极左侧的偶数数据线和形成在偶数像素电极右侧的奇数数据线以相同的距离对称布置,

其中除了重叠的部分外,所述像素电极与所述奇数数据线和所述偶数数据线隔开相同的距离。

4. 根据权利要求3所述的液晶显示器,其中所述薄膜晶体管与所述多条数据线连接并在所述像素区域以Z字形布置。

5. 根据权利要求3所述的液晶显示器,其中与所述偶数数据线部分地重叠的像素电极接收正极性(+)的视频信号,以及

与所述奇数数据线部分地重叠的像素电极接收负极性(-)的视频信号。

6. 根据权利要求3所述的液晶显示器,其中与所述偶数数据线部分地重叠的像素电极接收负极性(-)的视频信号,以及

与所述奇数数据线部分地重叠的像素电极接收正极性(+)的视频信号。

液晶面板及装有该液晶面板的液晶显示器

[0001] 相关申请的交叉参考

[0002] 本申请要求 2008 年 9 月 23 日提交的韩国专利申请 10-2008-0093152 的优先权，在此援引该专利申请的全部内容作为参考。

技术领域

[0003] 本发明涉及一种液晶显示器 (LCD)，尤其涉及一种通过将垂直串扰现象最小化而提高图像质量的液晶面板及装有该液晶面板的 LCD。

背景技术

[0004] 一般来说，LCD 控制液晶的光透射率以显示图像。为此，LCD 包括具有像素区域矩阵的液晶面板和用于驱动该液晶面板的驱动单元。

[0005] 多条栅极线 and 多条数据线在液晶面板上布置成彼此交叉。这些垂直交叉的栅极线和数据线确定了像素区域。

[0006] 在液晶面板上还形成有应用于每个像素区域的一个公共电极和多个像素电极。每个像素电极通过用作开关元件的薄膜晶体管的源极电极和漏极电极与各条数据线连接。薄膜晶体管被经各条栅极线施加给其栅极电极的扫描脉冲导通。薄膜晶体管的导通再通过各条数据线上的数据信号给像素电极充电。这些薄膜晶体管可以按照 Z 字形布置在液晶面板上。

[0007] 可按其中包括点反转方式 (one-dot inversion system)、列反转方式 (column inversion system)、行反转方式 (line inversion system) 或 Z 反转方式 (Z-inversion system) 的驱动方式驱动如上构造的 LCD。如果以 Z 反转方式驱动的 LCD 在液晶面板上显示由黑色的中心部分和灰色的外围部分组成的图案，则因为黑色数据信号施加给液晶面板的中心部分，所以位于液晶面板的中心部分的数据线具有比其外围部分的数据线大的负载。这导致了由位于液晶面板的中心部分和外围部分的数据线产生的泄漏电流之间的不同。

[0008] 泄漏电流之间的这种不同导致沿数据线的垂直串扰的产生。结果造成 LCD 的图像质量下降。

发明内容

[0009] 因此，本发明涉及基本上克服了由于现有技术的限制和缺点而导致的一个或多个问题的 LCD。

[0010] 本发明的一个目的是提供一种通过减小数据线之间的泄漏电流不同而将垂直串扰最小化的液晶面板及装有该液晶面板的 LCD。

[0011] 本发明的另一个目的是提供一种图像质量提高的液晶面板及装有该液晶面板的 LCD。

[0012] 在下面的描述中将列出各实施例的其它的特征和优点，这些特征和优点的一部分从所述描述将是显而易见的，或者可从本发明的实施领会到。通过说明书、权利要求以及附

图中特别指出的结构可实现和获得本发明的这些优点。

[0013] 根据本发明的一个方面,一种液晶面板包括:多条奇数栅极线和偶数栅极线;多条奇数数据线和偶数数据线,这些数据线与所述奇数栅极线交叉以确定像素区域;连接到所述奇数栅极线的奇数薄膜晶体管 TFT,它们与所述奇数数据线连接;连接到所述奇数栅极线的偶数薄膜晶体管 TFT,它们与所述偶数数据线连接;电连接到所述奇数薄膜晶体管 TFT 的漏极电极并且被形成为与所述偶数数据线部分地重叠的奇数像素电极;电连接到所述偶数薄膜晶体管 TFT 的漏极电极并且被形成为与所述奇数数据线部分地重叠的偶数像素电极;连接到所述偶数栅极线的奇数薄膜晶体管 TFT,它们与所述偶数数据线连接;连接到所述偶数栅极线的偶数薄膜晶体管 TFT,它们与所述奇数数据线连接;电连接到所述奇数薄膜晶体管 TFT 的漏极电极并且被形成为与所述奇数数据线部分地重叠的奇数像素电极;以及电连接到所述偶数薄膜晶体管 TFT 的漏极电极并且被形成为与所述偶数数据线部分地重叠的偶数像素电极。

[0014] 根据本发明另一个方面,一种液晶显示器包括:多条奇数栅极线和偶数栅极线;多条奇数数据线和偶数数据线,这些数据线与所述奇数栅极线交叉以确定像素区域;连接到所述奇数栅极线的奇数薄膜晶体管 TFT,它们与所述奇数数据线连接;连接到所述奇数栅极线的偶数薄膜晶体管 TFT,它们与所述偶数数据线连接;电连接到所述奇数薄膜晶体管 TFT 的漏极电极并且被形成为与所述偶数数据线部分地重叠的奇数像素电极;电连接到所述偶数薄膜晶体管 TFT 的漏极电极并且被形成为与所述奇数数据线部分地重叠的偶数像素电极;连接到所述偶数栅极线的奇数薄膜晶体管 TFT,它们与所述偶数数据线连接;连接到所述偶数栅极线的偶数薄膜晶体管 TFT,它们与所述奇数数据线连接;电连接到所述奇数薄膜晶体管 TFT 的漏极电极并且被形成为与所述奇数数据线部分地重叠的奇数像素电极;电连接到所述偶数薄膜晶体管 TFT 的漏极电极并且被形成为与所述偶数数据线部分地重叠的偶数像素电极;栅极驱动器,提供扫描信号给所述多条栅极线;以及数据驱动器,给所述多条奇数数据线和所述多条偶数数据线提供不同极性的视频信号。

[0015] 参看下面附图和详细描述,其他系统、方法、特征和优点对于本领域技术人员来说将是或变得显而易见。注意,所有这些其他的系统、方法、特征和优点都包含在该描述中、在本发明的范围内、并由随后的权利要求保护。该描述不应认为是对那些权利要求的限制。下面结合实施例讨论其他的方面和优点。应当理解,本发明前面的一般性描述和下面的详细描述都是例示性的和解释性的,意在及要求保护的内容提供进一步的解释。

附图说明

[0016] 给本发明提供进一步理解并组成说明书一部分的附图图解了本发明的实施例并与说明书一起用于解释本发明的原理。在附图中:

[0017] 图 1 是表示根据本发明一实施例的 LCD 的示意图;

[0018] 图 2 是表示图 1 中的部分“A”的电路的示意图;

[0019] 图 3 是详细表示图 1 中的部分“A”的示意图;

[0020] 图 4A 和 4B 是表示图 1 的 LCD 中包含的柱状衬垫料的示意图;

[0021] 图 5 是表示沿图 3 的线 B-B' 截取的剖面的剖面图;

[0022] 图 6 是表示图 1 中所示的像素区域的另一实施例的电路图;

- [0023] 图 7 是详细表示图 6 中所示的像素区域的布局的示图；
- [0024] 图 8 是表示沿图 7 的线 C-C' 截取的剖面的剖面图；
- [0025] 图 9 是表示沿图 7 的线 D-D' 截取的剖面的剖面图；
- [0026] 图 10 是表示其中显示了用于检测串扰的图案的液晶面板的示图；
- [0027] 图 11 是表示用于图 10 的液晶面板的驱动电压的波形图；
- [0028] 图 12 是表示沿不与薄膜晶体管连接的数据线和像素电极之间的间隔的串扰产生数量的实验图。

具体实施方式

[0029] 现在详细描述本发明的实施例，附图中图解了这些实施例的一些例子。此后引入的这些实施例作为例子提供，以给本领域普通技术人员传达这些实施例的精神。因此，这些实施例可以以不同的形式实施，从而并不限于这里所述的这些实施例。此外，为了附图的简便起见，液晶显示器的尺寸和厚度都被放大表示。在任何时候，在包括附图的整个说明书中将使用相同的参考数字表示相同或相似的部件。

[0030] 图 1 是表示根据本发明一实施例的 LCD 的示图。如图 1 中所示，本实施例的 LCD 包括其上以矩阵形状布置有液晶盒的液晶面板 102、以及用于驱动液晶面板 102 上的栅极线 GL1 ~ GLn 的栅极驱动器 104 和用于驱动液晶面板 102 上的数据线 DL1 ~ DLm 的数据驱动器 106。

[0031] 液晶面板 102 上的多条栅极线 GL1 ~ GLn 和多条数据线 DL1 ~ DLm 彼此交叉并确定了多个像素区域。每个像素区域都包括薄膜晶体管 TFT。

[0032] 薄膜晶体管 TFT 沿数据线 DL1 ~ DLm 以 Z 字形布置。这样，每个都位于各个像素区域中的液晶盒与各条数据线 DL1 ~ DLm 连接。换句话说，沿着 y 轴方向，同一列中的液晶盒交替地与相邻的不同数据线连接。

[0033] 例如，连接到奇数栅极线 GL1, GL3, ..., GLn-1 的奇数薄膜晶体管 TFT 与第一到第 m-1 条数据线 DL1, DL3, ..., DLm-1 连接，连接到奇数栅极线 GL1, GL3, ..., GLn-1 的偶数薄膜晶体管 TFT 与第二到第 m 条数据线 DL2, DL4, ..., DLm 连接。相反，连接到偶数栅极线 GL2, GL4, ..., GLn 的奇数薄膜晶体管 TFT 与第二到第 m 条数据线 DL2, DL4, ..., DLm 连接，连接到偶数栅极线 GL2, GL4, ..., GLn 的偶数薄膜晶体管 TFT 与第一到第 m-1 条数据线 DL1, DL3, ..., DLm-1 连接。

[0034] 这种薄膜晶体管 TFT 响应于来自各条栅极线 GL1 ~ GLn 的扫描信号，并选择性地给各个液晶盒施加来自各条数据线 DL1 ~ DLm 的数据信号。每个液晶盒都驱动像素电极与公共电极之间的液晶，调整液晶的光透射率。

[0035] 栅极驱动器 104 顺序地给栅极线 GL1 ~ GLn 供给扫描信号，以便驱动与各条栅极线 GL 连接的薄膜晶体管 TFT。

[0036] 数据驱动器 106 将一条水平线的视频数据转换为视频信号，该视频信号为模拟信号。此外，在给栅极线 GL 施加扫描信号的一个水平同步周期期间，数据驱动器 106 给数据线 DL1 ~ DLm 施加一条水平线的视频信号。在该情形中，数据驱动器 106 以列反转方式给数据线 DL1 ~ DLm 施加视频信号。

[0037] 更具体地说，数据驱动器 106 在一个帧周期期间给奇数数据线和偶数数据线供给

具有彼此相反极性的视频信号。此外,为了给根据数据线布置成 Z 字形的液晶盒施加视频信号,在每一水平同步周期期间,数据驱动器 106 原样地施加视频信号或者在施加视频信号之前将视频信号向右侧移动一个通道(channel)。换句话说,数据驱动器 106 以列反转方式驱动,且在每一水平同步周期,在视频信号的原始位置或向右移动了一个通道此后施加视频信号,由此以点反转方式驱动根据数据线 DL1 ~ DLm 布置成 Z 字形的液晶盒。

[0038] 图 2 是表示图 1 中的部分“A”的电路的示意图。图 3 是详细表示图 1 中的部分“A”的示意图。如图 2 和 3 中所示,第一到第四像素区域 P1 到 P4 由第一和第二栅极线 GL1 和 GL2 以及与第一和第二栅极线 GL1 和 GL2 交叉的第一到第三数据线 DL1 到 DL3 确定。

[0039] 更具体地说,第一像素区域 P1 由第一栅极线 GL1 以及与第一栅极线 GL1 交叉的第一和第二数据线 DL1 和 DL2 确定。第二像素区域 P2 由第一栅极线 GL1 以及与第一栅极线 GL1 交叉的第二和第三数据线 DL2 和 DL3 确定。类似地,第三像素区域 P3 由第二栅极线 GL2 以及第一和第二数据线 DL1 和 DL2 确定。第四像素区域 P4 由第二栅极线 GL2 以及与第二栅极线 GL2 交叉的第二和第三数据线 DL2 和 DL3 确定。

[0040] 在第一到第四像素区域 P1 到 P4 的每一个上,形成有薄膜晶体管 TFT 和与薄膜晶体管 TFT 连接的像素电极 128。在第一到第四像素区域 P1 到 P4 的每一个上形成有公共电极 130。尽管如图中所示在第一到第四像素区域 P1 到 P4 的每一个上以“U”型形成公共电极 130,但可以以各种形状调整公共电极 130,只要其能与像素电极 128 一起形成电场。形成在第一像素区域 P1 上的薄膜晶体管 TFT 与第一数据线 DL1 电连接。形成在第二和第三像素区域 P2 和 P3 上的每个薄膜晶体管 TFT 与第二数据线 DL2 电连接。形成在第四像素区域 P4 上的薄膜晶体管 TFT 与第三数据线 DL3 电连接。

[0041] 如上所述,连接到第一栅极线 GL1 的薄膜晶体管 TFT 与就在像素电极 128 左侧的第一和第二数据线 DL1 和 DL2 连接。另一方面,连接到第二栅极线 GL2 的薄膜晶体管 TFT 与就在像素电极 128 右侧的第二和第三数据线 DL2 和 DL3 连接。

[0042] 形成在第三和第四像素区域 P3 和 P4 上的像素电极 128 与第一栅极线 GL1 重叠。形成在第一和第二像素区域 P1 和 P2 上的像素电极 128 不与任何栅极线重叠,因为在与第一和第二像素区域 P1 和 P2 的顶边缘相邻的顶部区域上没有形成栅极线。

[0043] 形成在第一到第四像素区域 P1 到 P4 上的每个薄膜晶体管都包括形成成为从各条栅极线 GL 突出的栅极电极 110、形成成为与栅极电极 110 重叠的有源层 112、以及与有源层 112 相对形成的源极电极和漏极电极 114 和 116。源极电极 114 形成成为从各条数据线 DL 突出,漏极电极 116 通过接触孔 H 与各个像素电极 128 电连接。尽管如图中所示有源层 112 以与源极电极和漏极电极 114 和 116 相对的岛结构形成,但有源层 112 可形成成为与各条栅极线 GL 的从中突出栅极电极 110 的部分重叠,以便补偿在薄膜晶体管 TFT 的栅极电极和源极电极 110 和 114 之间产生的寄生电容 Cgs。

[0044] 在其上形成有这种薄膜晶体管 TFT 的阵列基板(没有示出)与包括滤色器和黑矩阵(没有示出)的滤色器基板(没有示出)组合。在阵列基板与滤色器基板之间形成液晶层(没有示出)。在该情形中,在与每个薄膜晶体管 TFT 相对的滤色器基板上形成有如图 4A 所示的第一柱状衬垫料 136,以便保持阵列基板与滤色器基板之间的盒间隙。此外,在与栅极线 GL 一部分相对的滤色器基板上形成有第二柱状衬垫料 138。

[0045] 因为第一柱状衬垫料 136 是保持盒间隙的柱状衬垫料,所以在滤色器基板上形成

具有适当尺寸的形成柱状衬垫料,以便与薄膜晶体管 TFT 接触。因为与薄膜晶体管 TFT 相对形成,所以第一柱状衬垫料 136 以 Z 字形图案布置在滤色器基板上。

[0046] 在与栅极线 GL 相对的滤色器基板上形成具有适当尺寸的第二柱状衬垫料 138,以便与阵列基板分隔开薄膜晶体管的厚度(即由于形成薄膜晶体管 TFT 而导致的覆盖台阶)。这样,第二柱状衬垫料 138 可保持阵列基板与滤色器基板之间的盒间隙,即使外力挤压包括组合的阵列基板和滤色器基板的液晶面板。

[0047] 如上所述,与奇数数据线 DL1, DL3, ..., DLm-1 连接的像素电极 128 和与偶数数据线 DL2, DL4, ..., DLm 连接的像素电极 128 接收具有不同极性的视频信号。因此,与第一和第三数据线 DL1 和 DL3 连接的第一和第四像素区域 P1 和 P4 上的像素电极 128 接收正极性(+)的视频信号,而与第二数据线 DL2 连接的第二和第三像素区域 P2 和 P3 上的像素电极 128 接收负极性(-)的视频信号。

[0048] 第一到第四像素区域 P1 到 P4 上的像素电极 128 形成为与相邻数据线 DL1 和 DL2 隔开固定的距离。为了解释方便,将详细描述第一像素区域 P1 上的像素电极 128 和与像素电极 128 相邻的第一和第二数据线 DL1 和 DL2。

[0049] 图 5 是表示沿图 3 的线 B-B' 截取的剖面的剖面图。如图 5 中所示,在基板 100 上形成公共电极 130,在具有公共电极 130 的基板 100 上形成绝缘层 132。在具有绝缘层 132 的基板 100 上,形成第一和第二数据线 DL1 和 DL2。此外,在具有第一和第二数据线 DL1 和 DL2 的基板 100 上形成钝化(或保护)层 134,在钝化层 134 上形成像素电极 128。

[0050] 在第一数据线 DL1 与像素电极 128 之间会产生第一寄生电容 Cdp1,在第二数据线 DL2 与像素电极 128 之间会产生第二寄生电容 Cdp2。在该情形中,因为第一数据线 DL1 和像素电极 128 之间的距离(此后称作“第一距离 d1”)与第二数据线 DL2 和像素电极 128 之间的距离(此后称作“第二距离 d2”)不同,所以在第一和第二电容 Cdp1 和 Cdp2 之间会产生容量差(即偏差)。由第一和第二距离 d1 和 d2 的不同导致的容量差用下面的方程来表达。

[0051] [方程 1]

$$[0052] \quad Q_1 = \frac{W \cdot d}{\rho \cdot L} \times (V_{data(+)} - V_{pxl}) \int_0^{1frame} dt$$

$$[0053] \quad Q_2 = C_{dpL} \cdot V_{(Data(-)-pxl)}$$

[0054] 在该方程中,“Q₁”是第一电荷量,“W”是沟道层的宽度,“d”是 a-Si:H 的厚度,“ρ”是薄膜晶体管 TFT 的电阻率,“Q₂”是第二电荷量。

[0055] 第一电荷量 Q₁ 对应于由来自薄膜晶体管 TFT 的电流的泄漏导致的电荷的量,第二电荷量 Q₂ 是指由在数据线 DL 和像素电极 128 之间存在的寄生电容 Cdp 导致的电荷的量。

[0056] 在第一像素区域 P1 的情形中,第二电荷量 Q₂ 变为由像素电极 128 和第二数据线 DL2 之间存在的第二寄生电容 Cdp2 导致的电荷的量。第一电荷量 Q₁ 由沟道层的宽度和薄膜晶体管 TFT 的有源层 112 中的 a-Si:H 的厚度以及薄膜晶体管 TFT 的电阻率确定。

[0057] 如果第一和第二电荷量 Q₁ 和 Q₂ 彼此相等,则由于来自晶体管 TFT 的电流的泄漏而充在第一像素区域 P1 的像素电极 128 中的视频信号的变化被像素电极 128 与第二数据线 DL2 的耦合现象抵消(补偿)。这来自于如下事实,即施加到第二数据线 DL2 的视频信号

具有与充在像素电极 128 中的视频信号相反的极性。因此,可将泄漏电流对充在第一像素区域 P1 的像素电极 128 中的视频信号的影响最小化。

[0058] 鉴于此,必需以这样的方式设计第一和第二寄生电容 Cdp1 和 Cdp2,即能够使第一电荷量 Q_1 与第二电荷量 Q_2 相同。根据第一数据线 DL1 与像素电极 128 之间的第一距离 d1 和第二数据线 DL2 与像素电极 128 之间的第二距离 d2 可适当确定第一和第二寄生电容 Cdp1 和 Cdp2 的电容量。

[0059] 实际上,不对称地确定第一和第二距离 d1 和 d2,从而第一寄生电容 Cdp1 的电容量小于第二寄生电容 Cdp2 的电容量。另一方面,与第一距离 d1 相比,第二距离 d2 可以较窄,以便使第二寄生电容 Cdp2 的电容量大于第一寄生电容 Cdp1 的电容量。这样,第二寄生电容 Cdp2 的第二电荷量对应于(或等于)由薄膜晶体管 TFT 的泄漏电流导致的第一电荷量。因此,可将薄膜晶体管 TFT 的泄漏电流最小化。

[0060] 如此,本实施例的液晶面板能使由薄膜晶体管 TFT 的泄漏电流导致的第一电荷量等于充在第二寄生电容 Cdp2 中的第二电荷量。该第二寄生电容 Cdp2 位于像素电极 128 和接收与第一数据线 DL1 上的视频信号不同极性的视频信号的第二数据线 DL2 之间。因此,液晶面板可将薄膜晶体管 TFT 的泄漏电流最小化。

[0061] 此外,因为薄膜晶体管 TFT 的泄漏电流被最小化,所以即使以 z 反转方式驱动,本实施例的 LCD 也能够防止由像素区域之间的泄漏电流差产生的串扰现象。

[0062] 另一方面,如果不对称地设计第一数据线 DL1 和像素电极 128 之间的第一距离 d1 以及第二数据线 DL2 和像素电极 128 之间的第二距离 d2,则由于设计偏差,在制造工艺中出现困难。

[0063] 图 6 是表示图 1 中所示像素区域的另一实施例的电路图。图 7 是详细表示图 6 中所示的像素区域的布局的示图。除了像素电极 228 之外,图 6 和 7 中所示的第一到第四像素区域 P1 到 P4 具有与图 2 和 3 中所示的像素区域相同的构造。像素电极 228 和与各个薄膜晶体管 TFT 连接的数据线 DL 重叠。由相同的参考数字表示具有与图 2 和 3 中的那些部件相同的名称、功能、操作和效果的图 6 和 7 的部件。此外,因为从图 2 和 3 的描述很容易理解,所以将省略与图 6 和 7 的部件相关的重叠功能、操作和效果信息。

[0064] 像素电极 228 分别形成在第一到第四像素区域 P1 到 P4 上。此外,每个像素电极 228 和与在各个像素区域 P1 ~ P4 上形成的薄膜晶体管 TFT 连接的数据线 DL 部分重叠。

[0065] 更具体地说,第一像素区域 P1 上的像素电极 228 与第二数据线 DL2 部分重叠,第二像素区域 P2 上的像素电极 228 与第三数据线 DL3 部分重叠。相反,第三像素区域 P3 上的像素电极 228 与第一数据线 DL1 部分重叠,第四像素区域 P4 上的像素电极 228 与第二数据线 DL2 部分重叠。

[0066] 为了解释方便,将详细描述第一像素区域 P1。

[0067] 形成在第一像素区域 P1 上的像素电极 228 与形成在其左侧的第一数据线隔开第一距离 d1,与形成在其右侧的第二数据线 DL2 隔开第二距离 d2。此外,第一像素区域 P1 上的像素电极 228 与第二数据线 DL2 部分重叠。第一距离 d1 形成为与第二距离 d2 相同。这样,在存在于像素电极 228 与第一数据线 DL1 之间的第一寄生电容 Cdp1 和存在于像素电极 228 与第二数据线 DL2 之间的第二寄生电容 Cdp2 之间产生电容量差。

[0068] 图 8 是显示沿图 7 的线 C-C' 的剖面的剖面图。参照图 7 和 8,第一数据线 DL1 和

像素电极 228 彼此隔开第一距离 d_1 , 第二数据线 DL2 和像素电极 228 彼此隔开第二距离 d_2 。第一和第二距离彼此相等。

[0069] 换句话说, 形成在像素电极 228 左侧的第一数据线 DL1 和形成在像素电极 228 右侧的第二数据线 DL2 以相同的距离对称布置。因此, 如果像素电极 228 不与第二数据线 DL2 重叠, 则在第一数据线 DL1 和像素电极 228 之间产生的第一寄生电容 C_{dp1} 具有与在第二数据线 DL2 和像素电极 228 之间产生的第二寄生电容 C_{dp2} 相同的电容量。

[0070] 图 9 是显示沿图 7 的线 D-D' 的剖面的剖面图。如图 7 和 9 中所示, 第一数据线 DL1 和像素电极 228 彼此隔开第一距离 d_1 。另一方面, 像素电极 228 形成为延伸到第二数据线 DL2 的一部分并与第二数据线 DL2 的该部分重叠。据此, 在存在于第一数据线 DL1 和像素电极 220 之间的第一寄生电容 C_{dp1} 与存在于第二数据线 DL2 和像素电极 220 之间的第二寄生电容 C_{dp2} 之间产生电容量差。

[0071] 除了像素电极 228 与第二数据线 DL2 部分重叠之外, 像素电极 228 与第一和第二数据线 DL1 和 DL2 隔开相同的距离。换句话说, 可以按照如下方式设计第一和第二数据线 DL1 和 DL2 以及像素电极 228, 即第一数据线 DL1 和像素电极 228 之间的第一距离 d_1 与第二数据线 DL2 和像素电极 228 之间的第二距离 d_2 相同。因为像素电极 228 与第二数据线 DL2 部分重叠, 所以与在第一数据线 DL1 和像素电极 228 之间产生的第一寄生电容 C_{dp1} 相比, 在第二数据线 DL2 和像素电极 228 之间产生的第二寄生电容 C_{dp2} 具有较大的电容量。因此, 第二寄生电容 C_{dp2} 的第二电荷量对应于 (或等于) 由薄膜晶体管 TFT 的泄漏电流导致的第一电荷量。结果, 可将薄膜晶体管 TFT 的泄漏电流最小化。

[0072] 这样, 本实施例的液晶面板能够使由薄膜晶体管 TFT 的漏电流导致的第一电荷量等于充在第二寄生电容 C_{dp2} 中的第二电荷量。该第二寄生电容 C_{dp2} 位于像素电极 228 和接收与第一数据线 DL1 上的视频信号不同极性的视频信号的第二数据线 DL2 之间。因此, 液晶面板可将薄膜晶体管 TFT 的泄漏电流最小化。

[0073] 此外, 因为薄膜晶体管 TFT 的泄漏电流被最小化, 所以即使以 z 反转方式驱动, 本实施例的 LCD 也能够防止由像素区域之间的泄漏电流差产生的串扰现象。

[0074] 如图 10 中所示, 黑色被显示在液晶显示面板 102 的中心部分, 该液晶面板的多个像素区域用这样的方式设计, 即像素电极 228 和不与各个薄膜晶体管 TFT 连接的数据线 DL 部分重叠, 以及除了重叠部分外, 像素电极 228 与像素区域内的数据线隔开相同的距离。灰色 (即灰颜色) 被显示在液晶面板 102 除中心部分之外的外围部分。在该情形中, 给形成在液晶面板 102 的外围部分的数据线 DL 施加灰色的视频信号, 给形成在液晶面板 102 的中心部分的数据线 DL 施加黑色的视频信号。

[0075] 图 11 是表示用于图 10 的液晶面板的驱动电压的波形图。如图 11 所示, 扫描信号 SP 顺序地施加给布置在液晶面板 102 上的栅极线 GL, 导通与各条栅极线 GL 连接的薄膜晶体管。这样, 位于液晶面板 102 第一区域①处的数据线 DL 反复给各个像素电极 228 施加灰色的视频信号, 而位于液晶面板 102 第二区域②处的数据线 DL 交替地给各个像素电极 228 施加灰色和黑色的视频信号。因此, 在液晶面板 102 的中心部分显示黑色, 在液晶面板 102 除中心部分的外围部分显示灰色。像这种情况, 如图 11 所示, 液晶面板 102 的第一区域①的电压均方根值 (V_{rms}) 与液晶面板 102 的第二区域②的电压均方根值 (V_{rms}) 变得相似。这是由于如下的事实, 即像素电极和不与各个薄膜晶体管 TFT 连接的数据线部分地重叠,

一个像素区域内由薄膜晶体管 TFT 导致的泄漏电流的电荷量与在像素电极和不与该薄膜晶体管连接的数据线之间的寄生电容中充的电荷量变得相似。因此,可将液晶面板的薄膜晶体管 TFT 的泄漏电流最小化。然后,在第一区域①的薄膜晶体管 TFT 和第二区域②的薄膜晶体管 TFT 之间产生的泄漏电流差变得相似,第一区域①的电压均方根值 (V_{rms}) 与第二区域②的电压均方根值 (V_{rms}) 变得相似。

[0076] 当显示这种图案时,现有技术的液晶面板在与接收黑色的视频信号的数据线 DL 连接的薄膜晶体管和与接收灰色的视频信号的数据线 DL 连接的薄膜晶体管之间产生泄漏电流差。最后,在施加黑色的视频信号的区域中产生垂直串扰。

[0077] 另一方面,本实施例的液晶面板能够使由一个像素区域内的薄膜晶体管 TFT 导致的泄漏电流的电荷量与在像素电极和不与该晶体管连接的数据线之间存在的寄生电容中充的电荷量相等。因此,液晶面板可将薄膜晶体管的泄漏电流最小化。这是由于像素电极和不与各个薄膜晶体管 TFT 连接的数据线部分地重叠的缘故。该重叠部分在位于一个像素区域内的像素电极和其左侧及右侧的数据线之间的寄生电容之间产生了电容量差。

[0078] 换句话说,即使给其中心部分施加黑色的视频信号,本实施例的液晶面板 102 在其第一和第二区域①和②之间也不产生泄漏电流差。因此,本实施例的液晶面板 102 能够防止诸如垂直串扰这样的图像质量下降。

[0079] 图 12 是表示沿像素电极和不与薄膜晶体管连接的数据线之间的间隔的串扰产生数量的实验图。图 12 表示了当像素电极和数据线之间的距离逐渐增加时和当该距离逐渐减小时垂直串扰产生数量的变化。

[0080] 当在单个像素区域内像素电极和不与薄膜晶体管 TFT 连接的数据线之间的距离逐渐增加时,垂直串扰 (C/T) 产生数量增加。如果该距离逐渐减小,则反过来垂直串扰 (C/T) 产生数量减小。然而,当该距离减小到小于 $1.4\ \mu\text{m}$ 时,垂直串扰 (C/T) 产生数量再次变大。

[0081] 鉴于此,可根据方程 1 和实验图适当确定在单个像素区域内像素电极和不与薄膜晶体管 TFT 连接的数据线之间的距离。这样,以下述方式设计本实施例的液晶面板,即像素电极与在其左侧及右侧的数据线之间的距离在单个像素区域内。于是,像素区域之间的泄漏电流差可被最小化,而且垂直串扰产生数量可被最小化。

[0082] 如上所述,根据本发明实施例的液晶面板和装有该液晶面板的 LCD 不对称地形成像素电极和在其左侧和右侧的数据线之间的距离,显著地减小了数据线之间的泄漏电流差。于是,垂直串扰现象被最小化。此外,液晶面板和 LCD 可提高图像质量。

[0083] 尽管仅仅针对上述实施例有限地解释了本发明,但本领域普通技术人员应当理解,本发明并不限于这些实施方式,而是应理解为在不脱离本发明的精神的情况下,各种变化或修改是可能地。因此,本发明的范围应当仅由所附权利要求及其等价物确定。

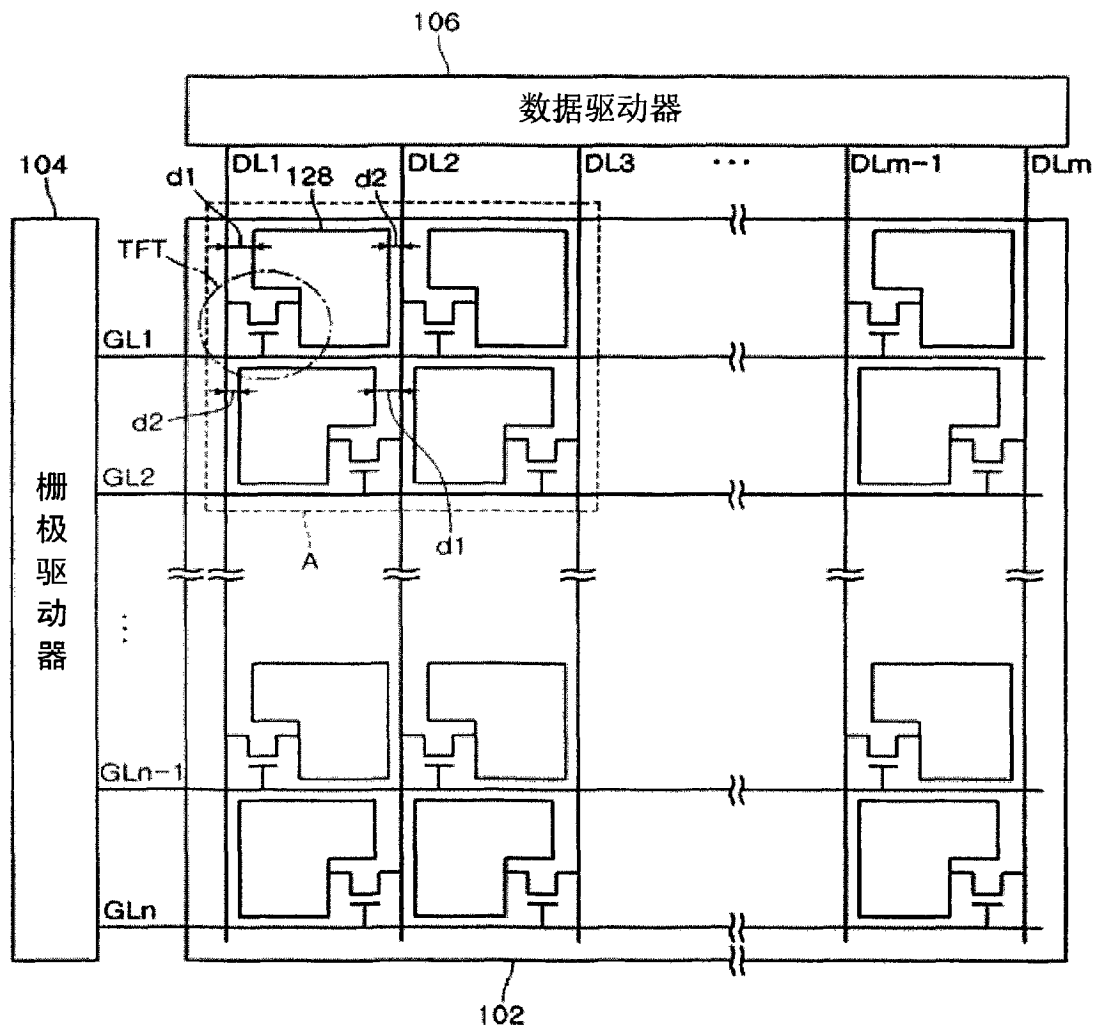


图 1

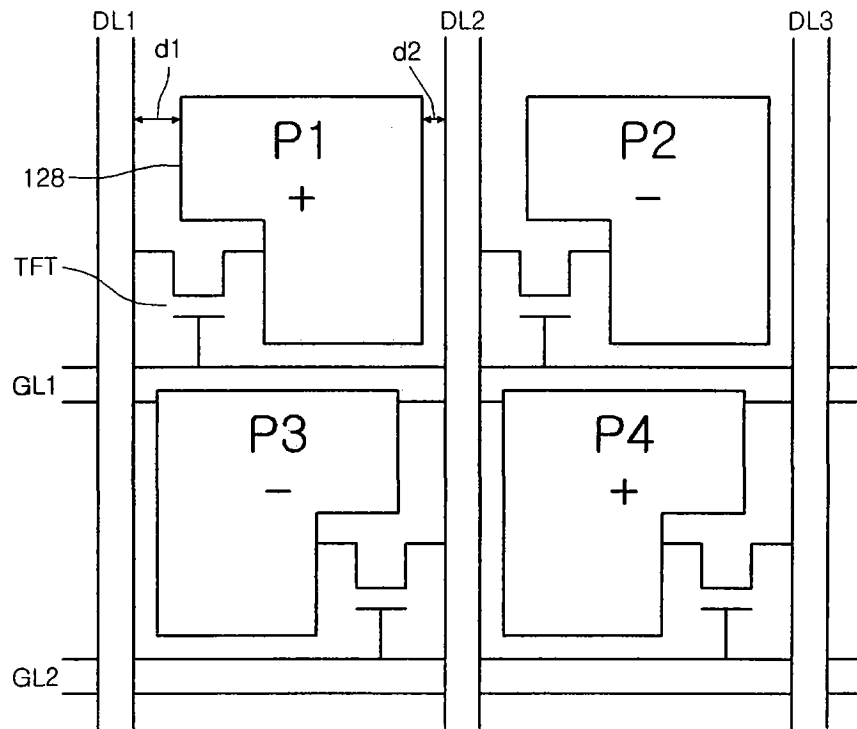


图 2

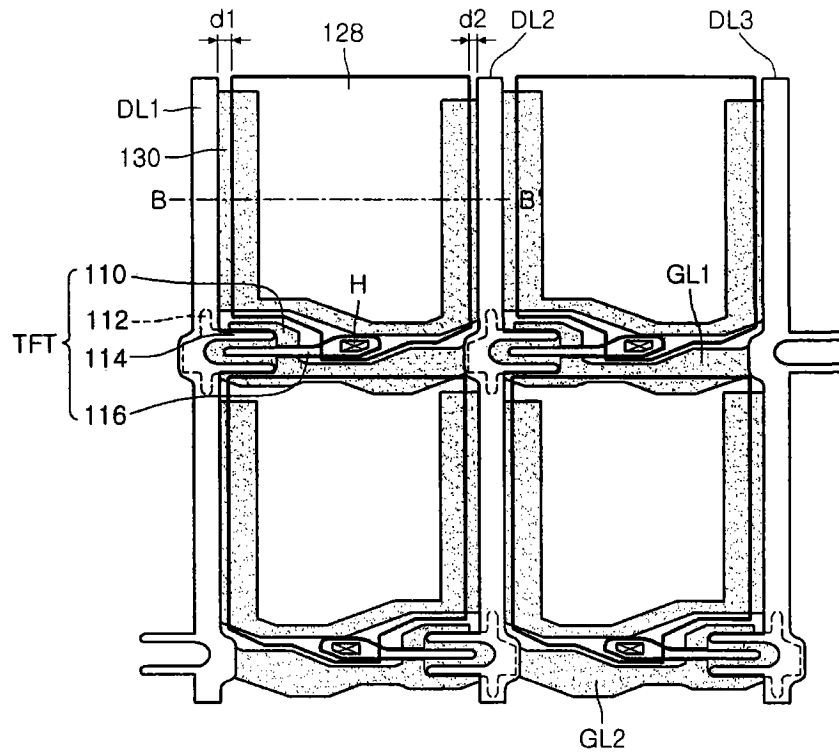


图 3

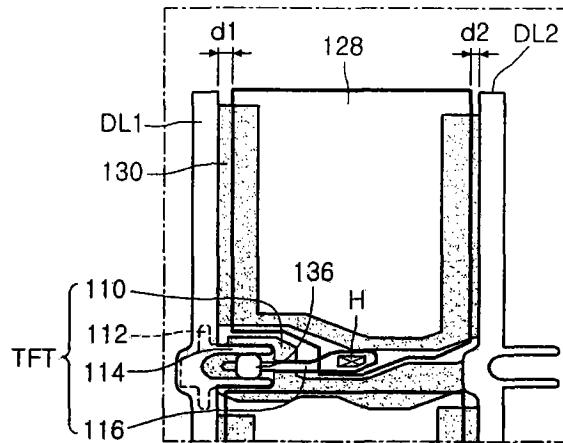


图 4A

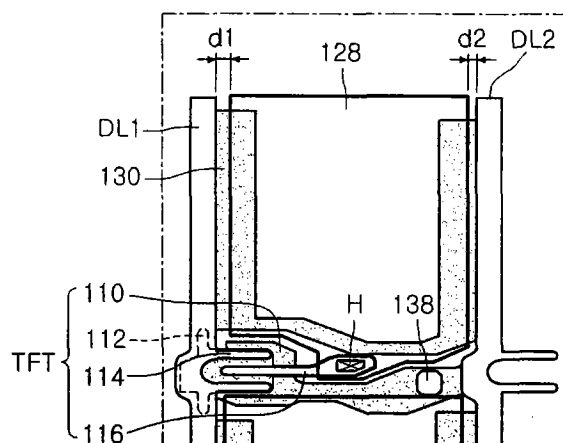


图 4B

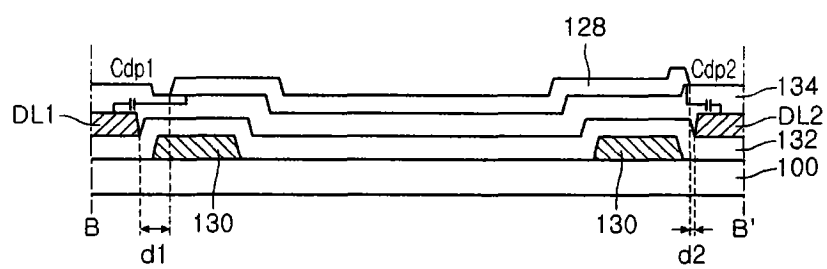


图 5

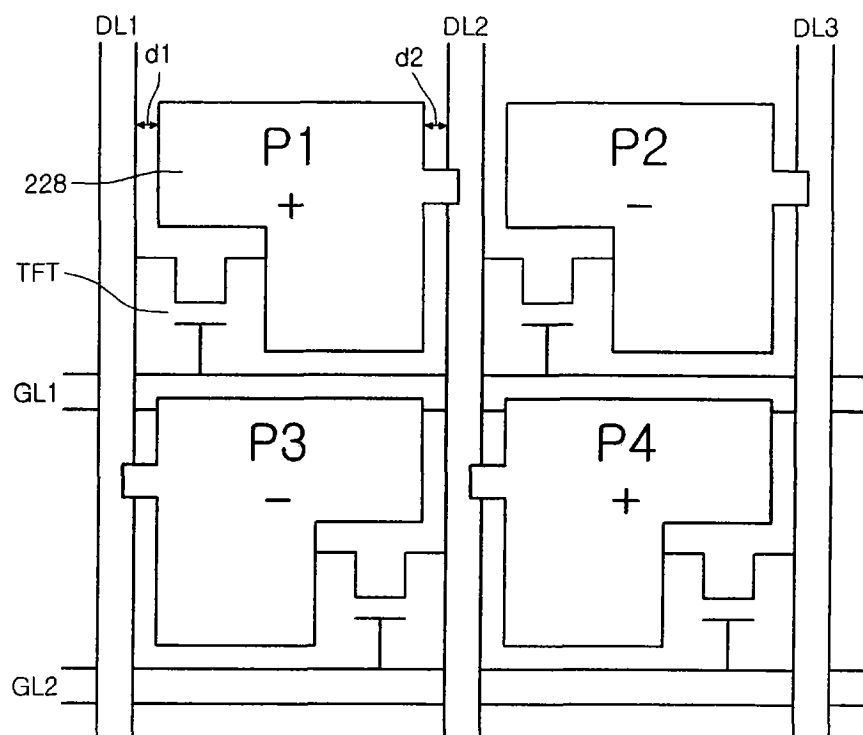


图 6

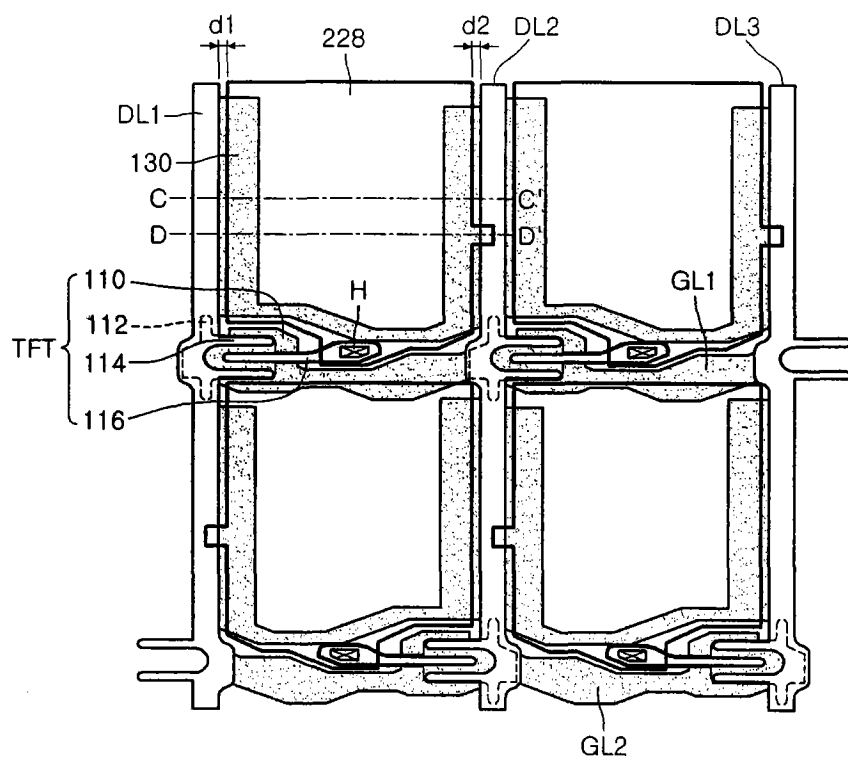


图 7

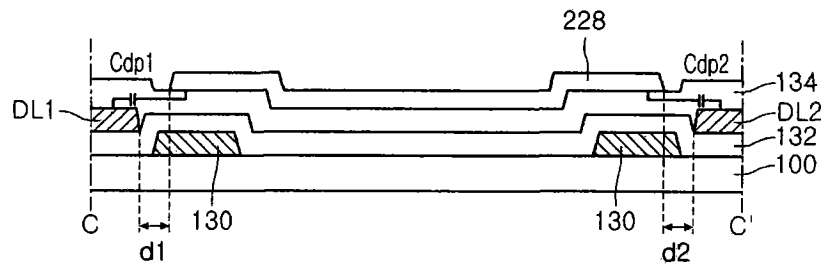


图 8

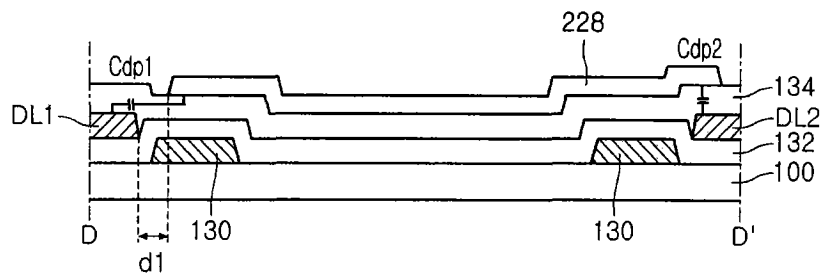


图 9

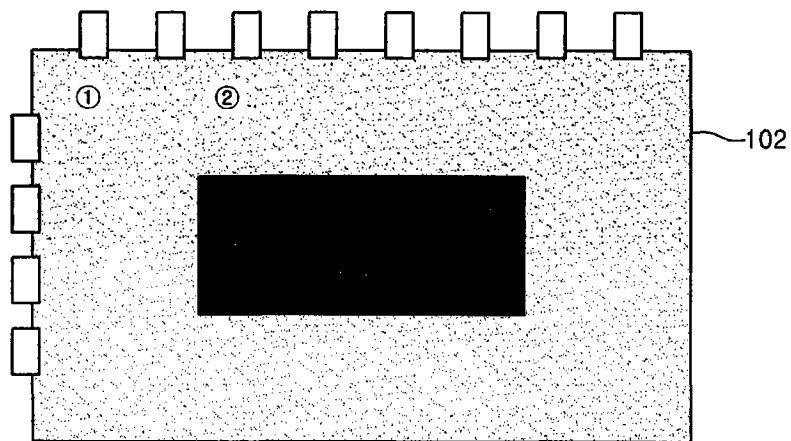


图 10

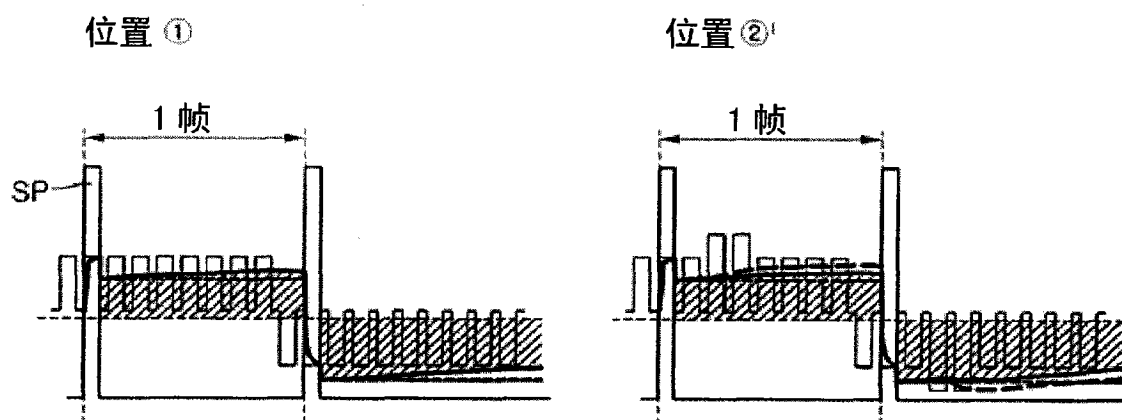


图 11

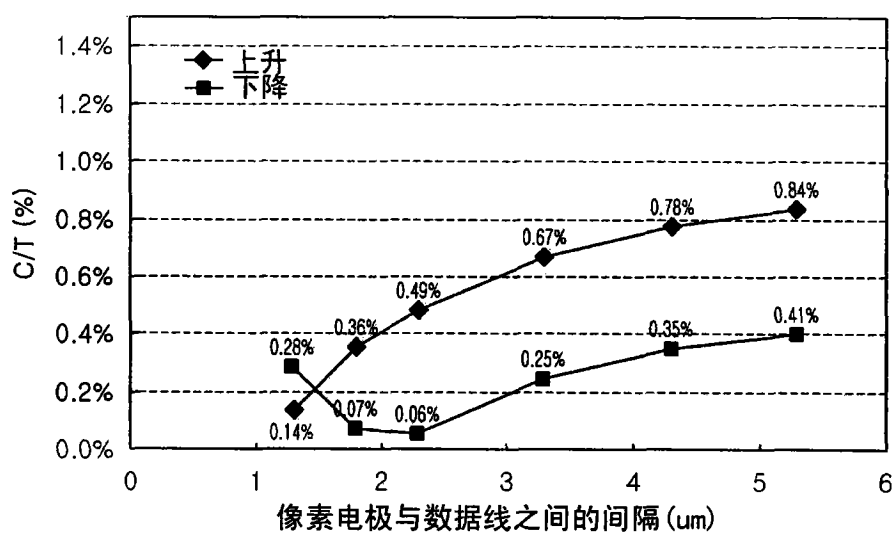


图 12

专利名称(译)	液晶面板及装有该液晶面板的液晶显示器		
公开(公告)号	CN101685230B	公开(公告)日	2012-05-02
申请号	CN200910165429.5	申请日	2009-08-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	南喆 许胜皓		
发明人	南喆 许胜皓		
IPC分类号	G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136286		
代理人(译)	徐金国 钟强		
优先权	1020080093152 2008-09-23 KR		
其他公开文献	CN101685230A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种图像质量提高的液晶面板和装有该液晶面板的液晶显示器(LCD)。所述液晶面板和LCD使得在单个像素区域内不对称地形成在像素电极和不与薄膜晶体管连接的数据线之间的距离以及在所述像素电极和另一数据线之间的另一距离。因此，可将垂直串扰最小化，并可进一步提高图像质量。

