

(12) 发明专利

(10) 授权公告号 CN 101566770 B

(45) 授权公告日 2011.02.09

(21) 申请号 200810187271.7

(22) 申请日 2008.12.19

(30) 优先权数据

10-2008-0038195 2008.04.24 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 李相浹 李镇石

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/13(2006.01)

H01L 27/12(2006.01)

H01L 21/84(2006.01)

审查员 范保虎

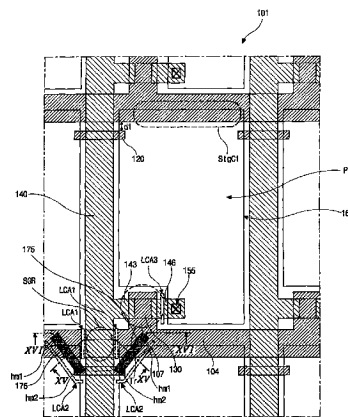
权利要求书 3 页 说明书 12 页 附图 24 页

(54) 发明名称

液晶显示设备的阵列基板及其制造方法

(57) 摘要

一种液晶显示设备的阵列基板,包括在基板上沿第一方向的栅极线;与所述栅极线交叉以限定像素区域的数据线;修复图案,其具有在所述数据线两端的岛形并与所述栅极线隔开第一距离,所述修复图案被设置成对应于所述栅极线和所述数据线的交叉部分;在所述像素区域中并与所述栅极线和所述数据线连接的薄膜晶体管;和在所述像素区域中并与所述薄膜晶体管连接的像素电极。



1. 一种液晶显示设备的阵列基板,包括:
在基板上沿第一方向的栅极线;
与所述栅极线交叉以限定像素区域的数据线;
修复图案,其具有在所述数据线两端的岛形并与所述栅极线隔开第一距离,所述修复图案被设置成对应于所述栅极线和所述数据线的交叉部分;
在所述像素区域中并与所述栅极线和所述数据线连接的薄膜晶体管;和
在所述像素区域中并与所述薄膜晶体管连接的像素电极,
其中,当在所述栅极线和所述数据线之间产生电短路时,在所述栅极线和所述数据线的其中产生电短路的交叉部分两侧处的栅极线的部分与所述交叉部分电气地断开。
2. 根据权利要求1所述的基板,其中,所述修复图案形成在与所述栅极线相同的层上并由与所述栅极线相同的材料形成。
3. 根据权利要求2所述的基板,进一步包括沿所述第一方向的存储线和沿所述数据线从所述存储线延伸的存储图案,其中所述存储线和所述存储图案的每一个都形成在与所述栅极线相同的层上并由与所述栅极线相同的材料形成,并且所述存储线和所述存储图案的每一个都被设置在所述像素区域中。
4. 根据权利要求3所述的基板,其中,所述修复图案与所述存储图案的端部隔开大约3微米到大约5微米的第二距离。
5. 根据权利要求3所述的基板,其中,所述像素电极与所述存储线和所述存储图案的每一个重叠,从而形成在所述像素电极与所述存储线和所述存储图案的每一个之间的具有绝缘层的存储电容器。
6. 根据权利要求1所述的基板,进一步包括:
第一沟槽,其暴露所述的在所述栅极线和所述数据线的其中产生电短路的交叉部分两侧处的栅极线的部分;
暴露所述修复图案的两端的第二沟槽;
在所述第一沟槽中的金属材料的第一接触图案;
在所述第二沟槽中的金属材料的第二接触图案;和
连接所述第一接触图案和所述第二接触图案的金属材料的连接图案。
7. 根据权利要求6所述的基板,其中,所述像素电极沿所述连接图案的周边具有中断部分,从而所述像素电极的一部分与所述像素电极的其他部分电气地隔离。
8. 根据权利要求7所述的基板,其中,与所述栅极线和所述数据线的其中产生电短路的交叉部分连接的所述薄膜晶体管的漏极电极具有中断部分,从而与所述像素连接的像素电极与所述薄膜晶体管电气地隔离。
9. 根据权利要求1所述的基板,其中,所述修复图案的每一端与所述栅极线连接。
10. 根据权利要求9所述的基板,其中,所述修复图案从所述栅极线延伸,从而所述栅极线具有两路通道。
11. 根据权利要求1所述的基板,其中,所述第一距离为大约3微米到大约5微米。
12. 一种液晶显示设备的阵列基板,包括:
在基板上沿第一方向的栅极线;
与所述栅极线交叉以限定以矩阵形状布置的第一到第四像素区域的数据线,所述矩阵

形状被所述栅极线划分为第一和第二行,并被所述数据线划分为第一和第二列;

修复图案,其具有在所述数据线两端的岛形并与所述栅极线隔开,所述修复图案在所述第二行第一列的第三像素区域和第二行第二列的第四像素区域上延伸;

在所述第一行第二列的第二像素区域中并与所述栅极线和所述数据线连接的薄膜晶体管;和

在所述第二像素区域中并与所述薄膜晶体管连接的像素电极,

其中当在所述栅极线和所述数据线的交叉部分处产生电短路时,所述栅极线的第一部分与所述交叉部分电气地断开,所述栅极线的第一部分分别对应于所述交叉部分的两侧,且所述修复图案的两端与所述栅极线的第二部分电连接,每个所述第二部分对应于所述第一部分的外侧。

13. 根据权利要求 12 所述的基板,其中,所述第三和第四像素区域的每一个中的像素电极的一部分与所述第三和第四像素区域的每一个中的所述像素电极的另一部分电气地断开。

14. 根据权利要求 12 所述的基板,其中,使用激光束切割所述薄膜晶体管的一部分,从而将所述像素电极与所述薄膜晶体管电气地断开。

15. 一种液晶显示设备的阵列基板,包括:

在基板上沿第一方向的包括第一和第二栅极线的栅极线,其中所述第二栅极线从所述第一栅极线分路,从而所述栅极线具有两路通道;

与所述栅极线交叉以限定以矩阵形状布置的第一到第四像素区域的数据线,所述矩阵形状被所述栅极线划分为第一和第二行,并被所述数据线划分为第一和第二列;

在所述第一行第二列的第二像素区域中并与所述栅极线和所述数据线连接的薄膜晶体管;

在所述第二像素区域中并与所述薄膜晶体管连接的像素电极,

其中当在所述栅极线和所述数据线的交叉部分处产生电短路时,所述栅极线的第一部分与所述交叉部分电气地断开,所述栅极线的第一部分分别对应于所述交叉部分的两侧,并切割所述薄膜晶体管的一部分,从而将所述像素电极与所述薄膜晶体管电气地断开。

16. 一种制造液晶显示设备的阵列基板的方法,包括:

在基板上形成沿基板的栅极线和具有岛状棒形的修复图案,所述修复图案平行于所述栅极线并与所述栅极线隔开;

形成与所述栅极线和所述修复图案交叉的数据线,通过所述栅极线和所述数据线交叉来限定矩阵形状的第一到第四像素区域,且所述矩阵形状被所述栅极线划分为第一和第二行,并被所述数据线划分为第一和第二列,其中所述修复图案在第二行第一列的第三像素区域和第二行第二列的第四像素区域上延伸;

形成在第一行第二列的所述第二像素区域中并与所述栅极线和所述数据线连接的薄膜晶体管;

形成在所述第二像素区域中并与所述薄膜晶体管连接的像素电极;

当在所述栅极线和所述数据线的交叉部分处产生电短路时,将第一激光束照射到所述栅极线的第一部分上,从而所述交叉部分与所述栅极线电气地断开,所述栅极线的第一部分分别对应于所述栅极线和所述数据线的交叉部分的两侧;

将第二激光束照射到所述栅极线的第二部分和修复图案的两端上,从而形成暴露所述栅极线的第二部分的第一沟槽和暴露所述修复图案的两端的第二沟槽,所述栅极线的第二部分的每一个都对应于所述第一部分的外侧;

通过使用第三激光束的化学气相沉积 (CVD) 修复装置在每个第一沟槽中形成第一接触图案,并在每个第二沟槽中形成第二接触图案;以及

通过所述 CVD 修复装置形成连接所述第一接触图案和所述第二接触图案的连接图案。

17. 根据权利要求 16 所述的方法,进一步包括将所述第一激光束照射到薄膜晶体管的一部分上,从而将所述像素电极与所述薄膜晶体管电气地断开。

18. 根据权利要求 16 所述的方法,进一步包括将所述第一激光束照射到沿所述连接图案的周边在所述第三和第四像素区域的每一个中的像素电极上,从而将在所述第三和第四像素区域的每一个中的像素电极的一个部分与在所述第三和第四像素区域的每一个中的像素电极的其他部分电气地断开。

19. 一种制造液晶显示设备的阵列基板的方法,包括:

在基板上沿第一方向形成包括第一和第二栅极线的栅极线,其中所述第二栅极线从所述第一栅极线分路,从而所述栅极线具有两路通道;

形成与所述栅极线交叉以限定以矩阵形状布置的第一到第四像素区域的数据线,所述矩阵形状被所述栅极线划分为第一和第二行,并被所述数据线划分为第一和第二列;

形成在所述第一行第二列的所述第二像素区域中并与所述栅极线和所述数据线连接的薄膜晶体管;

形成在所述第二像素区域中并与所述薄膜晶体管连接的像素电极;以及

当在所述栅极线和所述数据线的交叉部分处产生电短路时,将激光束照射到所述栅极线的分别对应于所述交叉部分两侧的部分以及薄膜晶体管的一部分上,从而分别将所述栅极线和所述数据线的交叉部分和所述像素电极与所述栅极线和所述薄膜晶体管电气地断开。

液晶显示设备的阵列基板及其制造方法

[0001] 本申请要求 2008 年 4 月 24 提交的韩国专利申请 No. 2008-0038195 的优先权, 将其完全包括在这里并作为参考。

技术领域

[0002] 本发明涉及一种液晶显示设备, 且更为具体地说涉及一种具有修复图案的液晶显示 (LCD) 设备的阵列基板和制造该阵列基板的方法。

背景技术

[0003] 现有的液晶显示 (LCD) 设备使用液晶分子的光学各向异性和偏振特性。作为它们的细且长的形状的结果, 液晶分子具有明确的取向方向。可通过在液晶分子两端施加电场来控制液晶分子的取向方向。换句话说, 当电场的强度或方向变化时, 液晶分子的取向也变化。因为由于液晶分子的光学各向异性, 入射光根据液晶分子的取向而折射, 所以可通过控制光透射率显示图像。

[0004] LCD 设备包括其中形成公共电极的上基板、其中形成像素电极的下基板和夹在它们之间的液晶层。上基板和下基板分别被称作滤色器基板和阵列基板。通过在公共电极和像素电极之间引起的垂直电场驱动液晶层, 从而 LCD 设备的光透射率和孔径比极好。

[0005] 因为包括薄膜晶体管 (TFT) 作为开关元件的被称作有源矩阵 LCD (AM-LCD) 设备的 LCD 设备具有较高的分辨率和显示移动图像的极好特性, 所以已经广泛使用 AM-LCD 设备。

[0006] 图 1 是现有技术的 LCD 设备的分解透视图。LCD 设备包括第一和第二基板 12 和 22 以及液晶层 30。第一和第二基板 12 和 22 彼此面对, 且液晶层 30 夹在它们之间。

[0007] 第一基板 12 包括栅极线 14、数据线 16、TFT “Tr” 和像素电极 18。包括这些元件的第一基板 12 被称作阵列基板 10。栅极线 14 和数据线 16 彼此交叉, 从而在栅极线和数据线 14 和 16 之间形成一区域, 且将该区域定义为像素区域 “P”。TFT “Tr” 形成在栅极线和数据线 14 和 16 之间的交叉部分处, 且像素电极 18 形成在像素区域 “P” 中并与 TFT “Tr” 相连接。

[0008] 第二基板 22 包括黑色矩阵 25、滤色器层 26 和公共电极 28。包括这些元件的第二基板 22 被称作滤色器基板 20。黑色矩阵 25 具有覆盖第一基板 12 的非显示区域, 如栅极线 14、数据线 16 和 TFT “Tr” 的栅格形状。滤色器层 26 包括第一、第二和第三子滤色器 26a, 26b 和 26c。子滤色器 26a, 26b 和 26c 中的每个都具有红色、绿色和蓝色 R, G 和 B 中的一个并与每个像素区域 “P” 相对应。公共电极 28 形成在黑色矩阵 25 和滤色器层 26 上并覆盖第二基板 22 的整个表面。

[0009] 尽管没有示出, 但为了防止液晶层 30 泄漏, 沿第一和第二基板 12 和 22 的边缘形成密封图案。在第一基板 12 与液晶层 30 之间以及在第二基板 22 与液晶层 30 之间形成第一和第二取向层。在第一和第二基板 12 和 22 的外表面上形成偏振器。

[0010] LCD 设备包括与第一基板 12 的外表面相对以向液晶层 30 提供光的背光组件。当向栅极线 14 施加扫描信号以控制 TFT “Tr” 时, 将数据信号通过数据线 16 施加到像素电极

18,从而在像素电极和公共电极 18 和 28 之间产生电场。然后,该电场使液晶导通,结果,LCD 设备使用来自背光组件的光产生图像。

[0011] 图 2 是现有技术的 LCD 设备的阵列基板的一部分的平面图。在图 2 中,在阵列基板 10 上形成多条栅极线 14。每条栅极线 14 彼此隔开。尽管没有示出,但在栅极线 14 的一端处形成用于连接到外部驱动电路基板的栅极焊盘。

[0012] 在阵列基板 10 上形成与栅极线 14 交叉以限定像素区域 P 的数据线 16。在数据线 16 的一端处形成用于连接到外部驱动电路基板(没有示出)的栅极焊盘(没有示出)。

[0013] 在栅极线和数据线 14 和 16 的交叉部分处形成包括栅极电极 15、半导体层 40、源极电极 43 和漏极电极 47 的薄膜晶体管(TFT)Tr。在每个像素区域 P 中形成像素电极 18。像素电极 18 与 TFT Tr 连接。像素电极 18 与栅极线 14 重叠,从而形成存储电容器 StgC 以保持当前电压直到施加下一信号到像素电极 18 中。

[0014] 通过四个或五个掩模处理形成上述阵列基板 10。例如,每个掩模处理都包括在材料层上形成光致抗蚀剂(PR)层的步骤、使用掩模曝光 PR 层的步骤、显影 PR 层以形成 PR 图案的步骤、使用 PR 图案作为蚀刻掩模蚀刻所述材料层的步骤以及剥离 PR 图案的步骤。结果,通过至少二十五个步骤获得阵列基板 10。在这些步骤期间,当金属颗粒附着到栅极线 14、数据线 16 或 TFT Tr 时,由于静电或金属颗粒,存在电短路或电断路的问题。结果,将电压连续输入到像素电极 18 中或者没有电压输入到像素电极 18 中。就是说,不能控制像素电极 18 的开或关状态。当在栅极线 14 或数据线 16 中存在这些问题时,沿相应栅极线 14 或数据线 16 的所有像素区域 P 总是具有开或关状态。

[0015] 根据它们的尺寸和分辨率,LCD 设备具有几万到几百万个像素区域。当在所有这些像素区域中都要求具有理想的条件时,具有大量的损失成本。因此,容忍(吸收)LCD 设备中的一些缺陷像素。然而,当在栅极线和数据线 14 和 16 的交叉部分处产生电短路问题时,在与相应的栅极线和数据线 14 和 16 连接的所有像素区域中存在亮点或暗点问题,从而 LCD 设备是不可用的。这可被称作线缺陷。另一方面,当在一个或几个像素中具有缺陷时,LCD 设备是可用的。这被称作点缺陷。

[0016] 近来,为了满足改进高质量显示图像的要求,在缺陷像素中进行修复处理。就是说,在具有点缺陷的 LCD 设备中要求修复处理。更具体地说,在没有施加电压期间显示白色图像并在施加最大电压期间显示黑色图像的正常白色模式 LCD 设备中,因为总是显示白色图像的缺陷像素显著突出,所以需要用于将缺陷像素变为总是显示黑色图像的像素的修复处理。就是说,需要将白色缺陷像素变为黑色缺陷像素。需要将缺陷像素变为总是显示黑色图像的像素的修复处理的原因是,白色像素在黑色基底中更加突出。因此,通过将白色缺陷像素修复为黑色缺陷像素而不修复黑色缺陷像素,可提供可用的 LCD 设备。

[0017] 图 3 是显示现有技术的用于 LCD 设备的阵列基板的修复处理的平面图。在图 3 中,当在正常白色模式 LCD 设备的阵列基板的像素区域 P 中具有白色缺陷时,通过将激光照射到切割线 CL 上而将 TFT Tr 与像素电极 18 断开,且通过将激光照射到连接部分 CP 上而将与栅极线 14 的一部分重叠的像素电极 18 的一部分电连接到所述栅极线 14 的一部分,从而将电压连续施加到像素区域 P 中的像素电极 18。结果,像素区域 P 具有黑色缺陷状态。

[0018] 另一方面,当在正常黑色模式 LCD 设备的阵列基板的像素区域中具有白色缺陷时,通过将激光照射到切割线 CL 上而将 TFT 与像素电极断开且不将像素电极连接到栅极

线,从而没有电压施加到像素区域中的像素电极。结果,像素区域 P 具有黑色缺陷状态。

[0019] 然而,上面的修复处理对于点缺陷是可用的,但不可用于线缺陷。因此,不能修复具有线缺陷的 LCD 设备,从而降低了生产率,且增加了损失成本和生产成本。

发明内容

[0020] 因此,本发明涉及一种阵列基板及其制造方法,其基本上克服了由于现有技术的限制和缺点所导致的一个或多个问题。

[0021] 在下面的描述中将部分列出本发明的其它特征和优点,且一部分从下面的描述将变得显而易见,或者可从本发明的实践领会到。通过所写说明书及其权利要求以及附图中特别指出的结构可实现和获得本发明的目的和其它优点。

[0022] 为了获得这些和其它的优点,根据本发明的目的,如这里具体表示和广义地描述的,液晶显示设备的阵列基板包括在基板上沿第一方向的栅极线;与所述栅极线交叉以限定像素区域的数据线;修复图案,其具有在所述数据线两端的岛形并与所述栅极线隔开第一距离,所述修复图案被设置成对应于所述栅极线和所述数据线的交叉部分;在所述像素区域中的与所述栅极线和所述数据线连接的薄膜晶体管;和在所述像素区域中的与所述薄膜晶体管连接的像素电极。

[0023] 在本发明的另一方面中,液晶显示设备的阵列基板包括在基板上沿第一方向的栅极线;与所述栅极线交叉以限定以矩阵形状布置的第一到第四像素区域的数据线,所述矩阵形状被所述栅极线划分为第一和第二行,并被所述数据线划分为第一和第二列;修复图案,其具有在所述数据线两端的岛形并与所述栅极线隔开,所述修复图案在所述第二行第一列中的第三像素区域和第二行第二列中的第四像素区域上延伸;在所述第一行第二列中的第二像素区域中的与所述栅极线和所述数据线连接的薄膜晶体管;和在所述第二像素区域中的与所述薄膜晶体管连接的像素电极,其中当在所述栅极线和所述数据线的交叉部分处产生电短路时,所述栅极线的第一部分与所述交叉部分电气地断开,所述第一部分分别对应于所述交点部分的两侧,且所述修复图案的两端与所述栅极线的第二部分电连接,每个所述第二部分对应于所述第一部分的外侧。

[0024] 在本发明的另一方面中,液晶显示设备的阵列基板包括在基板上沿第一方向的包括第一和第二栅极线的栅极线,其中所述第二栅极线从所述第一栅极线分路,从而所述栅极线具有两路通道;与所述栅极线交叉以限定以矩阵形状布置的第一到第四像素区域的数据线,所述矩阵形状被所述栅极线划分为第一和第二行,且被所述数据线划分为第一和第二列;在所述第一行第二列的第二像素区域中的与所述栅极线和所述数据线连接的薄膜晶体管;和在所述第二像素区域中的与所述薄膜晶体管连接的像素电极,其中当在所述栅极线和所述数据线的交叉部分处产生电短路时,所述栅极线的第一部分与所述交叉部分电气地断开,所述第一部分分别对应于所述交叉部分的两侧,并切割所述薄膜晶体管的一部分,从而将所述像素电极与所述薄膜晶体管电气地断开。

[0025] 在本发明的另一方面中,制造液晶显示设备的阵列基板的方法包括沿基板形成栅极线和在所述基板上具有岛状棒形的修复图案,所述修复图案平行于所述栅极线并与所述栅极线隔开;形成与所述栅极线和所述修复图案交叉的数据线,通过所述栅极线和所述数据线交叉限定以矩阵形状的第一到第四像素区域,所述矩阵形状被所述栅极线划分为第一

和第二行,并被所述数据线划分为第一和第二列,其中所述修复图案在第二行第一列的第三像素区域和第二行第二列的第四像素区域上延伸;在第一行第二列的所述第二像素区域中形成与所述栅极线和所述数据线连接的薄膜晶体管;在所述第二像素区域中形成与所述薄膜晶体管连接的像素电极;当在所述栅极线和所述数据线的交叉部分处产生电短路时,将第一激光束照射到所述栅极线的第一部分上,从而所述交叉部分与所述栅极线电气地断开,所述第一部分分别对应于所述栅极线和所述数据线的交叉部分的两侧;将第二激光束照射到所述栅极线的第二部分和修复图案的两端,从而形成暴露所述栅极线的第二部分的第一沟槽和暴露所述修复图案的两端的第二沟槽,每个所述第二部分都对应于所述第一部分的外侧;通过使用第三激光束的化学气相沉积(CVD)修复装置在每个第一沟槽中形成第一接触图案,并在每个第二沟槽中形成第二接触图案;以及通过所述CVD修复装置形成连接所述第一接触图案和所述第二接触图案的连接图案。

[0026] 在本发明的另一方面中,制造液晶显示设备的阵列基板的方法包括在基板上沿第一方向形成包括第一和第二栅极线的栅极线,其中所述第二栅极线从所述第一栅极线分路,从而所述栅极线具有两路通道;形成与所述栅极线交叉以限定以矩阵形状布置的第一到第四像素区域的数据线,所述矩阵形状被所述栅极线划分为第一和第二行,并被所述数据线划分为第一和第二列;在所述第一行第二列的所述第二像素区域中形成与所述栅极线和所述数据线连接的薄膜晶体管;在所述第二像素区域中形成与所述薄膜晶体管连接的像素电极;以及当在所述栅极线和所述数据线的交叉部分处产生电短路时,将激光束照射到所述栅极线的分别对应于所述交叉部分两侧的部分以及薄膜晶体管的一部分上,从而分别将所述栅极线和所述数据线的交叉部分和所述像素电极与所述栅极线和所述薄膜晶体管电气地断开。

[0027] 应当理解,前面一般的描述和下面详细的描述都是示范性的和解释性的,意在提供如权利要求所述的本发明的解释。

附图说明

[0028] 给本发明提供进一步理解并结合组成说明书一部分的附图图解了本发明的实施方式并与说明书一起用于解释本发明的原理。

[0029] 图1是现有技术的LCD设备的分解透视图;

[0030] 图2是现有技术的LCD设备的阵列基板的一部分的平面图;

[0031] 图3是显示现有技术的用于LCD设备的阵列基板的修复处理的平面图;

[0032] 图4是根据本发明第一实施例的LCD设备的阵列基板的一部分的平面图;

[0033] 图5是根据本发明第二实施例的LCD设备的阵列基板的一部分的平面图;

[0034] 图6是沿图4的线VI-VI所取的截面图;

[0035] 图7是沿图4的线VII-VII所取的截面图;

[0036] 图8是根据本发明第三实施例的LCD设备的阵列基板的一部分的平面图;

[0037] 图9是根据本发明第四实施例的LCD设备的阵列基板的一部分的平面图;

[0038] 图10A到10D是显示图5中的阵列基板的一个像素区域的制造处理的截面图;

[0039] 图11A到11D是显示沿图5的线XI-XI所取的部分的制造处理的截面图;

[0040] 图12A到12D是显示沿图5的线XII-XII所取的部分的制造处理的截面图;

- [0041] 图 13 是显示在根据本发明第五实施例的修复处理之后的阵列基板的一部分的平面图；
- [0042] 图 14A 到 14D 是显示在图 13 中的阵列基板上的修复处理的平面图；
- [0043] 图 15A 到 15D 是显示沿图 13 中的线 XV-XV 所取的部分的修复处理的截面图；
- [0044] 图 16A 到 16D 是显示沿图 13 中的线 XVI-XVI 所取的部分的修复处理的截面图；
- [0045] 图 17 是显示在根据本发明第六实施例的修复处理之后的阵列基板的一部分的平面图。

具体实施方式

[0046] 现在详细描述本发明的实施例,在附图中图解了其实例。

[0047] 图 4 是根据本发明第一实施例的 LCD 设备的阵列基板的一部分的平面图。在图 4 中,在阵列基板 101 上形成多条栅极线 104。在阵列基板 101 上形成与栅极线 104 交叉以限定像素区域 P 的数据线 140。在栅极线 104 的一端处形成用于从外部驱动电路单元(没有示出)接收信号电压的栅极焊盘(没有示出),在数据线 140 的一端处形成用于从外部驱动电路单元(没有示出)接收信号电压的数据焊盘(没有示出)。

[0048] 包括栅极电极 107、半导体层 130、源极电极 143 和漏极电极 146 的薄膜晶体管(TFT)Tr 与栅极线和数据线 104 和 140 连接,该半导体层包含有源层(没有示出)和欧姆接触层(没有示出)。TFT Tr 被设置在每个像素区域 P 中。栅极电极 107 与栅极线 104 电连接,器而将半导体层 130 堆叠在栅极电极 107 上。源极电极和漏极电极 143 和 146 被设置在欧姆接触层上,源极电极 143 与数据线 140 电连接。在每个像素区域 P 中形成有像素电极 160。像素电极 160 与 TFT Tr 的漏极电极 146 电连接。

[0049] 此外,在像素区域 P 中形成第一存储电容器 STgC1,其包括作为第一存储电极的栅极电极 104 的一部分、作为第二存储电极的像素电极 160 的一部分以及作为电解质材料层的栅极绝缘层(没有示出)和钝化层(没有示出)。栅极绝缘层和钝化层被夹在第一和第二存储电极之间。

[0050] 沿栅极线 104 并与栅极线 104 靠近地形成修复图案 120。修复图案在相邻的两个像素区域 P 上延伸。修复图案 120 与相邻的两个像素区域 P 之间的数据线 140 交叉。修复图案 120 具有比数据线 140 大的宽度,从而修复图案 120 的两端突出到数据线 140 之外。修复图案 120 的突出端用于修复缺陷像素。因此,考虑修复处理,突出端具有最小的宽度。例如,每个突出端沿栅极线 104 具有大约 8 微米到大约 15 微米的宽度。

[0051] 修复图案 120 形成在与栅极线 104 相同的层上并由与栅极线 104 相同的材料形成。修复图案 120 沿栅极线 104 的长度方向具有棒形。考虑构图装置的尺寸,修复图案 120 距离与修复图案 120 最近的栅极线 104 最小距离 d1。例如,修复图案 120 与栅极线 104 的距离 d1 为大约 3 微米到大约 5 微米。修复图案 120 形成为具有最小尺寸的原因是,将由修复图案 120 导致的孔径比的降低最小化。此外,数据线 140 与修复图案 120 之间产生的寄生电容也被最小化。之后解释使用修复图案 120 的修复方法。

[0052] TFT Tr 具有各种结构。例如,源极电极的中心部分凹陷,使得在源极电极和漏极电极之间暴露的一部分有源层具有“U”或“C”形,且将漏极电极插入到源极电极的凹陷部分中。栅极电极从栅极线或栅极线的一部分突出。

[0053] 参照图 5,其是根据本发明第二实施例的 LCD 设备的阵列基板的一部分的平面图,在源极电极和漏极电极 143 和 146 之间的有源层的一部分具有“C”形。有源层的所述部分被称作沟道区域。在图 5 中,在基板 101 上形成栅极线 104 和存储线 113。栅极线和存储线 104 和 113 彼此隔开。栅极存储线 113 基本上平行于栅极线 104。在像素区域 P 中形成包括第一和第二存储图案 117a 和 117b 的存储图案 117。第一存储图案 117a 从存储线 113 的一端延伸以平行于左侧数据线 140,第二存储图案 117b 从存储线 113 的另一端延伸以平行于右侧数据线 140。在该情形中,存储线 113 以及第一和第二存储图案 117a 和 117b 用作第三存储电极,与存储线 113 以及第一和第二存储图案 117a 和 117b 重叠的像素电极 160 的一部分用作第四存储电极,从而以在第三和第四存储电极之间的绝缘层形成第二存储电容器 StgC2。如图 4 中所述,栅极电极 104 的一部分、像素电极 160 的一部分和电介质材料层构成第一存储电容器 StgC1。因此,阵列基板具有足够的存储电容。

[0054] 在根据本发明第二实施例的阵列基板 101 中,在两个相邻像素区域 P 两端设置修复图案 120。就是说,修复图案 120 在两个相邻像素区域 P 上延伸。修复图案 120 距离与修复图案 120 最近的栅极线 104 具有大约 3 微米到大约 5 微米的第一距离 d1。此外,修复图案 120 与每个第一和第二存储图案 117a 和 117b 的端部隔开大约 3 微米到大约 5 微米的第二距离 d2。将修复图案 120 设置在栅极线 104 与每个第一和第二存储图案 117a 和 117b 的端部之间。修复图案 120 距离栅极线 104、第一存储图案 117a 和第二存储图案 117b 具有基本上相同的距离。如果构图装置,例如曝光装置具有改进的尺寸,则第一和第二距离 d1 和 d2 可具有小于大约 3 微米的值。

[0055] 修复图案 120 具有小于等于数据线 140 两侧处的第一和第二存储图案 117a 和 117b 的外围线之间的距离的宽度。就是说,修复图案 120 的每个端部比每个第一和第二存储图案 117a 和 117b 的外围线更靠近数据线 140,从而防止孔径比下降。尽管没有示出,但面对阵列基板 101 的滤色器基板、以及夹在阵列基板 101 与滤色器基板之间的液晶层构成 LCD 设备。在该情形中,在滤色器基板上形成与栅极线 104、数据线 140 和其中形成 TFT Tr 的开关区域对应的黑色矩阵。考虑对准裕度,黑色矩阵具有比每条栅极线 104 和数据线 140 大的宽度。没有被黑色矩阵覆盖的区域被定义为实际孔径区域。黑色矩阵不仅覆盖数据线 140,而且还覆盖存储图案 117。当修复图案 120 具有比数据线 140 两侧处的第一和第二存储图案 117a 和 117b 的外围线之间的距离更大的宽度,从而修复图案 120 突出到第一和第二存储图案 117a 和 117b 之外时,由于修复图案 120 的突出部分,所以孔径比减小。因此,修复图案 120 具有小于等于数据线 140 两侧处的第一和第二存储图案 117a 和 117b 的外围线之间的距离的宽度,从而修复图案 120。

[0056] 图 6 是沿图 4 的线 VI-VI 所取的横截面图,图 7 是沿图 4 的线 VII-VII 所取的横截面图。在像素区域 P 中限定其中形成 TFT Tr 的开关区域 TrA。此外,在基板 101 上限定其中形成修复图案 120 的修复区域 RA 和其中形成第一存储电容器 StgC1 的存储区域 StgA。

[0057] 参照图 4,6 和 7,在基板 101 上形成栅极线 104。在开关区域 TrA 中,在基板 101 上形成从栅极线 104 延伸或作为一部分栅极线 104 的栅极电极 107。棒形的修复图案 120 形成在靠近栅极线 104 的修复区域 RA 中。修复图案 120 可形成在与栅极线 104 和栅极电极 107 相同的层上并由与栅极线 104 和栅极电极 107 相同的材料形成。修复图案 120 距离栅极线 104 具有大约 3 微米到大约 5 微米的第一距离 d1。修复图案 120 具有岛形或岛状棒

形。存储区域 StgA 中的栅极线 104 用作第一存储电极 110。

[0058] 另一方面,在如图 5 中所示的根据本发明第二实施例的阵列基板中,进一步形成存储线 113(图 5 的)和包括第一和第二存储图案 117a 和 117b 的存储图案 117。存储线 113 沿栅极线 104 延伸,每个第一和第二存储图案 117a 和 117b(图 5 的)沿数据线 140 从存储线 113 延伸。在该情形中,修复图案 120 距离每个第一和第二存储图案 117a 和 117b 的端部具有大约 3 微米到大约 5 微米的第二距离 d_2 (图 5 的)。

[0059] 再次参照图 4,6 和 7,在栅极线 104、栅极电极 107 和修复图案 120 上形成栅极绝缘层 125。当如图 5 中所示在基板 101 上形成存储线 113 和存储图案 117 时,栅极绝缘层 125 还形成在存储线 113 和存储图案 117 上。尽管没有示出,但在栅极绝缘层 125 之前在基板 101 上形成与栅极线 104 的端部连接的栅极焊盘电极。

[0060] 在开关区域 TrA 中的栅极绝缘层 125 上形成半导体层 130,其包括本征无定形硅的有源层 130a 和掺杂质的无定形硅的欧姆接触层 130b。此外,在欧姆接触层 130b 上形成彼此隔开的源极电极和漏极电极 143 和 146。

[0061] 在栅极绝缘层 125 上形成数据线 140。数据线 140 与栅极线 104 交叉以限定像素区域 P,且数据线 140 与源极电极 143 连接。数据线 140 与修复图案 120 交叉。在栅极绝缘层 125 上形成与数据线 140 的端部连接的数据焊盘电极(没有示出)。在数据线 140 下设置包括第一和第二图案 133a 和 133b 的半导体图案 133。根据制造方法确定在数据线 140 下是否存在半导体图案 133。

[0062] 在源极电极和漏极电极 143 和 146 以及数据线 140 上形成包括漏极接触孔 155、栅极焊盘接触孔(没有示出)和数据焊盘接触孔(没有示出)的钝化层 150。漏极接触孔 155 暴露漏极电极 146 的一部分,数据焊盘接触孔暴露数据焊盘电极。栅极焊盘接触孔经由栅极绝缘层 125 暴露栅极焊盘电极。

[0063] 在钝化层 150 上形成透明导电材料的像素电极 160。像素电极 160 通过漏极接触孔 155 与漏极电极 146 接触并延伸到存储区域 StgA 中,从而与栅极线 104 的一部分重叠。在存储区域 StgA 中的像素电极 160 的重叠部分用作第二存储电极 163。就是说,像素电极 160 的一部分与前一栅极线 104 的一部分重叠。作为第一存储电极 110 的栅极线 104 的重叠部分、作为第二存储电极 163 的像素电极 160 的重叠部分、以及在第一和第二存储电极 110 和 163 之间的电介质材料层,如栅极绝缘层 125 和钝化层 150 构成第一存储电容器 StgC1。尽管像素电极 160 与修复图案 120 的一部分重叠,但像素电极 160 可与修复图案 120 隔开。

[0064] 参照图 5,像素电极 160 还与存储线 113 和存储图案 117 重叠。作为第三存储电极的存储线 113 和存储图案 117 的重叠部分、作为第四存储电极的像素电极 160 的重叠部分以及在第三和第四存储电极之间的电介质材料层,如栅极绝缘层 125 和钝化层 150 构成第二存储电容器 StgC2。

[0065] 返回参照图 4,6 和 7,在钝化层 150 上形成通过栅极焊盘接触孔与栅极焊盘电极接触的栅极辅助焊盘电极(没有示出)和通过数据焊盘接触孔与数据焊盘电极接触的数据辅助焊盘电极(没有示出)。栅极辅助焊盘电极和数据辅助焊盘电极每个都由与像素电极 160 相同的材料形成。

[0066] 当在上面阵列基板 101 的栅极线和数据线 104 和 140 中存在线缺陷,例如在栅极线和数据线 104 和 140 的交叉部分处存在电短路时,通过照射激光束切割栅极线 104 的各

部分,每个该部分都具有在栅极线和数据线 104 和 140 的交叉部分之外的位置。在相邻的两个像素区域 P 中进行该激光切割。同时,在包括与相应栅极线 104 连接的修复图案 120 的像素区域中,使用激光束沿修复图案和将通过化学气相沉积 (CVD) 方法形成的连接图案 (没有示出) 的周边切割与相应修复图案 120 重叠的像素电极 160 和与相应像素电极 160 重叠的栅极线 104。沿所述周边切割像素电极 160 和栅极线 104 的原因是在不与修复图案 120 重叠的像素电极 160 与修复图案和连接图案的每一个之间的电连接。

[0067] 接下来,通过 CVD 处理在像素电极 160 的一部分上形成连接图案 (没有示出)。通过激光切割将像素电极 160 的其中形成连接图案的部分电气地隔离。所述连接图案与修复图案 120 的端部和栅极线 104 的一部分连接。栅极线 104 的其中与所述连接图案连接的部分在栅极线 104 的切割线之外。由于所述连接图案,在电短路产生部分两侧处的栅极线 104 与修复图案 120 电连接,从而可将线缺陷变为一个像素区域 P 中的点缺陷。

[0068] 当切割栅极线 104 的所述部分时,还切割与电短路产生部分连接的 TFT Tr 的漏极电极 146,从而将相应像素电极 160 与相应 TFT Tr 电气地断开。结果,相应的像素区域 P 具有黑色状态。可省略到漏极电极 146 中的切割处理。

[0069] 图 8 是根据本发明第三实施例的 LCD 设备的阵列基板的一部分的平面图。这里,解释与根据上面第一实施例的阵列基板不同的元件。

[0070] 根据第三实施例的阵列基板的主要特性在于栅极线。在根据第三实施例的阵列基板中没有修复图案 120 (图 4 的)。

[0071] 在图 8 中,栅极线 204 与数据线 240 交叉以限定像素区域 P。在每个像素区域 P 中形成 TFT Tr。TFT Tr 与栅极线和数据线 204 和 240 连接。除图 8 中所示的 TFT Tr 的形状之外,TFT Tr 还可具有“U”或“C”形。

[0072] 每个像素区域 P 中的像素电极通过漏极接触孔 255 与 TFT Tr 的漏极电极 246 连接并与前一栅极线 204 重叠。在栅极线和数据线 204 和 240 的端部分别形成栅极焊盘电极 (没有示出) 和数据焊盘电极 (没有示出)。栅极线 204 和像素电极 260 的重叠部分用作第一存储电容器 StgC1。

[0073] 栅极线 204 包括第一和第二栅极线 204a 和 204b。第一栅极线 204a 具有线性的棒形。第二栅极线 204b 对应于第一栅极线 204a 和数据线 240 的交叉部分。第二栅极线 204b 的一端与第一栅极线 204a 的一部分连接,第二栅极线 204b 的另一端与第一栅极线 204a 的另一部分连接。就是说,第一栅极线 204a 的一部分和另一部分与第一栅极线 204a 和数据线 240 的交叉部分的两个外侧位置对应,从而栅极线 204 具有与栅极线 204 和数据线 240 的交叉部分对应的孔 206。换句话说,栅极线 204 在栅极线 204 和数据线 240 的交叉部分处具有两路通道。

[0074] 参照图 9,其是根据本发明第四实施例的 LCD 设备的阵列基板的一部分的平面图,与图 8 中的阵列基板相比,在每个像素区域 P 中进一步形成存储线 213 和存储图案 217。存储线 213 基本上平行于栅极线 204。像素电极 260 与存储线 213 和存储图案 217 重叠,从而形成第二存储电容器 StgC2。

[0075] 参照图 8 和 9,当在第一和第二栅极线 204a 和 204b 之一与数据线 240 的交叉部分处产生电短路时,仅在产生电短路的栅极线 204a 或 204b 上进行激光切割处理,而没有修复图案形成处理。在第一栅极线 204a 与数据线 240 之间以及第二栅极线 204b 与数据线

240 之间的两个交叉部分处几乎没有电短路。因此,通过使用激光束将产生电短路的栅极线 204a 或 204b 电气地隔离,可克服线缺陷。

[0076] 之后,简要地解释根据本发明第二实施例的制造阵列基板的方法。并简要地解释根据其他实施例的制造阵列基板的方法。

[0077] 图 10A 到 10D 是显示图 5 中的阵列基板的一个像素区域的制造处理的截面图,图 11A 到 11D 是显示沿图 5 的线 XI-XI 所取的部分的制造处理的截面图,图 12A 到 12D 是显示沿图 5 的线 XII-XII 所取的部分的制造处理的截面图。在像素区域 P 中限定其中形成 TFT Tr 的开关区域 TrA。此外,在基板 101 上限定其中形成修复图案 120 的修复区域 RA 和其中形成第一和第二存储电容器 StgC1 和 StgC2 的存储区域 StgA。

[0078] 在图 10A, 11A 和 12A 中,在基板 101 上沉积第一金属材料,从而形成金属材料层(没有示出)。基板 101 可以是透明的。通过掩模处理将第一金属材料层构图,从而形成栅极线 104、设置在开关区域 TrA 中并与栅极线 104 连接的栅极电极 107、和与栅极线 104 的一端连接的栅极焊盘电极(没有示出)。所述掩模处理包括在第一金属材料层上形成光致抗蚀剂(PR)层的步骤、使用掩模曝光 PR 层的步骤、显影 PR 层以形成 PR 图案的步骤、使用 PR 图案作为蚀刻掩模蚀刻第一金属材料层的步骤以及剥离 PR 图案的步骤。

[0079] 同时,在基板 101 上形成由与栅极线 104 相同的材料形成的修复图案 120、存储线 113 和包括第一和第二存储图案 117a 和 117b 的存储图案 117。修复图案 120 平行于栅极线 104 并具有棒形。存储线 113 被设置在像素区域 P 中并基本上平行于栅极线 104。第一和第二存储图案 117a 和 117b 从存储线 113 的端部延伸。修复图案 120 被设置在栅极线 104 与存储图案 117 的一端之间。修复图案 120 距离栅极线 104 具有大约 3 微米到大约 5 微米的第一距离 d1,距离存储图案 117 的端部具有大约 3 微米到大约 5 微米的第二距离 d2。修复图案 120 具有小于等于相邻的第一和第二存储图案 117a 和 117b 的外围线之间的距离的宽度。所述相邻的第一和第二存储图案 117a 和 117b 被设置在之后将要形成的数据线的两侧。

[0080] 在第一和第三个实施例的阵列基板中省略了存储线和存储图案。在第二和第四个实施例中形成存储线和存储图案。此外,在第三和第四个实施例的阵列基板中省略修复图案。代替修复图案,第三和第四个实施例的阵列基板中的栅极线在栅极线和数据线的交叉部分处具有两路通道,从而克服线缺陷。

[0081] 接着,在其中形成栅极线、栅极电极、修复图案 120、存储线 113 和存储图案 117 的基板的整个表面上沉积无机绝缘材料,如氧化硅(SiO_2)和氮化硅(SiN_x),从而形成栅极绝缘层 125。

[0082] 在栅极绝缘层 125 上顺序形成本征无定形硅层(没有示出)、掺杂质的无定形硅层(没有示出)和第二金属材料层(没有示出)。通过折射曝光型或半色调曝光型的掩模处理将第二金属材料层曝光,从而形成在栅极绝缘层 125 上且在开关区域 TrA 中的本征无定形硅的有源层 130a,在有源层 130a 上的掺杂质的无定形硅的欧姆接触层 130b,在欧姆接触层 130b 上的源极电极 143,和在欧姆接触层 130b 上的漏极电极 146。源极电极和漏极电极 143 和 146 彼此隔开。有源层 130a 和欧姆接触层 130b 可被称作半导体层 130。同时,在栅极绝缘层 125 上形成与栅极线 104 交叉以限定像素区域 P 的数据线 140。数据线 140 还交叉修复图案 120。在栅极绝缘层 125 与数据线 140 之间设置包括第一和第二图案 133a

和 133b 的半导体图案 133。然而,根据制造处理,可省略半导体图案 133。就是说,如果在半导体层 130 上形成第二金属材料层并将其构图形成源极和漏极电极 143 和 146 以及数据线 140 之前,通过一个掩模处理形成半导体层 130,则可将数据线 140 直接设置在栅极绝缘层 125 上,而不用半导体图案 133。此外,同时在数据线的一端处形成数据焊盘电极(没有示出)。

[0083] 接着,在图 10C, 11C 和 12C 中,在其中形成源极电极 143 和漏极电极 146 的基板 101 的整个表面上沉积无机绝缘材料,从而形成钝化层 150。通过掩模处理将钝化层 150 构图,从而形成漏极接触孔 155、栅极焊盘接触孔(没有示出)和数据焊盘接触孔(没有示出)。漏极接触孔 155 暴露漏极电极 146 的一部分,且数据焊盘接触孔暴露数据焊盘电极。栅极焊盘接触孔经由栅极绝缘层 125 暴露栅极焊盘电极。为了形成栅极焊盘接触孔,通过掩模处理不仅将钝化层 150 构图,而且还将栅极绝缘层 125 构图。

[0084] 接着,在图 10D, 11D 和 12D 中,在其中形成漏极接触孔 155、栅极焊盘接触孔和数据焊盘接触孔(没有示出)的钝化层上沉积透明导电材料,例如氧化铟锡(ITO)或氧化铟锌(IZO),从而形成透明导电材料层(没有示出)。通过掩模处理将透明导电材料层构图,从而在每个像素区域 P 中形成像素电极 160。像素电极 160 通过漏极接触孔 155 与漏极电极 146 接触。像素电极 160 与前一栅极线 104、存储线 113 和存储图案 117 的每一个重叠。前一栅极线 104 和像素电极 160 的重叠部分在存储区域 StgA 中形成第一存储电容器 StgC1,且存储线 113 与像素电极 160 之间以及存储图案 117 与像素电极 160 之间的重叠部分在第二存储区域 StgA 中形成第二存储电容器 StgC2。在第一存储电容器 StgC1 中,前一栅极线 104 的重叠部分用作第一存储电极 110,像素电极 160 的重叠部分用作第二存储电极 163,且第一和第二存储电极 110 和 163 之间的栅极绝缘层 125 和钝化层 150 用作电介质材料层。在第二存储电容器 StgC2 中,存储线 113 和存储图案 117 的重叠部分用作第三存储电极,像素电极 160 的重叠部分用作第四存储电极 166,且第三存储电极和第四存储电极 116 之间的栅极绝缘层 125 和钝化层 150 用作电介质材料层。

[0085] 因为在根据第一和第三实施例的阵列基板中没有形成存储线和存储图案,所以不存在第二存储电容器。

[0086] 图 13 是显示在根据本发明第五实施例的修复处理之后的阵列基板的一部分的平面图,且图 14A 到 14D 是显示在图 13 中的阵列基板上的修复处理的平面图。图 15A 到 15D 是显示沿图 13 中的线 XV-XV 所取的部分的修复处理的截面图,且图 16A 到 16D 是显示沿图 13 中的线 XVI-XVI 所取的部分的修复处理的截面图。参照图 13 到 16D,解释根据本发明的阵列基板的修复处理。

[0087] 在图 13 中显示了其中在栅极线 104 和数据线 140 的交叉部分处产生电短路的情形。其中产生电短路的部分被定义为短路产生区域 SGR。将激光束照射在短路产生区域 SGR 两侧处的栅极线 104 的部分上,从而形成第一激光束照射区域 LCA1。通过所述激光束照射将短路产生区域 SGR 两侧处的栅极线 104 与短路产生区域 SGR 电气地断开。在栅极线 104 和修复图案 120 上分别形成第一和第二沟槽 hm1 和 hm2。第一沟槽 hm1 被设置在第一激光束照射区域 LCA1 的外侧上。就是说,第一激光束照射区域 LCA1 被设置在短路产生区域 SGR 与每个第一沟槽 hm1 之间。第二沟槽 hm2 被设置在修复图案 120 的两端。第一和第二沟槽 hm1 和 hm2 分别暴露栅极线 104 和修复图案 120。

[0088] 在第一和第二沟槽 hm1 和 hm2 中分别形成与栅极线 104 接触的第一接触图案 173(图 16C 的) 和与修复图案 120 接触的第二接触图案 174(图 16C 的)。就是说,以第一和第二接触图案 173 和 174 填充第一和第二沟槽 hm1 和 hm2。形成与第一和第二接触图案 173 和 174 接触的连接图案 175,从而栅极线 104 通过连接图案 175 与修复图案 120 电连接。

[0089] 在上述的阵列基板中,当在栅极线和数据线 104 和 140 的交叉部分处产生电短路时,将与其中产生电短路的交叉部分连接的栅极线 104 电气地断开。接着,通过连接图案 175 将在其中产生电短路的交叉部分两侧处的栅极线 104 的部分彼此电连接,从而克服由电短路导致的线缺陷。可将连接图案 175 直接形成在像素电极 160 上。因此,为了防止通过连接图案 175 而在栅极线 104 与像素电极 160 之间产生的电短路,在形成连接图案 175 之前,使用激光束沿修复图案 120 和连接图案 175 的周边切割与相应修复图案 120 重叠的像素电极 160 和与相应像素电极 160 重叠的栅极线 104。因为,像素电极 160 的其中形成连接图案 175 的部分与像素电极 160 的其他部分电气地断开,所以在栅极线 104 和像素电极 160 之间没有电短路。像素电极 160 的激光束照射区域被称作第二激光束照射区域 LCA2。

[0090] 此外,还将激光束照射到与栅极线和数据线 104 和 140 的产生电短路的交叉部分连接的 TFT Tr 的漏极电极 146 中的第三激光束照射区域 LCA3 上,从而将 TFT Tr 与像素电极 160 断开。因此,在由相应栅极线和数据线 104 和 140 限定的像素区域 P 中的像素电极 160 不接收图像信号,从而相应像素区域 P 具有黑色状态。结果,由栅极线和数据线 104 和 140 之间的电短路导致的线缺陷变为点缺陷。

[0091] 更详细地说,在以矩阵形状布置的四个像素区域 P 中,当在栅极线和数据线 104 和 140 的交叉部分处产生电短路时,处理在第一行第二列处的第二像素区域 P,从而变为黑色像素区域。每条栅极线和数据线 104 和 140 被设置在所述矩阵形状两端。使用在第二行第一列处的第三像素区域以及第二行第二列处的第四像素区域上设置的修复图案 120 进行修复处理。切割第二像素区域 P 中的漏极电极 146。

[0092] 参照图 14A, 15A 和 16A,在栅极线和数据线 104 和 140 之间其中产生电短路的基板 101 中,通过使用激光束照射单元将激光束照射到第一激光束照射区域 LCA1 上来切割栅极线 104 的各个部分,其中每个该部分都具有在栅极线和数据线 104 和 140 的交叉部分之外的位置。就是说,短路产生区域 SGR 与栅极线 104 电气地隔离。同时,通过将激光束照射到第三激光束照射区域 LCA3 上来切割漏极电极 146 的一部分,从而像素电极 160 具有与 TFTTr 电气地断开的状态。

[0093] 接着,在图 14B, 15B 和 16B 中,通过将激光束照射到第二激光束照射区域 LCA2 上,而沿修复图案 120 和将要形成的连接图案的周边切割与相应修复图案 120 重叠的像素电极 160 和与相应像素电极 160 重叠的栅极线 104,从而形成其使得像素电极 160 的一部分与像素电极 160 的其他部分电气地断开。

[0094] 接着,在图 14C, 15C 和 16C 中,通过照射激光束分别在栅极线 104 和修复图案 120 上形成第一和第二沟槽 hm1 和 hm2。第一沟槽被设置在第一激光照射区域 LCA1 的外侧上。就是说,第一激光束照射区域 LCA1 被设置在短路产生区域 SGR 与每个第一沟槽 hm1 之间。第二沟槽 hm2 被设置在修复图案 120 的两端。第一和第二沟槽 hm1 和 hm2 分别暴露栅极线 104 和修复图案 120。关于例如用于产生激光束的激光源、pocus、功率或照射持续时间的条件,用于形成第一和第二沟槽 hm1 和 hm2 的激光束与用于切割元件,例如栅极线 104 的激光

束不同。通过控制该条件,仅移除无机绝缘层或者移除无机绝缘层和有机绝缘层。因此,通过理想地控制该条件,形成暴露栅极线 104 的第一沟槽 hm1 和暴露修复图案 120 的第二沟槽 hm2。

[0095] 接着,通过使用激光束的化学气相沉积 (CVD) 修复装置 (没有示出),形成对应于第一沟槽 hm1 的第一接触图案 173 和对应于第二沟槽 hm2 的第二接触图案 174。分别以第一和第二接触图案 173 和 174 填充第一和第二沟槽 hm1 和 hm2。

[0096] 接着,在图 14D, 15D 和 16D 中,通过 CVD 修复装置在像素电极 160 上形成在栅极线 104 处连接第一接触图案 173 和在修复图案 120 处连接第二接触图案 174 的连接图案 175。连接图案 175 与第一和第二接触图案 173 和 174 接触。

[0097] 在 CVD 修复装置与基板 101 之间的气体条件下,通过从 CVD 修复装置将激光束照射到基板 101 上,气体与激光束发生反应,从而在气体中产生光学分解。结果,光学分解的气体沉积到基板 101 的其中照射激光束的部分上,从而形成每个连接图案 175 以及第一和第二接触图案 173 和 174。例如,气体可以是 $W(CO)_6$,且连接图案 175 由基于钨的材料形成。尽管通过与连接图案 175 不同的步骤形成第一和第二接触图案 173 和 174,但可通过相同步骤形成第一和第二接触图案 173 和 174 以及连接图案 175。

[0098] 应当精确地控制激光照射处理的条件,以通过 CVD 修复装置形成理想的图案。因为激光束的照射持续时间非常短,所以由 CVD 修复装置形成的连接图案 175 具有相对小的厚度,从而其中形成连接图案 175 的表面条件,尤其是台阶差是非常重要的因素。如果连接图案 175 形成在栅极线 104 或数据线 140 之上,则在连接图案 175 中可能存在中断部分,从而产生了另一缺陷。因此,在短路产生区域 SGR 两侧处的栅极线 104 的部分通过与栅极线 104 同一层上的且由与栅极线 104 相同的材料形成的修复图案 120 的环路电气地连接。

[0099] 另一方面,参照图 17,其是显示在根据本发明第六实施例的修复处理之后的阵列基板的一部分的平面图,在第一栅极线 204a 和数据线 240 的交叉部分处产生电短路。其中产生电短路的部分被定义为短路产生区域 SGR。如第三和第四实施例所述的,栅极线 204 包括第一和第二栅极线 204a 和 204b。栅极线 204 在栅极线和数据线 204 和 240 的交叉部分处具有两路通道。TFT 的沟道具有“U”形。

[0100] 在该情形中,第一和第二栅极线 204a 和 204b 每个都与数据线 240 交叉。因此,为了修复电短路问题,不需要使用 CVD 修复处理,而仅使用激光束进行断开或切割处理。栅极线 204 和漏极电极 246 的断开处理与图 14A 和 14B 中所述的上述处理相同。

[0101] 在本发明中,当在栅极线和数据线的交叉部分处产生电短路时,通过上述修复处理将线缺陷变为点缺陷,可克服电短路问题。结果,提高了生产率。

[0102] 在不脱离本发明精神或范围的情况下,在本发明中可进行各种修改和变化,这对于本领域技术人员来说是显而易见的。因而,本发明意在覆盖落入所附权利要求及其等价物范围内的本发明的修改和变化。

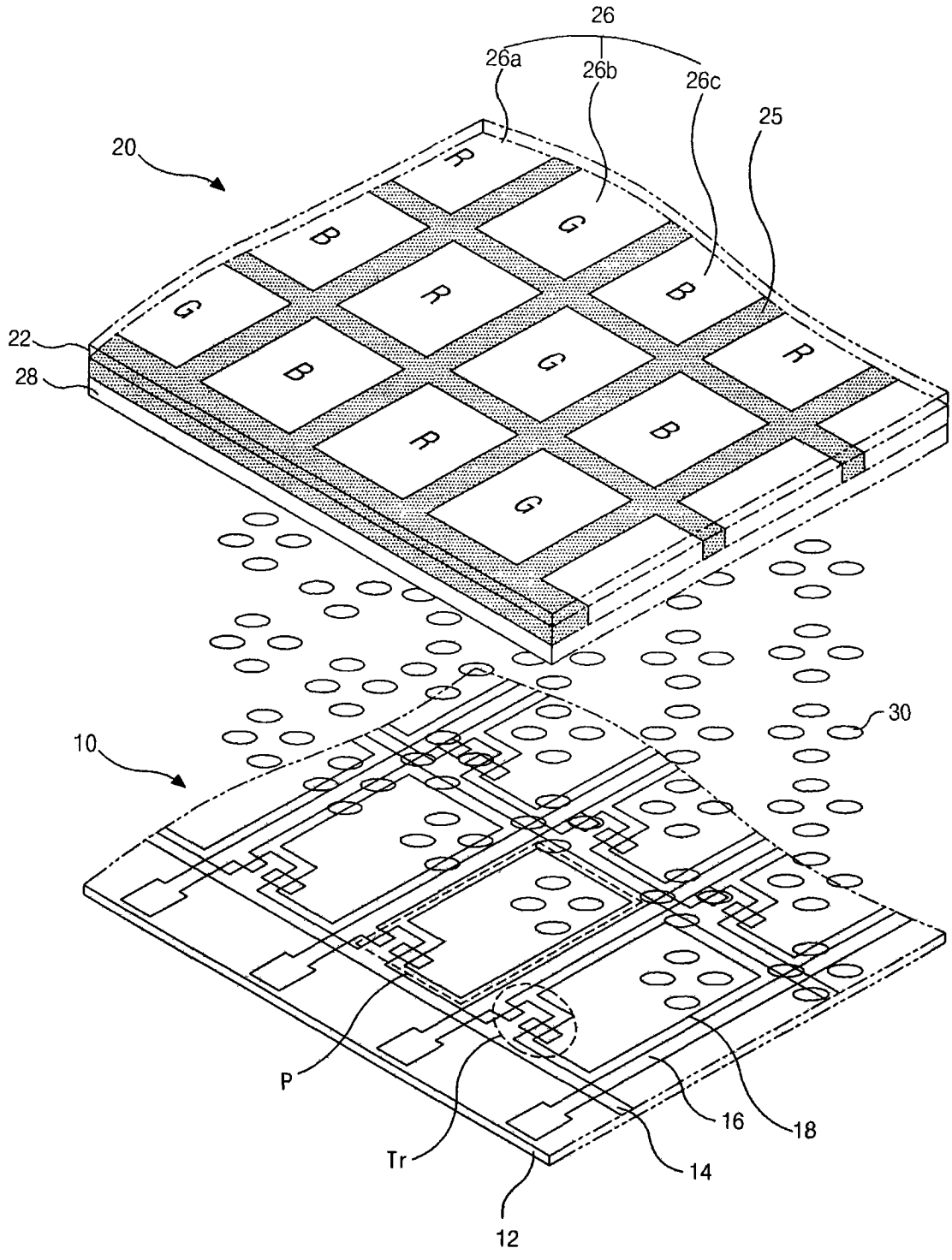


图 1

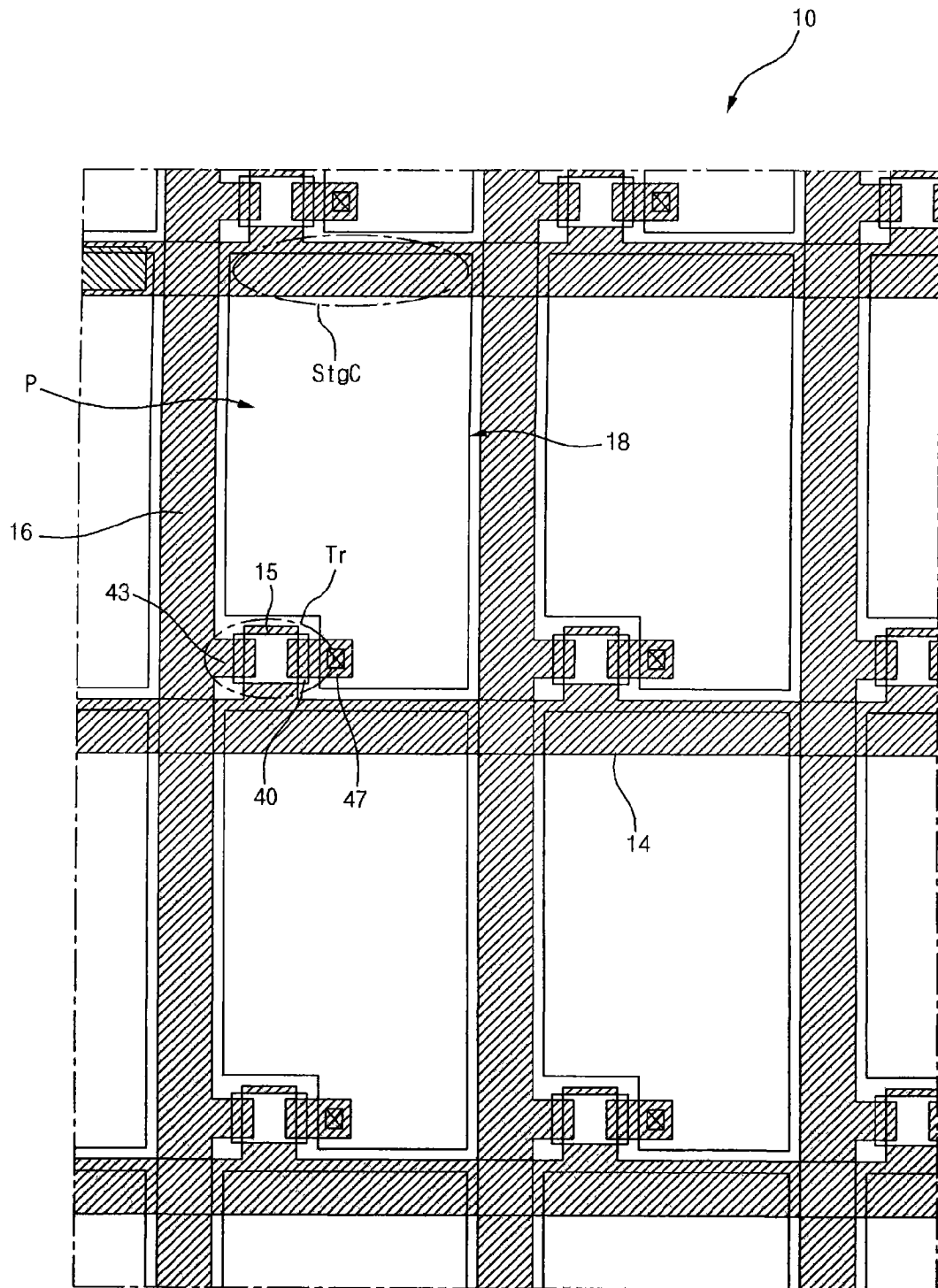


图 2

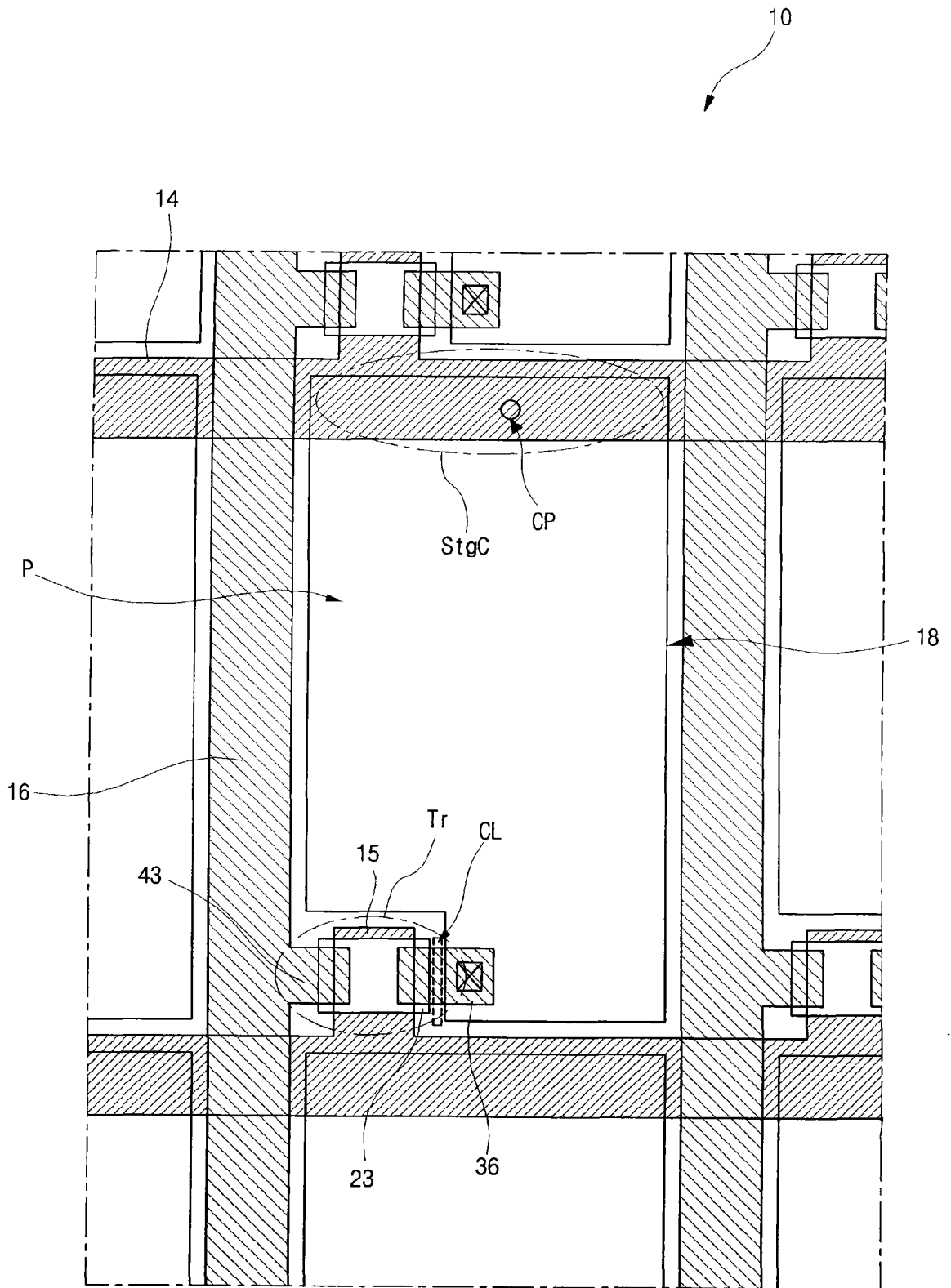


图 3

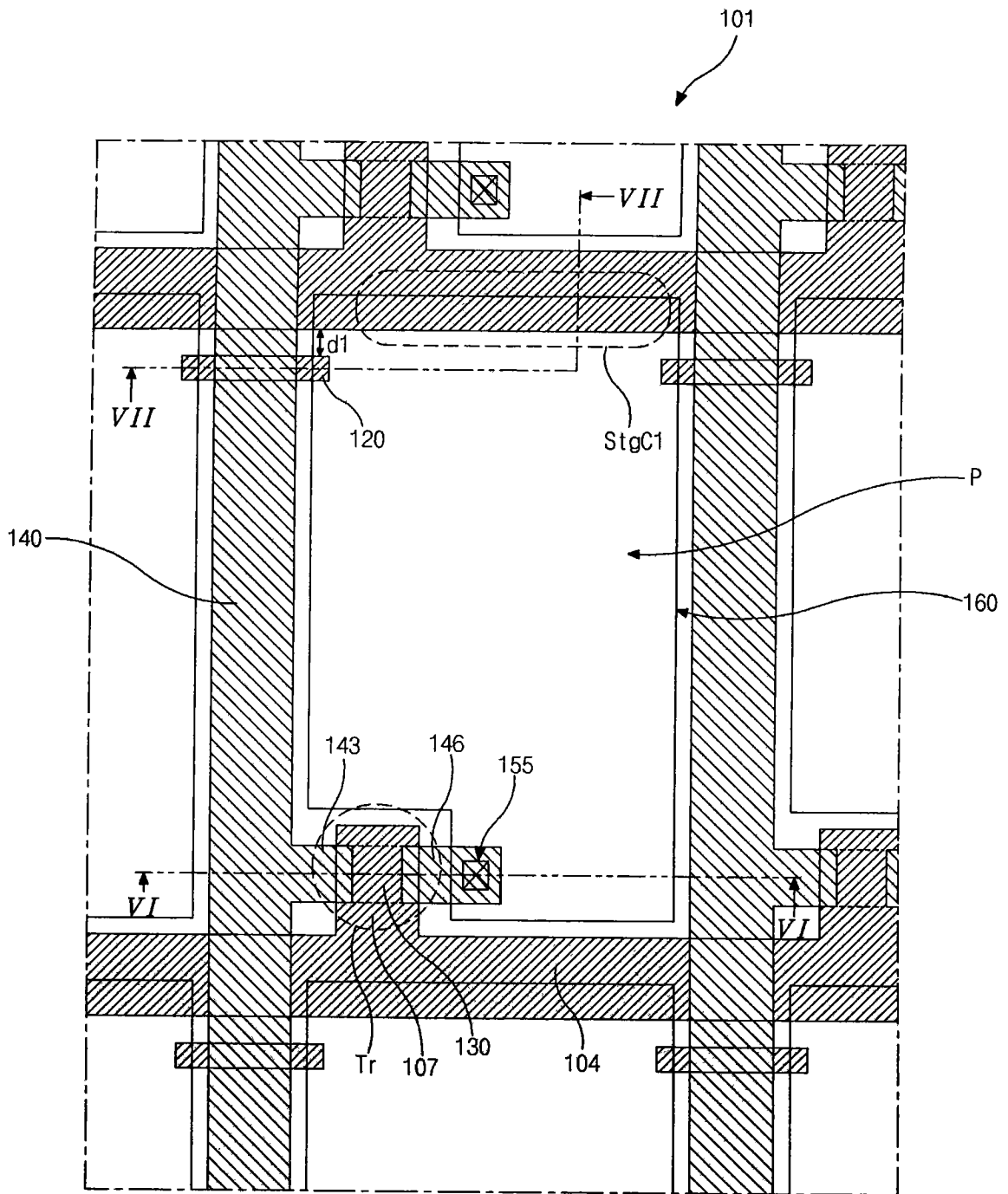


图 4

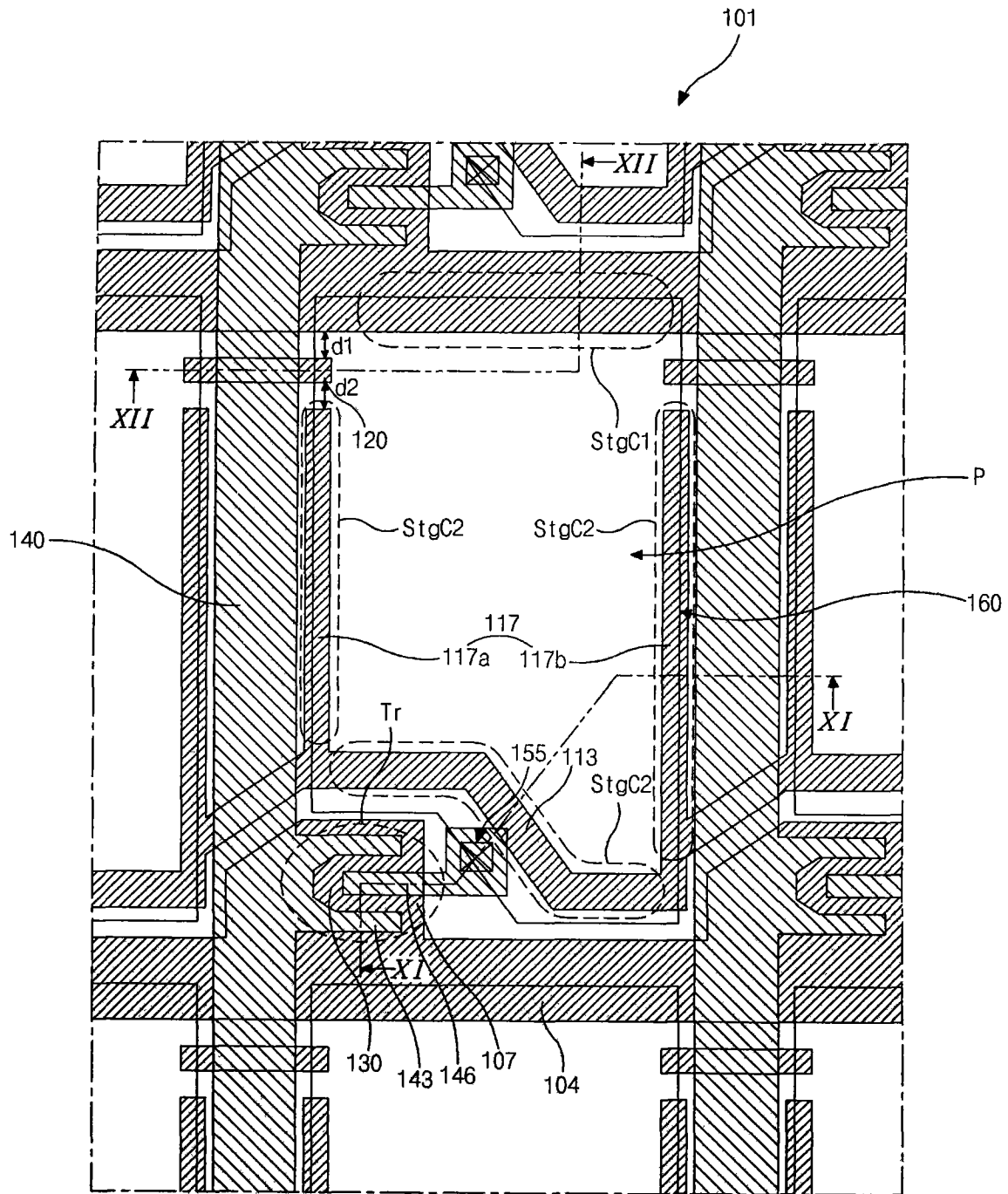


图 5

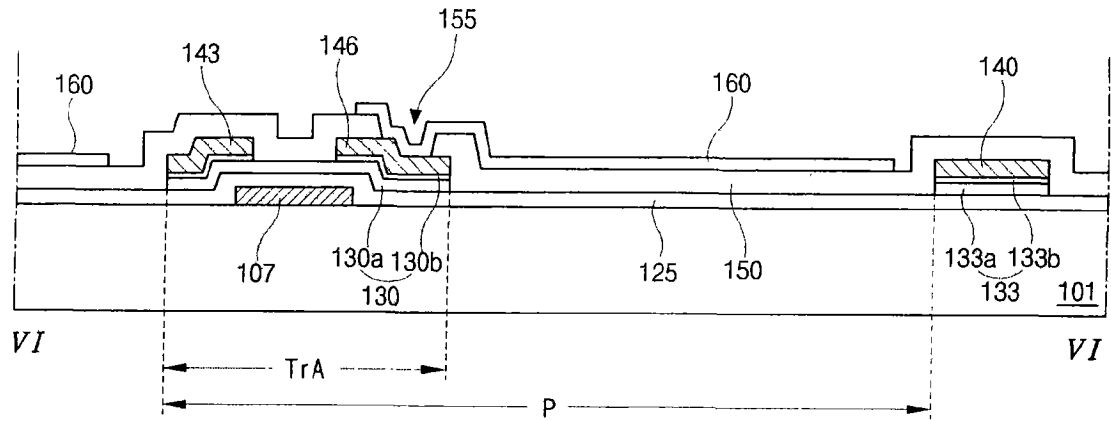


图 6

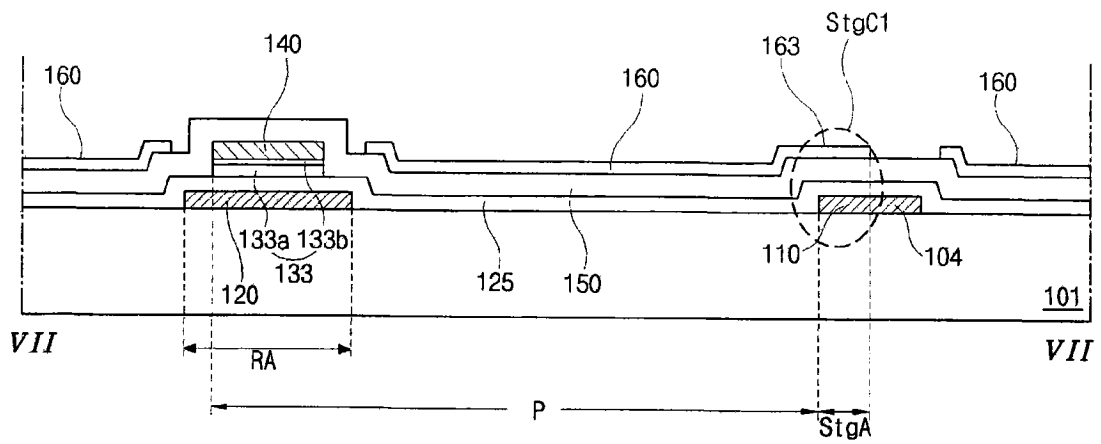


图 7

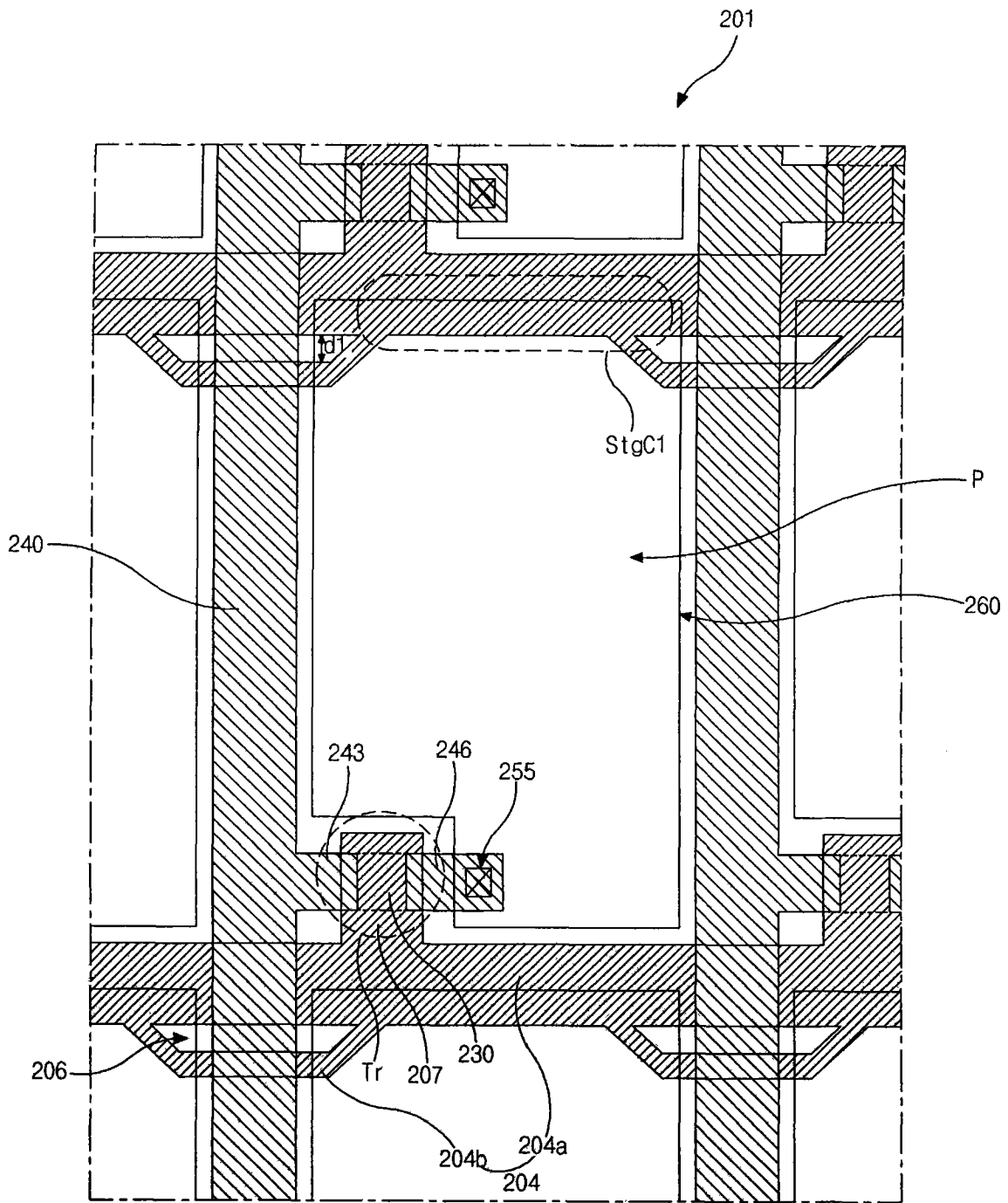


图 8

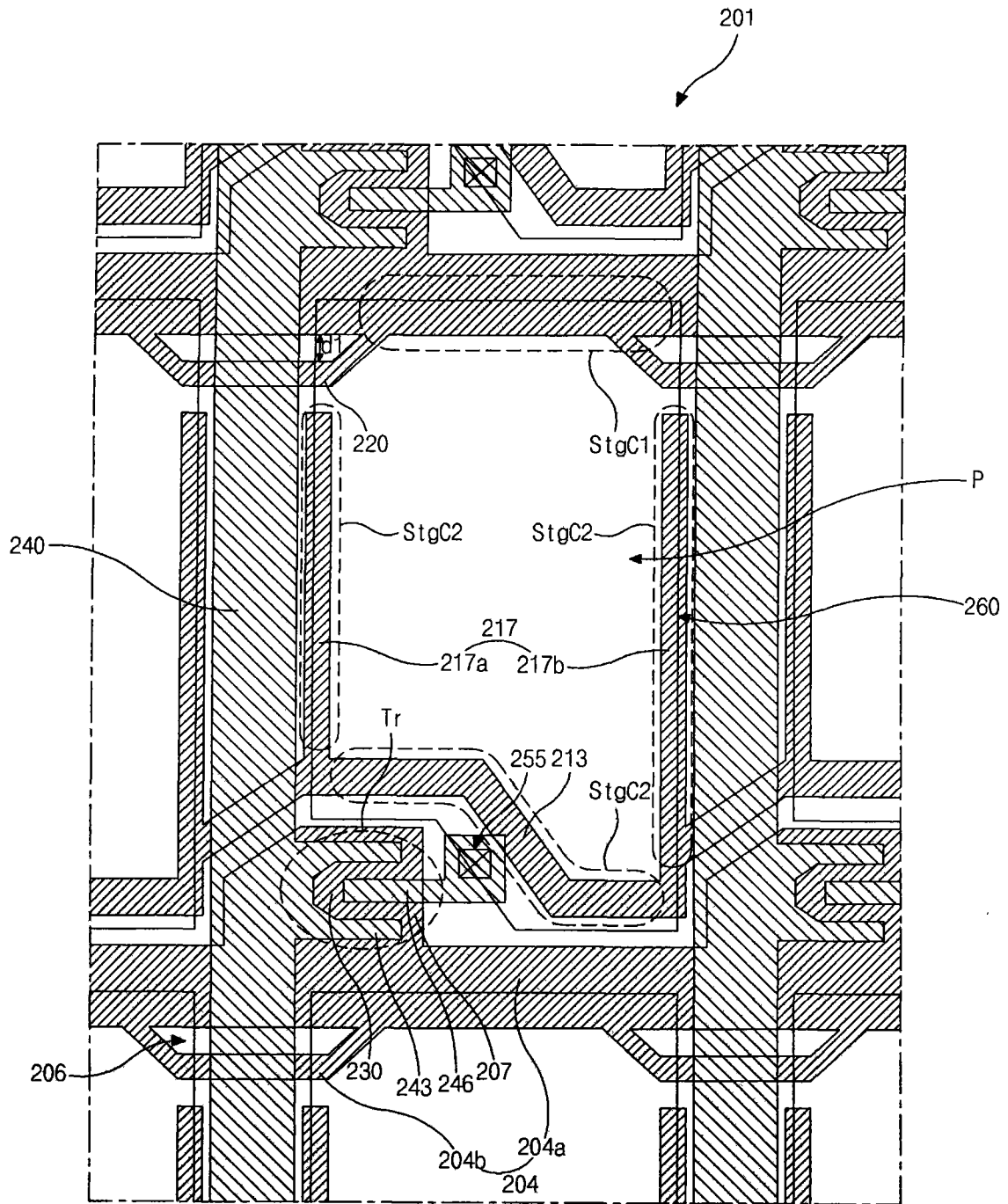


图 9

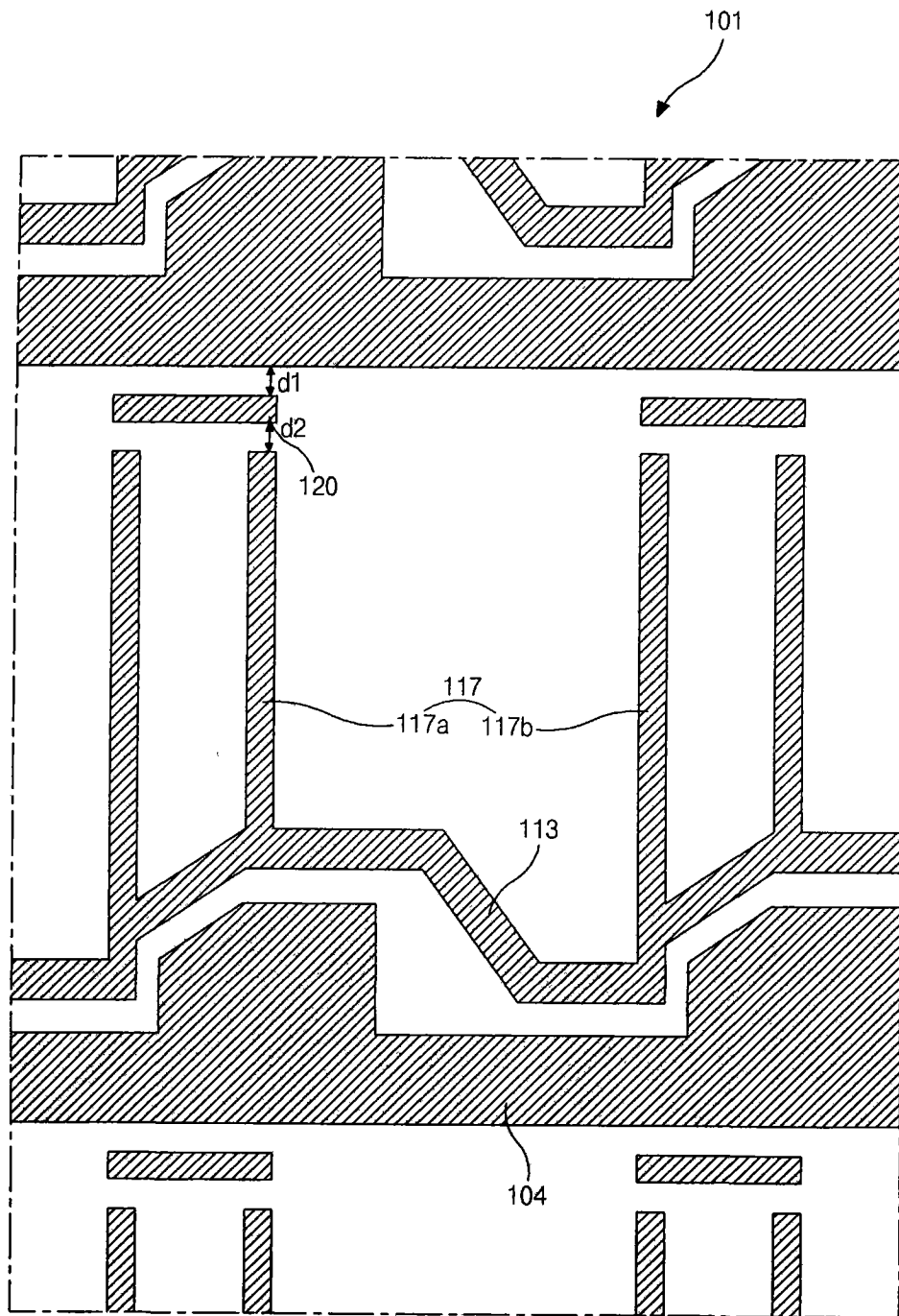


图 10A

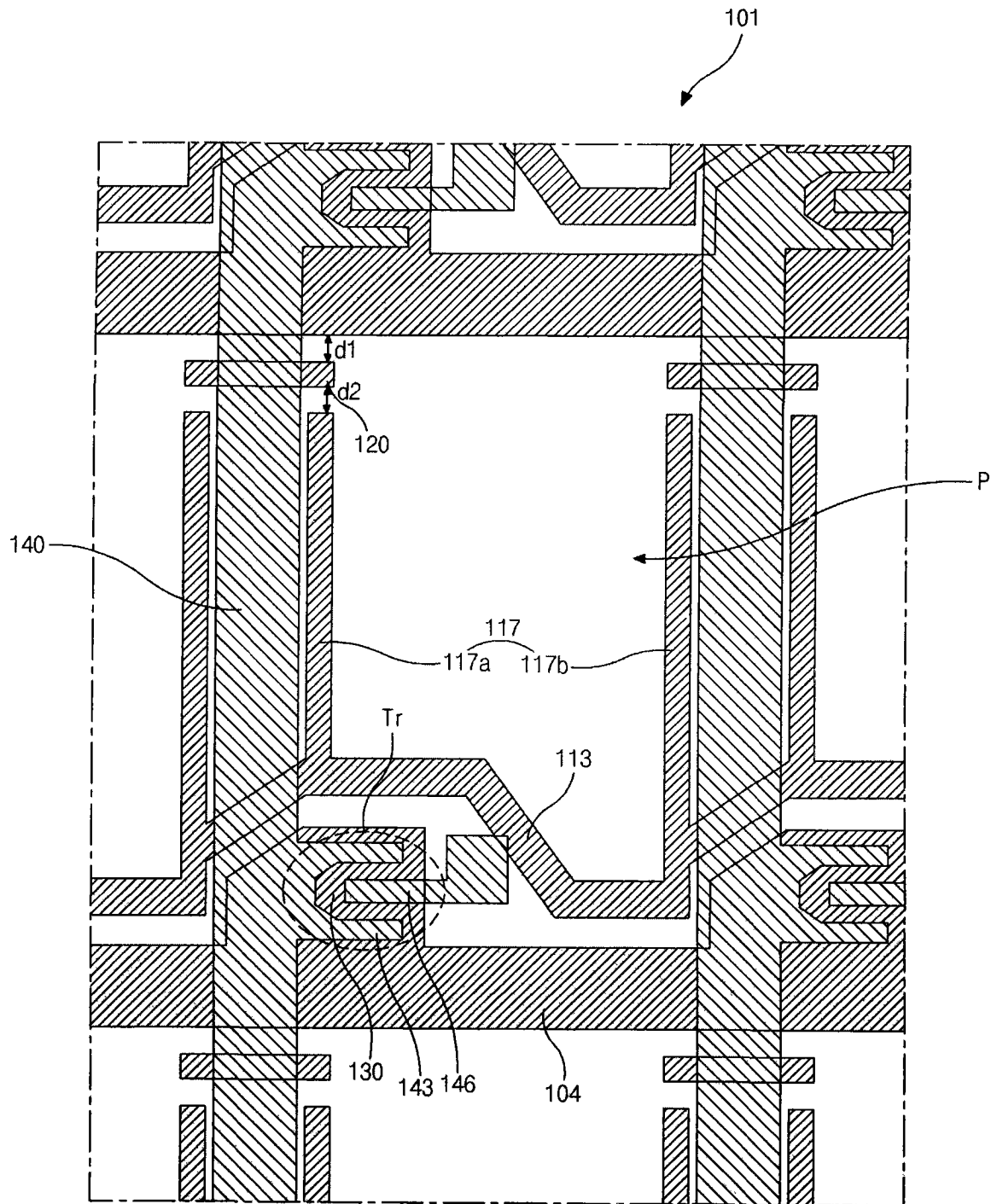


图 10B

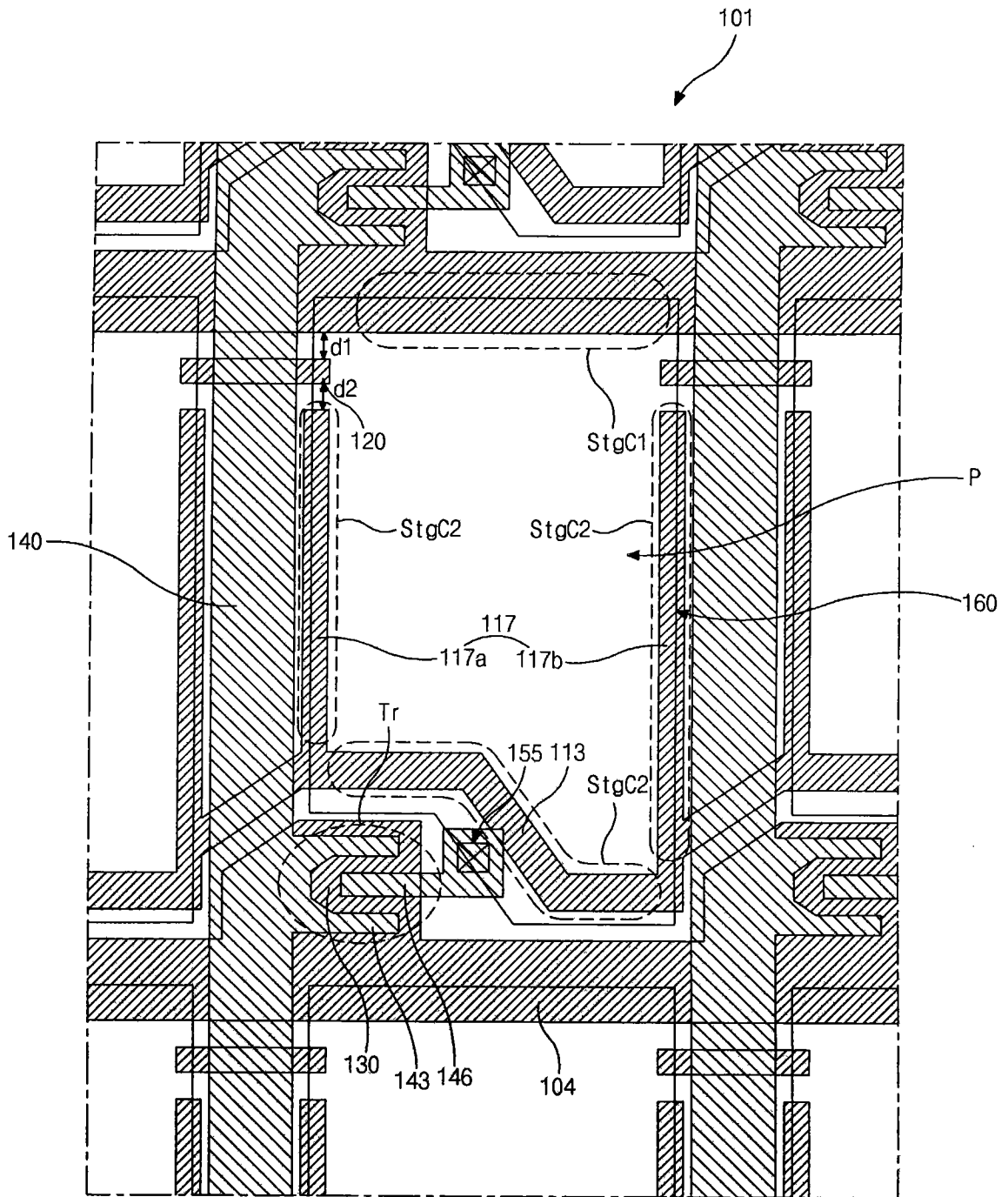


图 10D

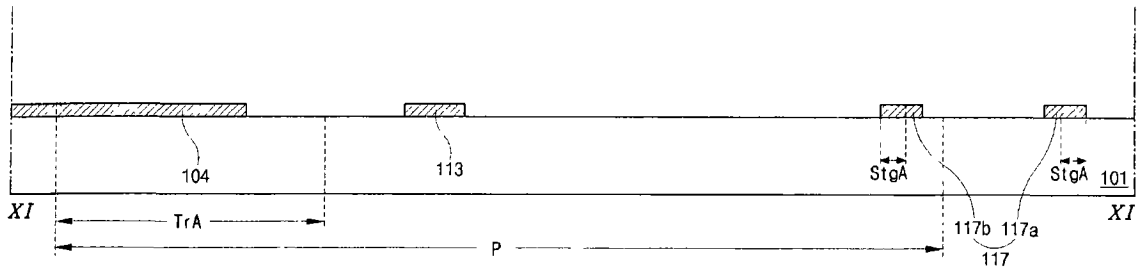


图 11A

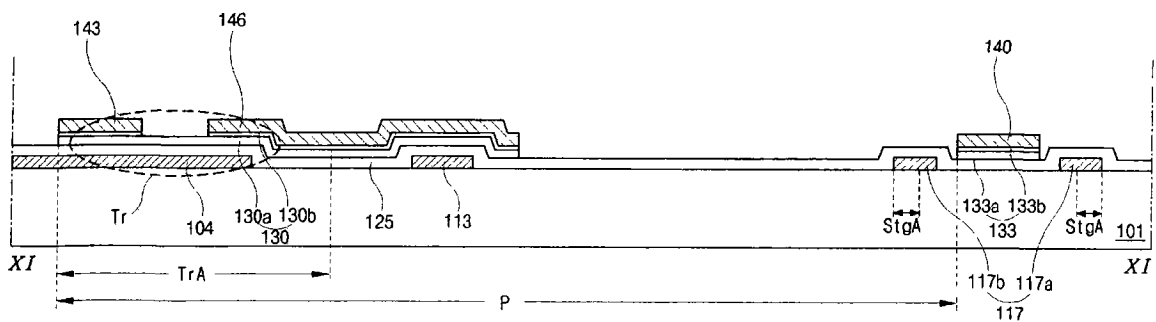


图 11B

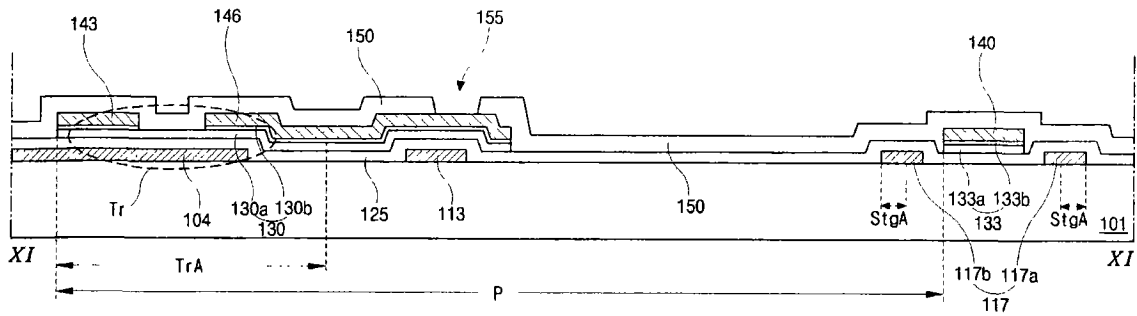


图 11C

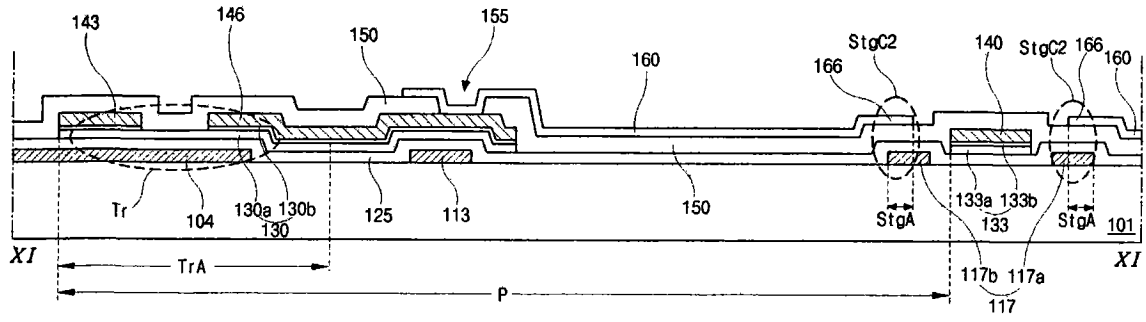


图 11D

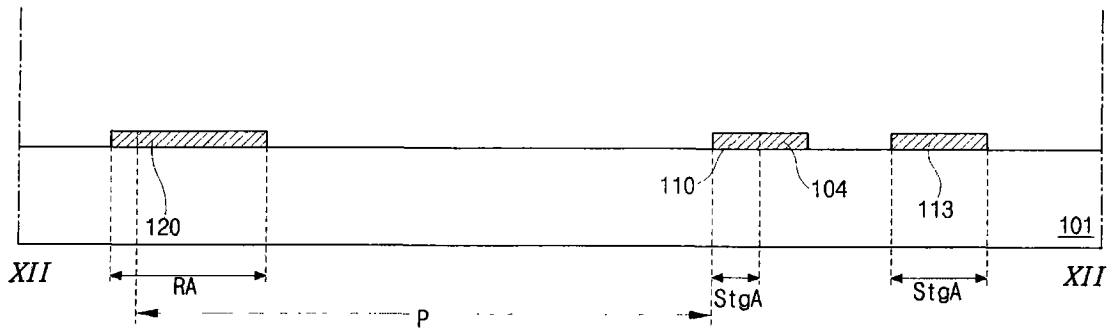


图 12A

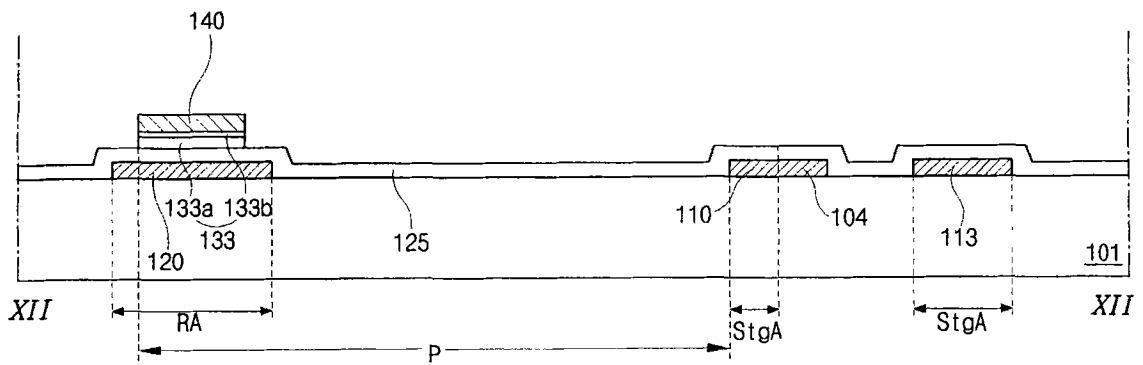


图 12B

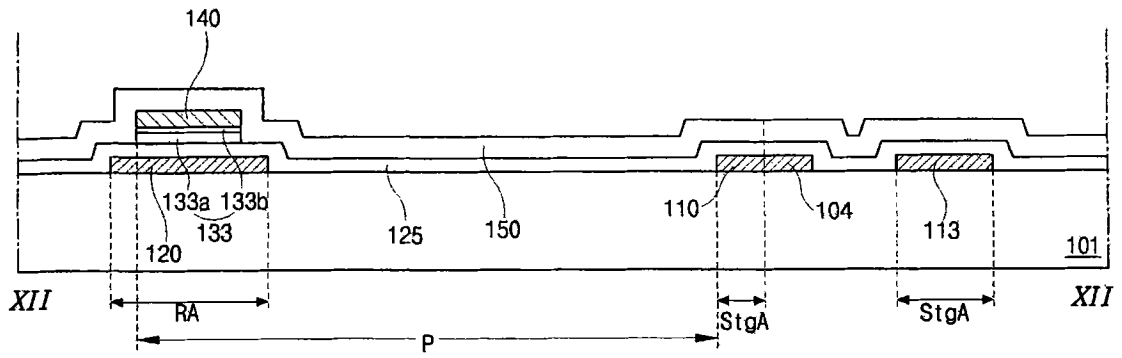


图 12C

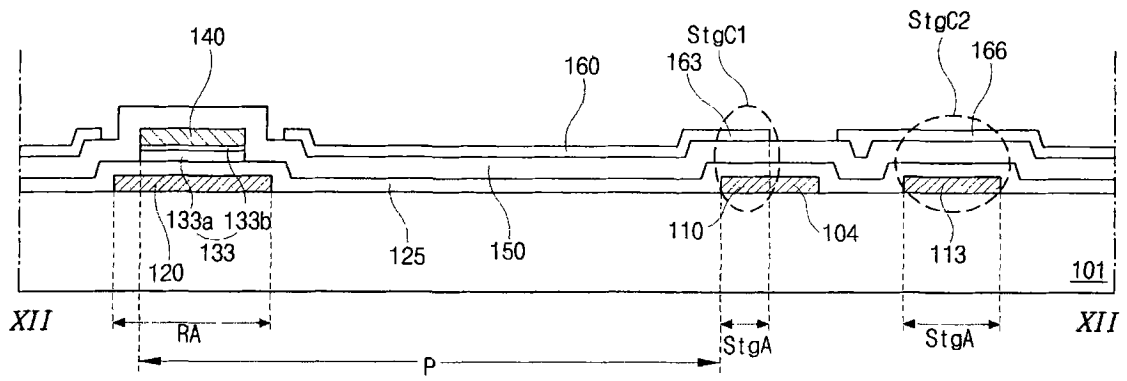


图 12D

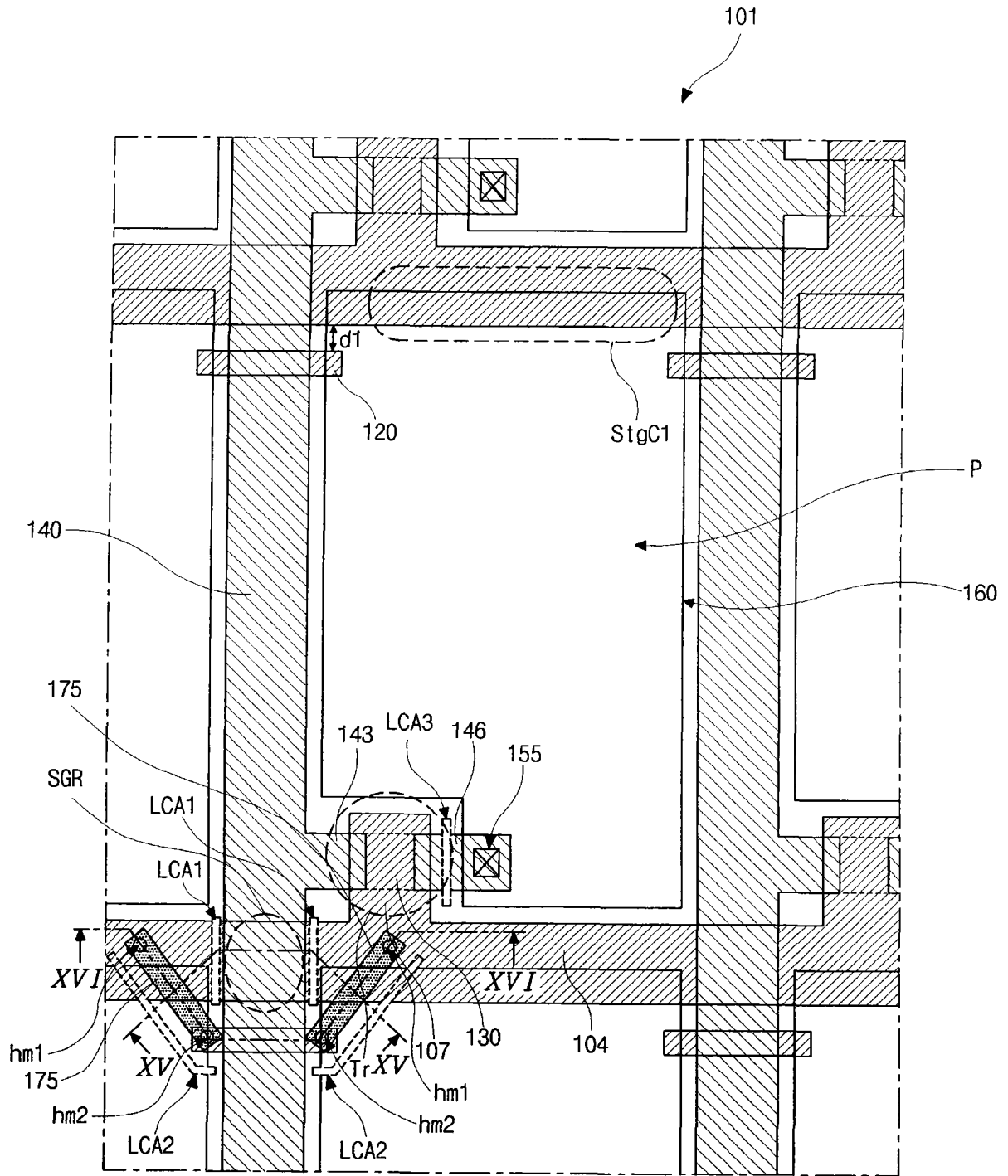


图 13

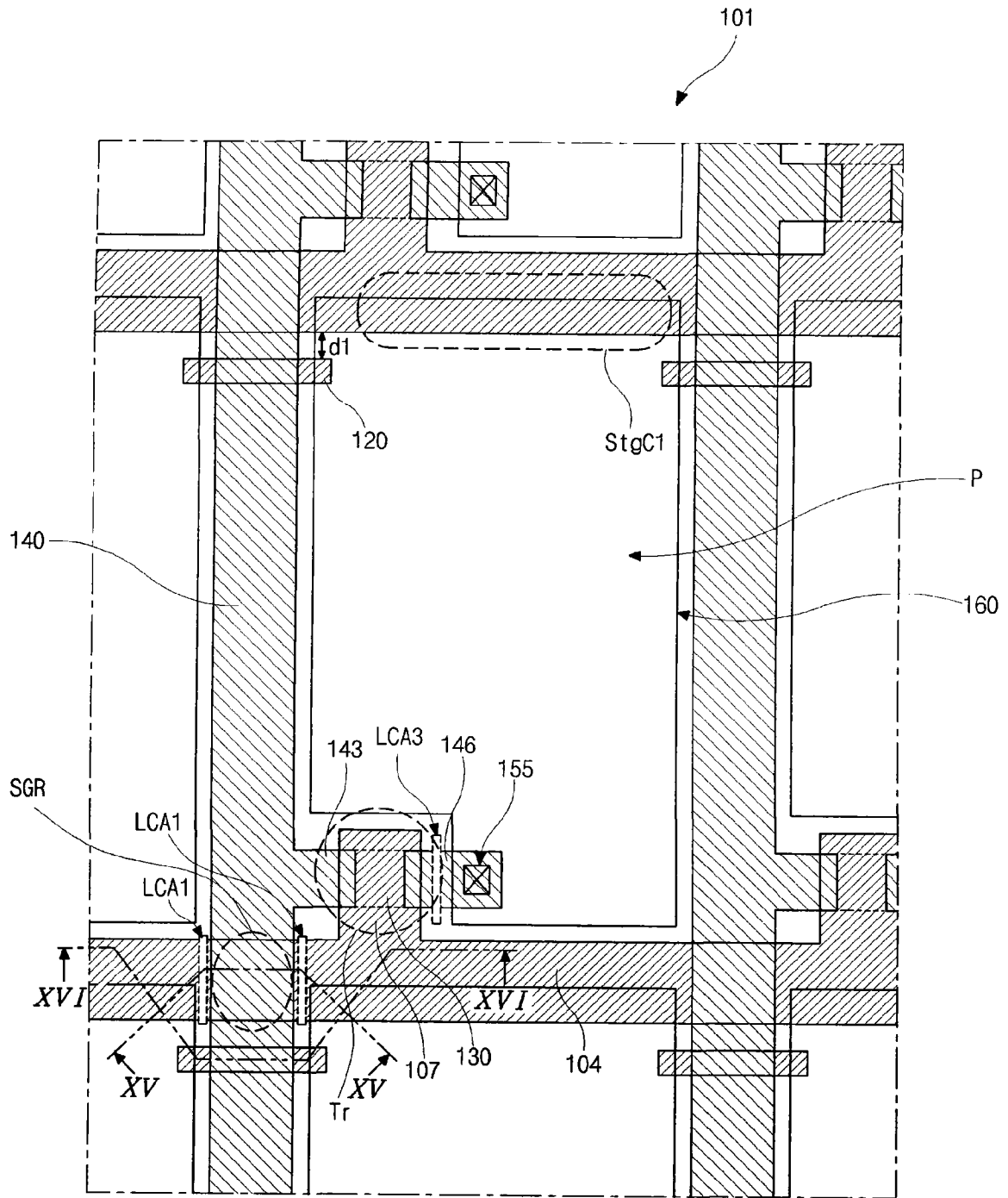


图 14A

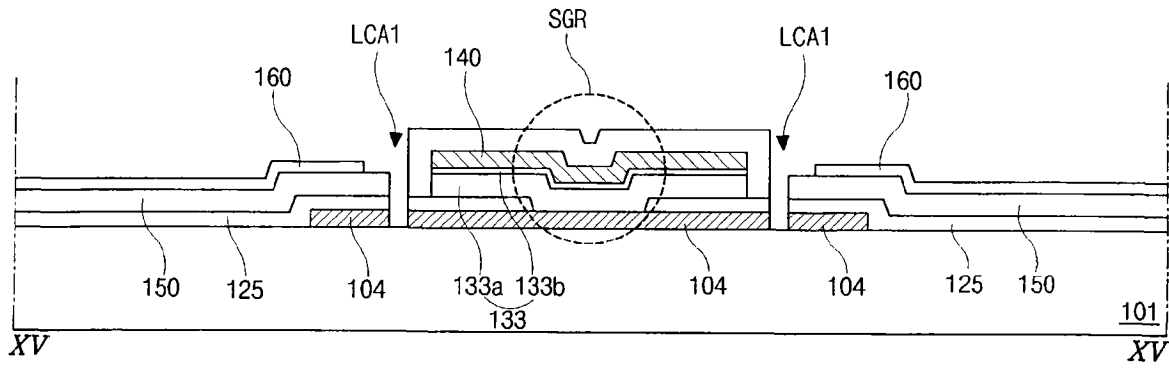


图 15A

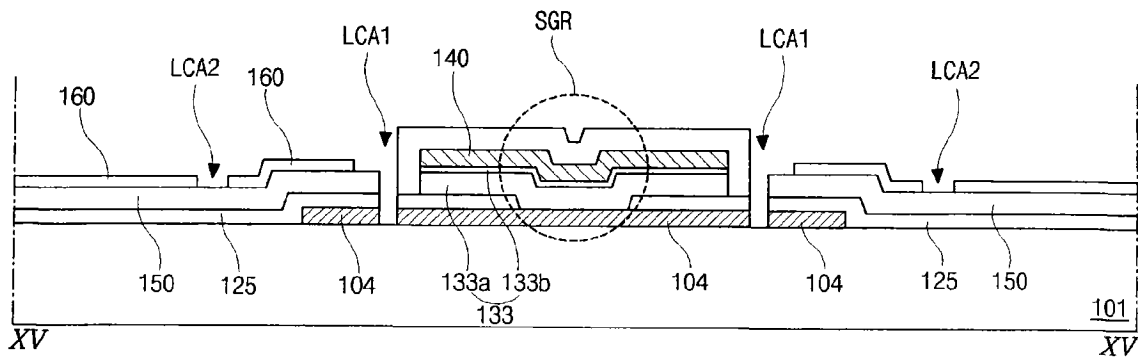


图 15B

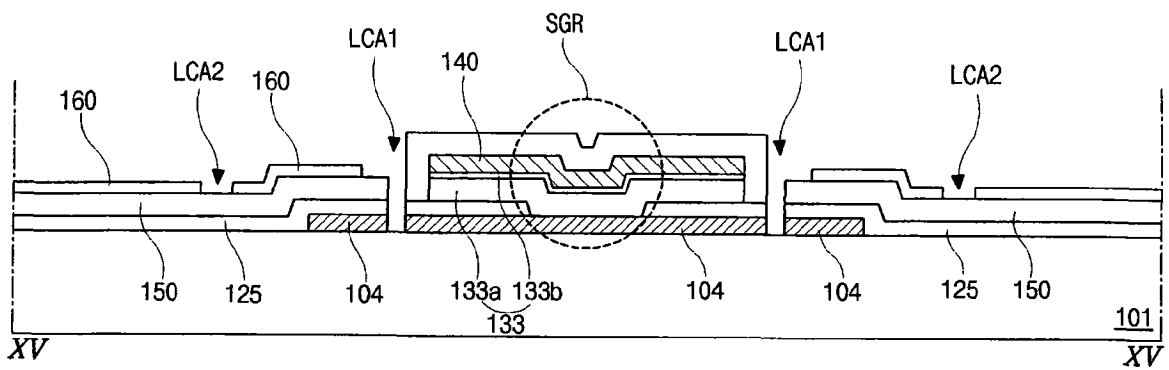


图 15C

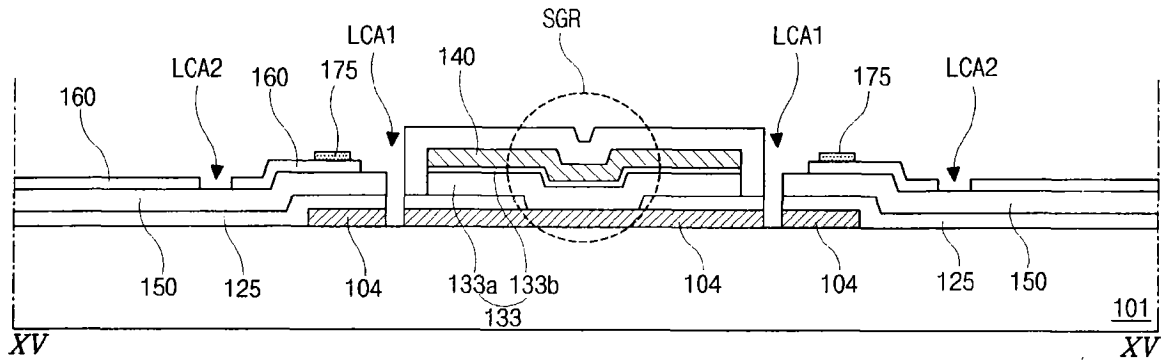


图 15D

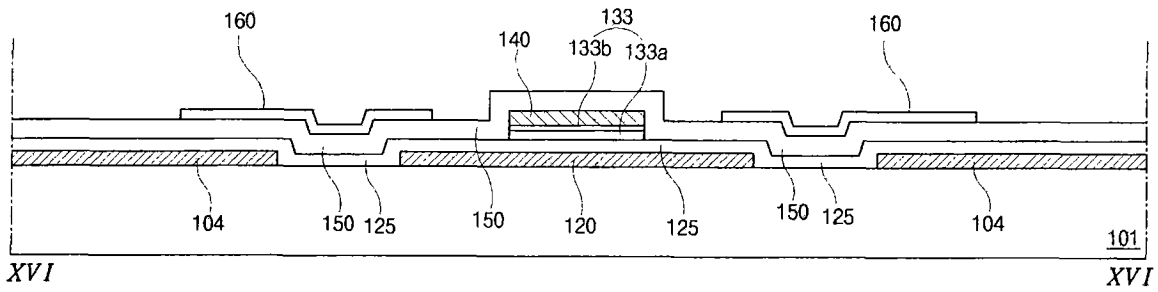


图 16A

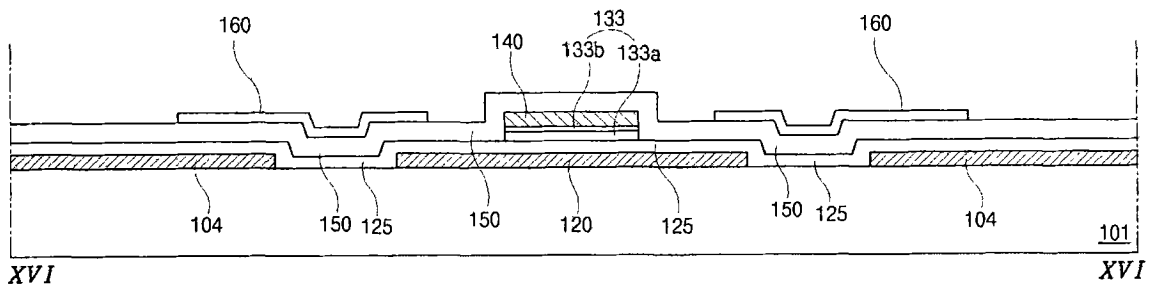


图 16B

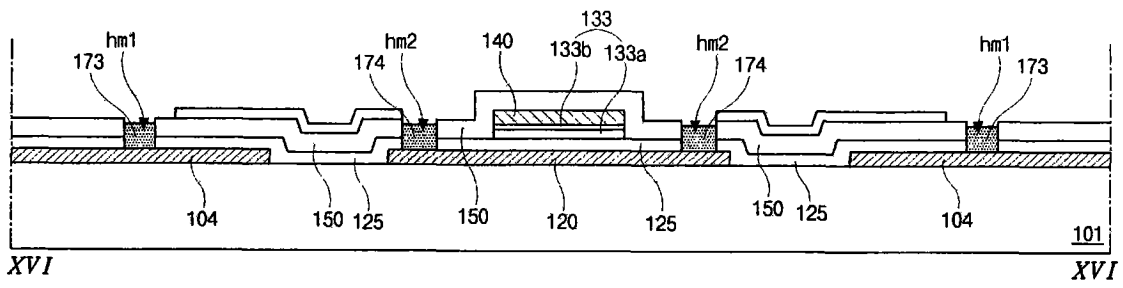


图 16C

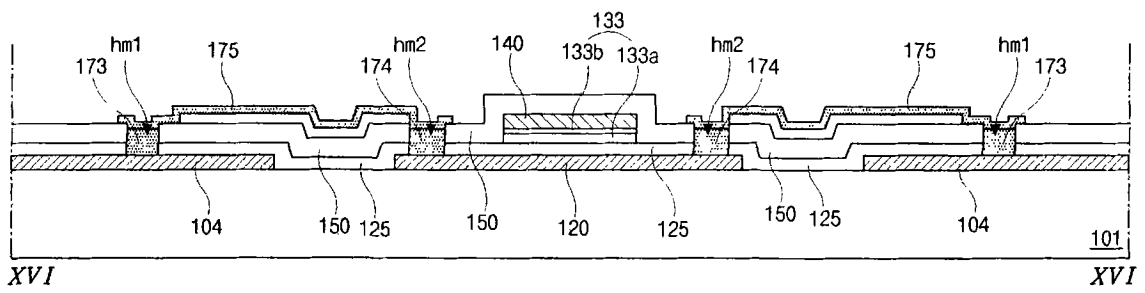


图 16D

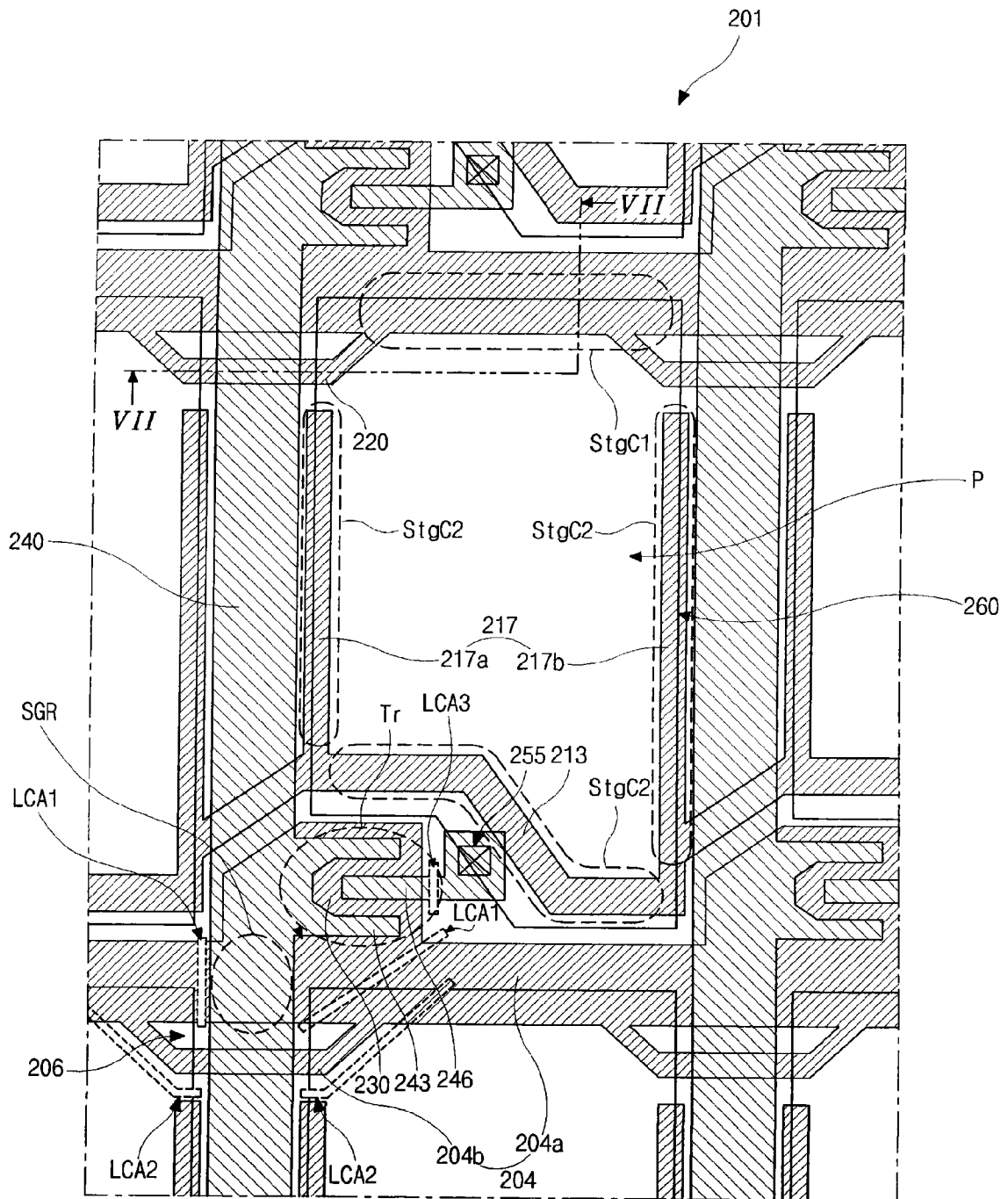


图 17

| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 液晶显示设备的阵列基板及其制造方法 | | |
| 公开(公告)号 | CN101566770B | 公开(公告)日 | 2011-02-09 |
| 申请号 | CN200810187271.7 | 申请日 | 2008-12-19 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | 乐金显示有限公司 | | |
| 当前申请(专利权)人(译) | 乐金显示有限公司 | | |
| [标]发明人 | 李相浹 李镇石 | | |
| 发明人 | 李相浹 李镇石 | | |
| IPC分类号 | G02F1/1362 G02F1/13 H01L27/12 H01L21/84 | | |
| CPC分类号 | G02F1/136259 G02F2001/13629 G02F2001/136268 G02F2001/136263 G02F2201/40 G02F2001/13606 H01L27/1214 H01L27/124 H01L27/1259 | | |
| 代理人(译) | 徐金国 | | |
| 优先权 | 1020080038195 2008-04-24 KR | | |
| 其他公开文献 | CN101566770A | | |
| 外部链接 | Espacenet SIPO | | |

摘要(译)

一种液晶显示设备的阵列基板，包括在基板上沿第一方向的栅极线；与所述栅极线交叉以限定像素区域的数据线；修复图案，其具有在所述数据线两端的岛形并与所述栅极线隔开第一距离，所述修复图案被设置成对应于所述栅极线和所述数据线的交叉部分；在所述像素区域中并与所述栅极线和所述数据线连接的薄膜晶体管；和在所述像素区域中并与所述薄膜晶体管连接的像素电极。

