



(12) 发明专利

(10) 授权公告号 CN 101561594 B

(45) 授权公告日 2011. 03. 16

(21) 申请号 200810104068. 9

审查员 李剑韬

(22) 申请日 2008. 04. 15

(73) 专利权人 北京京东方光电科技有限公司

地址 100176 北京市北京经济技术开发区西
环中路 8 号

(72) 发明人 薛建设

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

G02F 1/1343 (2006. 01)

G02F 1/1362 (2006. 01)

H01L 27/12 (2006. 01)

H01L 21/84 (2006. 01)

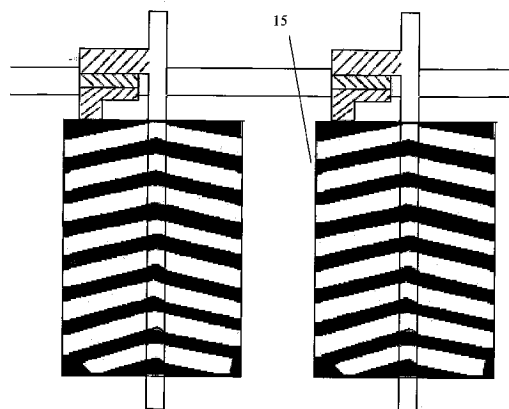
权利要求书 2 页 说明书 5 页 附图 5 页

(54) 发明名称

FFS 模式液晶显示装置的阵列基板及其制造方法

(57) 摘要

本发明公开了一种 FFS 模式液晶显示装置的阵列基板及阵列基板,涉及显示器技术,为增强像素的透过率而发明。阵列基板包括:包括基板、公共电极、栅线及数据扫描线、栅极绝缘层、薄膜晶体管、钝化层、像素电极,其中薄膜晶体管包括栅极、有源层、源电极、漏电极,栅极与栅线连接,源电极与数据扫描线连接,漏电极与像素电极连接,钝化层位于源漏电极及数据扫描线之上,漏电极的钝化层上形成有钝化层过孔,像素电极为八形像素电极,形成在钝化层之上,并通过钝化层过孔与漏电极相连,其特征在于,数据扫描线位于,八形像素电极中“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。本发明能够增强像素的透过率,提高显示质量。



1. 一种 FFS 模式液晶显示装置的阵列基板,所述阵列基板包括基板、公共电极、栅线及数据扫描线、栅极绝缘层、薄膜晶体管、钝化层、像素电极,其中所述薄膜晶体管包括栅极、有源层、源电极、漏电极,所述栅极与所述栅线连接,所述源电极与所述数据扫描线连接,所述漏电极与所述像素电极连接,所述钝化层位于所述源漏电极及数据扫描线之上,所述漏电极的钝化层上形成有钝化层过孔,所述像素电极为 $\wedge$ 形像素电极,形成在所述钝化层之上,并通过所述钝化层过孔与所述漏电极相连,其特征在于,所述数据扫描线位于,所述 $\wedge$ 形像素电极中“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。

2. 根据权利要求1所述的FFS模式液晶显示装置的阵列基板,其特征在于,所述栅绝缘层或所述钝化层采用 SiNx , SiOx 或 SiOxNy 的单层膜,或者由 SiNx , SiOx 或 SiOxNy 之一或其任意组合所形成的复合膜层。

3. 根据权利要求1所述的FFS模式液晶显示装置的阵列基板,其特征在于,所述栅线、所述栅极、所述数据扫描线、所述源电极和漏电极采用 AlNd , Al , Cu , Mo , MoW 或 Cr 的单层膜,或采用由 AlNd , Al , Cu 中的之一或任意与 Mo , MoW 或 Cr 之一或任意组成的复合膜。

4. 根据权利要求1的FFS模式液晶显示装置的阵列基板,其特征在于,所述公共电极和所述像素电极为铟锡氧化物或者铟锌氧化物。

5. 一种 FFS 模式液晶显示装置的阵列基板的制造方法,包括在基板上形成公共电极、栅线及数据扫描线、栅极绝缘层、薄膜晶体管、钝化层、像素电极,其中,形成的所述薄膜晶体管包括栅极、有源层、源电极、漏电极,形成的所述栅极与所述栅线连接,形成的所述源电极与所述数据扫描线连接,形成的所述漏电极与所述像素电极连接,形成的所述钝化层位于所述源漏电极及数据扫描线之上,所述漏电极的钝化层上形成有钝化层过孔,形成的所述像素电极为 $\wedge$ 形像素电极,形成在所述钝化层之上,并通过所述钝化层过孔与所述漏电极相连,其特征在于,形成的所述数据扫描线使位于所述 $\wedge$ 形像素电极中“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。

6. 根据权利要求5所述的FFS模式液晶显示装置的阵列基板的制造方法,其特征在于,所述方法包括如下步骤:

在基板上沉积公共电极层,通过构图工艺,形成公共电极;

在所述形成有公共电极的基板上沉积金属薄膜,通过构图工艺,形成栅极及栅极扫描线;

在所述形成栅极扫描线的基板上沉积栅极绝缘层薄膜,形成栅极及栅极绝缘层;

在所述栅极的栅极绝缘层之上通过构图工艺形成有源层;

在所述有源层上沉积源漏金属薄膜,通过构图工艺形成源电极、漏电极以及数据扫描线;

在所述源漏电极及数据扫描线之上,沉积钝化层薄膜,形成钝化层,并通过构图工艺在所述漏极的钝化层上形成钝化层过孔;

在所述钝化层之上,沉积像素电极薄膜,通过构图工艺形成 $\wedge$ 形像素电极,所述 $\wedge$ 形像素电极通过所述钝化层过孔与所述漏电极相连,其中,所述“/”形部分与“\”形部分像素电极的交界处的下方与所述数据扫描线对应。

7. 根据权利要求5或6所述的FFS模式液晶显示装置的阵列基板的制造方法,其特征在于,所述栅绝缘层或所述钝化层采用 SiNx , SiOx 或 SiOxNy 的单层膜,或者由 SiNx , SiOx

或 SiO_xNy 之一或其任意组合所形成的复合膜层。

8. 根据权利要求 5 或 6 所述的 FFS 模式液晶显示装置的阵列基板的制造方法,其特征
在于,所述栅线、所述栅极、所述数据扫描线、所述源电极和漏电极为 AlNd , Al , Cu , Mo , MoW
或 Cr 的单层膜,或采用由 AlNd , Al , Cu 中的之一或任意与 Mo , MoW 或 Cr 之一或任意组成的
复合膜。

9. 根据权利要求 5 或 6 所述的 FFS 模式液晶显示装置的阵列基板的制造方法,其特征
在于,所述公共电极和所述像素电极为铟锡氧化物或者铟锌氧化物。

FFS 模式液晶显示装置的阵列基板及其制造方法

技术领域

[0001] 本发明涉及显示器技术,尤其涉及一种 FFS(Fringe Field Switching,边缘场开关技术)模式液晶显示装置的阵列基板及其制造方法。

背景技术

[0002] 随着制造技术的发展,液晶显示器(LCD,Liquid Crystal Display)已经取代传统的显像管显示器而成为未来显示器的主流。而在 LCD 显示器中,TFT LCD 显示装置具有功耗低、制造成本相对较低、和无辐射的特点,因此在平板显示器市场占据了主导地位。

[0003] TFT LCD 器件是由阵列玻璃基板和彩膜玻璃基板对盒而形成的。其中,所述 TFT LCD 器件的阵列基板结构包括:一组栅极扫描线和与所述栅极扫描线垂直交叉的一组数据扫描线,相邻的栅极扫描线和数据扫描线定义了像素区域。其中每一个像素包含有一个 TFT 开关器件、像素电极和公共电极。其中,所述 TFT 开关器件由栅极、栅极绝缘层、有源层、以及源极和漏极组成。钝化层覆盖在所述源漏电极之上,并在所述漏电极上方形成钝化层过孔。在所述的钝化层上形成有像素电极,所述像素电极通过钝化层过孔与 TFT 的漏极相连接。并且,所述像素电极的一部分和栅极扫描线一起形成存储电容。

[0004] 目前 TFT LCD 的显示模式主要有 TN(Twisted Nematic,扭曲向列)模式,IPS(In-Plane-Switching,平面方向转换)模式,FFS 模式等。其中的 FFS 模式,它通过透明平面电极和指状电极的组合,可以形成更合理的平面电场,优化液晶分子的排列;同时由于用透明电极代替不透明的金属电极,明显提高了透光率。

[0005] 但是在应用 FFS 技术的过程中,发明人发现,在其阵列基板的结构中,由于其像素电极为八形排列(指状电极),在指状电极的“/”形部分与“\”形部分像素电极的交界处,由于两部分像素电极的相互作用,使得这部分的电场不规则,从而导致液晶的排列杂乱无序,而形成了液晶的显示盲区,因而影响了像素的透过率和显示质量。另外,由于环保的要求,目前的背光源的功耗逐渐变小,这就要求在其他条件不变的情况下,为了达到与之前相同的显示效果,就必须提高像素的透过率。

发明内容

[0006] 本发明提供了一种 FFS 模式液晶显示装置的阵列基板,以增强像素的透过率。

[0007] 本发明 FFS 模式液晶显示装置的阵列基板采用以下技术方案:

[0008] 一种 FFS 模式液晶显示装置的阵列基板,所述阵列基板包括:所述阵列基板包括基板、公共电极、栅线及数据扫描线、栅极绝缘层、薄膜晶体管、钝化层、像素电极,其中所述薄膜晶体管包括栅极、有源层、源电极、漏电极,所述栅极与所述栅线连接,所述源电极与所述数据扫描线连接,所述漏电极与所述像素电极连接,所述钝化层位于所述源漏电极及数据扫描线之上,所述漏电极的钝化层上形成有钝化层过孔,所述像素电极为八形像素电极,形成在所述钝化层之上,并通过所述钝化层过孔与所述漏电极相连,所述数据扫描线位于,所述八形像素电极中“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。

[0009] 本发明还提供了一种薄膜晶体管液晶显示装置的阵列基板的制造方法,利用所述方法能够增强像素的透过率。

[0010] 本发明一种 FFS 模式液晶显示装置的阵列基板的制造方法采用以下技术方案:

[0011] 一种 FFS 模式液晶显示装置的阵列基板的制造方法,包括在基板上形成公共电极、栅线及数据扫描线、栅极绝缘层、薄膜晶体管、钝化层、像素电极,其中,形成的所述薄膜晶体管包括栅极、有源层、源电极、漏电极,形成的所述栅极与所述栅线连接,形成的所述源电极与所述数据扫描线连接,形成的所述漏电极与所述像素电极连接,形成的所述钝化层位于所述源漏电极及数据扫描线之上,所述漏电极的钝化层上形成有钝化层过孔,形成的所述像素电极为八形像素电极,形成在所述钝化层之上,并通过所述钝化层过孔与所述漏电极相连,形成的所述数据扫描线使位于所述八形像素电极中“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。

[0012] 与现有技术相比,由于所述数据扫描线位于所述像素电极的中间位置的下方,也即位于显示盲区的位置的下方,因此,按照现有技术中阵列基板中本应该形成数据扫描线的地方,成为两个像素之间为光透过的部分。也就是说,本发明所述的薄膜晶体管液晶显示装置的阵列基板的结构,正是利用了像素中间的显示盲区,将原来形成显示盲区的地方形成数据扫描线。那么,由于在现有技术中放置数据扫描线的地方成为光透过的部分,因此在此光透过的部分,可以适当的扩大像素电极的面积,从而增强了像素的透过率,增大了显示面积,提高了液晶的显示质量。

附图说明

[0013] 图 1 是本发明 FFS 模式液晶显示装置的阵列基板的单一像素的俯视图;

[0014] 图 2 是本发明 FFS 模式液晶显示装置的阵列基板中以两个像素为例时的示意图;

[0015] 图 3 是本发明 FFS 模式液晶显示装置的阵列基板的制造方法中第一道工序的示意图;

[0016] 图 4 是本发明 FFS 模式液晶显示装置的阵列基板的制造方法中第二道工序的示意图;

[0017] 图 5 是本发明 FFS 模式液晶显示装置的阵列基板的制造方法中第四道工序的示意图;

[0018] 图 6 是本发明 FFS 模式液晶显示装置的阵列基板的制造方法中第五道工序的示意图;

[0019] 图 7 是本发明 FFS 模式液晶显示装置的阵列基板的制造方法中第六道工序的示意图;

[0020] 图 8 是本发明 FFS 模式液晶显示装置的阵列基板的制造方法中第七道工序的示意图。

具体实施方式

[0021] 为了解决现有技术中,由于在像素电极中心存在显示盲区而引起的液晶透过率不高的问题,本发明提供了一种 FFS 模式液晶显示装置的阵列基板及其制造方法。

[0022] 为使本发明技术方案的优点更加清楚,下面结合附图对本发明 FFS 模式液晶显示

装置的阵列基板及其制造方法做详细描述。显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0023] 本发明所述的阵列基板包括基板、公共电极、栅线及数据扫描线、栅极绝缘层、薄膜晶体管、钝化层、像素电极,其中所述薄膜晶体管包括栅极、有源层、源电极、漏电极,所述栅极与所述栅线连接,所述源电极与所述数据扫描线连接,所述漏电极与所述像素电极连接,所述钝化层位于所述源漏电极及数据扫描线之上,所述漏电极的钝化层上形成有钝化层过孔,所述像素电极为 $\wedge$ 形像素电极,形成在所述钝化层之上,并通过所述钝化层过孔与所述漏电极相连,所述数据扫描线位于,所述 $\wedge$ 形像素电极中“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。

[0024] 下面结合图 1 详细描述一下本发明所述阵列基板的结构。如图 1 所示,本发明 FFS 模式液晶显示装置的阵列基板 100 的结构如下:

[0025] 一基板;

[0026] 公共电极,形成在所述基板之上;

[0027] 栅极以及栅极扫描线 2,并且与所述公共电极同层设置,形成在上述形成有公共电极的基板之上;

[0028] 栅极绝缘层(图中未示出),形成在所述栅极以及栅极扫描线 2 之上;

[0029] 有源层 5,形成在所述栅极的栅极绝缘层之上;

[0030] 源电极 8 和漏电极 9,以及与数据扫描线 7,其中所述源漏电极形成在所述有源层 5 之上,所述数据扫描线 7 形成在所述栅极绝缘层之上;

[0031] 钝化层,形成在所述源漏电极及数据扫描线 7 之上,所述漏电极 9 的钝化层上形成有钝化层过孔 11;

[0032] $\wedge$ 形像素电极 12,形成在所述钝化层之上,所述像素电极通过所述钝化层过孔与所述漏电极 9 相连;所述数据扫描线 7 位于所述像素电极 12 的中间位置的下方。

[0033] 为了更好的利用由 $\wedge$ 形像素电极产生的显示盲区,数据扫描线的位置,位于 $\wedge$ 形像素电极中,“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。

[0034] 其中,栅极绝缘层或钝化层可以采用 SiN_x , SiO_x 或 SiO_xNy 的单层膜,或者由 SiN_x , SiO_x 或 SiO_xNy 之一或其任意组合所形成的复合膜层。而栅极扫描线和栅极可以为 AlNd , Al , Cu , Mo , MoW 或 Cr 的单层膜,还可以采用由 AlNd , Al , Cu 中的之一或任意与 Mo , MoW 或 Cr 之一或任意组成的复合膜,例如 $\text{Mo}/\text{AlNd}/\text{Mo}$, AlNd/Mo 。源漏电极可以采用 Mo , MoW , 或 Cr 的单层膜,或者为由 Mo , MoW , Cr 之一或任意组成的复合膜。所述公共电极和所述像素电极为铟锡氧化物,如 ITO 等,或者铟锌氧化物,如 IZO 等。

[0035] 由于所述数据扫描线位于所述像素电极的中间位置的下方,也即位于显示盲区的位置的下方,因此,按照现有技术中阵列基板中本应该形成数据扫描线的地方,成为两个像素之间的光透过的部分。也就是说,本发明所述的薄膜晶体管液晶显示装置的阵列基板的结构,正是利用了像素中间的显示盲区,将原来形成显示盲区的地方形成数据扫描线,由于在现有技术中放置数据扫描线的地方成为光透过的部分,因此在光透过的地方,可以适当的扩大像素电极的面积,从而增强了像素的透过率,提高了液晶的显示质量。

[0036] 图 2 是本发明薄膜晶体管液晶显示装置的阵列基板中,截取其中的两个像素时的

示意图。为了便于观察,将阵列基板上两个像素之间的光透过的部分 15 进行了放大。由于此光透过的部分的出现,可以适当的扩充像素电极的面积,增强像素的透过率,增大了显示面积,提高了液晶的显示质量。

[0037] 此外,本发明还提供了一种薄膜晶体管液晶显示装置的阵列基板的制造方法,包括在基板上形成公共电极、栅线及数据扫描线、栅极绝缘层、薄膜晶体管、钝化层、像素电极,其中,形成的所述薄膜晶体管包括栅极、有源层、源电极、漏电极,形成的所述栅极与所述栅线连接,形成的所述源电极与所述数据扫描线连接,形成的所述漏电极与所述像素电极连接,形成的所述钝化层位于所述源漏电极及数据扫描线之上,所述漏电极的钝化层上形成有钝化层过孔,形成的所述像素电极为 Λ 形像素电极,形成在所述钝化层之上,并通过所述钝化层过孔与所述漏电极相连,形成的所述数据扫描线使位于所述 Λ 形像素电极中“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。

[0038] 下面结合相应附图,详细介绍本发明薄膜晶体管液晶显示装置的阵列基板的制造过程。

[0039] 步骤 1、如图 3 所示,在基板上利用磁控溅射或者电子束蒸发的方法沉积 40nm 的公共电极层,通过构图工艺,形成公共电极 13。为了将两个像素进行连接。其中,所述的构图工艺包括涂胶、掩模板掩膜,曝光、显影、刻蚀、剥离等工艺。

[0040] 步骤 2、如图 4 所示,使用磁控溅射或者电子束蒸发的方法,在步骤 1 的基础上沉积一层低电阻率金属薄膜,然后通过构图工艺,在玻璃基板的一定区域形成栅极扫描线及栅极 2(本实施例中将栅极扫描线作为薄膜晶体管的栅极使用,故图中的栅极扫描线的一部分就是栅极);其中,金属薄膜栅极可以为 AlNd, Al, Cu, Mo, MoW 或 Cr 的单层膜,还可以采用由 Al Nd, Al, Cu 中的之一或任意与 Mo, MoW 或 Cr 之一或任意组成的复合膜,例如 Mo/AlNd/Mo, AlNd/Mo。

[0041] 步骤 3、在步骤 2 的基础上,利用化学气相沉积方法(CVD)在阵列基板上沉积 1000 Å (1 Å = 10^{-10} m) 到 6000 Å 的栅极绝缘层薄膜,形成栅极绝缘层。

[0042] 步骤 4、如图 5 所示,利用化学气相沉积方法在阵列基板上沉积 1000 Å 到 6000 Å 有源层薄膜,通过构图工艺,在栅极扫描线的正上方的栅极绝缘层薄膜之上形成有源层 5。

[0043] 步骤 5、如图 6 所示,在所述有源层上沉积源漏金属薄膜层,并通过构图工艺在有源层上形成源电极 8 和漏电极 9,以及与数据扫描线 7。其中,所述的源漏电极形成于所述有源层上,所述数据扫描线形成于所述栅极绝缘层之上。

[0044] 步骤 6、如图 7 所示,在完成步骤 5 的基板上沉积厚度在 1000 Å 到 6000 Å 之间的钝化层薄膜,形成钝化层,并通过构图工艺在漏电极上部的钝化层薄膜形成钝化层过孔 11。其中,钝化层薄膜可以采用 SiNx, SiOx 或 SiOxNy 的单层膜,或者由 SiNx, SiOx 或 SiOxNy 之一或其任意组合所形成的复合膜。

[0045] 步骤 7、如图 8 所示,在完成步骤 6 的基板 1 上采用磁控溅射方法,在所述钝化层上沉积厚度在 100 Å 到 1000 Å 之间的像素电极层,在像素电极层上涂覆光刻胶,通过构图工艺,形成通过所述钝化层过孔与漏电极相接触的 Λ 形像素电极 12,其中所述数据扫描线位于所述像素电极 12 中心位置的下方。所述公共电极和所述像素电极为铟锡氧化物,如 ITO 等,或者铟锌氧化物,如 IZO 等。

[0046] 按照上述流程制作的薄膜晶体管液晶显示装置的阵列基板,由于数据扫描线位于

像素电极中间位置的下方,正好利用了显示盲区所对应的位置,使得按照现有技术中应该放置数据扫描线以及源漏电极的位置出现了空白,因而像素电极的面积可适当扩大,提高了液晶的显示质量。

[0047] 当然,本发明的实施例还可有很多种,在不背离本发明的实施例精神及其实质的情况下,本领域技术人员当可根据本发明的实施例做出各种相应的改变和变形,但这些相应的改变和变形都应属于本发明的实施例所附的权利要求的保护范围。

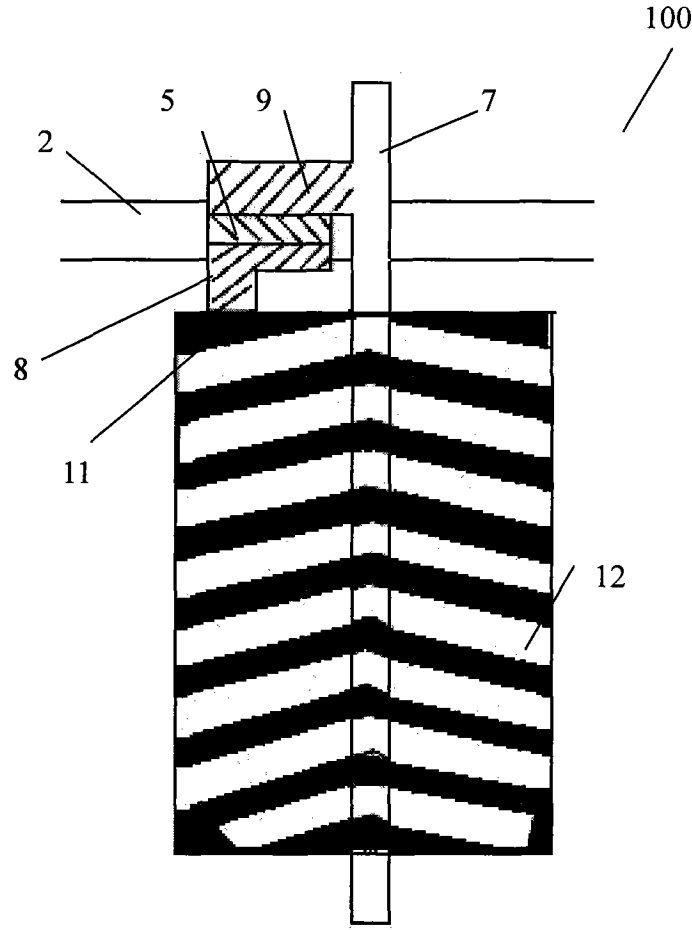


图 1

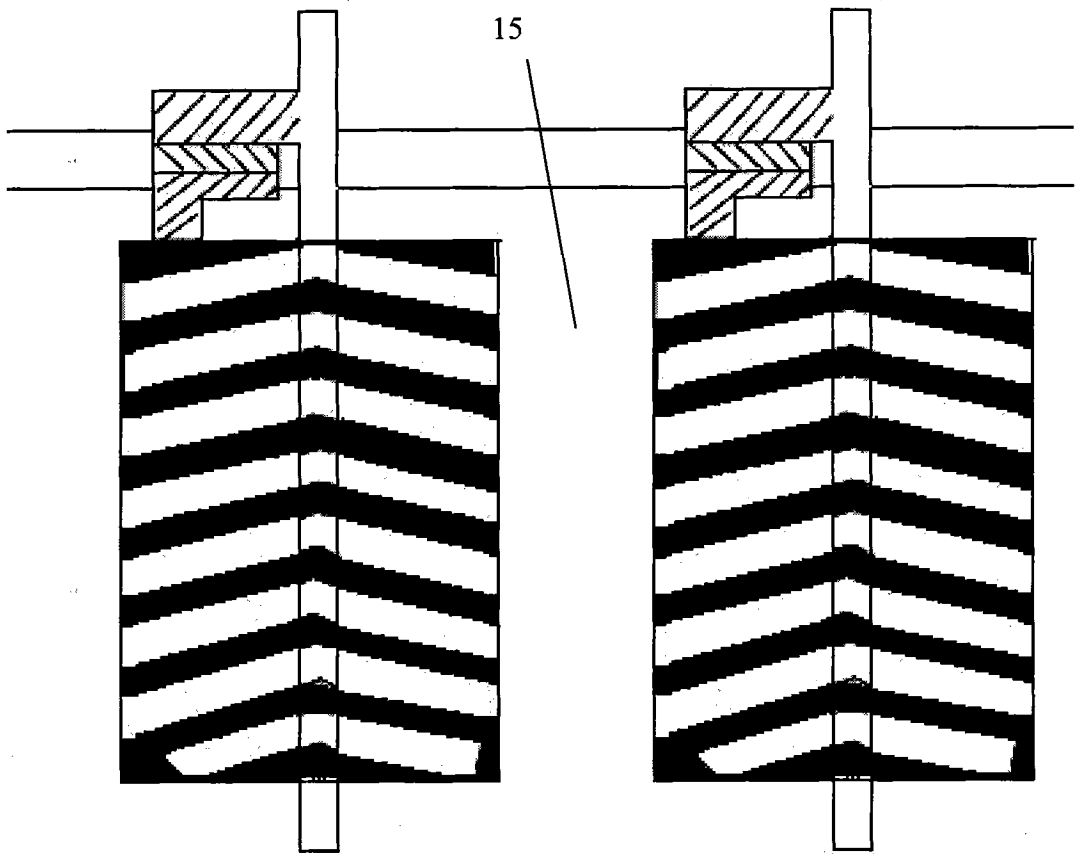


图 2

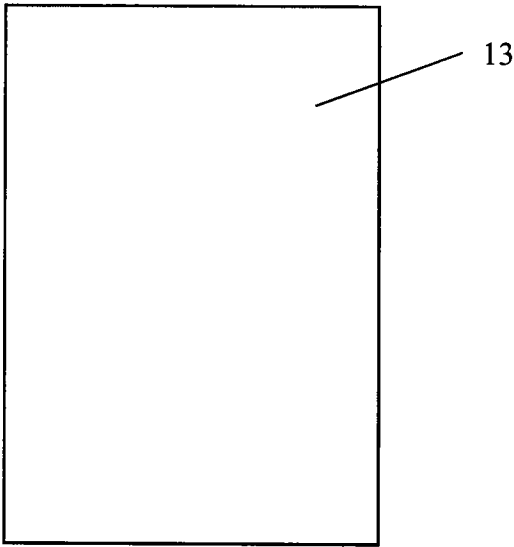


图 3

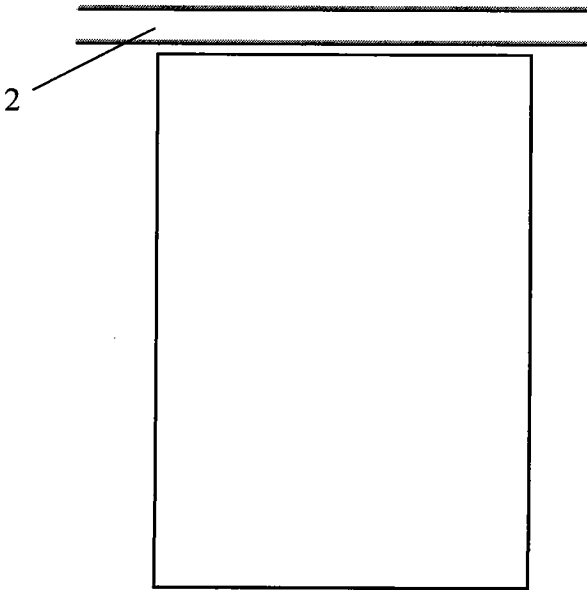


图 4

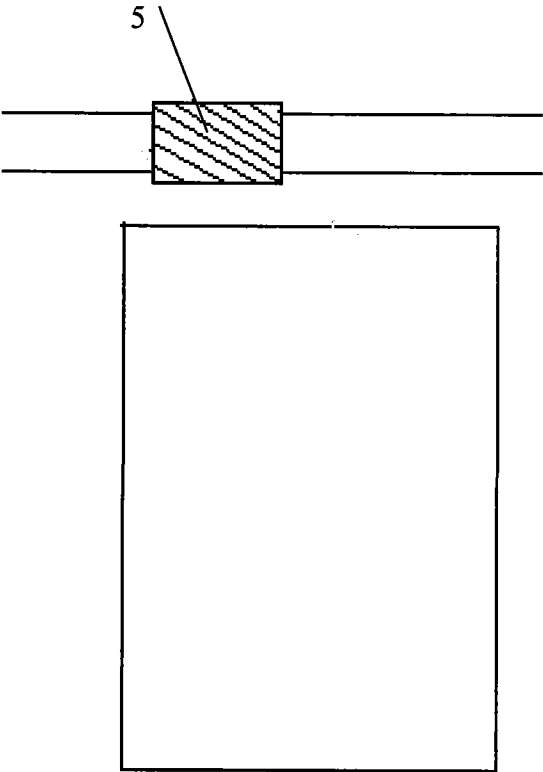


图 5

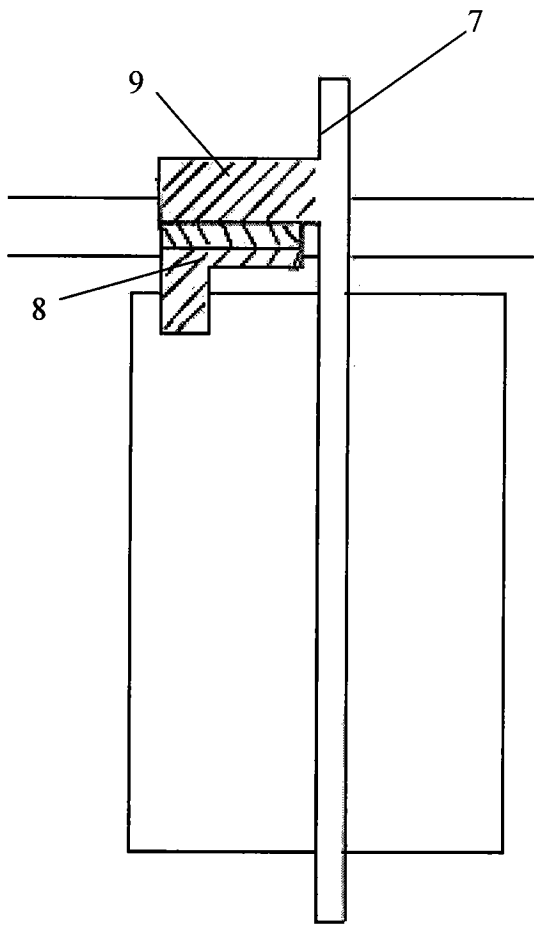


图 6

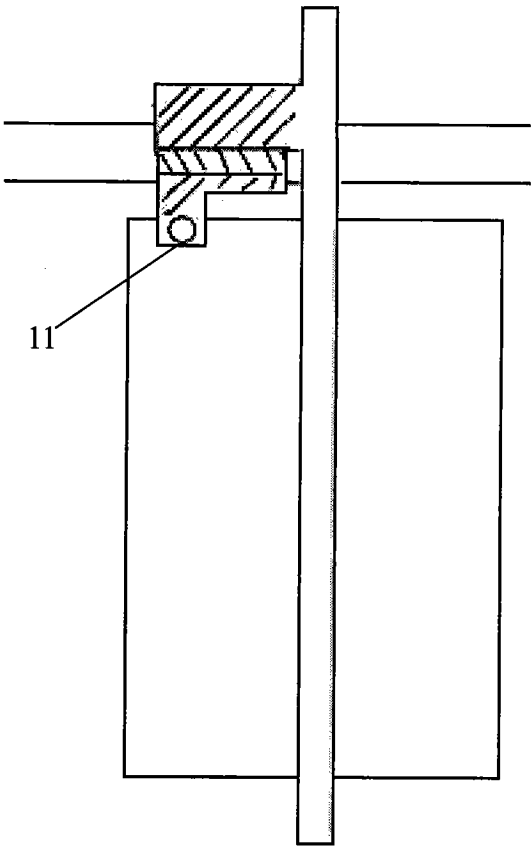


图 7

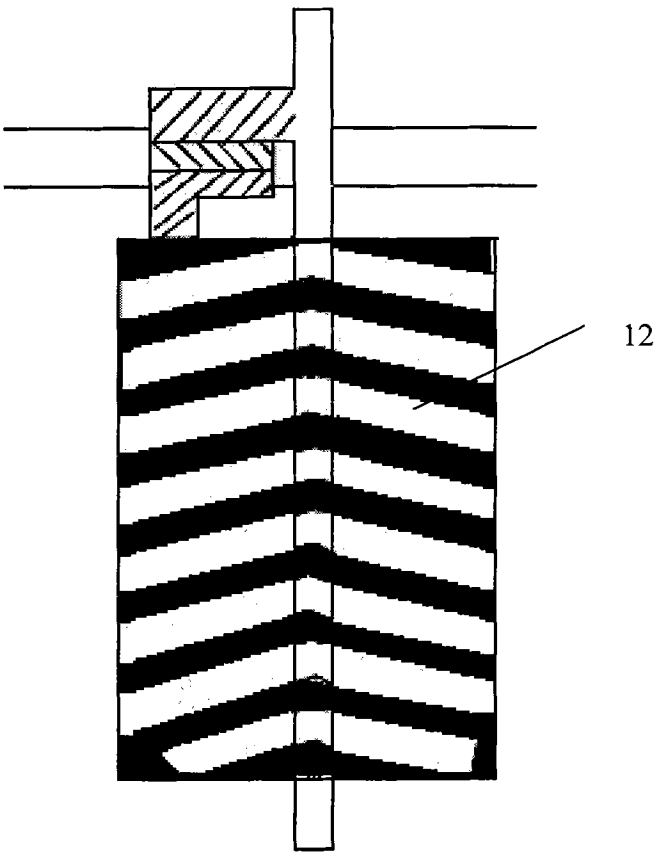


图 8

专利名称(译)	FFS模式液晶显示装置的阵列基板及其制造方法		
公开(公告)号	CN101561594B	公开(公告)日	2011-03-16
申请号	CN200810104068.9	申请日	2008-04-15
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	薛建设		
发明人	薛建设		
IPC分类号	G02F1/1343 G02F1/1362 H01L27/12 H01L21/84 G02F1/1368		
CPC分类号	G02F1/1368		
代理人(译)	申健		
其他公开文献	CN101561594A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种FFS模式液晶显示装置的阵列基板及阵列基板，涉及显示器技术，为增强像素的透过率而发明。阵列基板包括：包括基板、公共电极、栅线及数据扫描线、栅极绝缘层、薄膜晶体管、钝化层、像素电极，其中薄膜晶体管包括栅极、有源层、源电极、漏电极，栅极与栅线连接，源电极与数据扫描线连接，漏电极与像素电极连接，钝化层位于源漏电极及数据扫描线之上，漏电极的钝化层上形成有钝化层过孔，像素电极为Λ形像素电极，形成在钝化层之上，并通过钝化层过孔与漏电极相连，其特征在于，数据扫描线位于，Λ形像素电极中“/”形部分与“\”形部分像素电极交界处所对应的位置的下方。本发明能够增强像素的透过率，提高显示质量。

