



(12) 发明专利

(10) 授权公告号 CN 101414082 B

(45) 授权公告日 2011. 09. 07

(21) 申请号 200810171110. 9

(22) 申请日 2008. 10. 15

(30) 优先权数据

10-2007-0104730 2007. 10. 17 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 吴载映 李俊烨 陈贤哲 李敏职

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 梁挥

(51) Int. Cl.

G02F 1/1343 (2006. 01)

G02F 1/1362 (2006. 01)

H01L 27/12 (2006. 01)

H01L 21/84 (2006. 01)

(56) 对比文件

CN 1619393 A, 2005. 05. 25, 说明书第 4 页第 13-26 行、附图 2.

CN 1591143 A, 2005. 03. 09, 说明书第 2 页第 3 段、附图 1.

CN 1904680 A, 2007. 01. 31, 说明书第 2 页第 3 段、附图 1.

US 6421039 B1, 2002. 07. 16, 说明书第 7 栏第 13-16 行、附图 16.

审查员 陈涛

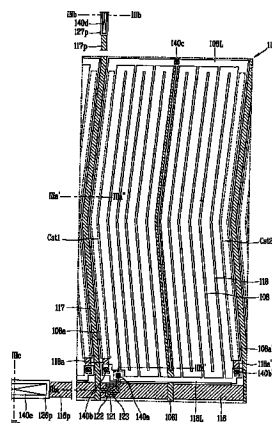
权利要求书 3 页 说明书 11 页 附图 12 页

(54) 发明名称

面内切换模式液晶显示器及其制造方法

(57) 摘要

提供面内切换模式液晶显示器及其制造方法。根据实施方式的面内切换模式液晶显示器包括：排列在阵列基板的第一方向的多条栅极线；排列在基本上垂直于第一方向的第二方向的多条数据线；设置在阵列基板上的一个或多个存储电极；延伸通过每个像素区的多个公共电极；基本上平行于多个公共电极排列的多个像素电极，多个公共电极和多个像素电极交替地排列以在每个像素区中产生面内场；设置在多条栅极线 and 多条数据线的交叉区的多个薄膜晶体管 (TFT)，每个 TFT 包括连接至对应数据线的源极、连接至对应像素电极的漏极、以及栅极；以及位于像素区中的各公共电极之下的至少一条公共线，公共线基本上平行于多条数据线。



1. 一种面内切换模式液晶显示器,其包括:

多条栅极线,其排列在阵列基板的第一方向上;

多条数据线,其排列在基本上垂直于所述第一方向的第二方向上,所述多条栅极线和所述多条数据线在所述阵列基板上限定多个像素区;

第一和第二存储电极,其设置在所述阵列基板上;

多个公共电极,其延伸通过每个像素区,其中所述多个公共电极包括分别设置在每个像素区的左边缘和右边缘的第一和第二最外部公共电极,并且所述多个公共电极基本上平行于所述数据线排列,以及其中所述第一和第二最外部公共电极分别与所述第一和第二存储电极交叠,以利用插置在所述第一和第二最外部公共电极与所述第一和第二存储电极之间的第一绝缘层和第二绝缘层来形成第一和第二存储电容器;

多个像素电极,其基本上平行于所述多个公共电极排列,所述多个公共电极和所述多个像素电极交替地排列以在每个像素区中产生面内场;

多个薄膜晶体管,其设置在所述多条栅极线和所述多条数据线的交叉区,每个薄膜晶体管包括连接至对应数据线的源极、连接至对应像素电极的漏极、以及栅极;

至少一条公共线,其位于像素区中的各公共电极之下,所述公共线基本上平行于所述多条数据线,并且所述公共线平行于所述公共电极;

第一连接线,其与所述多个公共电极连接,并且所述第一连接线基本上平行于所述多条栅极线;以及

第二连接线,其与所述多个像素电极连接,并且所述第二连接线电连接到所述漏极和所述第一和第二存储电极。

2. 根据权利要求1所述的面内切换模式液晶显示器,其中,所述公共线和所述数据线由相同导电材料制成,并且所述公共线设置在其上形成有所述多条数据线的层上。

3. 根据权利要求1所述的面内切换模式液晶显示器,其中,所述公共线横贯对应的栅极线,并且在所述公共线和栅极线之间插入绝缘层以防止对应的栅极线与所述公共线短路。

4. 根据权利要求1所述的面内切换模式液晶显示器,其中,延伸通过所述面内切换模式液晶显示器的整个区域的公共线的长度短于延伸通过所述面内切换模式液晶显示器的整个区域的至少一条栅极线的长度。

5. 根据权利要求1所述的面内切换模式液晶显示器,其中,所述多个公共电极和所述多个像素电极在一个或多个部分被弯曲。

6. 根据权利要求1所述的面内切换模式液晶显示器,其中,所述第二连接线通过第一接触孔和第二接触孔分别与所述漏极以及所述第一和第二存储电极电连接。

7. 根据权利要求1所述的面内切换模式液晶显示器,其中,所述多个公共电极、所述多个像素电极、所述第一连接线和所述第二连接线中的至少之一由透明导电材料制成。

8. 根据权利要求1所述的面内切换模式液晶显示器,其中,所述公共线通过设置在第二绝缘层的第三接触孔电连接到所述第一连接线,以向所述第一连接线和所述多个公共电极提供公共电压。

9. 根据权利要求1所述的面内切换模式液晶显示器,其中,所述至少一条公共线包括设置在对应像素区中的各公共电极之下的第一公共线和第二公共线,所述第一公共线和所

述第二公共线基本上平行于所述多条数据线。

10. 一种面内切换型液晶显示器设备的制造方法,其包括:

形成排列于第一方向上的多条栅极线以及排列于基本上垂直于所述第一方向的第二方向上的多条数据线,所述多条栅极线和所述多条数据线在阵列基板上限定多个像素区;

在所述阵列基板上形成第一和第二存储电极;

形成延伸通过每个像素区的多个公共电极,其中所述多个公共电极包括分别设置在每个像素区的左边缘和右边缘的第一和第二最外部公共电极,并且所述多个公共电极平行于所述数据线排列,以及其中所述第一和第二最外部公共电极分别与所述第一和第二存储电极交叠,以利用插置在所述第一和第二最外部公共电极与所述第一和第二存储电极之间的第一绝缘层和第二绝缘层来形成第一和第二存储电容器;

形成基本上平行于所述多个公共电极排列的多个像素电极,所述多个公共电极和所述多个像素电极交替地排列以在每个像素区中产生面内场;

在所述多条栅极线和所述多条数据线的交叉区形成薄膜晶体管,每个薄膜晶体管包括连接至对应数据线的源极、连接至对应像素电极的漏极、以及栅极;以及

在像素区中的多个公共电极中的一个公共电极之下形成公共线,所述公共线基本上平行于所述多条数据线,并且所述公共线平行于所述公共电极。

11. 根据权利要求 10 所述的方法,其中,通过在所述阵列基板的表面上沉积第一导电膜并通过第一光刻工艺选择性地图案化该第一导电膜,形成所述多条栅极线、所述第一和第二存储电极和栅极焊盘线。

12. 根据权利要求 10 所述的方法,其中,通过在其上形成有所述栅极、所述栅极线、所述第一和第二存储电极和栅极焊盘线的阵列基板的表面上形成第一绝缘层、非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜,以及接着通过第二光刻工艺选择性地去除所述非晶硅薄膜、n+ 非晶硅薄膜和所述第二导电膜,形成所述源极和漏极、所述公共线、所述数据线和数据焊盘线。

13. 根据权利要求 10 所述的方法,其中,通过在其上形成有有源图案、所述源极和漏极、所述数据线、数据焊盘线和所述公共线的阵列基板的表面上形成第二绝缘层,以及接着通过第三光刻工艺选择性地去除所述第二绝缘层,形成暴露所述漏极、所述第一和第二存储电极、所述公共线、数据焊盘线和栅极焊盘线的多个部分的多个接触孔。

14. 根据权利要求 10 所述的方法,其中,通过在其上形成有第一至第五接触孔的阵列基板的表面上形成由透明导电膜制成的第三导电膜,以及接着通过第四光刻工艺选择性地去除所述第三导电膜,在第二绝缘层上形成所述多个公共电极、所述多个像素电极、第一连接线和第二连接线、数据焊盘电极以及栅极焊盘电极。

15. 一种面内切换模式液晶显示器的制造方法,其包括:

在第一基板上形成栅极和栅极线;

在所述第一基板上形成第一绝缘层;

在所述第一基板上形成有源图案;

在所述第一基板上形成源极和漏极,并形成与所述栅极线相交的数据线以限定像素区;

在所述第一基板上形成第一和第二存储电极;

在所述第一基板的像素区中沿基本上平行于所述数据线的方向形成至少一条公共线；

在所述第一基板上形成第二绝缘层；以及

形成交替地布置在所述第一基板的像素区中的多个公共电极和像素电极，以产生面内场，其中使得至少一个公共电极位于所述公共线的上部，其中所述公共线平行于所述公共电极，其中所述公共电极包括分别设置在每个像素区的左边缘和右边缘的第一和第二最外部公共电极，并且所述多个公共电极平行于所述数据线排列，以及其中所述第一和第二最外部公共电极分别与所述第一和第二存储电极交叠，以利用插置在所述第一和第二最外部公共电极与所述第一和第二存储电极之间的第一绝缘层和第二绝缘层来形成第一和第二存储电容器；

形成第一连接线，使得所述第一连接线基本上平行于所述栅极线排列并连接所述多个公共电极的一端；以及

形成第二连接线，使得所述第二连接线基本上平行于所述栅极线排列并连接所述多个像素电极的一端。

16. 根据权利要求 15 所述的方法，其中，所述第二连接线经由第一接触孔电连接到所述漏极以及经由第二接触孔电连接到所述第一和第二存储电极。

17. 根据权利要求 15 所述的方法，其中，所述栅极、所述栅极线以及所述第一和第二存储电极由第一导电膜构成，并且

其中，所述源极和漏极、所述数据线和所述公共线由第二导电膜构成。

面内切换模式液晶显示器及其制造方法

技术领域

[0001] 本发明涉及一种面内切换 (in-plane switching, IPS) 模式液晶显示器 (LCD) 及其制造方法, 并且更具体地, 涉及一种能够提高开口率、提高生产合格率及改进其他特征的 IPS 模式 LCD 及其制造方法。

背景技术

[0002] 随着用户对于信息显示器兴趣的增长以及对于便携式 (可移动的) 信息设备要求的增加, 对轻薄的平面显示器 (FPD) 的研究和商业化也在增加。

[0003] 在 FPD 中, 液晶显示器 (LCD) 是一种利用液晶的光学各向异性来显示图像的设备。因为 LCD 设备展示出优越的分辨率以及色彩和画面质量, 所以它被广泛地应用于笔记本电脑或桌上型显示器等。

[0004] LCD 包括滤色镜基板、第一基板、阵列基板、第二基板和形成于滤色镜基板和阵列基板之间的液晶层。滤色镜基板包括: 具有多个子滤色镜 (实施红、绿和蓝色光过滤) 的滤色镜、用于区分子滤色镜并阻止光透过液晶层的黑色矩阵以及用于将电压施加至液晶层的透明公共电极。阵列基板包括: 垂直和水平地排列以限定多个像素区的栅极线 and 数据线、形成在栅极线和数据线的各交叉处的 TFT (薄膜晶体管) 开关元件以及形成在像素区上的像素电极。

[0005] 滤色镜基板和阵列基板由形成在图像显示区边缘的密封剂以相互面对的方式附接以形成液晶面板, 并且滤色镜基板和阵列基板的附接由形成在滤色镜基板或阵列基板上的附接栓 (attachment key) 实施。

[0006] 上述 LCD 称为扭曲向列 (TN) 模式 LCD, 在扭曲向列模式 LCD 中, 向列相液晶分子在垂直于基板的方向上被驱动, 缺点在于其视角十分狭窄, 大约 90° 。这源于液晶分子的折射各向异性, 因为在电压被施加到液晶显示面板时, 水平于基板排列的液晶分子变成基本上排列在垂直于基板的方向上。

[0007] 因此, 人们提出了面内切换 (IPS) 模式 LCD, 在面内切换模式 LCD 中, 液晶分子在水平于基板的方向被驱动, 从而使视角提高到超过 170° 。IPS 模式 LCD 如下所述。

[0008] 图 1 是示出相关技术的 IPS 模式 LCD 的阵列基板的一部分的平面视图。N 条栅极线和 M 条数据线彼此交叉地形成, 以在阵列基板上限定 $M \times N$ 个像素。然而, 为了简便, 仅在附图中示出一个像素。图 2 是示出沿图 1 中的阵列基板的 I-I' 线截取的截面的示意性视图, 其中阵列基板和附接至阵列基板的滤色镜基板被一起示出。

[0009] 如图 1 和 2 中所示, 栅极线 16 和数据线 17 垂直和水平地形成以在透明阵列基板 10 上限定像素区, 并且 TFT (T) 开关元件形成在栅极线 16 和数据线 17 的交叉处。TFT (T) 包括与栅极线 16 连接的栅极 21、与数据线 17 连接的源极 22 和通过像素电极线 181 与像素电极 18 连接的漏极 23。TFT 还包括: 用于使栅极 21 与源极 22、漏极 23 绝缘的第一绝缘膜 15a; 以及用于通过施加至栅极 21 的栅极电压在源极 22 和漏极 23 之间形成导电沟道的有源图案 (active pattern) 24。作为参考, 参考标号 25 表示允许有源图案 24 的源极区和漏极

区与源极 22 和漏极 23 进行欧姆接触的欧姆接触层。

[0010] 在像素区,公共线 81 和存储电极 18s 排列在与栅极线 16 平行的方向上,并且多个公共电极 8 和多个像素电极 18 排列成与数据线 17 平行。此时,存储电极 18s 和公共电极 8 产生面内场 90 以转换液晶分子 30。多个公共电极 8 与栅极线 16 同时形成,并与公共线 81 连接,而多个像素电极 18 与数据线 17 同时形成,并与像素电极线 181 和存储电极 18s 连接。此外,与像素电极线 181 连接的像素电极 18 通过像素电极线 181 电连接到 TFT(T) 的漏极 23。存储电极 18s 与下方的公共线 81 的一部分交叠,利用插入在存储电极 18s 和下方的公共线 81 之间的第一绝缘膜 15a 形成存储电容器 Cst。

[0011] 在透明滤色镜基板 5 上,形成有防止光泄漏至 TFT(T)、栅极线 16 和数据线 17 的黑色矩阵 6,以及实现红、绿和蓝色光过滤的滤色镜 7。决定液晶分子 30 的初始排列方向的对准膜(未示出)涂覆在阵列基板 10 和滤色镜基板 5 的相互面对的表面。

[0012] 在具有这样一种结构的相关技术的面内模式 LCD 中,公共电极 8 和像素电极 18 形成在相同的阵列基板 10 上以产生面内场,因此可以改善视角。

[0013] 然而,因为在像素区中布置的是由不透明材料制成的公共电极 8 和像素电极 18,另外,提供的公共线 81 由不透明导电材料构成,所以开口率被降低,因而降低了亮度。

[0014] 此外,因为公共线 81 形成在其上形成有栅极线 16 的层上,靠近栅极线 16,所以公共线 81 可能与栅极线 16 发生短路。

发明内容

[0015] 因此,为了解决以上问题,提出在此描述的各种特征。示例性实施方式的一个方面在于提供一种面内切换 (IPS) 模式液晶显示器 (LCD) 及其制造方法,通过利用透明导电材料形成多个公共电极和像素电极以及形成基本上平行于多条数据线的多条公共线,能够提高开口率。

[0016] 本发明的另一方面在于提供一种 IPS 模式 LCD 及其制造方法,通过在多条数据线的方向上形成短于整个栅极线的多条公共线而减小多条公共线的总电阻,能够稳定公共电压。

[0017] 本发明的再一方面在于提供一种 IPS 模式 LCD 及其制造方法,通过排列多条公共线使其横贯多条栅极线并且将绝缘膜插入在公共线和栅极线之间,能够防止多条栅极线与多条公共线短路。

[0018] 本说明书提供了用于 IPS 模式 LCD 的本发明的实施方式,其包括:排列在阵列基板的第一方向的多条栅极线;排列在基本上垂直于第一方向的第二方向的多条数据线,多条栅极线和多条数据线在所述阵列基板上限定多个像素区;设置在阵列基板上的至少一个存储电极;延伸通过每个像素区的多个公共电极;排列成基本上平行于多个公共电极的多个像素电极,多个公共电极和多个像素电极交替地排列以在每个像素区中产生面内场;设置在多条栅极线和多条数据线的交叉区的多个薄膜晶体管 (TFT),每个 TFT 包括连接至对应数据线的源极、连接至对应像素电极的漏极、以及栅极;以及位于像素区中的各公共电极之下的至少一条公共线,公共线基本上平行于多条数据线。

[0019] 针对 IPS 模式 LCD 的制造方法,本说明书还提供了本发明的另一实施方式,其包括:形成排列于第一方向的多条栅极线以及排列在基本上垂直于第一方向的第二方向的

多条数据线,多条栅极线和多条数据线在阵列基板上限定多个像素区;在阵列基板上形成存储电极;形成延伸通过每个像素区的多个公共电极;形成基本上平行于多个公共电极排列的多个像素电极,多个公共电极和多个像素电极交替地排列以在每个像素区中产生面内场;在多条栅极线和多条数据线的交叉区形成薄膜晶体管(TFT),每个 TFT 包括连接至对应数据线的源极、连接至对应像素电极的漏极、以及栅极;以及在像素区中的多个公共电极中的一个公共电极之下形成公共线,公共线基本上平行于多条数据线。

[0020] 针对 IPS 模式 LCD 的制造方法,本说明书还提供了本发明的又一实施方式,其包括:在第一基板上形成栅极和栅极线;在第一基板上形成第一绝缘层;在第一基板上形成有源图案;在第一基板上形成源极和漏极,并形成与栅极线相交的数据线以限定像素区;在第一基板上形成存储电极;在第一基板的像素区中沿基本上平行于数据线的方向形成至少一条公共线;在第一基板上形成第二绝缘层;以及形成交替地布置在第一基板的像素区中的多个公共电极和像素电极以产生面内场,使得至少一个公共电极位于公共线的上部。

[0021] 当结合附图阅读本发明的下列详细说明时,本发明的前述和其他目的、特征、方面和优点将变得更加显而易见。

附图说明

[0022] 由下文给出的详细描述和附图,本发明将得到更充分的理解,但是所述附图仅仅作为示例给出,并非用于限制本发明,其中:

[0023] 图 1 是示出相关技术的面内切换 (IPS) 模式液晶显示器 (LCD) 的阵列基板的一部分的平面视图;

[0024] 图 2 是示意性示出相关技术的 IPS 模式 LCD 结构的剖视图;

[0025] 图 3 是根据本发明的第一示例性实施方式示出 IPS 模式 LCD 的阵列基板的一部分的平面视图;

[0026] 图 4A 至 4D 是顺序示出沿图 3 中的阵列基板的线 IIIa-IIIa'-IIIa''、IIIb-IIIb 和 IIIc-IIIc 截取的制造工艺的剖视图;

[0027] 图 5A 至 5D 是顺序示出图 3 中的阵列基板的制造工艺的平面视图;

[0028] 图 6A 至 6F 是根据本发明的第一实施方式具体示出在图 4B 和 5B 的阵列基板上形成的第二掩模工艺的剖视图;

[0029] 图 7 是根据本发明的实施方式继续示出 IPS 模式 LCD 中的视角补偿原理的视图;

[0030] 图 8 是根据本发明的第二实施方式继续示出 IPS 模式 LCD 的阵列基板的一部分的平面视图;以及

[0031] 图 9 是根据本发明的第三实施方式继续示出 IPS 模式 LCD 的阵列基板的一部分的平面视图。

具体实施方式

[0032] 现在将参照附图详细地描述面内切换 (IPS) 模式液晶显示器 (LCD) 及其制造方法。尽管以某些具体的方式来描述本发明,但很显然本发明可以很多方式变化。这些变化不应视为背离了本发明的精神和范围,并且对于所属技术领域的技术人员显而易见的是,所有这样的修改均涵盖在所附权利要求的范围内。

[0033] 图3是根据本发明的第一实施方式示出 IPS 模式 LCD 的阵列基板的一部分的平面视图。N 条栅极线和 M 条数据线彼此交叉地形成以在阵列基板上限定 MxN 个像素。然而,为了简洁,仅在附图上示出了唯一的一个像素。

[0034] 如图3中所示,当公共电极和像素电极具有弯曲结构时,因为液晶分子排列在两个方向上以形成二维,所以在与排列形成一维的液晶分子比较时视角可以进一步增大。本发明不限于二维结构的 IPS 模式 LCD,还可以适用于具有超过二维的多维结构的 IPS 模式 LCD。形成二维或更多维(多维)的 IPS 结构被称为 S(超)-IPS 结构。形成多维结构的公共电极和像素电极的形状不限于图3中所示的描述。例如,公共电极和像素电极可以具有弧形结构或者可以具有在多个位置弯曲的结构。

[0035] 如图所示,在本发明的第一实施方式中,栅极线 116 和数据线 117 形成为垂直和水平地排列以在阵列基板 110 上限定像素区,并且作为开关元件的 TFT(T) 形成在栅极线 116 和数据线 117 的交叉处。

[0036] TFT(T) 包括形成栅极线 116 的一部分的栅极 121、与数据线 117 连接的“U”形的源极 122 以及连接至像素电极 118 的漏极 123。TFT(T) 还包括:用于使栅极 121 与源极 122 和漏极 123 绝缘的第一绝缘层(未示出),以及通过施加至栅极 121 的栅极电压在源极 122 和漏极 123 之间形成导电沟道的有源图案(未示出)。在这种情况下,虽然源极 122 为“U”形以使得沟道形成成为“U”形,但是本发明不限于“U”形沟道,具有不同形状的 TFT 的任何类型的沟道都可适用。

[0037] 公共电极 108、108a、108a' 和像素电极 118 交替地形成以在像素区中产生面内场,并且一对最外部公共电极 108a 和 108a' 形成在像素区的边缘。在公共电极 108、108a、108a' 中,最外部公共电极 108a 和 108a' 分别与一对下方的存储电极 118a 和 118a' 交叠,以利用插入在最外部公共电极 108a、108a' 与下方的存储电极 118a、118a' 之间的第一和第二绝缘层(未示出)形成第一存储电容器 Cst1 和第二存储电容器 Cst2。进一步地,公共电极 108、108a、108a' 和像素电极 118 基本上平行于数据线 117 排列。

[0038] 第一存储电容器 Cst1 和第二存储电容器 Cst2 用于一致地维持施加至液晶电容器的电压,直至接收到下一个信号。除了维持信号之外,第一存储电容器 Cst1 和第二存储电容器 Cst2 还可以具有稳定灰度显示、减少闪烁、减少余像的形成等效果。

[0039] 在根据本发明的第一实施方式的 IPS 模式 LCD 中,最外部公共电极 108a 和 108a' 以及存储电极 118a 和 118a' 形成在像素区的左右边缘以形成第一存储电容器 Cst1 和第二存储电容器 Cst2,但是本发明不限于最外部公共电极 108a 和 108a' 以及存储电极 118a 和 118a' 的这种排列。例如,本发明可以应用于存储电极仅仅形成在像素区的一个边缘以形成单一存储电容器的情况。

[0040] 这里,第一连接线 108L 布置在公共电极 108、108a 和 108a' 的一端,基本上平行于栅极线 116 并连接公共电极 108、108a 和 108a' 的一端。第二连接线 118L 形成在像素电极 118 的一端,连接像素电极 118 的一端,并通过形成在第二绝缘层的第一接触孔 140a 和一对第二接触孔 140b 和 140b' 分别电连接到与漏极 123 以及一对存储电极 118a 和 118a'。

[0041] 根据本发明的第一实施方式的公共线 1081 形成在像素区中的任意公共电极 108 的下部,使得公共线 1081 基本上平行于数据线 117。在这种情况下,公共线 1081 由与数据线 117 相同的导电材料制成,并且形成在其上形成有数据线 117 的层上。另外,公共线 1081

通过形成在第二绝缘层的第三接触孔 140c 电连接第一连接线 108L, 以提供公共电压至第一连接线 108L 和公共电极 108、108a、108a'。

[0042] 进一步地, 在阵列基板 110 的边缘部分, 形成有分别与栅极线 116 和数据线 117 电连接并将由外部驱动电路单元施加的扫描信号和数据信号传输至栅极线 116 和数据线 117 的栅极焊盘电极 126p 和数据焊盘电极 127p。即, 数据线 117 和栅极线 116 延伸至驱动电路单元以分别与数据焊盘线 117p 和栅极焊盘线 116p 连接, 并且数据焊盘线 117p 和栅极焊盘线 116p 通过分别经由第四接触孔 140d 和第五接触孔 140e 电连接的数据焊盘电极 127p 和栅极焊盘电极 126p 接收来自驱动电路单元的数据信号和扫描信号。

[0043] 在根据如上所述构造的本发明的第一实施方式的 IPS 模式 LCD 中, 因为公共电极 108、108a、108a'、像素电极 118、第一连接线 108L 和第二连接线 118L 由透明导电材料例如 ITO(铟锡氧化物) 或者 IZO(铟锌氧化物) 构成, 所以能够提高开口率。

[0044] 此外, 因为公共线 1081 形成为基本上平行于数据线 117, 所以公共线 1081 的线宽可以减小, 并且因而, 像素区的开口率可以被提高大约 8% 至 30%。

[0045] 另外, 因为在数据线 117 方向上延伸通过整个 IPS 模式 LCD 的公共线 1081 的总长度短于延伸通过整个 IPS 模式 LCD 的栅极线 116 的总长度, 所以公共线 1081 的总电阻可以减小。结果, 能够稳定公共电压以防止画面质量的下降, 例如波纹或闪烁。在这种情况下, 公共线 1081 的总长度可以是栅极线 116 的总长度的大约 0.56 倍。作为参考, 在相关技术的 IPS 模式 LCD 中, 因为公共线形成在水平于液晶面板的方向上, 即, 基本上平行于栅极线的方向上, 增加了 RC 延迟, 而使液晶面板两端之间的公共电压改变大约 200mV, 从而引起波纹和闪烁。

[0046] 再者, 在根据本发明的第一实施方式的 IPS 模式 LCD 中, 将公共线 1081 形成为横贯栅极线 116, 其中第一绝缘层插入在公共线 1081 和栅极线 116 之间。即, 公共线 1081 既没有形成靠近于栅极线 116, 也没有形成在其上形成有栅极线 116 的相同的层上。而是将公共线 1081 形成为横贯栅极线 116, 其中第一绝缘层插入在公共线 1081 和栅极线 116 之间, 并且公共线 1081 布置在与其上形成有数据线 117 的层相同的层上, 从而防止栅极线 116 和公共线 1081 出现短路故障, 因而提高了生产合格率。

[0047] 在这里, 在根据本发明的第一实施方式的 IPS 模式 LCD 中, 数据布线 (其包括源极、漏极、数据线和数据焊盘线, 公共线和有源图案) 利用半色调掩模或槽掩模 (衍射掩模) 通过单掩模工艺同时形成 (下文中, 提及的半色调掩模也包括衍射掩模), 从而可以通过执行四道掩模工艺制造阵列基板。这将通过 IPS 模式 LCD 的下列制造方法详细描述。然而, 本发明不受限于掩模工艺的数量。例如, 还可以通过执行多于四个或少于四个工艺制造阵列基板。

[0048] 图 4A 至 4D 是顺序示出沿图 3 中的阵列基板的线 IIIa-IIIa' -IIIa''、IIIb-IIIb 和 IIIc-IIIc 截取的制造工艺的剖视图。

[0049] 左侧 (IIIa-IIIa' -IIIa'') 示出包括数据线区的像素部的阵列基板的制造工艺, 而右侧 (IIIb-IIIb 和 IIIc-IIIc) 接着示出数据焊盘部分和栅极焊盘部分的制造工艺。

[0050] 图 5A 至 5D 是顺序示出图 3 中的阵列基板的制造工艺的平面视图。

[0051] 如图 4A 和 5A 中所示, 栅极 121、栅极线 116、第一存储电极 118a、第二存储电极 118a' 和栅极焊盘线 116p 形成在由诸如玻璃的绝缘材料制成的阵列基板 110 的像素部。第

一存储电极 118a 和第二存储电极 118a' 形成分别向像素区的左边缘和右边缘弯曲, 并且排列成基本上垂直于栅极线 116。通过在阵列基板 110 的整个表面上沉积第一导电膜以及通过光刻工艺 (第一掩模工艺) 选择性地将图案化, 形成栅极 121、栅极线 116、第一存储电极 118a、第二存储电极 118a' 和栅极焊盘线 116p。在这里, 第一导电膜可以由低电阻导电材料例如铝 (Al)、铝合金、钨 (W)、铜 (Cu)、铬 (Cr)、钼 (Mo)、钼合金等构成。同样, 第一导电膜可以由两种或更多的低电阻导电材料叠加而成的多层结构构成。

[0052] 接着, 如图 4B 和 5B 中所示, 在其上形成有栅极 121、栅极线 116、第一存储电极 118a、第二存储电极 118a' 和栅极焊盘线 116p 的阵列基板上的整个表面上形成第一绝缘层 115a、非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜, 并且接着经由光刻工艺 (第二掩模工艺) 选择性地去除第一绝缘层 115a、非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜, 以形成由非晶硅薄膜构成的有源图案 124 以及由第二导电膜构成的源极 122 和漏极 123。源极 122 和漏极 123 电连接到位于阵列基板 110 的像素部处的有源图案 124 的源极区和漏极区。

[0053] 此时, 通过第二掩模工艺, 在阵列基板 110 的数据线区形成由第二导电膜构成的数据线 117, 而在阵列基板 110 的数据焊盘部形成由第二导电膜构成的数据焊盘线 117p。进一步地, 通过第二掩模工艺, 在像素区中形成由第二导电膜构成的公共线 1081, 并且公共线 1081 形成基本上平行于数据线 117。另外, 在有源图案 124 上形成欧姆接触层 125n, 其由 n+ 非晶硅薄膜构成并被图案化为与源极 122 和漏极 123 相同的形状。

[0054] 由非晶硅薄膜和 n+ 非晶硅薄膜构成的第一非晶硅薄膜图案 124'、第二 n+ 非晶硅薄膜图案 125''、第二非晶硅薄膜图案 124''、第三 n+ 非晶硅薄膜图案 125'''、第三非晶硅薄膜图案 124''' 以及第四 n+ 非晶硅薄膜图案 125''' 被图案化为与公共线 1081、数据线 117 和数据焊盘线 117p 相同的形状, 并且形成在公共线 1081、数据线 117 和数据焊盘线 117p 的下方。

[0055] 在这里, 在本发明的第一实施方式中, 有源图案 124、源极 122 和漏极 123、数据线 117、数据焊盘线 117p 以及公共线 1081 利用半色调掩模通过单掩模工艺 (第二掩模工艺) 同时形成。下面将参照附图详细描述第二掩模工艺。

[0056] 图 6A 至 6F 是根据本发明的第一实施方式具体示出在图 4B 和 5B 的阵列基板上的第二掩模工艺的剖视图。

[0057] 如图 6A 中所示, 在其上形成有栅极 121、栅极线 116、第一存储电极 118a、第二存储电极 118a' 和栅极焊盘线 116p 的阵列基板 110 的整个表面上形成栅极绝缘层 115a、非晶硅薄膜 120、n+ 非晶硅薄膜 125、第二导电膜 130。第二导电膜 130 可以由低电阻导电材料例如铝 (Al)、铝合金、钨 (W)、铜 (Cu)、铬 (Cr)、钼 (Mo)、钼合金等制成, 以形成源极、漏极、数据线、数据焊盘线和公共线。

[0058] 接着, 如图 6 中所示, 由诸如光刻胶的感光材料制成的感光膜 170 形成在阵列基板 110 的整个表面上, 光经由根据本发明的实施方式的半色调掩模 180 选择性地照射至感光膜 170。

[0059] 半色调掩模 180 包括允许照射光全部透过的第一透射区 (I)、仅仅允许照射光中的一些透过而阻挡剩余光的第二透射区 (II) 以及完全阻挡照射光的阻挡区 (III)。只有透过半色调掩模 180 的光可以照射到感光膜 170 上。

[0060] 随后, 当通过半色调掩模 180 曝光的感光膜 170 被显影时, 如图 6C 中所示, 第一至

第六感光膜图案 170a 至 170f 残留在光被阻挡区 (III) 和第二透射区 (II) 被全部阻挡或者部分阻挡的区域,并且感光膜在光完全透过的第一透射区 (I) 的区域被全部去除,以暴露第二导电膜 130 的表面。此时,形成在阻挡区 (III) 的第一至第五感光膜图案 170a 至 170e 厚于通过第二透射区 (II) 形成的第六感光膜图案 170c。另外,感光膜在光全部透过的第一透射区 (I) 的区域被全部去除。这是因为使用了正性光致抗蚀剂,但是本发明并不限于使用正性光致抗蚀剂来完成该工艺。例如,负性光致抗蚀剂也可以用于本发明。

[0061] 接着,如图 6D 中所示,利用第一至第六感光膜图案 170a 至 170f,选择性地去除下方的非晶硅薄膜、n+ 非晶硅薄膜和第二导电膜,以在阵列基板 110 的像素部形成有源图案 124 以及在阵列基板 110 的数据线区形成由第二导电膜构成的数据线 117。此外,由第二导电膜构成的数据焊盘线 117p 形成在阵列基板 110 的数据焊盘部,而由第二导电膜构成的公共线 1081 形成在阵列基板的像素区。

[0062] 在本发明的第一实施方式中,仅仅一条公共线 1081 形成在像素区,但是本发明不受其限制,可以形成两条或更多条公共线。

[0063] 此时,在有源图案 124 上形成分别由 n+ 非晶硅薄膜和第二导电膜构成并被图案化为与有源图案 124 相同的形状的第一非晶硅薄膜图案 125' 和第二导电膜图案 130'。进一步地,由非晶硅薄膜和 n+ 非晶硅薄膜构成的第一非晶硅薄膜图案 124'、第二 n+ 非晶硅薄膜图案 125''、第二非晶硅薄膜图案 124''、第三 n+ 非晶硅薄膜图案 125'''、第三非晶硅薄膜图案 124''' 以及第四 n+ 非晶硅薄膜图案 125'''' 被图案化为与公共线 1081、数据线 117 和数据焊盘线 117p 相同的形状,并形成在公共线 1081、数据线 117 和数据焊盘线 117p 之下。

[0064] 随后,执行灰化工艺以部分地去除第一至第六感光膜图案 170a 至 170f。于是,如图 6E 中所示,第二透射区 (II) 的第六感光膜图案 170f 被全部去除,暴露出第二透射区 (II) 的第二导电图案 130'。

[0065] 接着,在将第一至第六感光膜图案 170a 至 170f 部分地去除第六感光膜图案的厚度之后,仅仅在对应于阻挡区 (III) 的源极区和漏极区、公共线 1081、数据线 117 以及数据焊盘线 117p 上保留第一至第五感光膜图案,作为第七至第十一感光膜图案 170a' 至 170e'。

[0066] 之后,如图 6F 中所示,利用剩余的第七至第十一感光膜图案 170a' 至 170e' 作为掩模,选择性地去除第一 n+ 非晶硅薄膜图案和第二导电膜图案的多个部分,以在阵列基板 110 的像素部形成由第二导电膜构成的源极 122 和漏极 123。此时,在有源图案 124 上形成欧姆接触层 125n,其由 n+ 非晶硅薄膜构成并允许有源图案 124 的源极区、漏极区与源极 122、漏极 123 彼此欧姆接触。

[0067] 以这种方式,在本发明的第一实施方式中,利用半色调掩模通过单掩模工艺就能够形成有源图案 124、源极 122 和漏极 123、数据线 117、数据焊盘线 117p 以及公共线 1081。

[0068] 之后,如图 4C 和 5C 中所示,在其上形成有有源图案 124、源极 122 和漏极 123、数据线 117、数据焊盘线 117p 和公共线 1081 的阵列基板 110 的整个表面上形成第二绝缘层 115b。

[0069] 然后,利用光刻工艺(第三掩模工艺)选择性地去除第二绝缘层 115b 的多个部分,以形成使漏极 123 的一部分暴露的第一接触孔 140a 以及使第一存储电极 118a 和第二存储电极 118a' 的多个部分暴露的一对第二接触孔 140b 和 140b'。另外,利用第三掩模工艺选择性地去除第二绝缘层 115b 的多个部分,以形成分别使公共线 1081、数据焊盘线 117p 和

栅极焊盘线 116p 的一部分暴露的第三接触孔 140c、第四接触孔 140d 和第五接触孔 140e。

[0070] 之后,如图 4D 和 5D 中所示,在其上形成有第一至第五接触孔 140a 至 140e 的阵列基板 110 的整个表面上形成由透明导电膜制成的第三导电膜。接着,通过光刻工艺(第四掩模工艺)选择性地去除第三导电膜,以形成经由第一接触孔 140a 电连接漏极 123 并经由一对第二接触孔 140b 和 140b' 电连接第一存储电极 118a 和第二存储电极 118a' 的第二连接线 118L。另外,通过第四掩模工艺选择性地去除第三导电膜,在第二绝缘层 115b 上形成多个公共电极 108、108a、108a' 和像素电极 118,使其交替地布置在像素区中以产生面内场。进一步地,通过第四掩模工艺选择性地去除第三导电膜,将数据焊盘电极 127p 和栅极焊盘电极 126p 形成为分别经由第四接触孔 140d 和第五接触孔 140e 电连接数据焊盘线 117p 和栅极焊盘线 116p。

[0071] 在这种情况下,第一最外部公共电极 108a 和第二最外部公共电极 108a' 形成在像素区的边缘。在公共电极 108、108a 和 108a' 中,第一最外部公共电极 108a 和第二最外部公共电极 108a' 分别与下方的第一存储电极 118a 和第二存储电极 118a' 交叠,以利用插入在最外部公共电极 108a、108a' 与下方的存储电极 118a、118a' 之间的第一绝缘层 115a 和第二绝缘层 115b 形成第一存储电容器 Cst1 和第二存储电容器 Cst2。进一步地,通过第四掩模工艺,将第一连接线 108L 形成在公共电极 108、108a 和 108a' 的一端,使得其基本上平行于栅极线 116 并连接公共电极 108、108a 和 108a' 的一端。

[0072] 本发明的第一实施方式中的公共线 1081 形成在像素区中任意公共电极 108 之下,使得公共线 1081 基本上平行于数据线 117。公共线 1081 经由形成在第二绝缘层 115b 的第三接触孔 140c 电连接第一连接线 108L,以提供公共电压至第一连接线 108L 和公共电极 108、108a 和 108a'。此外,第三导电膜包括具有良好透光度的透明导电材料,例如 IT0(氧化铟锡)或 IZO(氧化铟锌),以形成公共电极 108、108a、108a'、第一连接线 108L、第二连接线 118L 和像素电极 118。

[0073] 如上所述,在根据本发明的第一实施方式的 IPS 模式 LCD 中,公共电极 108、108a、108a'、像素电极 118、第一连接线 108L 和第二连接线 118L 由透明导电材料制成,并且公共线 1081 形成为基本上平行于数据线 117,由此公共线 1081 的线宽可以减小,从而像素区的开口率可以提高大约 8% 至 30%。另外,因为公共线 1081 形成为在公共电极 108 的下侧平行于公共电极 108,所以开口区可以延伸至其最大程度。

[0074] 此外,如上所述,因为在数据线 117 的方向上延伸通过整个 IPS 模式 LCD 的公共线 1081 的总长度小于延伸通过整个 IPS 模式 LCD 的栅极线 116 的总长度,所以公共线 1081 的总电阻可以减小。结果,能够稳定公共电压以防止画面质量下降,例如出现波纹或闪烁。在这种情况下,公共线 1081 的总长度可以大约是栅极线 116 的总长度的 0.56 倍。

[0075] 另外,因为公共线 1081 形成为横贯栅极线 116,并且第一绝缘层插入在公共线 1081 和栅极线 116 之间,所以可以防止栅极线 116 和公共线 1081 短路,提高生产合格率。

[0076] 在根据本发明的第一实施方式的 IPS 模式 LCD 中,因为公共电极 108、108a、108a'、像素电极 118、数据线 117 弯曲成具有允许液晶分子被匀称驱动的多维结构,所以可以消除由液晶的双折射特性引起的异常光,使色移现象最小化。也就是说,因为液晶分子的双折射特性,随着观察液晶分子的视野的变化会发生色移现象,并且尤其是,在液晶分子的短轴方向上可观察到黄光色移,在液晶分子的长轴方向上可观察到蓝光色移。因而,通过适当地设

置液晶分子的短轴和长轴来减少或去除色移,可以补偿双折射值。

[0077] 例如,在液晶分子对称排列的二维结构的情况中,如图 7 中所示,第一液晶分子 190a 的双折射值 a_1 由第二液晶分子 190b 的双折射值 a_2 补偿,产生双折射值 0,其中第二液晶分子 190b 具有与第一液晶分子 190a 的方向相反的分子排列。此外,双折射值 c_1 由 c_2 补偿。从而,可以最小化因为液晶分子的双折射特性产生的色移现象,以防止随着视角的变化画面质量的恶化。

[0078] 这里,在根据本发明的第一实施方式的 IPS 模式 LCD 中,在像素区中形成一条公共线,但是本发明不局限于此。即,可以根据公共线的电阻设计两条或更多条公共线。下面将参照图 8 详细描述根据本发明的第二实施方式的具有两条公共线的 IPS 模式 LCD。

[0079] 图 8 是根据本发明的第二实施方式继续示出 IPS 模式 LCD 的阵列基板的一部分的平面视图,除了包括两条公共线之外,其包括与根据本发明的第一实施方式的 IPS 模式 LCD 的阵列基板相同的元件。

[0080] 如图所示,在本发明的第二实施方式中,栅极线 216 和数据线 217 形成为分别垂直和水平地排列,以在阵列基板 210 上限定像素区,并且在栅极线 216 和数据线 217 的交叉处形成 TFT(T) 开关元件。

[0081] TFT(T) 包括形成栅极线 216 的一部分的栅极 221、与数据线 217 连接的源极 222 以及连接至像素电极 218 的漏极 223。TFT(T) 还包括用于使栅极 221 与源极 222 和漏极 223 绝缘的第一绝缘层(未示出)、以及通过提供至栅极 221 的栅极电压在源极 222 和漏极 223 之间形成导电沟道的有源图案(未示出)。

[0082] 公共电极 208、208a、208a' 和像素电极 218 交替地形成以在像素区中产生面内场,并且一对最外部公共电极 208a 和 208a' 形成在像素区的边缘。在公共电极 208、208a、208a' 中,最外部公共电极 208a 和 208a' 分别与一对下方的存储电极 218a 和 218a' 交叠,以利用插入在最外部公共电极 208a、208a' 与下方的存储电极 218a、218a' 之间的第一和第二绝缘层(未示出)形成第一存储电容器 Cst1 和第二存储电容器 Cst2。进一步地,公共电极 208、208a、208a' 和像素电极 218 基本上平行于数据线 217 排列。

[0083] 这里,第一连接线 208L 布置在公共电极 208、208a 和 208a' 的一端,基本上平行于栅极线 216 并连接公共电极 208、208a 和 208a' 的一端。第二连接线 218L 形成在像素电极 218 的一端,连接像素电极 218 的一端,并分别通过形成在第二绝缘层的第一接触孔 240a 和一对第二接触孔 240b 和 240b' 电连接漏极 223 以及一对存储电极 218a 和 218a'。根据本发明的第二实施方式的第一公共线 2081 和第二公共线 2081' 形成在像素区中的任意公共电极 208 的下部,使得第一公共线 2081 和第二公共线 2081' 基本上平行于数据线 217。在这种情况下,第一公共线 2081 和第二公共线 2081' 由与数据线 217 相同的导电材料制成,并且形成在其上形成有数据线 217 的层上。此外,第一公共线 2081 和第二公共线 2081' 分别通过形成在第二绝缘层的第三接触孔 240c 和 240c' 电连接第一连接线 208L,以提供公共电压至第一连接线 208L 和公共电极 208、208a、208a'。

[0084] 进一步地,在阵列基板 210 的边缘部分,形成有分别与栅极线 216 和数据线 217 电连接并将由外部驱动电路单元施加的扫描信号和数据信号传输至栅极线 216 和数据线 217 的栅极焊盘电极 226p 和数据焊盘电极 227p。即,数据线 217 和栅极线 216 延伸至驱动电路单元以分别与数据焊盘线 217p 和栅极焊盘线 216p 连接,并且数据焊盘线 217p 和栅极焊盘

线 216p 通过经由第四接触孔 240d 和第五接触孔 240e 电连接的数据焊盘电极 227p 和栅极焊盘电极 226p 来接收来自驱动电路单元的数据信号和扫描信号。

[0085] 另外,如上所述,根据本发明的第一和第二实施方式的 IPS 模式 LCD,第一和第二最外部公共电极以及第一和第二存储电极形成在像素区的左右边缘部分以形成第一存储电容器和第二存储电容器,但是不局限于此,本发明可以应用于一个存储电极仅仅形成在像素区的一个边缘部分以仅仅形成单一存储电容器的情况。

[0086] 图 9 是根据本发明的第三实施方式继续示出 IPS 模式 LCD 的阵列基板的一部分的平面视图,除了存储电极中的一个仅仅形成在像素区的一个边缘部分以形成单一存储电容器之外,其包括与根据本发明的第一实施方式的 IPS 模式 LCD 中的阵列基板相同的元件。

[0087] 如图所示,在本发明的第三实施方式中,栅极线 316 和数据线 317 形成为垂直和水平地排列,以在阵列基板 310 上限定像素区,并且在栅极线 316 和数据线 317 的交叉处形成 TFT(T) 开关元件。

[0088] TFT(T) 包括形成栅极线 316 的一部分的栅极 321、与数据线 317 连接的源极 322 以及连接至像素电极 318 的漏极 323。TFT(T) 还包括:用于使栅极 321 与源极 322 和漏极 323 绝缘的第一绝缘层(未示出);以及通过施加至栅极 321 的栅极电压在源极 322 和漏极 323 之间形成导电沟道的有源图案(未示出)。

[0089] 公共电极 308、308a、308a' 和像素电极 318 交替地形成以在像素区中产生面内场,并且最外部公共电极 308a 形成在像素区的左边缘。在公共电极 308、308a、308a' 中,最外部公共电极 308a 与下方的存储电极 318a 交叠,以利用插入在最外部公共电极 308a 以及下方的存储电极 318a 之间的第一和第二绝缘层(未示出)形成存储电容器 Cst。

[0090] 在根据本发明的第三实施方式的 IPS 模式 LCD 中,因为存储电极 318a 仅仅形成在像素电极的一个边缘,所以可以进一步地提高像素区的开口率。

[0091] 这里,第一连接线 308L 布置在公共电极 308、308a 和 308a' 的一端,基本上平行于栅极线 316 并连接公共电极 308、308a 和 308a' 的一端。第二连接线 318L 形成在像素电极 318 的一端,连接像素电极 318 的一端,并通过形成在第二绝缘层的第一接触孔 340a 和第二接触孔 340b 电连接漏极 323 以及存储电极 318a。

[0092] 根据本发明的第三实施方式的公共线 3081 形成在像素区中的任意公共电极 308 的下部,使得公共线 3081 基本上平行于数据线 317。在这种情况下,公共线 3081 通过形成在第二绝缘层的第三接触孔 340c 与第一连接线 308L 电连接,以提供公共电压至第一连接线 308L 和公共电极 308、308a、308a'。

[0093] 进一步地,在阵列基板 310 的边缘部分,形成有分别与栅极线 316 和数据线 317 电连接并将由外部驱动电路单元施加的扫描信号和数据信号传输至栅极线 316 和数据线 317 的栅极焊盘电极 326p 和数据焊盘电极 327p。即,数据线 317 和栅极线 316 延伸至驱动电路单元以分别与数据焊盘线 317p 和栅极焊盘线 316p 连接,并且数据焊盘线 317p 和栅极焊盘线 316p 通过经由第四接触孔 340d 和第五接触孔 340e 电连接的数据焊盘电极 327p 和栅极焊盘电极 326p 来接收来自驱动电路单元的数据信号和扫描信号。

[0094] 根据本发明的第一至第三实施方式的阵列基板可以借助涂覆至图像显示部分的外部边缘的密封剂以相互面对的方式与滤色镜基板附接。于是,滤色镜基板包括用于防止光泄漏至 TFT、栅极线和数据线的黑色矩阵、以及用于实现红、绿和蓝色光过滤的滤色镜。然

而,本发明不限于如上所述应用滤色镜基板,其他的方法或结构也可以用来产生彩色光。滤色镜基板和阵列基板的附接可以通过形成在滤色镜基板或阵列基板上的附接栓实现。但是,也可以通过其他方法或部件实现滤色镜基板和阵列基板的附接。

[0095] 本发明还可以应用至通过使用 TFT 制造的各种其他设备,例如其中 OLED(有机发光二极管)与驱动晶体管连接的 OLED(有机发光二极管)显示设备。

[0096] 本发明可以具体化为多种形式而不背离其特征,因此应该理解,除非另外说明,否则上述实施方式不受前述说明书的任何细节的限制,而应将其广义理解为涵盖在所附权利要求所限定的范围内。因此,落在权利要求范围、边界或其等效范围、边界内的所有变化和改型由所附权利要求所涵盖。

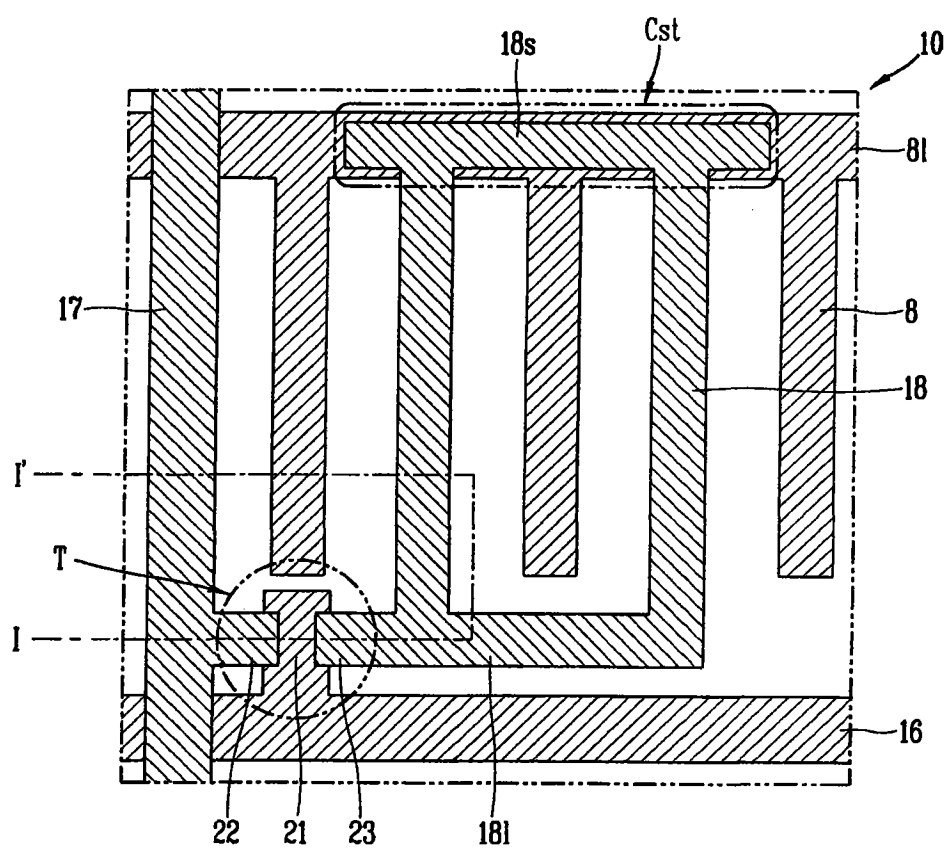


图 1

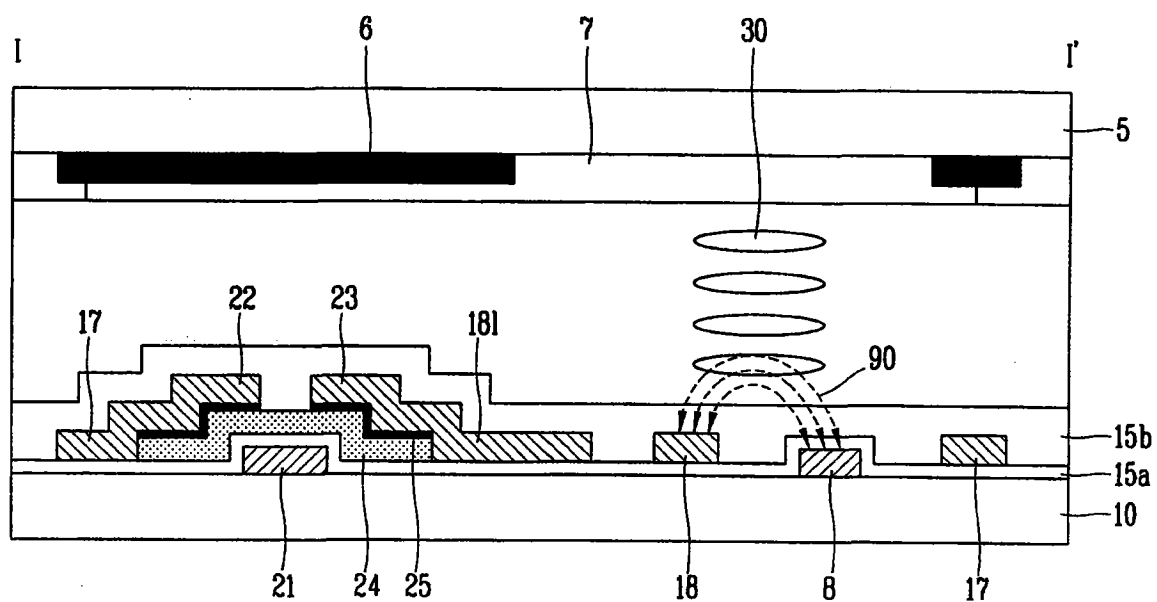


图 2

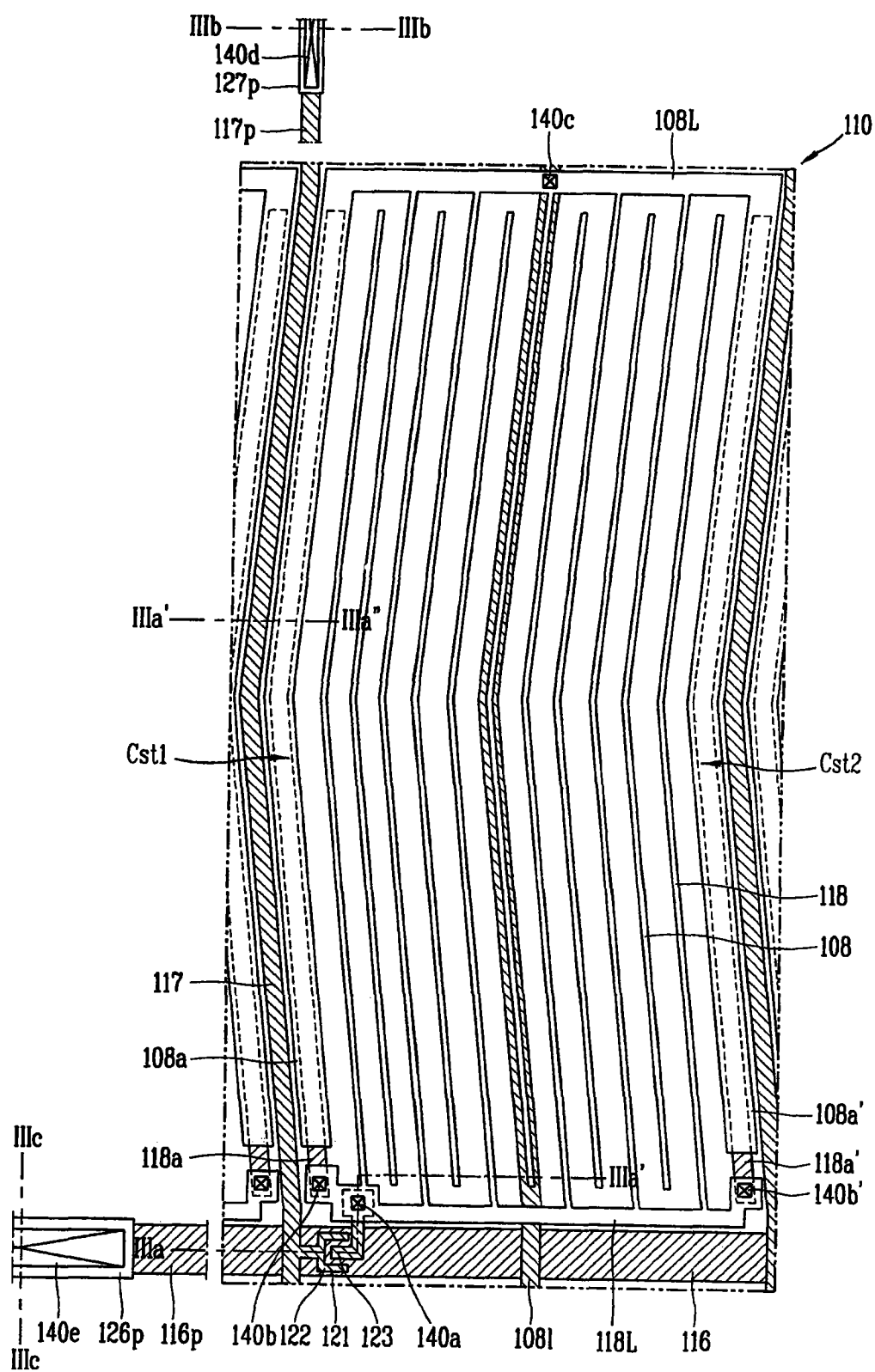


图 3

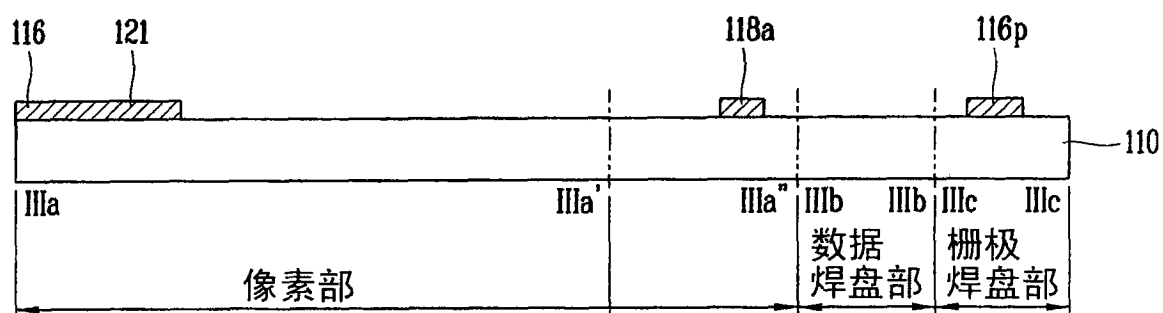


图 4A

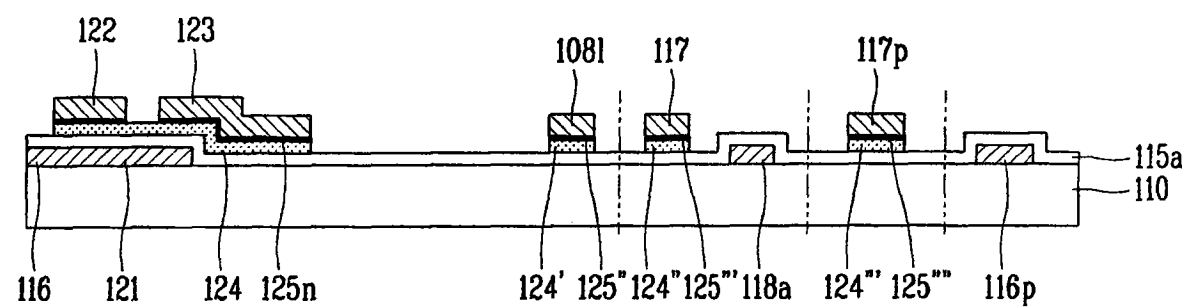


图 4B

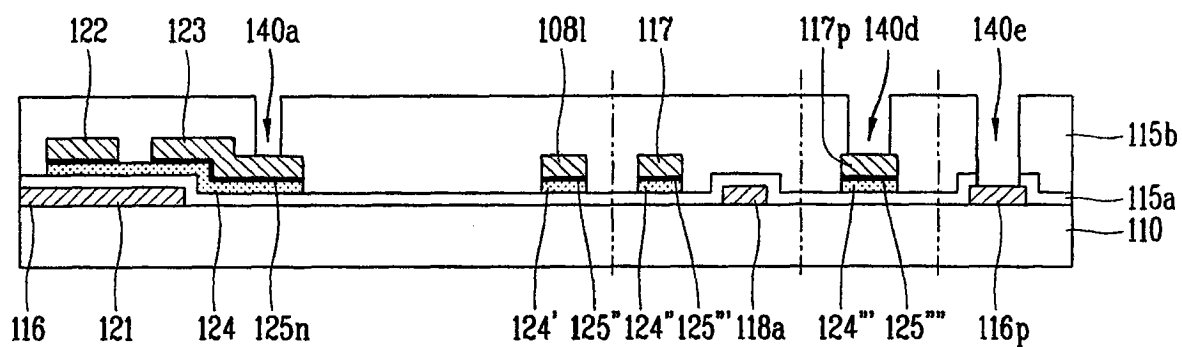


图 4C

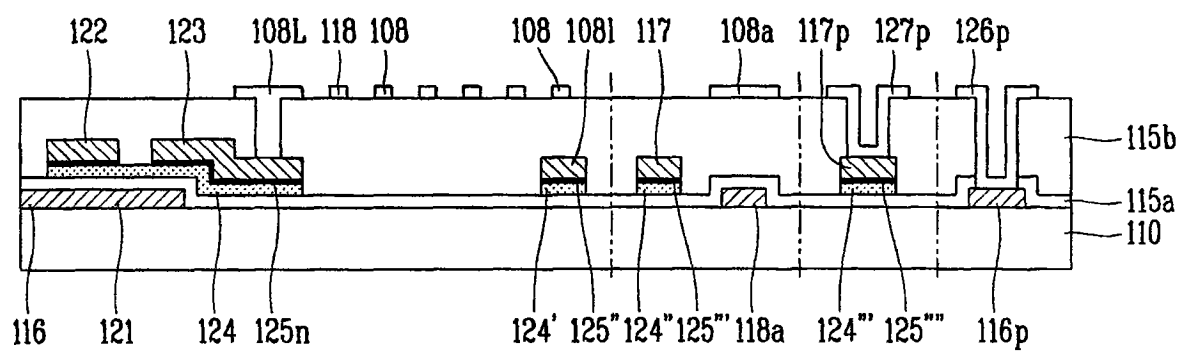


图 4D

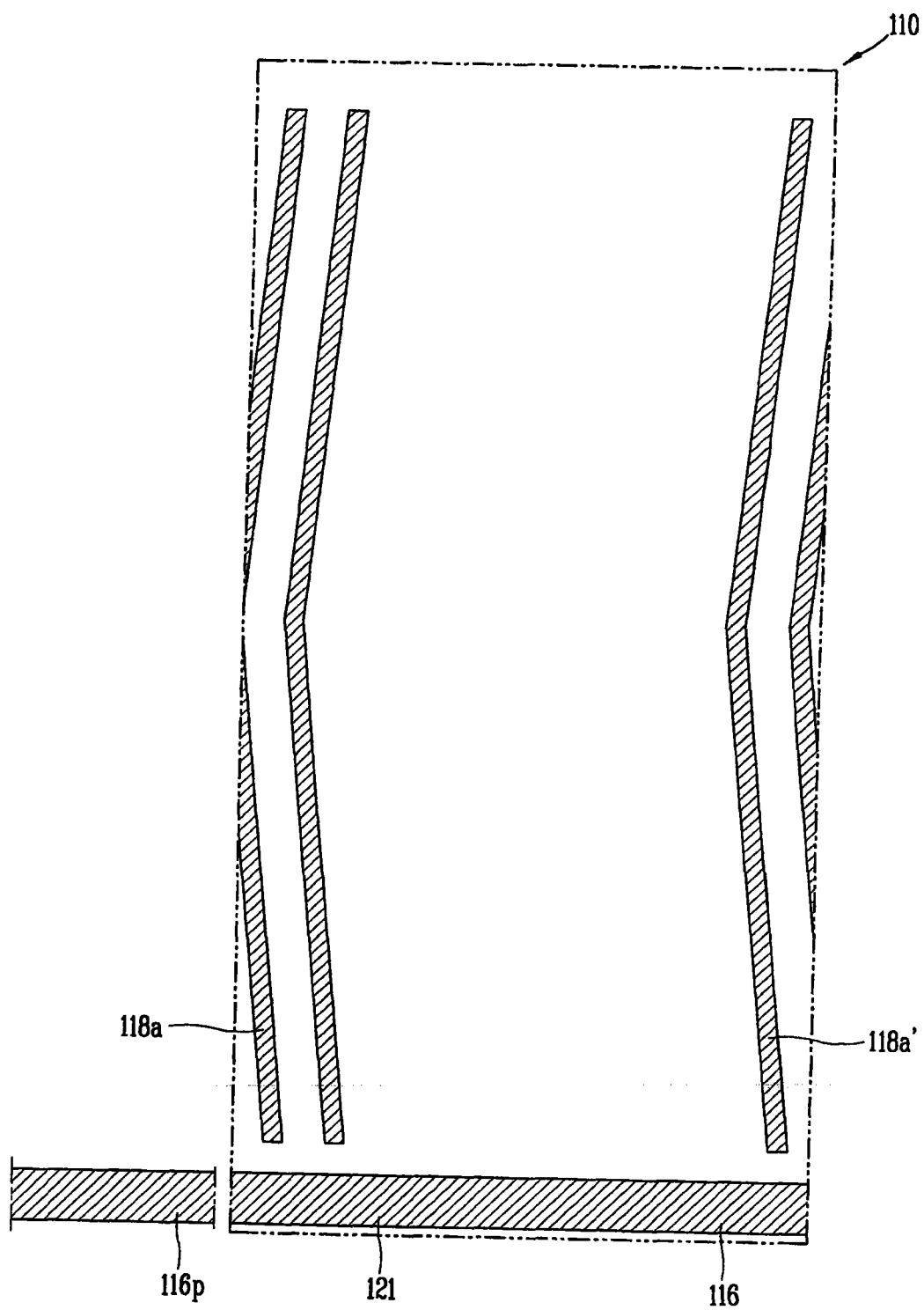


图 5A

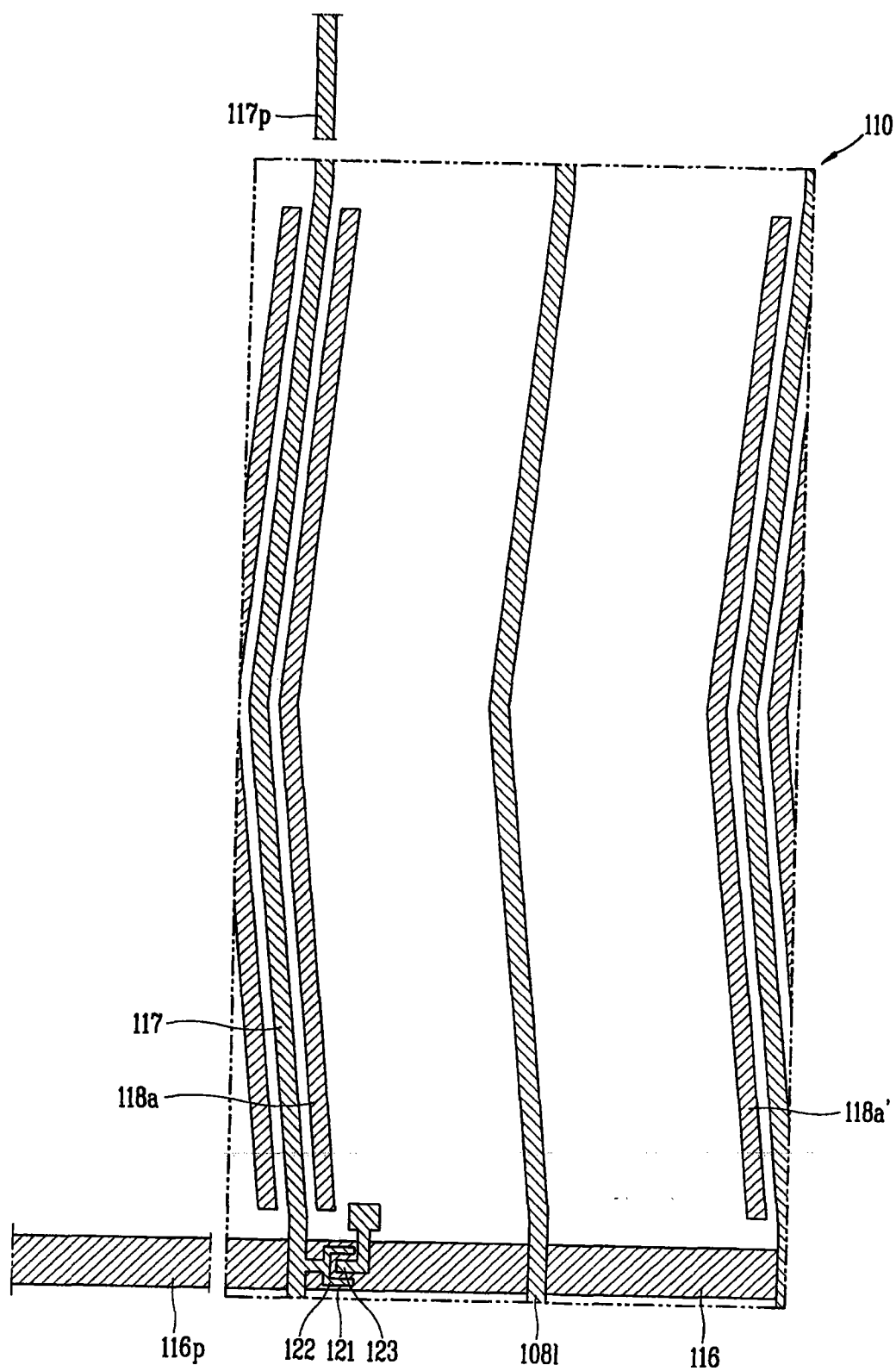


图 5B

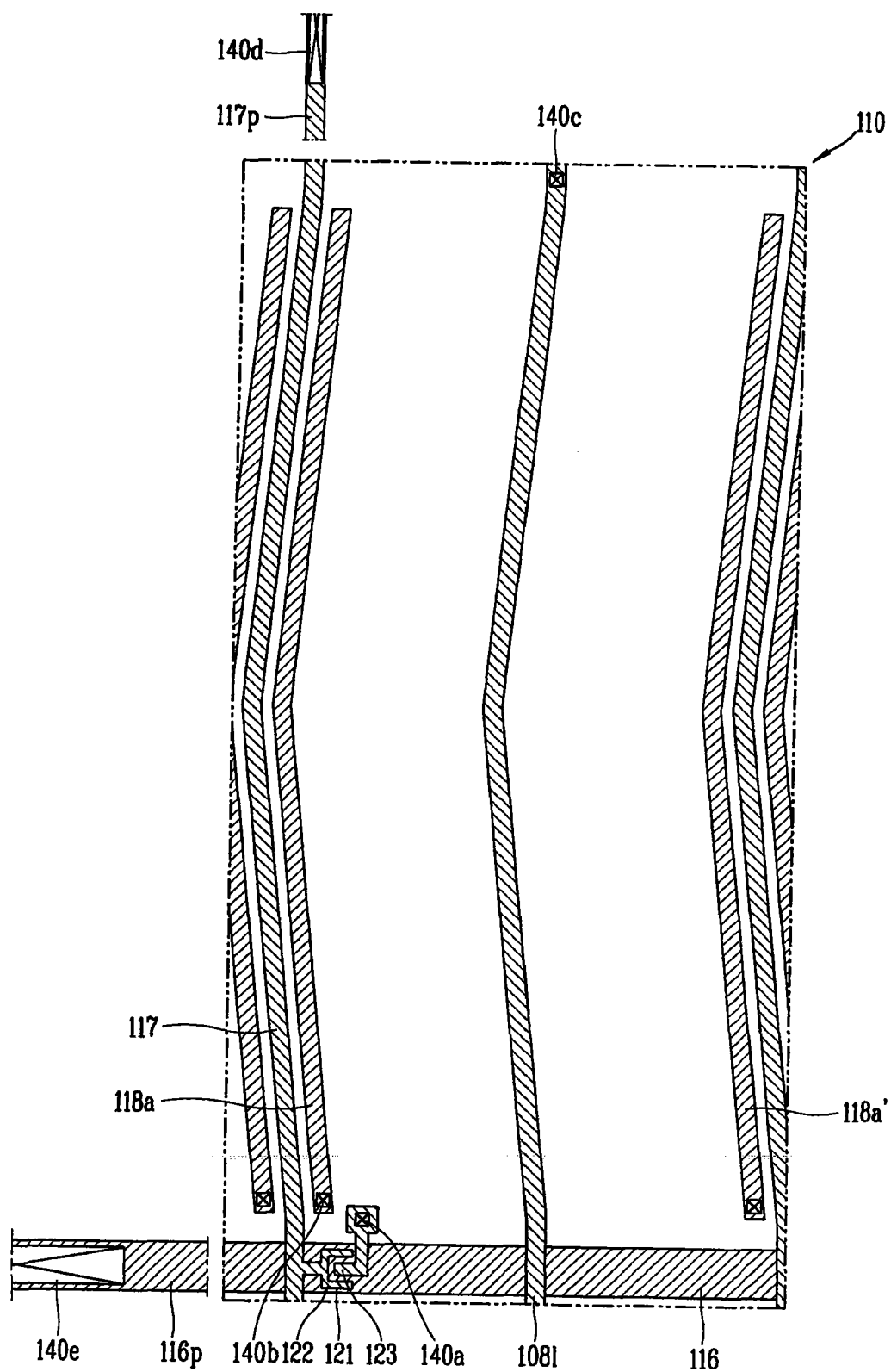


图 5C

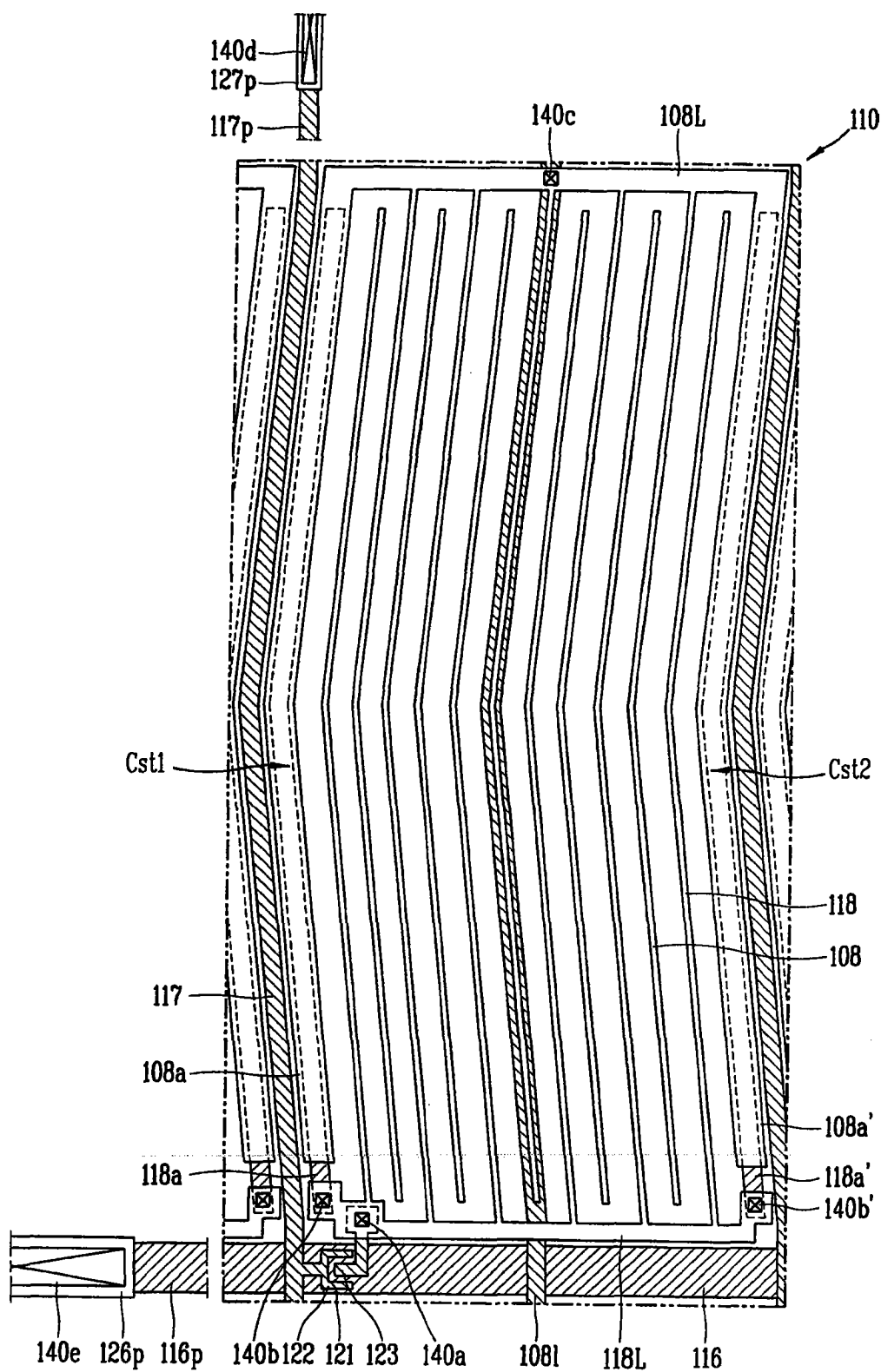


图 5D

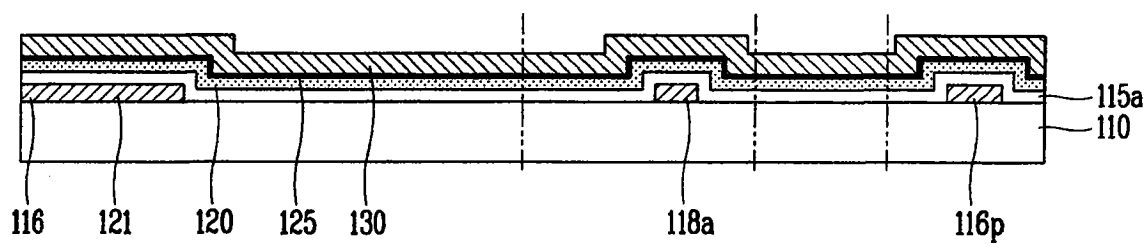


图 6A

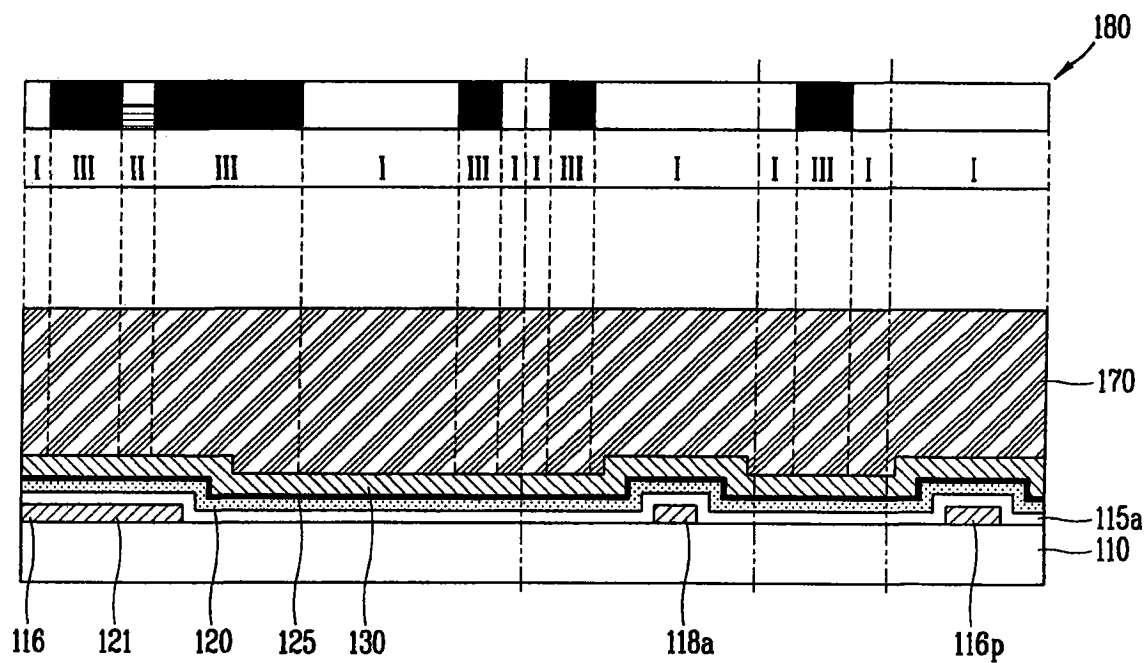


图 6B

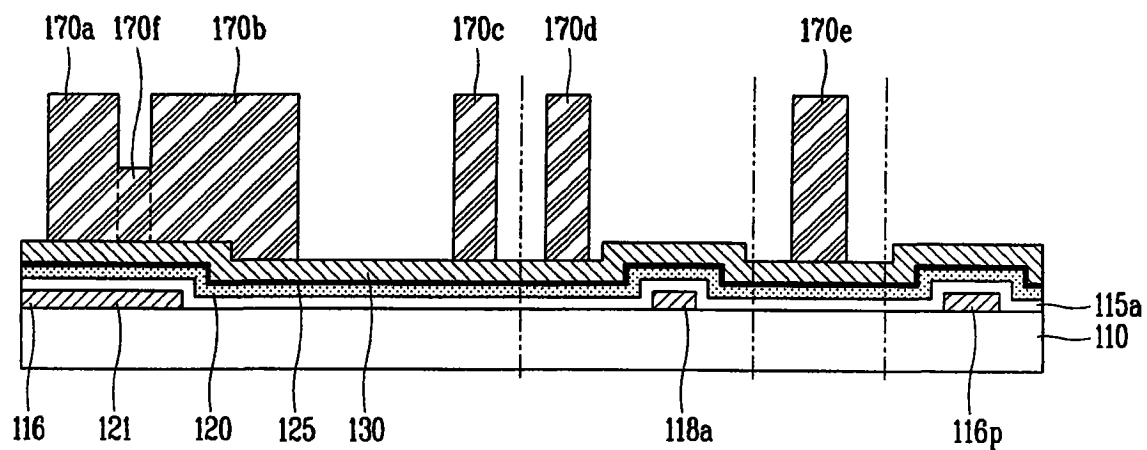


图 6C

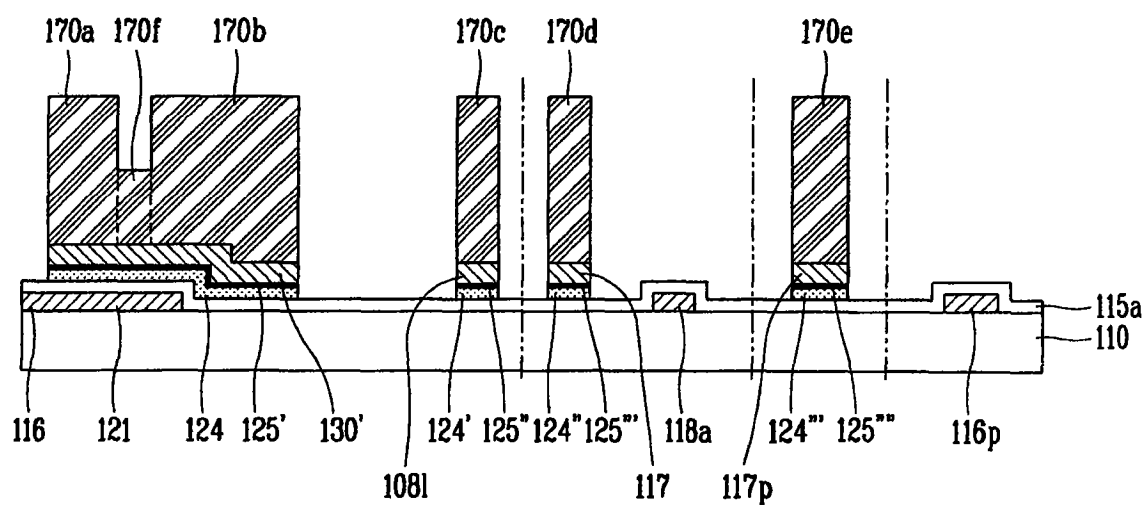


图 6D

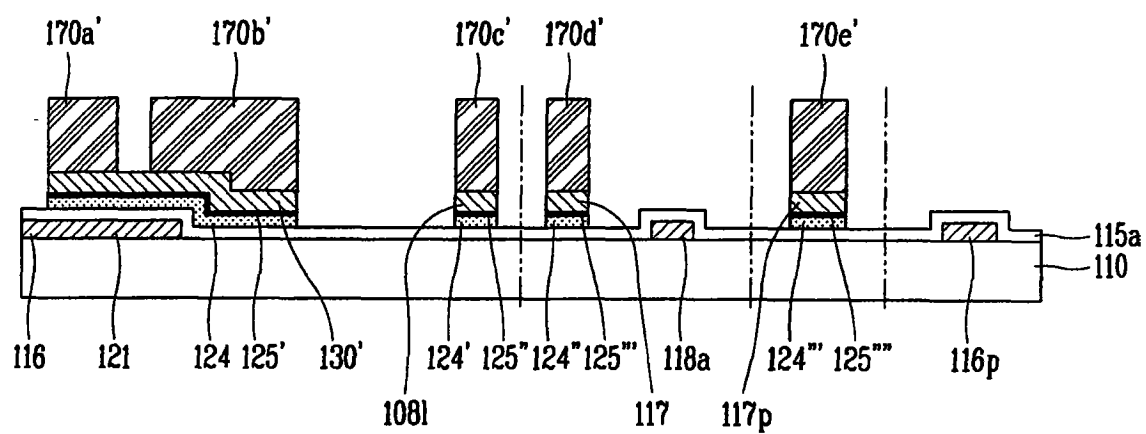


图 6E

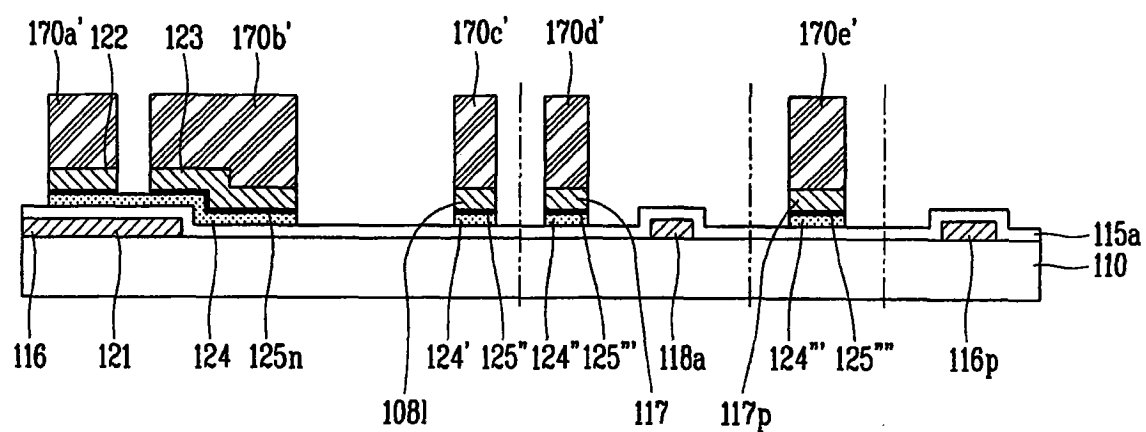


图 6F

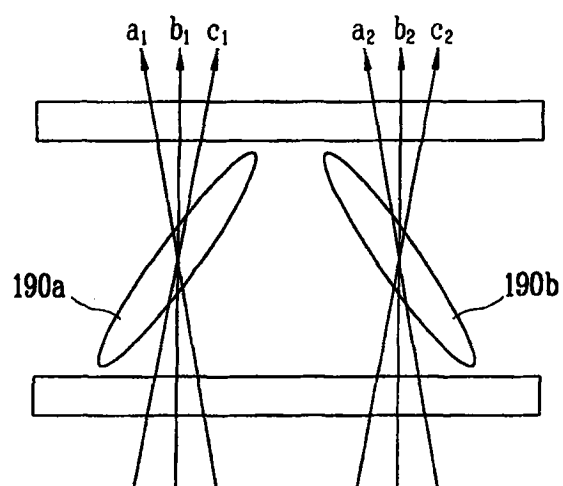


图 7

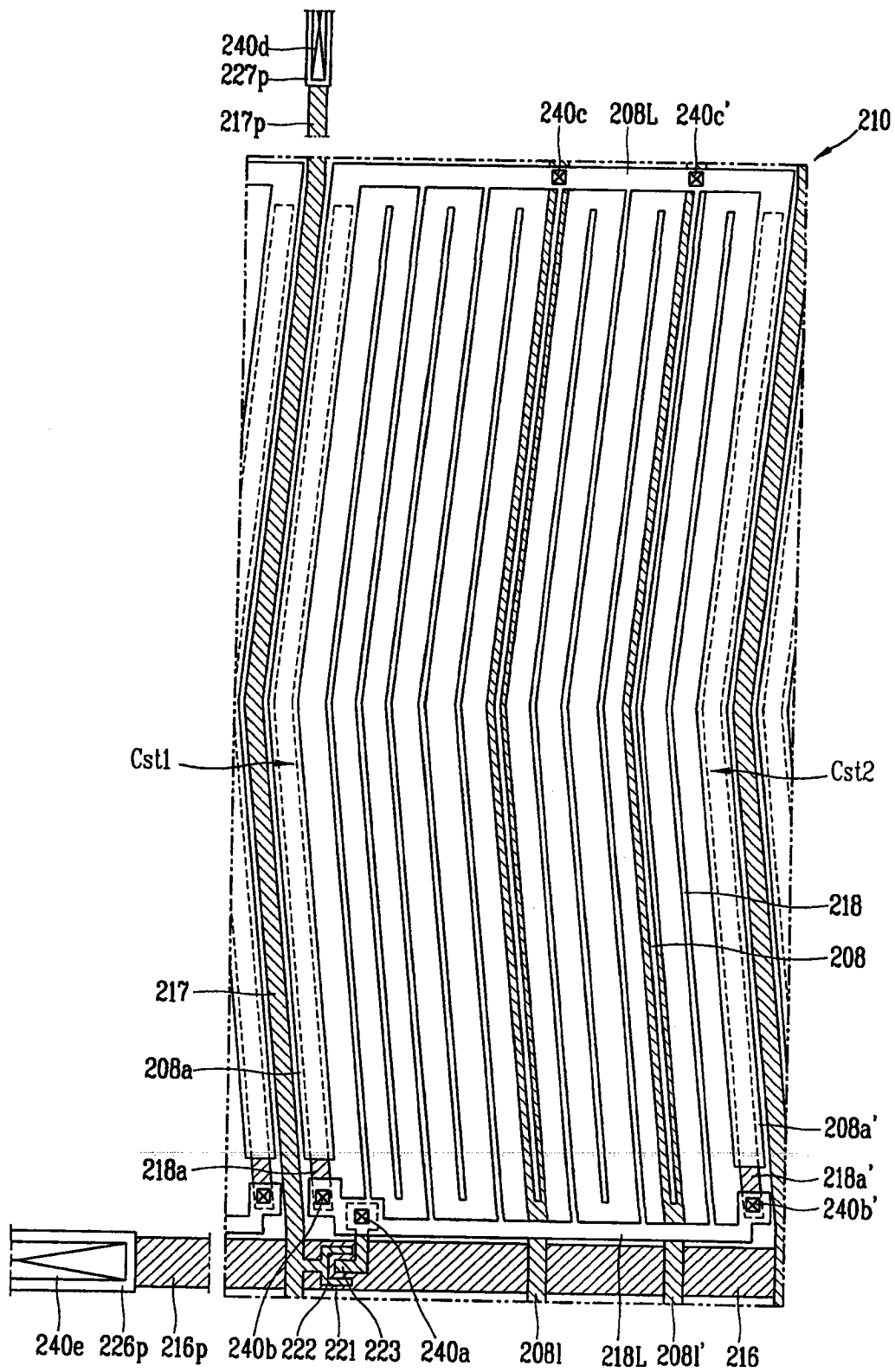


图 8

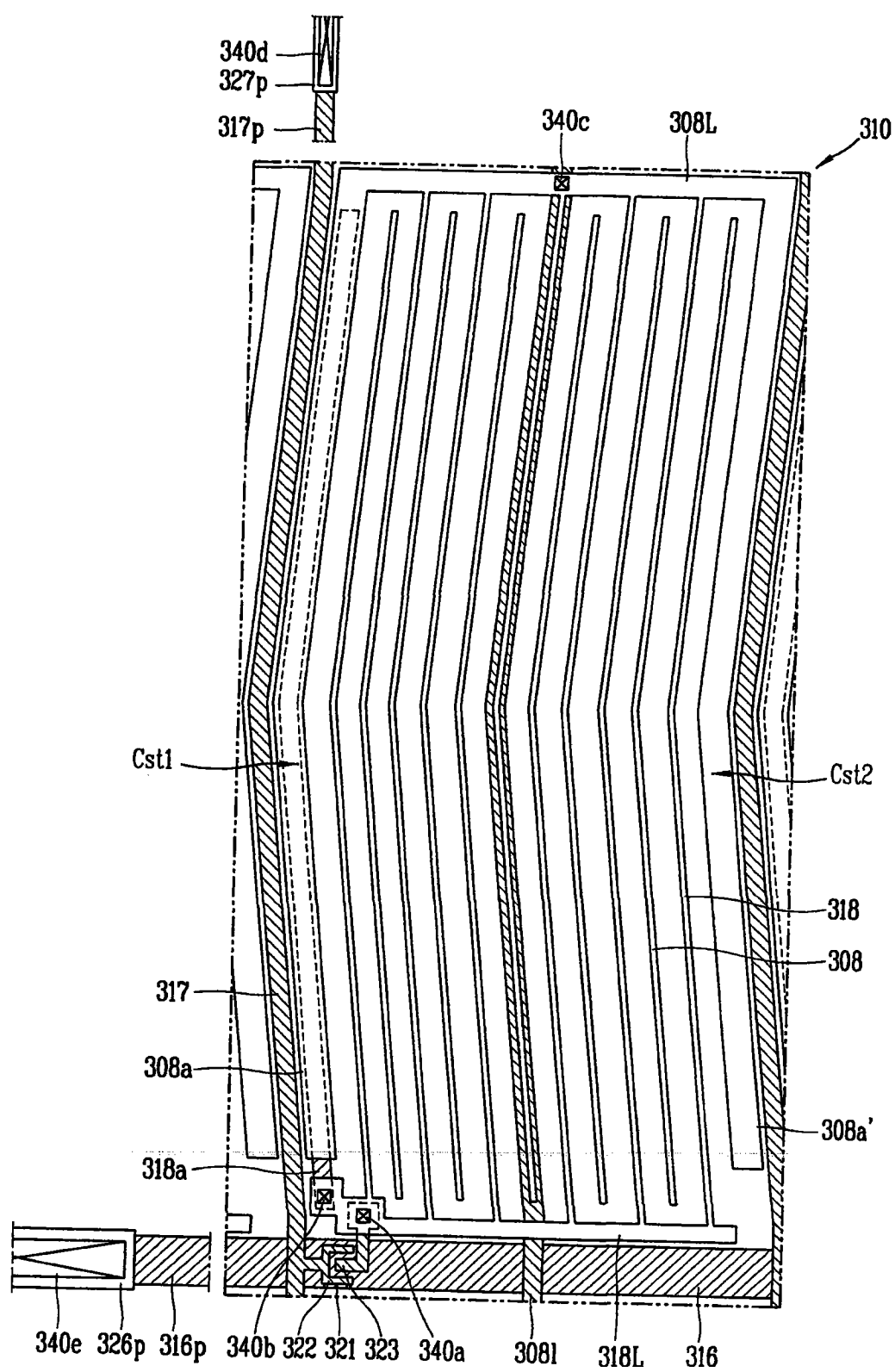


图 9

专利名称(译)	面内切换模式液晶显示器及其制造方法		
公开(公告)号	CN101414082B	公开(公告)日	2011-09-07
申请号	CN200810171110.9	申请日	2008-10-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	吴载映 李俊烨 陈贤哲 李敏职		
发明人	吴载映 李俊烨 陈贤哲 李敏职		
IPC分类号	G02F1/1343 G02F1/1362 H01L27/12 H01L21/84		
CPC分类号	G02F1/136213 G02F1/134363		
代理人(译)	徐金国		
审查员(译)	陈涛		
优先权	1020070104730 2007-10-17 KR		
其他公开文献	CN101414082A		
外部链接	Espacenet SIPO		

摘要(译)

提供面内切换模式液晶显示器及其制造方法。根据实施方式的面内切换模式液晶显示器包括：排列在阵列基板的第一方向的多条栅极线；排列在基本上垂直于第一方向的第二方向的多条数据线；设置在阵列基板上的一个或多个存储电极；延伸通过每个像素区的多个公共电极；基本上平行于多个公共电极排列的多个像素电极，多个公共电极和多个像素电极交替地排列以在每个像素区中产生面内场；设置在多条栅极线和多条数据线的交叉区的多个薄膜晶体管(TFT)，每个TFT包括连接至对应数据线的源极、连接至对应像素电极的漏极、以及栅极；以及位于像素区中的各公共电极之下的至少一条公共线，公共线基本上平行于多条数据线。

