

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200810125797.2

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/13 (2006.01)

H01L 27/12 (2006.01)

[43] 公开日 2008年11月5日

[11] 公开号 CN 101299124A

[22] 申请日 2008.6.25

[21] 申请号 200810125797.2

[71] 申请人 昆山龙腾光电有限公司

地址 215301 江苏省昆山市龙腾路1号

[72] 发明人 钟德镇 简廷宪 邱郁雯 廖家德

[74] 专利代理机构 北京东方亿思知识产权代理有限公司

代理人 柳春雷

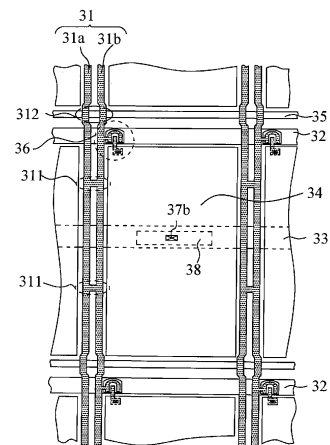
权利要求书 3 页 说明书 15 页 附图 9 页

[54] 发明名称

液晶显示装置的阵列基板

[57] 摘要

本发明提供了液晶显示装置的阵列基板。一种阵列基板包括第一扫描线和第二扫描线、第一数据线和第二数据线、以及像素电极。第一扫描线、第二扫描线、第一数据线和第二数据线交叉排列限定了像素区域，像素电极位于像素区域中。其中，第二数据线至少包括电性相连的第一分支和第二分支。根据本发明，不需要在非显示区域预留空间来设置修补线，因此无需增大非显示区域的面积，提高了阵列基板的利用率。由于修补时只需使用较短的修补线，因此减小了修补线电阻和数据信号失真。



1. 一种液晶显示装置的阵列基板，包括：  
第一扫描线和第二扫描线；  
第一数据线和第二数据线，所述第一扫描线、所述第二扫描线、所述第一数据线和所述第二数据线交叉排列限定了像素区域；以及  
像素电极，位于所述像素区域中，  
其中，所述第二数据线至少包括电性相连的第一分支和第二分支。
2. 根据权利要求 1 所述的阵列基板，其中，所述第一数据线至少包括电性相连的第一分支和第二分支。
3. 根据权利要求 1 所述的阵列基板，还包括第一修补线 and 第二修补线，所述第一修补线与所述第一数据线和所述第二数据线隔着绝缘层而交叉，所述第二修补线与所述第一数据线和所述第二数据线隔着绝缘层而交叉。
4. 根据权利要求 3 所述的阵列基板，其中，所述第一修补线与所述第一扫描线彼此不相交地位于所述像素区域的第一侧，所述第二修补线与所述第二扫描线彼此不相交地位于所述像素区域的与所述第一侧相反的第二侧。
5. 根据权利要求 4 所述的阵列基板，其中，所述第一修补线与所述第一扫描线电连接，所述第二修补线与所述第二扫描线电连接。
6. 根据权利要求 3 所述的阵列基板，其中，所述第二数据线的第一分支和第二分支在与所述第一修补线交叉的位置处以及与所述第二修补线交叉的位置处的间距比所述第二数据线的第一分支和第二分支在不与所述第一修补线或所述第二修补线交叉的位置处的间距更大。
7. 根据权利要求 1 所述的阵列基板，其中，所述第二数据线的第一分支与第二分支通过导体连接部分而电性相连，所述导体连接部分设置在与所述第一扫描线、所述第二扫描线都不重叠的位置。
8. 一种液晶显示装置的阵列基板，包括：  
第一子扫描线 and 第二子扫描线；

第一数据线和第二数据线，所述第一子扫描线、所述第二子扫描线、所述第一数据线和所述第二数据线交叉排列限定了像素区域；以及第一子像素电极和第二子像素电极，位于所述像素区域中，其中，所述第二数据线至少包括电性相连的第一分支和第二分支。

9. 根据权利要求 8 所述的阵列基板，其中，所述第一数据线至少包括电性相连的第一分支和第二分支。

10. 根据权利要求 8 所述的阵列基板，还包括第一修补线和第二修补线，所述第一修补线与所述第一数据线和所述第二数据线隔着绝缘层而交叉，所述第二修补线与所述第一数据线和所述第二数据线隔着绝缘层而交叉。

11. 根据权利要求 10 所述的阵列基板，其中，所述第一修补线与所述第一子扫描线彼此不相交地位于所述像素区域的第一侧，所述第二修补线与所述第二子扫描线彼此不相交地位于所述像素区域的与所述第一侧相反的第二侧。

12. 根据权利要求 11 所述的阵列基板，其中，所述第一修补线与所述第一子扫描线之间或所述第二修补线与所述第二子扫描线之间电连接。

13. 根据权利要求 10 所述的阵列基板，其中，所述第二数据线的第一分支和第二分支在与所述第一修补线交叉的位置处以及与所述第二修补线交叉的位置处间隔比所述第二数据线的第一分支和第二分支在不与所述第一修补线或所述第二修补线交叉的位置处的间距更大。

14. 根据权利要求 8 所述的阵列基板，其中，所述第二数据线的第一分支与第二分支通过导体连接部分而电性相连，所述导体连接部分设置在与所述第一子扫描线、所述第二子扫描线都不重叠的位置。

15. 根据权利要求 8 所述的阵列基板，还包括第一薄膜晶体管和第二薄膜晶体管，其中，所述第一薄膜晶体管的漏极电性连接所述第一子像素电极，栅极电性连接所述第一子扫描线；所述第二薄膜晶体管的漏极电性连接所述第二子像素电极，栅极电性连接所述第二子扫描线。

16. 根据权利要求 15 所述的阵列基板，其中，所述第一薄膜晶体管的源极电性连接所述第一数据线，所述第二薄膜晶体管的源极电性连接所述

第二数据线。

17. 根据权利要求 8 所述的阵列基板，其中，所述第一子像素电极和所述第二子像素电极分别具有多个开口。

## 液晶显示装置的阵列基板

### 技术领域

本发明涉及一种液晶显示装置的阵列基板，特别涉及一种具有修补线路的液晶显示装置阵列基板。

### 背景技术

液晶显示装置具有轻、薄、低耗电等优点，因此被广泛应用于笔记本电脑、移动电话及个人数字助理等现代化信息设备。

图 1 所示为现有的液晶显示装置中阵列基板的示意图，液晶显示装置的阵列基板 110 包括信号引入区域 111 和显示区域 112。数据线焊盘 121 和扫描线焊盘 131 形成于信号引入区域 111 中。数据线 122 和扫描线 132 分别连接到数据线焊盘 121 和扫描线焊盘 131，多条数据线和多条扫描线的交叉区域限定了多个像素 P。外部数据信号和扫描信号经数据线焊盘 121、扫描线焊盘 131 端输入，然后经由数据线 122、扫描线 132 传输到显示区域 112 的各个像素 P 中。

在现有的液晶显示装置阵列基板的制程中，数据线可能出现断开等缺陷，如图 1 所示，在显示区域 112，数据线 122 在 D3 位置断开。在这种情况下，数据信号无法传送到断开处 D3 以下部分的数据线，由此形成了线缺陷。

为了修补线缺陷，现有技术中公开了一种修补结构。在该结构中，如本申请中图 2 所示，数据线 122 包括三个部分，即位于显示区域外连接数据线焊盘 121 的前端数据线部分 122a、显示区域数据线部分 122b 和位于显示区域外远离数据线焊盘 121 那端的末端数据线部分 122c。同时，液晶显示装置的显示区域 112 外围设有修补线 223，该修补线 223 与前端数据线部分 122a 及末端数据线部分 122c 垂直交叉排列。但修补线 223 与数据线 122 位于不同层且中间隔有绝缘层，因此两者互不导通。

当出现如图 2 所示的断开处 D4 时，用激光熔融的方式将前端数据线部分 122a 与修补线 223 在它们的交叉位置 A 处导通，并将末端数据线部分 122c 与修补线 223 在它们的交叉位置 B 处导通，因此该数据线上的数据信号就可以通过前端数据线部分 122a 经 A 点传送到修补线 223，再经 B 点传送到断开处 D4 以下部分的数据线上，从而使线缺陷得到修补。

但是在这种修补结构中存在问题。例如，阵列基板需要在非显示区域预留一定的空间来设置修补线，因而需要使非显示区域的面积增大；另外，在利用上述修补线进行修补的时候，修补线本身的电阻较大，使得数据信号失真。

### 发明内容

本发明在第一方面提供了一种液晶显示装置的阵列基板。该阵列基板包括第一扫描线和第二扫描线、第一数据线和第二数据线、以及像素电极。第一扫描线、第二扫描线、第一数据线和第二数据线交叉排列限定了像素区域，像素电极位于像素区域中。其中，第二数据线至少包括电性相连的第一分支和第二分支。

本发明在第二方面提供了一种液晶显示装置的阵列基板。该阵列基板包括第一子扫描线和第二子扫描线、第一数据线和第二数据线、以及第一子像素电极和第二子像素电极。第一子扫描线、第二子扫描线、第一数据线和第二数据线交叉排列限定了像素区域。第一子像素电极和第二子像素电极位于像素区域中。其中，第二数据线至少包括电性相连的第一分支和第二分支。

根据本发明，不需要在非显示区域预留空间来设置修补线，因此无需增大非显示区域的面积，提高了阵列基板的利用率。由于修补时只需使用较短的修补线（可以小于一个像素的周长），因此减小了修补线电阻和数据信号失真。另外，修补线可以与扫描线平行或大体上平行布置，因此修补线在未用于进行修补的时候可以与扫描线电连接，从而作为扫描线的一部分，以减小扫描线的电阻。

## 附图说明

图 1 示出了现有的液晶显示装置中阵列基板的示意图。

图 2 示出了一种现有技术的阵列基板修补结构。

图 3 为根据本发明第一实施例的液晶显示装置阵列基板的局部平面图，示出了阵列基板上的修补线路结构。

图 4 是图 3 中薄膜晶体管所在区域的放大图。

图 5A 和图 5B 示出了对于根据本发明第一实施例的阵列基板，在数据线发生缺陷的时候进行修补的方式。

图 6 示出了根据本发明第一实施例的阵列基板的一种改变形式。

图 7 示出了根据本发明的另一种实施例，液晶显示装置的阵列基板上的像素结构示意图。

图 8A 和图 8B 是图 7 中的薄膜晶体管所在区域的放大图。

图 9 示出了对于根据本发明第二实施例的阵列基板，在数据线发生缺陷的时候进行修补的方式。

## 具体实施方式

以下将参照附图详细说明本发明的示例性实施方式。另外，在本申请中，所用的方位描述“上”、“下”、“左”、“右”等是对于附图所示的具体实施例而言的，并可能根据具体实施情况而发生改变。

图 3 为根据本发明第一实施例的液晶显示装置阵列基板的局部平面图，示出了阵列基板上的修补线路结构。阵列基板包括多条数据线 31 和 多条扫描线 32，数据线 31 与扫描线 32 垂直交叉排列限定了多个像素区域。各个像素区域中形成有像素电极 34，数据线 31 与扫描线 32 的交叉位置附近形成有薄膜晶体管 36。存储电容电极 33 被设置成平行于扫描线 32 并位于像素电极 34 所在层的下层，存储电容电极 33 与像素电极 34 构成了相应像素区域的存储电容。优选地，为增大存储电容的电容值，在存储电容电极 33 与像素电极 34 之间可以设有辅助金属层 38，辅助金属层 38 通过通孔 37b 与像素电极 34 电性相连。存储电容的作用和工作方式是本领域公知的，因此本申请中将不再对其进行详细说明。另外，图 3 中示出了

一个像素区域附近的情况，但本领域技术人员熟知，阵列基板上通常包括许多个像素区域，这些像素区域可以具有与图 3 所示基本相同的结构。

如图 3 所示，在本实施例中，每条数据线 31 包括多个分支。注意，虽然图 3 示出的数据线 31 包括两个分支 31a 和 31b，但是数据线 31 也可以包括三个、四个或更多个分支。数据线 31 的第一分支 31a 和第二分支 31b 通过连接部 311 电性连接。连接部 311 由导电材料制成，该材料优选为与数据线 31 的第一分支 31a 和第二分支 31b 相同的材料，并可以与数据线 31 的两个分支在制造过程中同时形成。优选地，连接部 311 的设置位置与扫描线 32 和存储电容电极 33 所在的位置不重叠，以免与扫描线 32 或存储电容电极 33 形成电容而影响显示质量。另外，在图 3 所示的实施例中，对应于一个像素的数据线 31 设置了两个连接部 311，二者在图 3 所示的俯视平面图中分别位于存储电容电极 33 的两侧。但是连接部 311 的数目不限于两个，也可以是一个或者更多个。

如图 3 所示，在本实施例的阵列基板中还设有修补线 35，修补线 35 与数据线 31 隔着绝缘层交叉。优选地，修补线 35 可以与扫描线 32 设置在相同的层中，还可以与扫描线 32 平行或大致平行（即彼此不相交）地延伸。优选地，在与修补线 35 交叉的位置 312 处，数据线 31 的两个分支 31a、31b 之间的间隔被加大，即比数据线 31 上不与修补线 35 交叉的位置处两个分支的间隔更大。另外，图 3 示出了上下相邻两个像素之间设有一条修补线 35 的情况；但是，也可以在上下相邻两个像素之间设置更多条修补线 35，这些修补线 35 可以彼此电连接，也可以彼此独立。

图 4 是图 3 中薄膜晶体管 36 所在区域的放大图。薄膜晶体管 36 包括栅极、半导体层 361、源极 362 及漏极 363。薄膜晶体管 36 的栅极与扫描线 32 电连接（在图 4 所示的实施例中，栅极是扫描线 32 的一部分）；薄膜晶体管 36 的源极 362 与数据线 31 电连接，具体到本实施例中，则是与数据线 31 的第二分支 31b 电连接；薄膜晶体管 36 的漏极 363 通过通孔 37a 而与像素电极 34 电连接。本领域技术人员应当明白，虽然在本实施例中使用了薄膜晶体管 36 来控制像素电极，但在采用本领域所知的其他开关元件代替薄膜晶体管 36 的情况下，本发明也可以实施。

在本实施例中，数据线 31 设有两个分支 31a 和 31b。在正常情况下，这两个分支 31a 和 31b 都用来传输数据线 31 上的数据信号。当阵列基板的制造过程中产生的线缺陷使得数据线 31 的两个分支 31a、31b 之一发生断路缺陷（例如图 5A 的 DC 处所示在第二分支 31b 上发生断路缺陷）时，由于另一分支仍然处于正常的电连接关系，所以显示装置无需进行修补也可以正常工作。当两个分支 31a、31b 之一发生短路缺陷（例如图 5A 所示，第一分支 31a 与存储电容电极 33 在交叉位置 DS 处发生短路）时，只需用激光将该分支中发生短路的部分与该分支中的其他部分断开，则数据线 31 上的信号仍然可以通过另一分支正常地传递。即使数据线 31 的不同分支 31a、31b 中同时出现上述缺陷时，数据线上的信号也可以例如沿着图 5A 中的点划线所示传递路径 PT 所示，经过多个连接部 311 以迂回的方式传递。

而且，根据本发明，即使数据线 31 的全部分支 31a、31b 都在相邻两个连接部 311 之间发生了缺陷（例如短路或者断路），也能够对数据线 31 进行修复。图 5B 示出了当数据线 31 的全部分支 31a、31b 都在与存储电容电极 33 交叉的位置 D1 处发生断路或与存储电容电极 33 发生短路（为方便起见，下文中将交叉位置 D1 称为“缺陷位置 D1”）的时候，对数据线 31 进行修补的方式。为便于说明，在图 5B 中，发生缺陷的数据线称为第一数据线 31，其第一、第二分支分别以标号 31a、31b 表示；而与发生缺陷的第一数据线 31 隔着该像素相邻的数据线称为第二数据线 31'，其第一、第二分支分别以标号 31a'、31b'表示；缺陷位置 D1 上方相邻的修补线称为第一修补线 35，而缺陷位置 D1 下方相邻的修补线称为第二修补线 35'。

在对缺陷位置 D1 处的缺陷进行修补时，将第一数据线 31 的全部分支中位于缺陷位置 D1 处的部分与其余部分断开。例如，对于第一数据线 31 的全部分支 31a、31b 都在缺陷位置 D1 处与存储电容电极 33 发生短路缺陷的情况，用激光在缺陷位置 D1 的上方位置 C1 和下方位置 C2 处将第一数据线 31 的第一分支 31a 和第二分支 31b 都切断；而对于第一数据线 31 的全部分支 31a、31b 都在缺陷位置 D1 处发生了断路的情况，由于这些分

支已经断开，所以可以不对这些分支进行附加的任何处理，也可以像在短路缺陷的处理中那样用激光在缺陷位置 D1 的上方位置 C1 和下方位置 C2 处将第一数据线 31 的第一分支 31a 和第二分支 31b 都切断以便更可靠地确保缺陷位置 D1 与数据线 31 的其余部分断开。对于图 5B 所示的情况，缺陷位置 D1 位于薄膜晶体管 36 连接到第一数据线 31 的位置与第二修补线 35' 之间；在此情况下，上方位置 C1 处于薄膜晶体管连接到第一数据线 31 的位置与缺陷位置 D1 之间，而下方位置 C2 处于第一数据线 31 与第二修补线 35' 交叉的位置 A1、A2 和缺陷位置 D1 之间。但是，对于缺陷位置 D1 位于薄膜晶体管 36 连接到第一数据线 31 的位置与第一修补线 35 之间的情况，上方位置 C1 将处于第一数据线 31 与第一修补线 35 交叉的位置 A3、A4 和缺陷位置 D1 之间，而下方位置 C2 处于薄膜晶体管连接到第一数据线 31 的位置与缺陷位置 D1 之间。

此外，还将第一修补线 35 与第二修补线 35' 之间的那段第二数据线 31' 上第一分支 31a' 与第二分支 31b' 之间的电连接切断，例如用激光方式，将第一修补线 35 与第二修补线 35' 之间的那段第二数据线 31' 上的全部连接部件 311 在位置 C3、C4 处切断。

然后，将第一修补线 35、第二修补线 35' 分别与第一数据线 31 电连接。例如用激光熔融方式，在第一数据线 31 的第一分支 31a 与第二修补线 35' 交叉的位置 A1 以及第一数据线 31 的第二分支 31b 与第二修补线 35' 交叉的位置 A2 这两个位置中至少一处（优选为全部两处）使第一数据线 31 与第二修补线 35' 电连接，并在第一数据线 31 的第一分支 31a 与第一修补线 35 交叉的位置 A3 以及第一数据线 31 的第二分支 31b 与第一修补线 35 交叉的位置 A4 这两个位置中至少一处（优选为全部两处）使第一数据线 31 与第一修补线 35 电连接。

另外，将第一修补线 35、第二修补线 35' 分别与第二数据线 31' 中的多条分支之一电连接。例如用激光熔融方式，在第二数据线 31' 的第一分支 31a' 与第一修补线 35 交叉的位置 A5 使第二数据线 31' 的第一分支 31a' 与第一修补线 35 电连接，并在第二数据线 31' 的第一分支 31a' 与第二修补线 35' 交叉的位置 A6 使第二数据线 31' 的第一分支 31a' 与第二修补线 35' 电连

接。或者，也可以在第二数据线 31'的第二分支 31b'与第一修补线 35 交叉的位置使第二数据线 31'的第二分支 31b'与第一修补线 35 电连接，并在第二数据线 31'的第二分支 31b'与第二修补线 35'交叉的位置使第二数据线 31'的第二分支 31b'与第二修补线 35'电连接。在用第二数据线 31'的第二分支 31b'进行修补的情况下，优选地将原先与第二分支 31b'相连的那个薄膜晶体管的源极从第二分支 31b'断开，以免对与这个薄膜晶体管的漏极相连的像素造成影响（与图 9 中 C11 处进行切割的情况类似，可参见下文中的相应说明）。

此外，还在第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支（在图 5B 所示情况下为第一分支 31a'）与第一修补线 35 交叉的位置（例如图 5B 所示的位置 A5）上方的位置（例如图 5B 所示的位置 C5）处将该分支断开，并在第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支与第二修补线 35'交叉的位置（例如图 5B 所示的位置 A6）下方的位置（例如图 5B 所示的位置 C6）处将该分支断开。

优选地，例如用激光方式，在比第一数据线 31 与第一修补线 35 发生电连接的一个或多个位置中最靠左侧的位置（在图 5B 所示的情况下为位置 A3）更靠左侧的位置（例如图 5B 所示的位置 C7）处将第一修补线 35 切断，并在比第一数据线 31 与第二修补线 35'发生电连接的一个或多个位置中最靠左侧的位置（在图 5B 所示的情况下为位置 A1）更靠左侧的位置（例如图 5B 所示的位置 C9）处将第二修补线 35'切断。还优选地例如用激光方式，在第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支（在图 5B 所示情况下为第一分支 31a'）与第一修补线 35 交叉的位置（例如图 5B 所示的位置 A5）右侧的位置（例如图 5B 所示的位置 C8）处将第一修补线 35 断开，并在第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支与第二修补线 35'交叉的位置（例如图 5B 所示的位置 A6）右侧的位置（例如图 5B 所示的位置 C10）处将第二修补线 35'断开。在此情况下，不仅有利于减小第一修补线 35、第二修补线 35'与其他数据线之间产生的寄生电容对信号的影响，而且由于修补只使用了图中所示的一段第一修补线 35 和一段第二修补线 35'，所以如果阵列基板

上的其他数据线也存在缺陷，还可以用第一修补线 35 和第二修补线 35' 的其余部分来对其进行修补。

经过这样的修补，发生缺陷的第一数据线 31 中位于缺陷位置 D1 上方的部分与位于缺陷位置 D1 下方的部分即可通过第一修补线 35、第二数据线 31' 的第一分支 31a' 以及第二修补线 35' 实现电性连接，从而达到对缺陷进行修补的目的。

注意，虽然在上述说明中为了描述方便而将上述修补方法划分为若干个步骤来进行说明，但是该方法中的各个步骤是不必分先后的，即，在各个位置 A1—A6 进行的电连接、在各个位置 C1—C6 进行的断开操作以及在各个位置 C7—C10 可选地进行的断开操作既可以同时进行，也可以根据需要来以任何先后次序进行。发生缺陷的第一数据线 31 的多个分支中只要至少一个分支与第一修补线 35、第二修补线 35' 电性连接即可实现修补，但优选为将其全部分支都与第一修补线 35、第二修补线 35' 电性连接，以尽可能地减小修补后的数据线的电阻。另外，图 5B 中示出了利用与发生缺陷的第一数据线 31 相邻的第二数据线 31' 的第一分支 31a' 来进行修补的情况，但也可以利用第二数据线 31' 的第二分支 31b' 来进行修补。如上文结合图 3 所述，在与修补线 35 交叉的位置 312 处，数据线 31 的两个分支 31a、31b 之间的间隔可以被加大，从而便于在修补时例如通过激光熔融方式将数据线 31 的一个或两个分支与修补线 35 电连接，同时也便于如上所述在数据线 31 的两个分支 31a、31b 之间切断修补线，而不会在实施激光熔融时对其他分支造成干扰或损坏。

在数据线 31 的两个分支 31a、31b 之间设置多个连接部 311 可以增强如图 5A 所示对于数据线 31 中同时发生的多处缺陷进行修补的能力。但是，由于在如图 5B 所示进行缺陷修补时需要将各个连接部 311 切断，因此如果连接部 311 的数目很多，则需要较多位置处执行切断过程，从而增加修补所需的时间。优选地，数据线 31（或 31'）在其分别与第一修补线 35 和第二修补线 35' 交叉的位置之间包括一个或两个连接部 311。但是不一定要对于每个像素都在数据线 31 与用于该像素的第一修补线 35 和第二修补线 35' 交叉的位置之间包括连接部 311。例如，可以每隔一个或几个像

素设置一个连接部 311。

图 6 示出了根据本发明第一实施例的阵列基板的一种改变形式。在图 6 所示的结构中，修补线 35 与扫描线 32 之间通过导电材料形成的附加连接部分 40 电连接在一起。只有在修补线 35 被如图 5B 所示用于执行修补时，才例如利用激光方式将附加连接部分 40 断开。这样，在阵列基板正常工作时，修补线 35 与扫描线 32 处于并联关系，从而可以减小扫描线 32 的电阻。

图 7 示出了根据本发明的另一种实施例，液晶显示装置的阵列基板上的像素结构示意图。在图 7 所示的结构中，阵列基板也包括多条数据线 31 和 多条扫描线，数据线 31 与扫描线垂直交叉排列限定了多个像素区域。但是与图 3 中不同，每个像素区域被划分为两个子像素区域，第一子像素区域中形成有第一子像素电极 34a，而第二子像素区域中形成有第二子像素电极 34b，两个子像素电极 34a 与 34b 之间由狭缝 39 电性隔离。与一个像素区域对应的扫描线包括两条平行的子扫描线，即位于该像素区域上方的第一子扫描线 32a 和位于该像素区域下方的第二子扫描线 32b。数据线 31 与第一子扫描线 32a 的交叉位置附近形成有第一薄膜晶体管 36a，用于控制第一子像素电极 34a；数据线 31 与第二子扫描线 32b 的交叉位置附近形成有第二薄膜晶体管 36b，用于控制第二子像素电极 34b。存储电容电极 33 被设置成与第一子扫描线 32a、第二子扫描线 32b 平行并位于像素电极 34a、34b 所在层的下层，存储电容电极 33 与第一子像素电极 34a 隔着栅极绝缘层和钝化层（未示出）构成用于第一子像素区域的存储电容，并与第二子像素电极 34b 隔着栅极绝缘层和钝化层（未示出）构成用于第二子像素区域的存储电容。优选地，为增大存储电容的电容值，可以分别在存储电容电极 33 与第一子像素电极 34a 之间设置第一辅助金属层 38a、在存储电容电极 33 与第二子像素电极 34b 之间设置第二辅助金属层 38b。第一辅助金属层 38a 通过通孔 37e 穿过钝化层与第一子像素电极 34a 电性相连，第二辅助金属层 38b 通过通孔 37f 穿过钝化层与第二子像素电极 34b 电性相连。存储电容的作用和工作方式是本领域公知的，因此本申请中将不再对其进行详细说明。另外，第一子像素电极 34a 和第二子像素电极

34b 上都可以形成有多个开口，用于实现液晶的多域取向，例如用于 MVA 液晶显示器。图 7 中示出了一个像素区域附近的情况，但本领域技术人员熟知，阵列基板上通常包括许多个像素区域，这些像素区域可以具有与图 7 所示基本相同的结构。

如图 7 所示，在本实施例中，每条数据线 31 包括多个分支。注意，虽然图 7 示出的数据线 31 包括两个分支 31a 和 31b，但是数据线 31 也可以包括三个、四个或更多个分支。数据线 31 的第一分支 31a 和第二分支 31b 通过连接部 311 电性连接。连接部 311 由导电材料制成，该材料优选为与数据线 31 的第一分支 31a 和第二分支 31b 相同的材料，并可以与数据线 31 的两个分支在制造过程中同时形成。优选地，连接部 311 的设置位置与第一子扫描线 32a、第二子扫描线 32b 以及存储电容电极 33 所在的位置不重叠，以免与扫描线或存储电容电极 33 形成电容而影响显示质量。另外，在图 7 所示的实施例中，对应于一个像素的扫描线 31 设置了两个连接部 311，二者在图 7 所示的俯视平面图中分别位于存储电容电极 33 的上下两侧。但是连接部 31 的数目不限于两个，也可以是一个或者更多个。

如图 7 所示，在本实施例的阵列基板中设有修补线 35，修补线 35 与扫描线平行或大体平行（即彼此不相交）地延伸，并优选地位于第一子扫描线 32a 与相邻像素的第二子扫描线 32b 之间。修补线 35 可以与第一子扫描线 32a、第二子扫描线 32b 设置在相同的层中，并与数据线 31 隔着绝缘层交叉。优选地，在与修补线 35 交叉的位置 312 处，数据线 31 的两个分支 31a、31b 之间的间隔被加大。另外，图 7 示出了相邻两个像素之间设有一条修补线 35 的情况；但是，也可以在相邻两个像素之间设置更多条修补线 35，这些修补线 35 可以彼此电连接，也可以彼此独立。

图 8A 是图 7 中第一薄膜晶体管 36a 所在区域的放大图。第一薄膜晶体管 36a 包括栅极、半导体层 361a、源极 362a 及漏极 363a。第一薄膜晶体管 36a 的栅极与第一子扫描线 32a 电连接（在图 8A 所示的实施例中，栅极是第一子扫描线 32a 的一部分）；第一薄膜晶体管 36a 的源极 362a 与数据线 31 电连接，具体到本实施例中，则是与数据线 31 的第二分支 31b

电连接；第一薄膜晶体管 36a 的漏极 363a 通过通孔 37c 而与第一子像素电极 34a 电连接。

图 8B 是图 7 中第二薄膜晶体管 36b 所在区域的放大图。第二薄膜晶体管 36b 包括栅极、半导体层 361b、源极 362b 及漏极 363b。第二薄膜晶体管 36b 的栅极与第二子扫描线 32b 电连接（在图 8B 所示的实施例中，栅极是第二子扫描线 32b 的一部分）；第二薄膜晶体管 36b 的源极 362b 与数据线 31 电连接，具体到本实施例中，则是与数据线 31 相邻的数据线的第一分支 31a 电连接；第二薄膜晶体管 36b 的漏极 363b 通过通孔 37d 而与第二子像素电极 34b 电连接。

本领域技术人员应当明白，虽然在本实施例中使用了薄膜晶体管 36a 和 36b 来对两个子像素电极 34a 和 34b 分别进行控制，但在采用本领域所知的其他开关元件代替薄膜晶体管 36a 和 36b 的情况下，本发明也可以实施。另外，上文中第一薄膜晶体管 36a 和第二薄膜晶体管 36b 的连接方式仅仅是示例性的，也可以采用其他连接方式，例如可以将二者的源极连接到同一条数据线。

在本实施例中，数据线 31 设有两个分支 31a 和 31b。在正常情况下，这两个分支 31a 和 31b 都用来传输数据线 31 上的数据信号。当阵列基板的制造过程中产生的线缺陷使得两个分支 31a、31b 之一发生断路缺陷时，由于另一分支仍然处于正常的电连接关系，而且发生断路的分支与另一分支之间经过连接部分 311 电连接，所以显示装置无需进行修补也可以正常工作。当两个分支 31a、31b 之一发生短路缺陷（例如第一分支 31a 与第一子扫描线 32a 和/或第二子扫描线 32b 在交叉位置发生短路）时，只需用激光将该分支中发生短路的部分与其他部分断开，而数据线 31 上的信号仍然可以通过另一分支（在此情况下为第二分支 31b）以及连接部分 311 正常地传递。这些修补可以以与图 5A 所示类似的方式进行，因此将不再重复描述。

同样，根据本实施例，即使数据线 31 的全部分支 31a、31b 都在相邻两个连接部 311 之间发生了缺陷（例如短路或者断路），也能够对数据线 31 进行修复。图 9 示出了当数据线 31 的全部分支 31a、31b 都在与存储电

容电极 33 交叉的位置 D2 处发生断路或与存储电容电极 33 发生短路（为方便起见，下文中将交叉位置 D2 称为“缺陷位置 D2”）的时候，对数据线 31 进行修补的方式。为便于说明，在图 9 中，发生缺陷的数据线称为第一数据线 31，其第一、第二分支分别以标号 31a、31b 表示；而与发生缺陷的第一数据线 31 相邻的数据线称为第二数据线 31'，其第一、第二分支分别以标号 31a'、31b'表示；缺陷位置 D2 上方的相邻修补线称为第一修补线 35，而缺陷位置 D2 下方的相邻修补线称为第二修补线 35'。

在对缺陷位置 D2 处的缺陷进行修补时，将第一数据线 31 的全部分支中位于缺陷位置 D2 处的部分与其余部分断开。例如，对于第一数据线 31 的全部分支 31a、31b 都在缺陷位置 D2 处与存储电容电极 33 发生短路缺陷的情况，用激光在缺陷位置 D2 的上方位置 C1 和下方位置 C2 处将第一数据线 31 的第一分支 31a 和第二分支 31b 都切断；而对于第一数据线 31 的全部分支 31a、31b 都在缺陷位置 D2 处发生了断路的情况，由于这些分支已经断开，所以可以不对这些分支进行附加的任何处理，也可以像在短路缺陷的处理中那样用激光在缺陷位置 D2 的上方位置 C1 和下方位置 C2 处将第一数据线 31 的第一分支 31a 和第二分支 31b 都切断以便更可靠地确保缺陷位置 D2 与数据线 31 的其余部分断开。对于图 9 所示的情况，缺陷位置 D2 位于第一薄膜晶体管 36a 连接到第一数据线 31 的位置与第二修补线 35'之间；在此情况下，上方位置 C1 处于该第一薄膜晶体管 36a 连接到第一数据线 31 的位置与缺陷位置 D2 之间，而下方位置 C2 处于第一数据线 31 与第二修补线 35'交叉的位置 A1、A2 和缺陷位置 D2 之间。但是，对于缺陷位置 D2 位于第一薄膜晶体管 36a 连接到第一数据线 31 的位置与第一修补线 35 之间的情况，上方位置 C1 将处于第一数据线 31 与第一修补线 35 交叉的位置 A3、A4 和缺陷位置 D2 之间，而下方位置 C2 处于第一薄膜晶体管 36a 连接到第一数据线 31 的位置与缺陷位置 D2 之间。

此外，还将第一修补线 35 与第二修补线 35'之间的那段第二数据线 31'上第一分支 31a'与第二分支 31b'之间的电连接切断，例如用激光方式，将第一修补线 35 与第二修补线 35'之间的那段第二数据线 31'上的全部连接部件 311 在位置 C3、C4 处切断。

然后，将第一修补线 35、第二修补线 35'分别与第一数据线 31 电连接。例如用激光熔融方式，在第一数据线 31 的第一分支 31a 与第二修补线 35'交叉的位置 A1 以及第一数据线 31 的第二分支 31b 与第二修补线 35'交叉的位置 A2 这两个位置中至少一处（优选为全部两处）使第一数据线 31 与第二修补线 35'电连接，并在第一数据线 31 的第一分支 31a 与第一修补线 35 交叉的位置 A3 以及第一数据线 31 的第二分支 31b 与第一修补线 35 交叉的位置 A4 这两个位置中至少一处（优选为全部两处）使第一数据线 31 与第一修补线 35 电连接。

另外，将第一修补线 35、第二修补线 35'分别与第二数据线 31'中的多条分支之一电连接。例如用激光熔融方式，在第二数据线 31'的第二分支 31b'与第一修补线 35 交叉的位置 A5'使第二数据线 31'的第二分支 31b'与第一修补线 35 电连接，并在第二数据线 31'的第二分支 31b'与第二修补线 35'交叉的位置 A6'使第二数据线 31'的第二分支 31b'与第二修补线 35'电连接。或者，也可以在第二数据线 31'的第一分支 31a'与第一修补线 35 交叉的位置使第二数据线 31'的第一分支 31a'与第一修补线 35 电连接，并在第二数据线 31'的第一分支 31a'与第二修补线 35'交叉的位置使第二数据线 31'的第一分支 31a'与第二修补线 35'电连接。

此外，还在第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支（在图 9 所示情况下为第二分支 31b'）与第一修补线 35 交叉的位置（例如图 9 所示的位置 A5'）上方的位置（例如图 9 所示的位置 C5'）处将该分支断开，并在第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支与第二修补线 35'交叉的位置（例如图 9 所示的位置 A6'）下方的位置（例如图 9 所示的位置 C6'）处将该分支断开。

优选地，例如用激光方式，在比第一数据线 31 与第一修补线 35 发生电连接的一个或多个位置中最靠左侧的位置（在图 9 所示的情况下为位置 A3）更靠左侧的位置（例如图 9 所示的位置 C7）处将第一修补线 35 切断，并在比第一数据线 31 与第二修补线 35'发生电连接的一个或多个位置中最靠左侧的位置（在图 9 所示的情况下为位置 A1）更靠左侧的位置（例如图 9 所示的位置 C9）处将第二修补线 35'切断。还优选地例如用激

光方式，在第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支（在图 9 所示情况下为第二分支 31b'）与第一修补线 35 交叉的位置（例如图 9 所示的位置 A5'）右侧的位置（例如图 9 所示的位置 C8'）处将第一修补线 35 断开，并在第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支与第二修补线 35'交叉的位置（例如图 9 所示的位置 A6'）右侧的位置（例如图 9 所示的位置 C10'）处将第二修补线 35'断开。在此情况下，不仅有利于减小第一修补线 35、第二修补线 35'与其他数据线之间产生的寄生电容对信号的影响，而且由于修补只使用了图中所示的一段第一修补线 35 和一段第二修补线 35'，所以如果阵列基板上的其他数据线也存在缺陷，还可以用第一修补线 35 和第二修补线 35'的其余部分来对其进行修补。

对于图 9 所示的情况，第二数据线 31'只包括两条分支 31a'和 31b'；在此情况下，优选地，例如用激光的方式，将第二数据线 31'中与第一修补线 35、第二修补线 35'电连接的那个分支（在图 9 所示情况下为第二分支 31b'）所连接的薄膜晶体管（在图 9 所示的情况下为相邻像素的第一薄膜晶体管 36a'）与该分支的电连接切断（如图 9 中 C11 位置处所示）。这样可以避免因该薄膜晶体管的数据信号来源从第二数据线 31'变成第一数据线 31 而造成显示质量下降。但是，对于第二数据线 31'包括左侧、中间和右侧一共三条分支（或更多条分支）的情况，如果利用位于中间的、不与任何薄膜晶体管电连接的分支作为与第一修补线 35、第二修补线 35'电连接的分支进行修补，则可以不将该薄膜晶体管与相应的分支之间的电连接切断，因而该薄膜晶体管仍然可以进行正常的显示。

经过这样的修补，发生缺陷的第一数据线 31 中位于缺陷位置 D2 上方的部分与位于缺陷位置 D2 下方的部分即可通过第一修补线 35、第二数据线 31'的第二分支 31b'以及第二修补线 35'实现电性连接，从而达到对缺陷进行修补的目的。

注意，虽然在上述说明中为了描述方便而将上述修补方法划分为若干个步骤来进行说明，但是该方法中的各个步骤是不分先后的，即，在各个位置 A1—A4、A5'、A6'进行的电连接、在各个位置 C1—C4、C5'、C6'进

行的断开操作以及可选地在各个位置 C7、C8'、C9、C10'、C11 进行的断开操作既可以同时进行，也可以根据需要来以任何先后次序进行。发生缺陷的第一数据线 31 的多个分支中只要至少一个分支与第一修补线 35、第二修补线 35'电性连接即可实现修补，但优选为将其全部分支都与第一修补线 35、第二修补线 35'电性连接，以尽可能地减小修补后的数据线的电阻。另外，在上述实施例中利用了与发生缺陷的第一数据线 31 相邻的第二数据线 31'的第二分支 31b'来进行修补，但也可以利用第二数据线 31'的第一分支 31a'来进行修补。如上文结合图 7 所述，在与修补线 35 交叉的位置 312 处，数据线 31 的两个分支 31a、31b 之间的间隔可以被加大，从而便于在修补时例如通过激光熔融方式将数据线 31 的一个或两个分支与修补线 35 电连接，而不会在实施激光熔融时对其他分支造成干扰或损坏。类似地，第一数据线 31 和第二数据线 31'在其分别与第一修补线 35 和第二修补线 35'交叉的位置之间优选地包括一个或两个连接部 311，或者也可以每隔一个或几个像素设置一个连接部 311。

本领域技术人员可以理解，第一子扫描线 32a、第二子扫描线 32b 以及修补线 35 之间的位置关系并不限于图 7 所示的情况。例如，修补线 35 可以位于像素区域与第一子扫描线 32a 之间或者像素区域与第二子扫描线 32b 之间。但优选采用图 7 所示的结构，因为该结构更便于使子扫描线 32a、32b 与子像素电极 34a、34b 的电连接。

与图 6 所示的结构类似，修补线 35 也可以与第一子扫描线 32a 或第二子扫描线 32b 之间通过导电材料形成的附加连接部分电连接在一起。只有在修补线 35 被如图 9 所示用于执行修补时，才例如利用激光方式将附加连接部分断开。这样，在阵列基板正常工作时，修补线 35 与扫描线的一个分支处于并联关系，从而可以减小该子扫描线的电阻。

本领域的技术人员应当理解，本发明的数据线的结构不限于上述实施例中所示的具体情形，只要数据线设置有分支结构，从而能够在发生缺陷的时候使有缺陷数据线上的数据信号通过自身或相邻数据线的分支来传输即可。另外，本发明的修补线的位置也不限于上述实施例中所示的具体情形，只需能够与两条相邻数据线电连接即可。

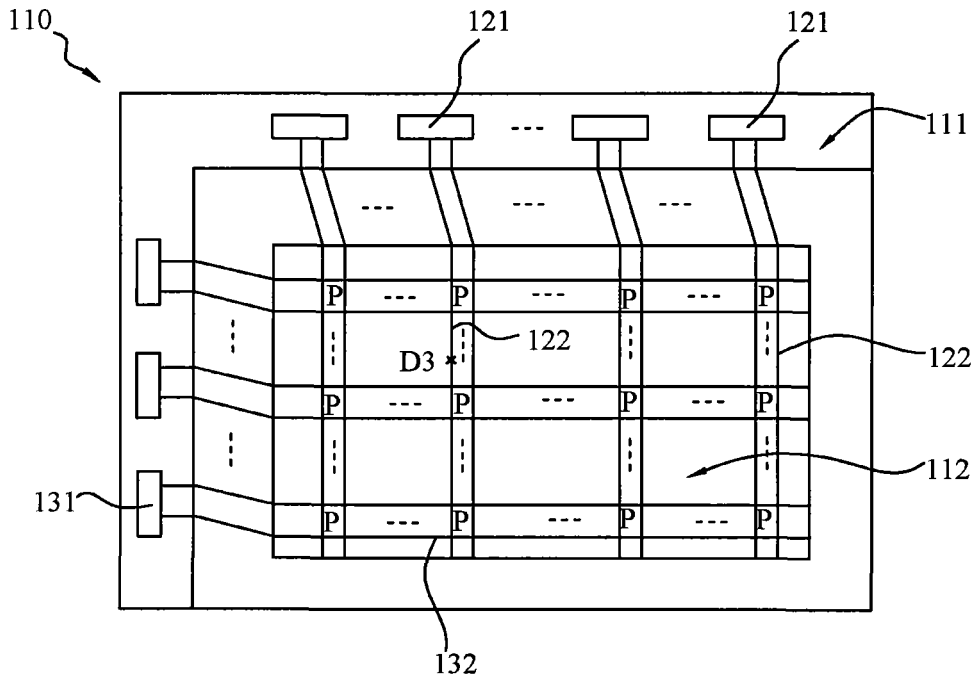


图1

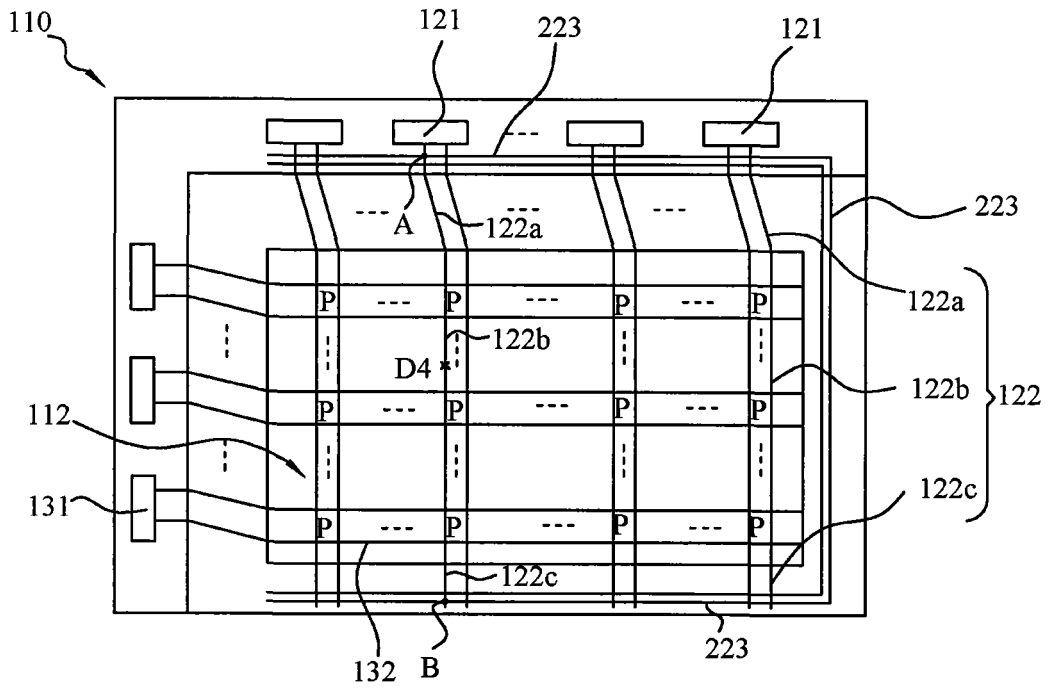


图2

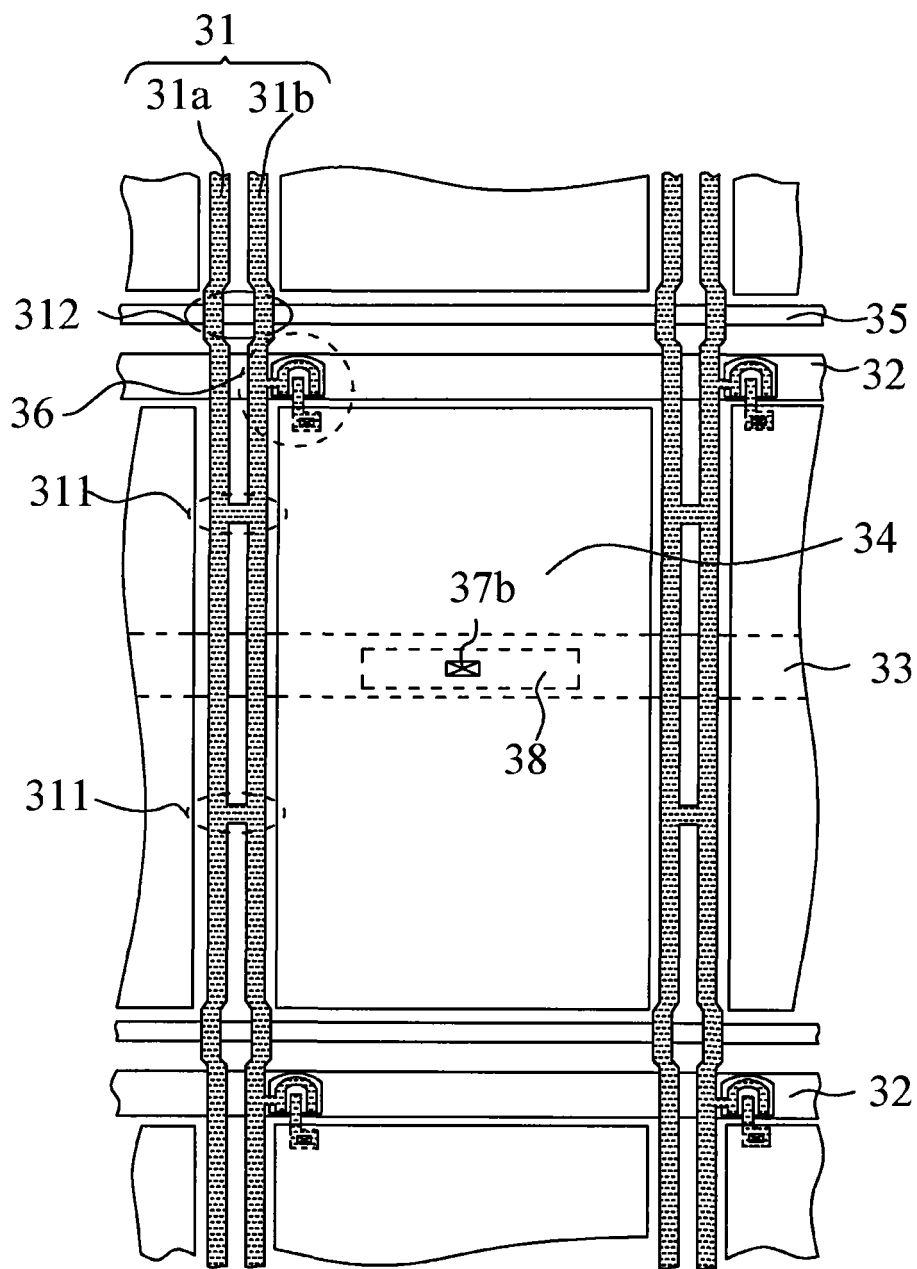


图3

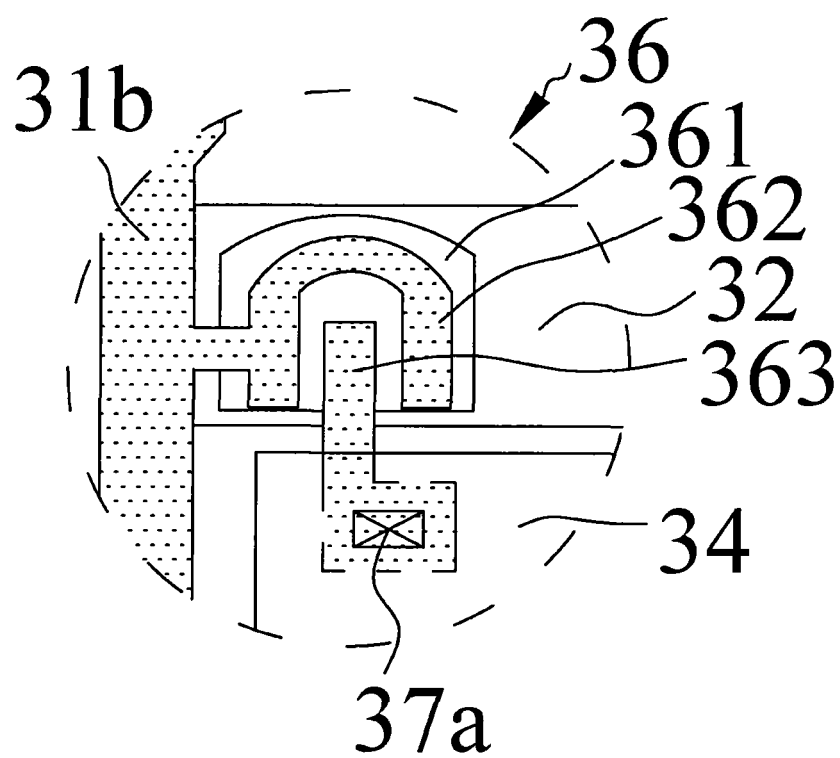


图4

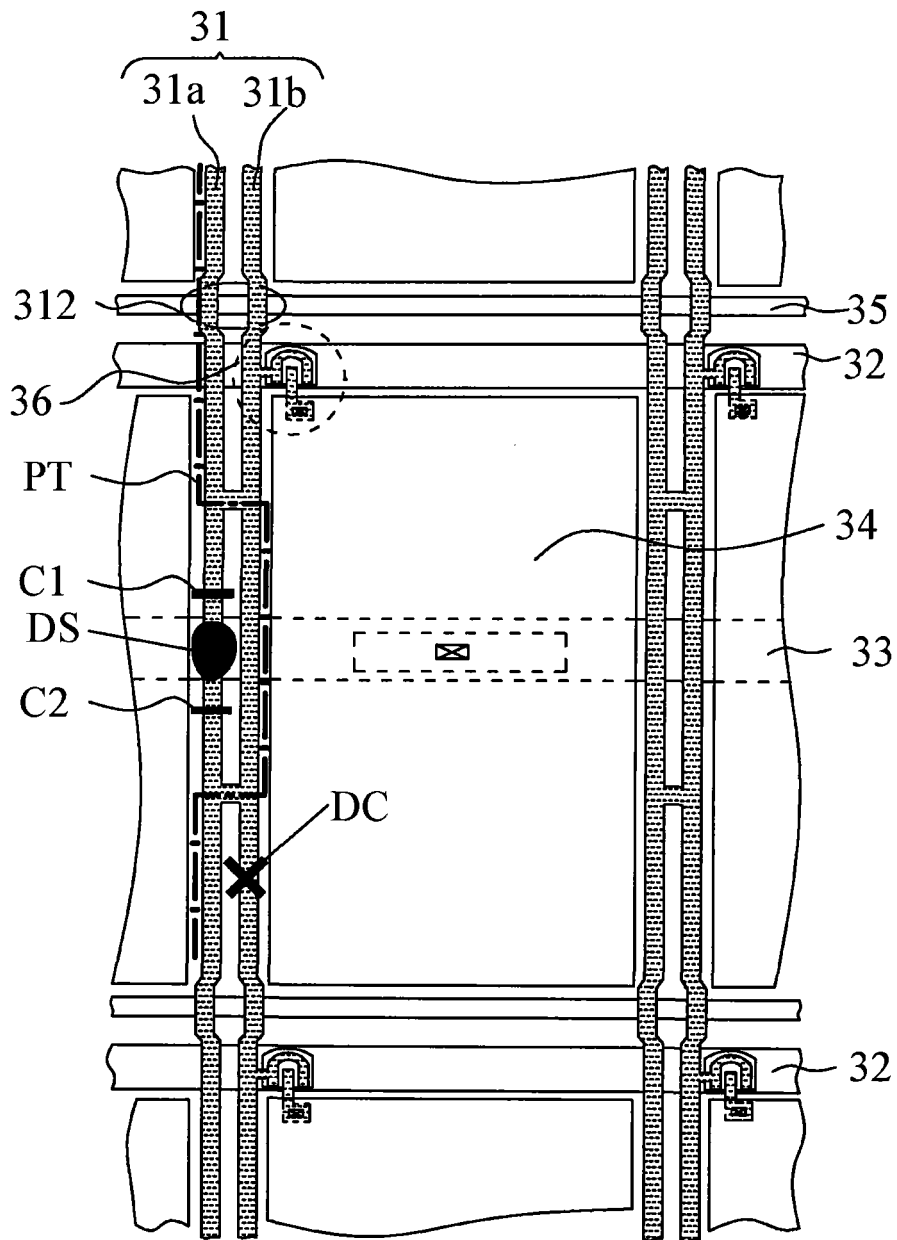


图5A

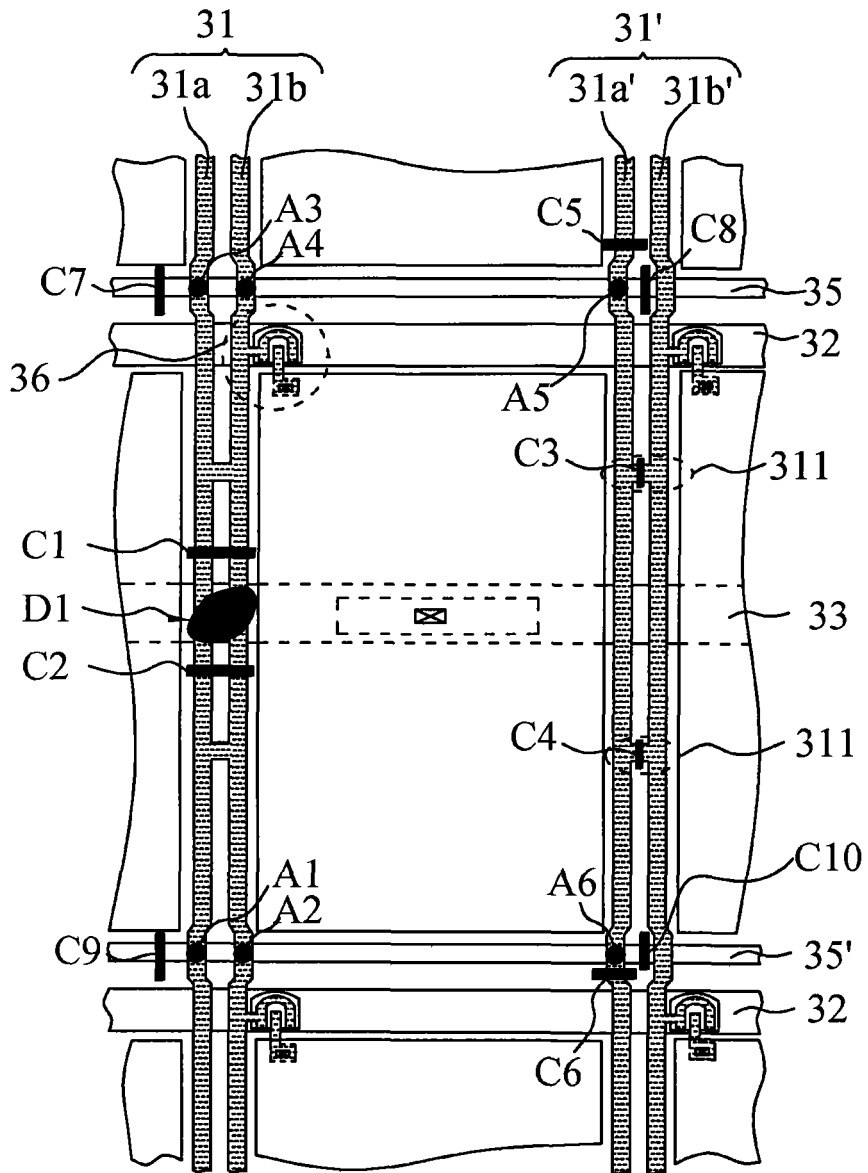


图5B

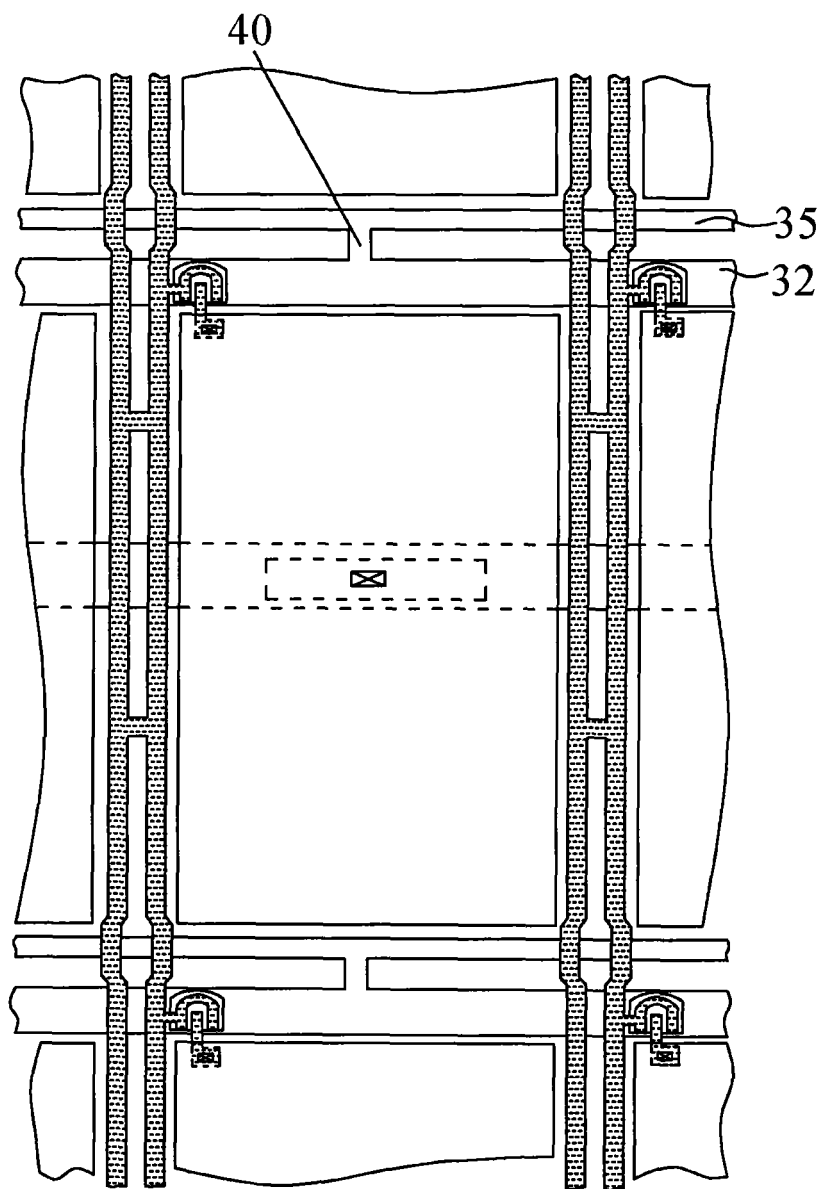


图6

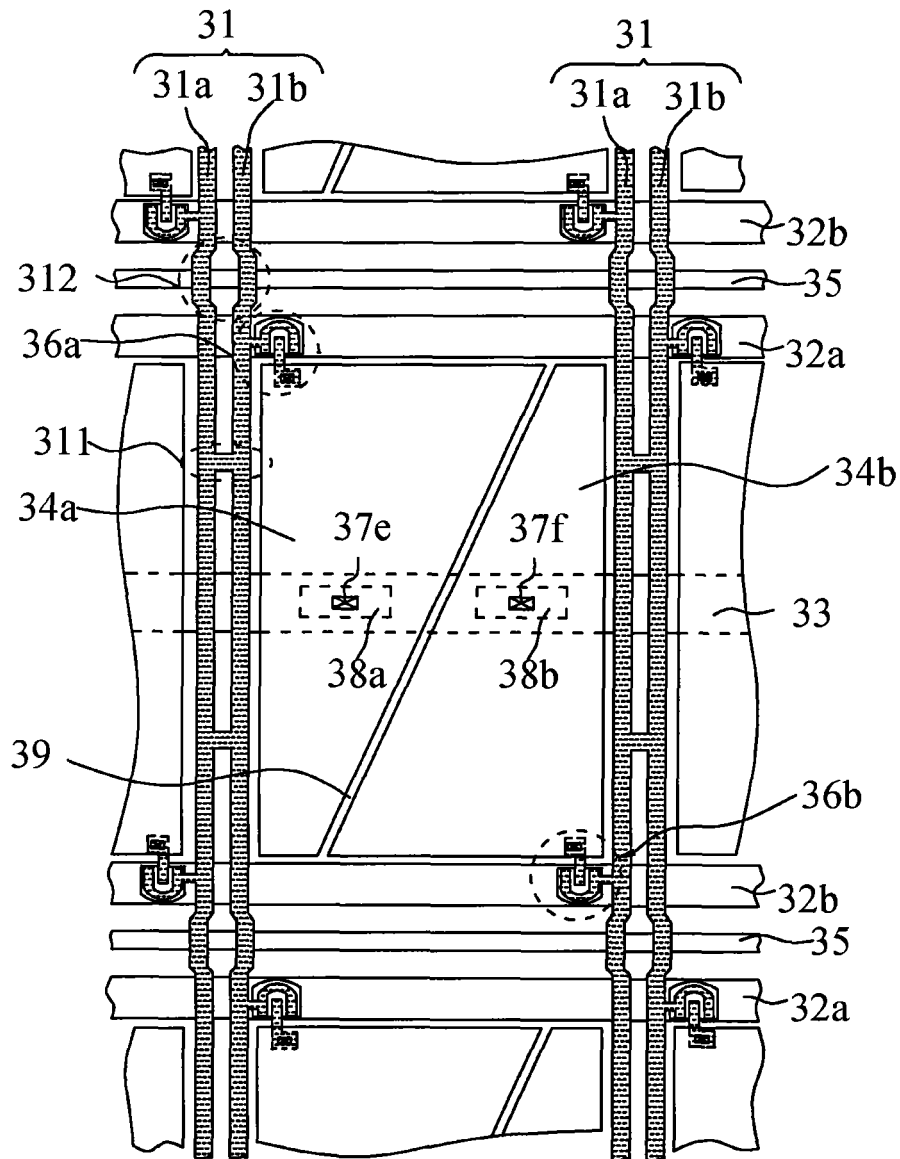


图7

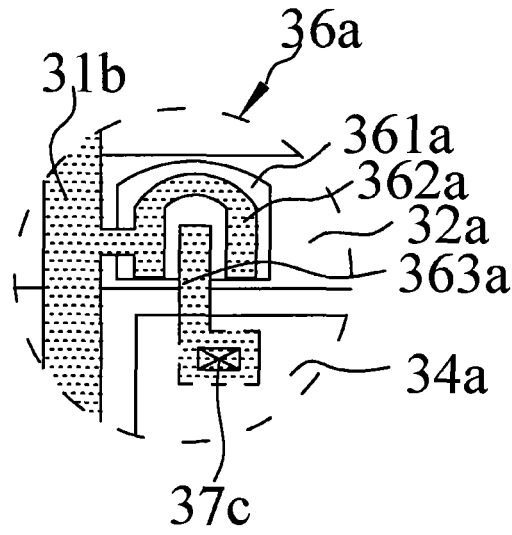


图8A

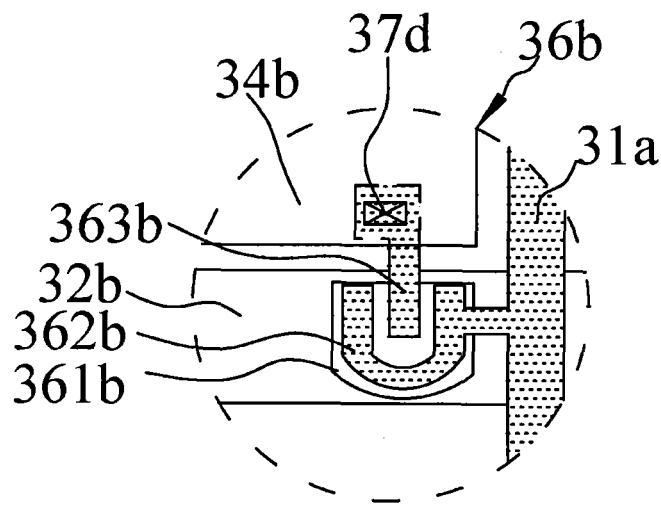


图8B

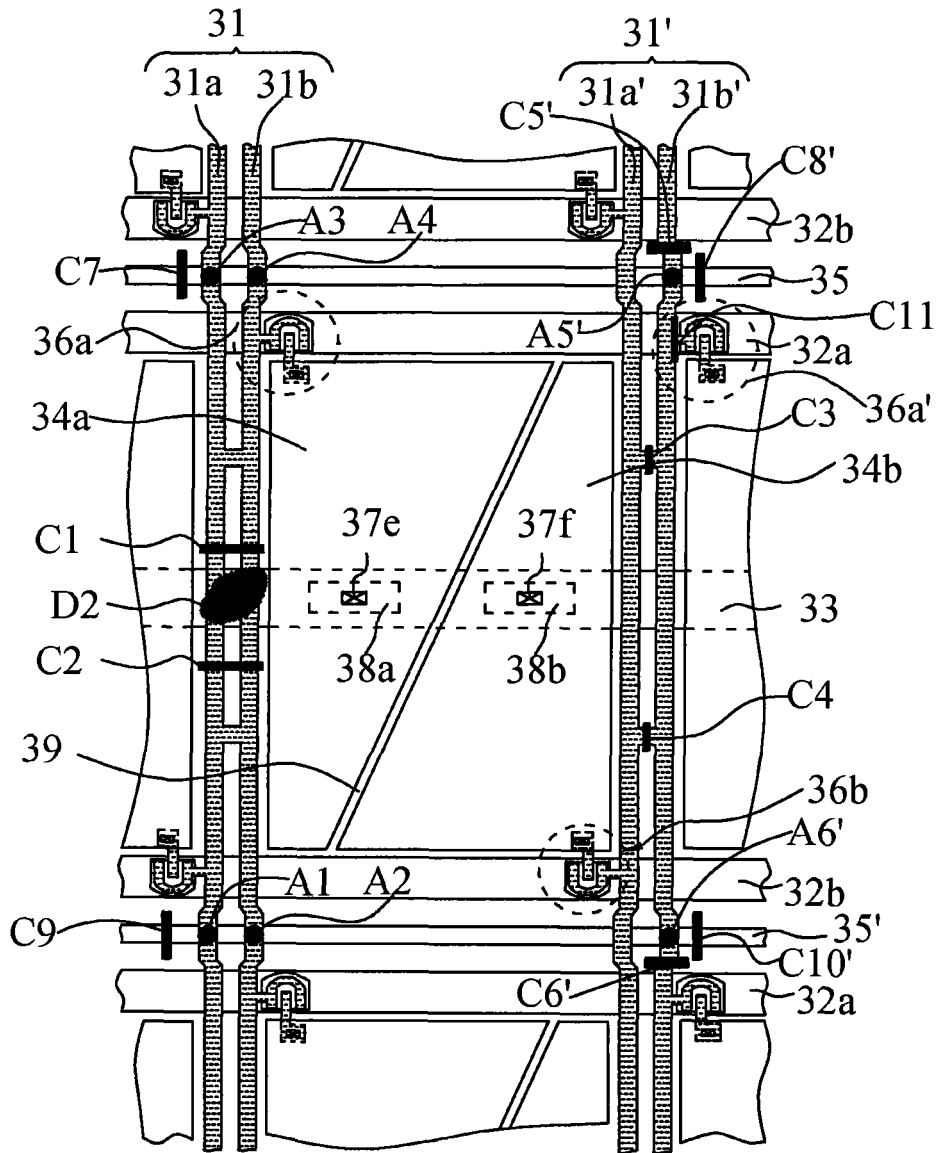


图9

专利名称(译)	液晶显示装置的阵列基板		
公开(公告)号	<a href="#">CN101299124A</a>	公开(公告)日	2008-11-05
申请号	CN200810125797.2	申请日	2008-06-25
[标]申请(专利权)人(译)	昆山龙腾光电有限公司		
申请(专利权)人(译)	昆山龙腾光电有限公司		
当前申请(专利权)人(译)	昆山龙腾光电有限公司		
[标]发明人	钟德镇 简廷宪 邱郁雯 廖家德		
发明人	钟德镇 简廷宪 邱郁雯 廖家德		
IPC分类号	G02F1/1362 G02F1/13 H01L27/12		
CPC分类号	H01L27/1214 H01L27/124 H01L29/41733 G02F2001/136272 G02F2001/136263 G02F1/136259 H01L27/12		
代理人(译)	柳春雷		
其他公开文献	CN101299124B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供了液晶显示装置的阵列基板。一种阵列基板包括第一扫描线和第二扫描线、第一数据线和第二数据线、以及像素电极。第一扫描线、第二扫描线、第一数据线和第二数据线交叉排列限定了像素区域，像素电极位于像素区域中。其中，第二数据线至少包括电性相连的第一分支和第二分支。根据本发明，不需要在非显示区域预留空间来设置修补线，因此无需增大非显示区域的面积，提高了阵列基板的利用率。由于修补时只需使用较短的修补线，因此减小了修补线电阻和数据信号失真。

