

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200810034657.4

[51] Int. Cl.
G02F 1/1362 (2006.01)
H01L 27/12 (2006.01)
G09G 3/36 (2006.01)

[43] 公开日 2008 年 9 月 3 日

[11] 公开号 CN 101256327A

[22] 申请日 2008.3.14

[21] 申请号 200810034657.4

[71] 申请人 上海广电光电子有限公司

地址 200233 上海市徐汇区宜山路 757 号三
楼

[72] 发明人 徐华伟

[74] 专利代理机构 上海申汇专利代理有限公司
代理人 白璧华

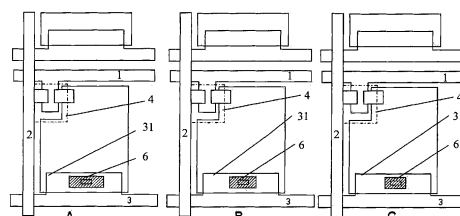
权利要求书 1 页 说明书 6 页 附图 3 页

[54] 发明名称

液晶显示器

[57] 摘要

本发明公开了一种液晶显示器，其阵列基板每一像素包括一存储电容，在该存储电容的像素电极与共通电极之间的插入设置有数据线金属层补偿块，该数据线金属层补偿块通过接触孔与像素电极相连，并且完全被像素电极所覆盖。所述的数据线金属层补偿块随着距离阵列基板的扫描线输入端越远其面积就越小。这样，该液晶显示器在不增大交叠面积的情况下，通过减小两金属极板之间的距离，有效地增大了存储电容；由于该数据金属层补偿块完全为像素电极层所覆盖，所以不存在两层之间对位精度的问题，即可很好的补偿面板两侧 ΔV_p 的差别；从而实现显示面板的低闪烁。



1. 一种液晶显示器，其阵列基板像素阵列包括扫描线和连接到扫描线的驱动电路、数据线和连接到数据线的驱动电路、以及由扫描线和数据线限定的若干像素，每一像素内分别包括薄膜晶体管以及与之对应的液晶显示单元，且薄膜晶体管的漏极与数据线相连，其源极则与液晶单元的像素电极相连接，而其栅极则与扫描线相连，每一像素还包括一存储电容，该存储电容由液晶单元的像素电极与共通电极配线的交叠部分形成，其特征在于：在该存储电容的像素电极与共通电极之间插入设置有数据线金属层补偿块，该数据线金属层补偿块通过接触孔与像素电极相连，并且完全被像素电极所覆盖。

2. 根据权利要求1所述的液晶显示器，其特征在于：所述的数据线金属层补偿块随着距离阵列基板的扫描线输入端越远其面积就越小。

3. 根据权利要求2所述的液晶显示器，其特征在于：像素阵列同一水平方向上的像素分为若干个区间，其中同一区间内的像素的该数据线金属层补偿块的面积基本相等，而任意两个相邻区间内像素的该数据线金属层补偿块的面积差为一预定值。

4. 根据权利要求2所述的液晶显示器，其特征在于：所述的阵列基板像素阵列中，同一水平方向上每两个相邻像素内所述的数据线金属层补偿块的面积差为一预定值。

液晶显示器

技术领域

本发明涉及一种半导体元件，尤其涉及薄膜晶体管液晶显示器。

背景技术

液晶显示器 (liquid crystal display, LCD) 是目前最被广泛使用的一种平面显示器，具有低功耗、外型薄、重量轻以及低驱动电压等特征。液晶显示器模块主要由液晶显示面板和背光模块所构成。其中，液晶显示面板通常是由薄膜晶体管阵列基板 (TFT 基板)、彩色滤光膜基板 (CF 基板) 以及设置于两者之间的液晶层所构成。而背光模块用以提供上述液晶显示面板所需的面光源，以使液晶显示模块达到显示的效果。TFT 基板可分为显示区域 (display Area) 和外围电路 (peripheral circuit area)，其中显示区域包含以阵列结构排列的多个子像素单元，每个子像素单元包括一个或者多个薄膜晶体管以及与之连接的像素电极。此外，在外围电路与显示区域内设置有多条扫描线与数据线，其中每一个像素单元的薄膜晶体管由对应的扫描线与数据线所控制。

图 1 是一般液晶显示面板的结构示意图，图 2 为一像素的结构图以及该像素的具体等效电路示意图。如图 1 所示，一 TFT-LCD 面板包括一扫描线驱动电路区 100、一数据线驱动电路区 200、以及一像素阵列区域 (有效显示区域)，其中像素阵列区域内包含多个像素，而图 1 所示的像素 A、像素 B、像素 C 表示位于同一条扫描线上离阵列基板扫描线输入端不同距离区域的像素。如图 2 所示，一像素包括一液晶单元，一端连接至一薄膜晶体管 TFT，另一端与 CF 侧共通电极形成液晶电容。其中薄膜晶体管的栅极连接一扫描线，其漏极连接一数据线，其源极则与液晶单元的像素电极相连。此外，一像素还包括一存储电容，该存储电容一端连接液晶单元，一端连接共通电极配线；储存电容的功能是减少晶体管的漏电效应对于像素保持电压的影响，亦即协助液晶单元存储电荷，图中，11 为扫描线和源极的交叠电容 (C_{gs})，12 为像素电极提供的液晶电容 (C_{lc})。

众所周知，随着施加于液晶单元上的电压不同，光线对液晶盒的穿透度也会变化。因此只要根据所要显示的画面而控制液晶盒电压，就可以显示不同灰阶的影像。而加于液晶单元上的电压即为 CF 侧的共通电极与像素之间的电压差。当 TFT 充电完成之后，像素即开始保持电荷以保持固定的电压。但是此时像素电极由于不连接到任何外加电极，因此处于浮置状态，此时像素电极周围若有电压变动，

则此电压变动会通过寄生的耦合电容而耦合到像素电极，使液晶盒两端电压发生变化。由于栅极是与液晶像素电极直接交叠的，其耦合电容最大，因此栅极的电压跳变带来的影响最大。栅极打开和关断之间的电压差带来的像素电压的变化一般被称为馈通（Feed through）电压，根据电荷重新分配的原则，像素在栅极开断前后的电压差可表示为： $\Delta V_p = \Delta V_g \cdot C_{gs} / (C_{gs} + C_{st} + C_{lc})$

上式中， C_{gs} 表示栅极和像素电极交叠而产生的耦合电容， C_{st} 表示作为协助保持电荷用的存储电容， C_{lc} 表示像素电极与 CF 侧共用电极之间的液晶电容， ΔV_g 表示栅极开断前后扫描线的电压跳变。具体而言，如图 3 所示，在每一行栅扫描线由打开转为关闭的瞬间，充满电的像素电极都有一个瞬间的电压跳变 ΔV_p 。为了消除该跳变电压对显示灰阶的影响，一般处理的方法是调整共用电极的电压对该 ΔV_p 进行补偿，如图 3 所示，图中，14 为扫描线驱动电路的电压，15 为由扫描线电压变化经由 C_{gd} 对显示电极电压造成的 Feed Through 电压，16 为原先的共用电压，17 为修正后的共用电压，18 为共用电压的修正量、恰等于 Feed Through 电压，19 为显示电极电压，20 为 Source Driver 电压，21 为 Frame N（正极性），22 为 Frame N+1（负极性）。然而随着面板尺寸的加大以及解析度的升高，存在于扫描线上的电阻与电容引起的信号滞后效应会导致面板两端的充电电压以及馈通（Feed through）电压会有较为明显的差异。以 1024*768 分辨率的面板为例，在水平方向上一共有 $1024 \times 3 = 3076$ 个子像素，由于扫描线的 RC 延迟造成的信号相位拖后，导致在远离信号输入侧的面板右端栅极信号的上升沿和下降沿都出现圆角化现象，面板输入端（最左侧）和最右侧像素的充电率会略有区别，如图 4 所示，图中，23 为扫描线输入端栅电压信号，24 为远离输入端栅电压信号（上升沿和下降沿圆角化）；同时，由于面板右端栅极信号的圆角化现象，面板右端像素的 Feed through 电压要小于面板左侧（由于圆角化效应，栅极电压由开到断的过程中仍然在持续地给像素充电，因此像素电极与周边耦合电容之间的电荷分配就与面板左侧不一样），就图 1 的 A、B、C 三个像素来说，越是远离扫描线的输入端，Feed through 电压就越小，即： $\Delta V_{pa} > \Delta V_{pb} > \Delta V_{pc}$ 。因此，所有像素造成的 Feed through 电压的差异很难以共用电极电压的调整来进行补偿。在显示效果上，就会发生诸如闪烁或者串扰等不良。

现有技术之一即是为了解决上述问题而做的发明。如图 5 所示，为现有 LCD 阵列的上视图，一像素阵列包括扫描线和连接到扫描线的驱动电路、数据线和连接到数据线的驱动电路，以及像素 A、像素 B 和像素 C，其位置分别对应于图 1 中的像素 A、B 和 C。其中每一独立像素内分别包括薄膜晶体管以及与之对应的液晶显示单元。且薄膜晶体管的漏极分别与数据线相连，其源极则分别与液晶单元的像素电极相连接，而其栅极则分别与扫描线相连。其中扫描线与源极重叠部分的电容 11 即为 C_{gs} ，该区域的重叠面积记为 S_{gs} 。在方程式 $\Delta V_p = \Delta V_g \cdot C_{gs} / (C_{gs} + C_{st} + C_{lc})$

+Cst+Clc) 中, 由于 Cgs 一般远小于 Cst 和 Clc, 因此方程式 $\Delta V_p \approx \Delta V_g \cdot C_{gs} / (C_{st} + C_{lc})$ 。为抵消 ΔV_p 在面板输入端以及远离输入端两侧的差异, 遂使栅极宽度在面板两端呈递增的趋势, 即 Sgs 随着越来越远离输入端而越来越大, 使得 $C_{gsa} < C_{gsb} < C_{gsc}$ 。以此来补偿由于栅信号圆角化所造成的 ΔV_p 的差异, 使得补偿之后尽量能做到 $\Delta V_{pa} \approx \Delta V_{pb} \approx \Delta V_{pc}$ 。

然而, 由于 Cgs 电容的重叠面积较小, 因此如果上下两层之间重合精度较差, 就会造成 Cgs 较大的差异, 从而造成预想中的补偿机制失效。

现有技术之二也是为了解决上述问题而做的发明。如图 6 所示, 在面板的扫描线信号输入端和远离输入端一侧, 使存储电容 Cst 依次递减, 从而补偿栅信号圆角化造成的 ΔV_p 差异, 使得补偿之后尽量能做到 $\Delta V_{pa} \approx \Delta V_{pb} \approx \Delta V_{pc}$ 。

然而, 同样的原因, 这种补偿机制也是采用改变存储电容两极板之间的交叠面积, 因此对两极板层之间的重合精度有较高的要求, 如果重合精度较差, 就会造成预想中的补偿机制失效。

发明内容

本发明所要解决的技术问题是要提供一种液晶显示器, 在其储存电容中插入数据线金属层, 可以过滤掉两极板层之间的重合精度带来的影响, 实现面板内 ΔV_p 的补偿, 实现低闪烁显示面板的制造。

本发明为解决上述技术问题而采用的技术方案是提供一种液晶显示器, 其阵列基板像素阵列包括扫描线和连接到扫描线的驱动电路、数据线和连接到数据线的驱动电路、以及由扫描线和数据线限定的若干像素, 每一像素内分别包括薄膜晶体管以及与之对应的液晶显示单元, 且薄膜晶体管的漏极与数据线相连, 其源极则与液晶单元的像素电极相连接, 而其栅极则与扫描线相连, 每一像素还包括一存储电容, 该存储电容由液晶单元的像素电极与共通电极配线的交叠部分形成, 在该存储电容的像素电极与共通电极之间插入设置有数据线金属层补偿块, 该数据线金属层补偿块通过接触孔与像素电极相连, 并且完全被像素电极所覆盖。

所述的数据线金属层补偿块随着距离阵列基板的扫描线输入端越远其面积就越小。其具体方式可以如下,

其一: 像素阵列同一水平方向上的像素分为若干个区间, 其中同一区间内的像素的该数据线金属层补偿块的面积基本相等, 而任意两个相邻区间内像素的该数据线金属层补偿块的面积差为一预定值。

其二：所述的阵列基板像素阵列中，同一水平方向上每两个相邻像素内所述的数据线金属层补偿块的面积差为一预定值。

本发明的特点在于，在所述存储电容的像素电极与共通电极之间插入数据线金属层的补偿块，该数据金属层补偿块相对于共通电极金属层距离像素电极层较近，同时该数据金属层补偿块通过接触孔与像素电极相连，并完全被像素电极所覆盖；这样，在不增大交叠面积的情况下，通过减小两金属极板之间的距离，有效地增大了存储电容。

另外，插入设置于存储电容处的该数据金属层补偿块的面积是可变的，随着距离面板的扫描线输入端越远，该数据线金属层补偿块的面积越小，即该处像的存储电容 C_{st} 越小；而由于该数据金属层补偿块完全为像素电极层所覆盖，所以不存在两层之间对位精度的问题，即可很好的补偿面板两侧 ΔV_p 的差别，使得图 1 所示的画素 A、画素 B、画素 C 三个区域的 Feed through 电压基本相等： $\Delta V_{pa} \approx \Delta V_{pb} \approx \Delta V_{pc}$ 。从而实现面板内 ΔV_p 的补偿，实现显示面板的低闪烁。

附图说明

为了让本发明的上述目的、特征和优点能更明显易懂，以下结合附图对本发明的具体实施方式作详细说明，其中：

图 1 是液晶显示器阵列基板机构示意图；

图 2a 是液晶像素结构示意图；

图 2b 是液晶像素结构等效电路示意图；

图 3 是馈通（Feed through）电压以及共通电压补偿示意图；

图 4 是扫描线输入端和远端栅电压信号形状对比图；

图 5 是现有补偿馈通（Feed through）电压差之技术一示意图，其中 5A、5B、5C 分别是对应于图 1 中 A、B、C 位置的像素结构示意图；

图 6 是现有馈通（Feed through）电压差之技术二示意图，其中 6A、6B、6C 分别是对应于图 1 中 A、B、C 位置的像素结构示意图；

图 7 是本专利液晶显示器像素结构示意图，其中 7A、7B、7C 分别是对应于图 1 中 A、B、C 位置的像素结构示意图。

图中：

1. 扫描线 2. 数据线 3. 共通电极 31. 存储电容
100. 连接到扫描线的驱动电路
200. 连接到数据线的驱动电路
4. 薄膜晶体管 (TFT) 5. 像素电极
6. 数据线金属层补偿块

具体实施方式

实施例 1

如图 7 所示, 一种液晶显示器由薄膜晶体管阵列基板 (TFT 基板)、彩色滤光膜基板 (CF 基板) 以及设置于两者之间的液晶层所构成, 分辨率为 1024*768。其阵列基板的像素阵列包括扫描线 1 和连接到扫描线的驱动电路 100、数据线 2 和连接到数据线的驱动电路 200、以及由扫描线 1 和数据线 2 限定的若干像素, 其像素阵列内同一水平方向上共有 3072 个像素, 每一像素内分别包括薄膜晶体管 4 以及与之对应的液晶显示单元, 且薄膜晶体管 4 的漏极与数据线 2 相连, 其源极则与液晶单元的像素电极 5 相连接, 而其栅极则与扫描线 1 相连, 每一像素还包括一存储电容 31, 该存储电容 31 由液晶单元的像素电极 5 与共通电极配线 3 的交叠部分形成, 在该存储电容 31 的像素电极 5 与共通电极 3 之间的插入设置有数据线金属层补偿块 6, 该数据线金属层补偿块 6 通过接触孔与像素电极 5 相连, 并且完全被像素电极 5 所覆盖。

3072 个像素分为若干个区间 (A、B、C……等区间), 其中同一区间内的像素的该数据线金属层补偿块 6 的面积基本相等, 而任意两个相邻区间内像素的该数据线金属层补偿块 6 的面积差为一预定值, 并且随着距离阵列基板的扫描线 1 输入端越远其面积就越小。

该数据线金属层补偿块 6 通过接触孔与像素电极 5 相连, 并且完全被像素电极 5 所覆盖。

此外, 数据线金属层补偿块 6 的形状并不限定为矩形, 只要满足工艺要求, 可夹在共通电极金属层与像素电极金属层之间, 并通过接触孔与像素电极金属层连接、且被像素电极金属层完全覆盖即可。

实施例 2

其他结构与实施例 1 基本相同，只是阵列基板的像素阵列中，同一水平方向的 3072 个像素每两个相邻像素内所述的数据线金属层补偿块 6 的面积差为一预定值，并且随着距离阵列基板的扫描线 1 输入端越远其面积就越小。由此可更精确地使每一个画素的馈通（Feed through）电压基本相同。

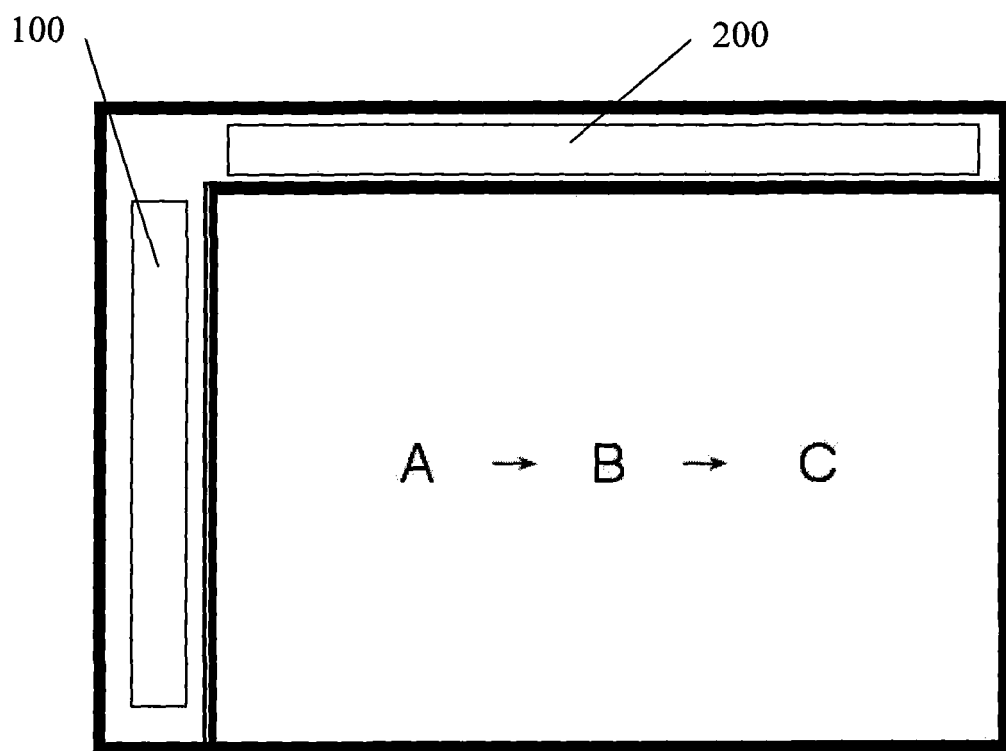


图1

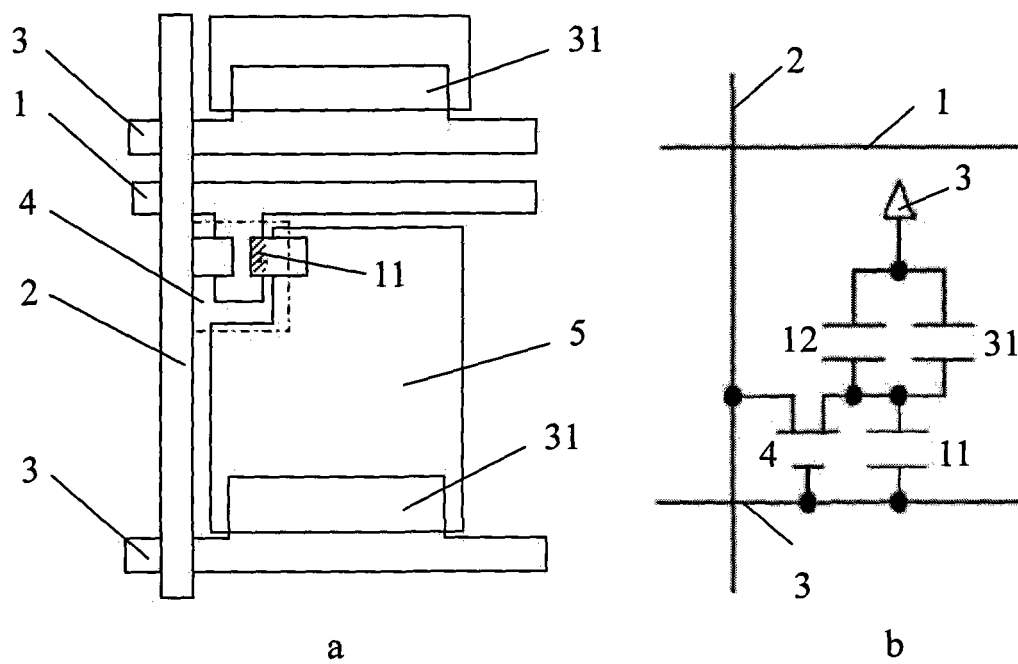


图2

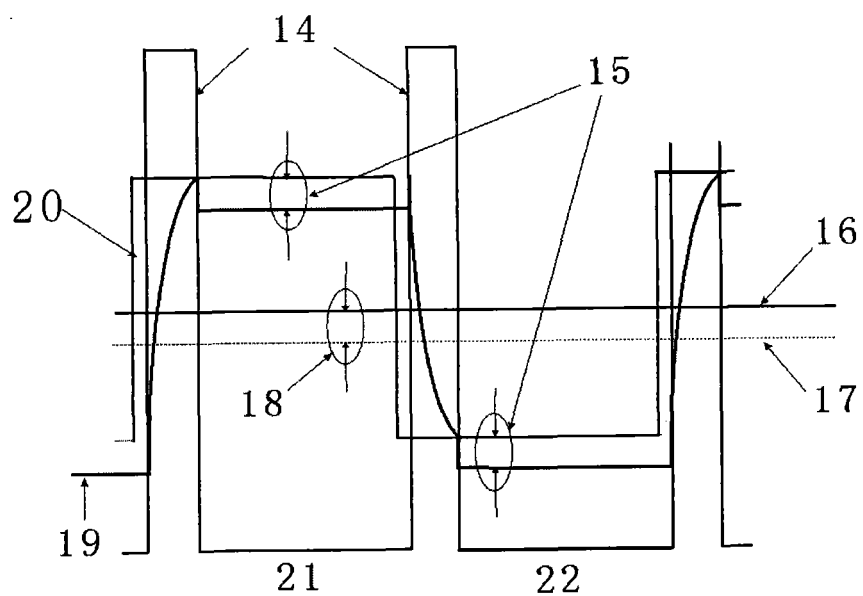


图 3

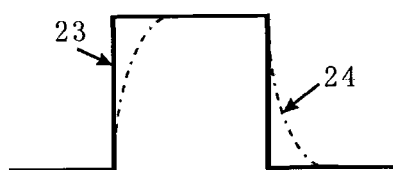


图 4

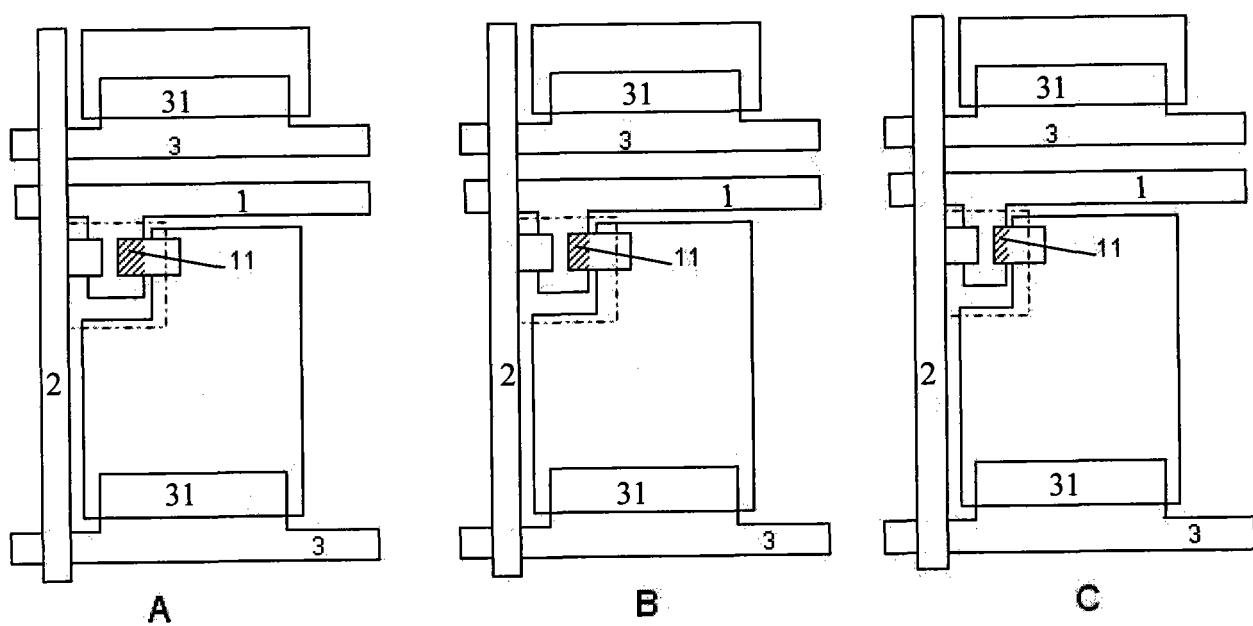


图 5

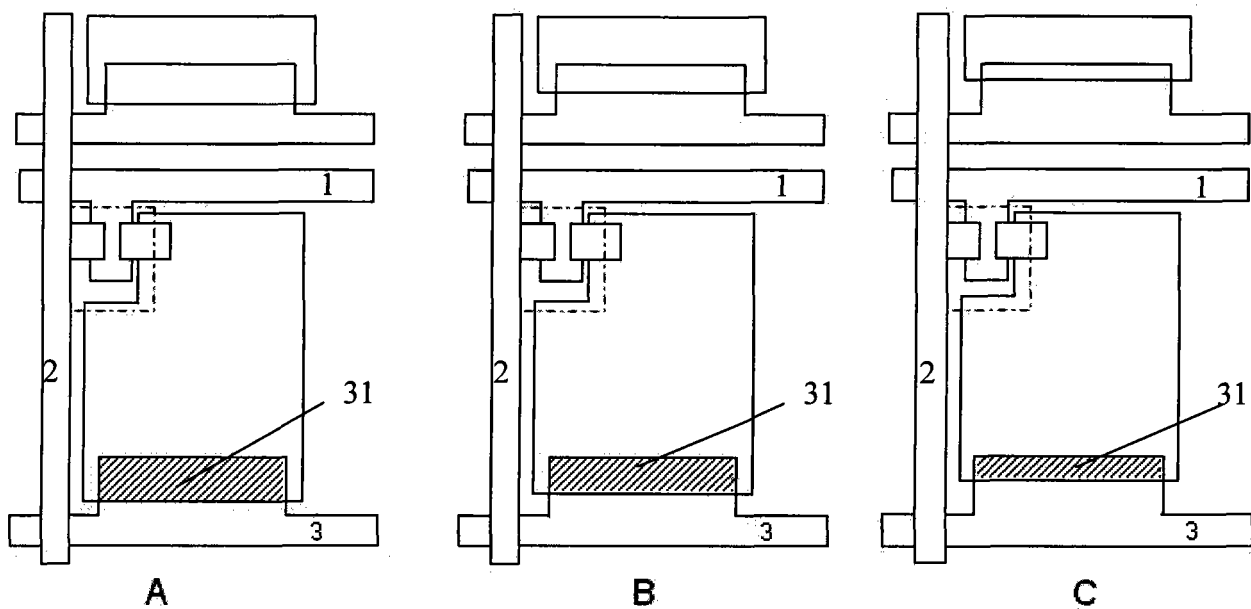


图 6

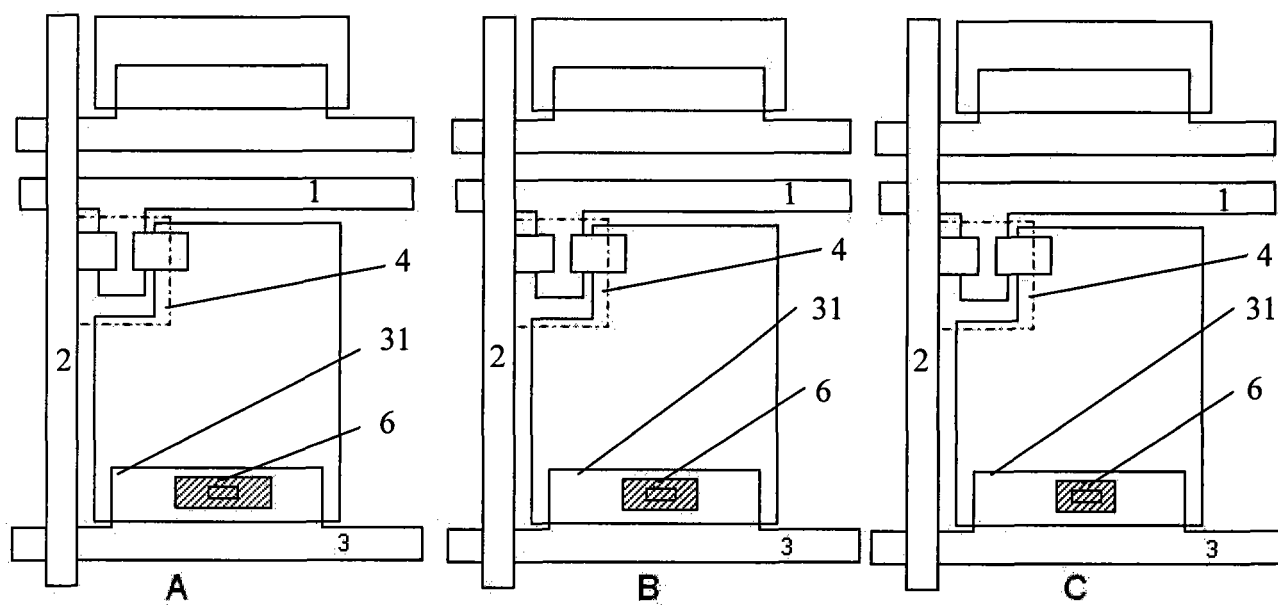


图 7

专利名称(译)	液晶显示器		
公开(公告)号	CN101256327A	公开(公告)日	2008-09-03
申请号	CN200810034657.4	申请日	2008-03-14
[标]申请(专利权)人(译)	上海广电光电子有限公司		
申请(专利权)人(译)	上海广电光电子有限公司		
当前申请(专利权)人(译)	上海广电光电子有限公司		
[标]发明人	徐华伟		
发明人	徐华伟		
IPC分类号	G02F1/1362 H01L27/12 G09G3/36		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示器，其阵列基板每一像素包括一存储电容，在该存储电容的像素电极与共通电极之间的插入设置有数据线金属层补偿块，该数据线金属层补偿块通过接触孔与像素电极相连，并且完全被像素电极所覆盖。所述的数据线金属层补偿块随着距离阵列基板的扫描线输入端越远其面积就越小。这样，该液晶显示器在不增大交叠面积的情况下，通过减小两金属极板之间的距离，有效地增大了存储电容；由于该数据金属层补偿块完全为像素电极层所覆盖，所以不存在两层之间对位精度的问题，即可很好的补偿面板两侧 ΔV_p 的差别；从而实现显示面板的低闪烁。

