

[19] 中华人民共和国国家知识产权局



# [12] 发明专利说明书

专利号 ZL 200510132423.X

[51] Int. Cl.

G02F 1/136 (2006.01)  
G02F 1/133 (2006.01)  
H01L 29/786 (2006.01)  
H01L 21/027 (2006.01)  
G03F 7/20 (2006.01)

[45] 授权公告日 2009年2月18日

[11] 授权公告号 CN 100462825C

[22] 申请日 2005.12.23

[21] 申请号 200510132423.X

[73] 专利权人 北京京东方光电科技有限公司

地址 100176 北京经济技术开发区西环中路8号

共同专利权人 京东方科技集团股份有限公司

[72] 发明人 龙春平

[56] 参考文献

US5474941A 1995.12.12

JP2000-187241A 2000.7.4

US2002/0180897A1 2002.12.5

CN1585088A 2005.2.23

审查员 李 慧

[74] 专利代理机构 北京同立钧成知识产权代理有限公司

代理人 刘 芳

权利要求书2页 说明书9页 附图9页

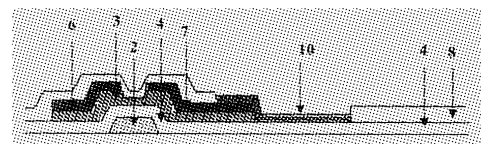
[54] 发明名称

一种薄膜晶体管液晶显示器的阵列基板结构及其制造方法

[57] 摘要

本发明公开一种薄膜晶体管液晶显示器的阵列基板结构及其制造方法。本发明公开的薄膜晶体管液晶显示器的阵列基板结构通过增大透明像素电极与薄膜晶体管的漏电极的接触面积，来形成良好的电连接。本发明公开的薄膜晶体管液晶显示器的阵列基板的制造方法包含三次掩膜版光刻工艺步骤：首先，使用第一个普通掩膜版进行第一层金属薄膜的图案定义，形成栅极扫描线和栅电极；然后，使用第二个掩膜版，即灰色调半透明掩膜版进行第二层金属薄膜和有源层的图案定义，形成数据扫描线、硅岛、源漏电极和薄膜晶体管的沟道；最后，使用第三个普通掩膜版进行第二层绝缘薄膜，即钝化膜的图案定义，再利用离地剥离工艺形成透明导电薄膜的图案，即透明像素电极。本方法减少掩膜

版的数目和光刻工艺次数，简化了薄膜晶体管液晶显示器的阵列基板制造工艺。



1、一种薄膜晶体管阵列基板结构，包括：玻璃基板，形成于玻璃基板上的栅极扫描线、数据扫描线、薄膜晶体管和透明像素电极，所述透明像素电极和所述薄膜晶体管漏电极的电连接是通过透明像素电极覆盖到薄膜晶体管漏电极的上表面，形成表面接触的结构实现的，所述薄膜晶体管包括栅电极，所述栅电极上依次形成有栅绝缘层、半导体层、源电极、漏电极和钝化层薄膜，其特征在于：所述透明像素电极在钝化层薄膜的内凹侧壁处断开，所述像素电极与钝化层薄膜没有重叠的部分。

2、一种薄膜晶体管阵列基板的制造方法，其特征在于：

首先，提供一个绝缘透明衬底；在绝缘衬底上依次形成第一层金属薄膜和一层光刻胶；使用第一块掩膜版定义光刻胶的图案，并刻蚀形成第一层金属薄膜的图案，即栅电极和栅极扫描线；

然后，在基板上沉积一层绝缘层、沉积至少一层半导体层和沉积一层金属薄膜；在金属薄膜上涂布一层光刻胶；使用第二块掩膜版，即灰色调半透明掩膜版，经过曝光显影和刻蚀形成薄膜晶体管硅岛，利用光刻胶灰化工艺和刻蚀，形成源电极、漏电极和薄膜晶体管开关器件的沟道；

最后，在基板上沉积一层钝化层薄膜；用第三块掩膜版通过曝光显影形成光刻胶图案，在光刻时，使曝光显影后剩余光刻胶侧壁形成垂直的形貌，去除未被光刻胶覆盖的钝化层薄膜，使部分栅绝缘层和部分漏电极暴露出来，在刻蚀时，采取过刻蚀使剩余的钝化层薄膜侧壁形成内凹的形貌；在基板上沉积一层透明导电薄膜，利用离地剥离工艺，剥离尚存的光刻胶，其上沉积的透明导电薄膜也随之去除，所述部分栅绝缘层上表面以及所述部分漏电极上表面的透明导电薄膜保留下来，形成透明像素电极。

3、根据权利要求2所述的一种薄膜晶体管阵列基板的制造方法，其特征在于：由所述灰色调半透明掩膜版定义的曝光显影后无光刻胶的区域包括透

明像素电极、栅极扫描线和与外部电路连接部分；半透明区域包括薄膜晶体管沟道部分；保留全部光刻胶的区域包括源电极、漏电极和数据扫描线。

4、根据权利要求2或3所述的一种薄膜晶体管阵列基板的制造方法，其特征在于：所述曝光显影形成所述钝化层图案时，控制曝光显影条件形成侧壁垂直的光刻胶图案。

5、根据权利要求2或3所述的一种薄膜晶体管阵列基板的制造方法，其特征在于：对所述钝化层薄膜刻蚀时，形成侧壁内凹的钝化层薄膜图案。

6、根据权利要求4所述的一种制作薄膜晶体管阵列基板的制造方法，其特征在于：对所述钝化层薄膜刻蚀时，形成侧壁内凹的钝化层薄膜图案。

7、根据权利要求2或3所述的一种薄膜晶体管阵列基板的制造方法，其特征在于：所述第三块掩膜版是普通的掩膜版；采用所述离地剥离工艺时，剥离液只与光刻胶进行化学反应，不腐蚀包括透明导电薄膜在内的其它材料，光刻胶上的透明导电薄膜随光刻胶的剥离而被去除。

8、根据权利要求6所述的一种薄膜晶体管阵列基板的制造方法，其特征在于：所述第三块掩膜版是普通的掩膜版；采用所述离地剥离工艺时，剥离液只与光刻胶进行化学反应，不腐蚀包括透明导电薄膜在内的其它材料，光刻胶上的透明导电薄膜随光刻胶的剥离而被去除。

## 一种薄膜晶体管液晶显示器的阵列基板结构 及其制造方法

### 技术领域

本发明涉及一种薄膜晶体管液晶显示器 (TFT-LCD) 的阵列基板结构及其制造方法。

### 背景技术

液晶显示技术发展得非常快, 由于其重量轻, 液晶显示器件被广泛应用于便携式电子设备。随着应用领域的扩张, 需要在制造技术方面降低成本和提高生产率。一个液晶显示器件的制作是通过一组薄膜的沉积和光刻工艺形成图案来完成的。光刻用的掩膜版数目是衡量制造液晶显示器件工艺繁简程度。一次光刻工艺使用一个掩膜版。许多研究者已经研究了减少掩膜版数目的可能方法, 因为减少一个掩膜版意味着制造成本的降低。

通常一个液晶显示器件由彩膜基板、阵列基板和夹于二者之间的液晶组成。其阵列基板的结构如图 1a 和图 1b 所示。阵列基板包括一组栅极扫描线 1、栅电极 2, 一组数据扫描线 5、源电极 6、漏电极 7, 薄膜晶体管开关器件以及透明像素电极 10。栅极扫描线 1 相互平行与数据扫描线 5 交叉形成矩阵结构。在栅极扫描线 1 与数据扫描线 5 交叉的位置形成一个薄膜晶体管开关器件。它包含一个从栅极扫描线 1 引出的栅电极 2, 一个从数据扫描线 5 引出的源电极 6, 和一个与源电极处于相对位置的漏电极 7。漏电极 7 是薄膜晶体管开关器件的输出端。一个透明像素电极 10 通过钝化层 8 上的过孔与漏电极 7 形成电接触。栅极扫描线 1 的一部分, 即与透明像素电极 10 重叠的凸起部分和透明像素电极 10 一起形成存储电容。

上述液晶显示器的阵列基板制造工艺流程如图 2 和图 3 所示。五次掩膜

技术依次通过如图 2 所示的五步工艺完成，使用了五块掩膜版。四次掩膜技术依次通过如图 3 所示的四步工艺完成，使用了四块掩膜版。每一步工艺基本均由薄膜沉积、掩膜版曝光、刻蚀和光刻胶剥离四道工序组成。

图 1a 和图 1b 所示的薄膜晶体管液晶显示器制造工艺过程如下所述。通过栅极掩膜版在玻璃基板上形成栅电极 2 及栅极扫描线 1；在栅极金属上连续沉积栅极绝缘层 4、有源层薄膜和欧姆接触层薄膜，通过半导体层掩膜版形成半导体层 3；通过源漏电极掩膜版形成源电极 6、漏电极 7 以及数据扫描线 5；通过钝化层掩膜版形成钝化层薄膜的过孔；最后通过透明像素电极掩膜版形成透明像素电极 10。

而四次掩膜技术是利用灰色调半透明掩膜版，把半导体层和源漏电极的光刻工艺合并到同一次掩膜工艺当中。其方法是连续沉积栅极绝缘层 4、有源层薄膜和欧姆接触层薄膜、以及用于形成源电极 6 和漏电极 7 的第二层金属薄膜。首先利用灰色调半透明掩膜版的全透明区域形成薄膜晶体管器件的硅岛，然后利用灰色调半透明掩膜版的半透明区域和光刻胶的灰化工艺在薄膜晶体管硅岛上形成源电极 6、漏电极 7 以及薄膜晶体管的沟道部分 13。改变掩膜版的设计和薄膜沉积工艺次序，也有其它的五次掩膜和四次掩膜工艺技术。

前述薄膜晶体管液晶显示器阵列基板的五次掩膜和四次掩膜工艺均存在光刻工艺复杂，使用掩膜版数量多的缺陷。有些工艺在使用离地剥离工艺时，使用的特殊剥离液不仅腐蚀光刻胶，还对其他材料进行腐蚀。以上缺陷造成了制造中良品率低、成本高等弊端。

## 发明内容

为了克服现有技术的缺陷，本发明提供一种薄膜晶体管液晶显示器阵列基板结构，以及一种不同于先前的薄膜晶体管液晶显示器的阵列基板的制造方法。本发明的第一个目的是提供一种薄膜晶体管液晶显示器阵列基板结构，

使不同材料之间具有良好的接触，增加透明像素电极和漏电极的接触面积，并降低生产中的不良率。本发明的第二个目的是提供一种采用灰色调半透明掩膜版和离地剥离工艺的薄膜晶体管液晶显示器阵列基板的制造方法，使用三次掩膜完成液晶显示器件的阵列基板制作。减少了掩膜版的数目，简化了制造工艺。本发明的第三个目的是优化离地剥离工艺，在形成钝化层图案时，在光刻的曝光显影工艺中，使光刻胶的侧壁垂直，而在刻蚀工艺中，使钝化层侧壁内凹。在进行离地剥离工艺时，利用这种侧壁结构，可使用普通剥离液，仅对光刻胶进行剥离，而不需腐蚀其它材料，提高了离地剥离工艺的效率和可靠性，降低了成本。通过以下对本发明的描述以及具体实施例，还能了解到本发明的其它优点。

为了实现上述目的，本发明提供一种薄膜晶体管阵列基板结构，包括：玻璃基板，形成于玻璃基板上栅极扫描线、数据扫描线、薄膜晶体管和透明像素电极，所述透明像素电极和所述薄膜晶体管漏电极的电连接是通过透明像素电极覆盖到薄膜晶体管漏电极上表面，形成表面接触的结构实现的，所述薄膜晶体管包括栅电极，所述栅电极上依次形成有栅绝缘层、半导体层、源电极和漏电极、钝化层薄膜，其中，所述透明像素电极在钝化层薄膜的内凹侧壁处断开，像素电极与钝化层薄膜没有重叠的部分。

在制造薄膜晶体管阵列基板工艺中，对钝化层薄膜进行刻蚀时，实现内凹的侧壁形貌，因此在沉积透明像素电极时，就形成了透明像素电极在钝化层薄膜的内凹侧壁处断开的结构。

为实现上述目的，本发明还提供一种薄膜晶体管阵列基板的制造方法，包括下列步骤：首先，提供一个绝缘透明衬底；在绝缘衬底上依次形成第一层金属薄膜和一层光刻胶；使用第一块掩膜版定义光刻胶的图案，并刻蚀形成第一层金属薄膜的图案，即栅电极和栅极扫描线；然后，在基板上沉积一层绝缘层、沉积至少一层半导体层和沉积一层金属薄膜；在金属薄膜上涂布一层光刻胶；使用第二块掩膜版，即灰色调半透明掩膜版，经过曝光显影和

刻蚀形成薄膜晶体管硅岛，利用光刻胶灰化工艺和刻蚀，形成源电极、漏电极和薄膜晶体管开关器件的沟道；最后，在基板上沉积一层钝化层薄膜；用第三块掩膜版通过曝光显影形成光刻胶图案，在光刻时，使曝光显影后剩余光刻胶侧壁形成垂直的形貌，去除未被光刻胶覆盖的钝化层薄膜，使部分栅绝缘层和部分漏电极暴露出来，在刻蚀时，采取过刻蚀使剩余的钝化层薄膜侧壁形成内凹的形貌；在基板上沉积一层透明导电薄膜，利用离地剥离工艺，剥离尚存的光刻胶，其上沉积的透明导电薄膜也随之去除，所述部分栅绝缘层上表面以及所述部分漏电极上表面的透明导电薄膜保留下来，形成透明像素电极。

其中，所述灰色调半透明掩膜版在基板上形成多层薄膜图案的方法包括下面一些步骤：在玻璃基板上沉积薄膜；在薄膜上涂布一层光刻胶；使用灰色调半透明掩膜版对光刻胶进行曝光，形成一定的图案；所述灰色调半透明掩膜版，包括完全透明区域、半透明区域和不透光区域，完全透明区域和半透明区域是具有不同透光率的两个透光部分，使得照射在光刻胶上的光强不同；用形成图案的光刻胶作为掩膜，对薄膜材料进行刻蚀，形成薄膜图案。其中，所述灰色调半透明掩膜版定义的曝光显影后无光刻胶的区域包括透明像素电极、栅极扫描线和与外部电路连接部分；半透明区域包括薄膜晶体管沟道部分；曝光显影后保留全部光刻胶的区域包括源电极、漏电极和数据扫描线。所述第三块掩膜版，在曝光显影形成所述钝化层图案时，控制曝光显影条件，形成侧壁垂直的光刻胶图案。曝光显影后，对所述钝化层薄膜刻蚀时，控制刻蚀条件，形成侧壁内凹的钝化层薄膜图案。采用所述离地剥离工艺时，利用所述垂直的光刻胶侧壁和内凹的钝化层薄膜侧壁结构，可以使用不含腐蚀其他材料成分的普通光刻胶剥离液，所述剥离液只与光刻胶进行化学反应，从而仅对光刻胶进行剥离，不腐蚀包括透明导电薄膜在内的其它材料，光刻胶上的透明导电薄膜随光刻胶的剥离而被去除。

本发明提供一种三次掩膜工艺的薄膜晶体管液晶显示器阵列基板的制造

方法，使液晶显示器件的制造工艺得以简化，降低了液晶显示器件阵列基板制作的成本，提高了生产效率。相对其它三次掩膜工艺中第三块掩膜版必须是灰色调半透明掩膜，本发明的第三块掩膜版可以使用普通掩膜版，这样工艺过程中不必进行光刻胶灰化处理，进一步减少了工艺步骤以及相应的产品缺陷。本发明提供的一种薄膜晶体管液晶显示器阵列基板的结构不同于先前阵列基板，先前阵列基板上透明像素电极是在钝化保护膜过孔处和薄膜晶体管漏电极形成接触，本发明的阵列基板结构中去除钝化保护膜的过孔，代之以漏电极表面的全接触。增大了透明像素电极和漏电极的接触面积，形成更可靠的电连接，有效提高了产品良率。传统的离地剥离工艺中使用特殊的剥离液，其除了对光刻胶进行剥离外，还腐蚀其他材料，而本发明优化了离地剥离工艺，提高了离地剥离工艺的效率 and 可靠性，降低了成本。上述特征以及优点在附图和具体实施例中得到更加明显的体现。

## 附图说明

- 图 1a 是先前五次掩膜工艺制作的一种典型薄膜晶体管像素结构俯视图；
- 图 1b 是先前五次掩膜工艺制作的一种典型薄膜晶体管像素结构截面图；
- 图 2 是典型的五次掩膜工艺技术流程；
- 图 3 是典型的四次掩膜工艺技术流程；
- 图 4 是本发明的三次掩膜工艺流程；
- 图 5a 是本发明第一次掩膜的全部工艺完成后像素的俯视图；
- 图 5b 是本发明第一次掩膜的全部工艺完成后图 5a 中 A-A 处的截面图；
- 图 6 是本发明第二次掩膜的全部工艺完成后像素的俯视图；
- 图 7a 是本发明第二次掩膜的光刻工艺完成后图 6 中 A-A 处截面图；
- 图 7b 是本发明第二次掩膜的第一次刻蚀工艺完成后图 6 中 A-A 处截面图；
- 图 7c 是本发明第二次掩膜的光刻胶灰化工艺完成后图 6 中 A-A 处截面图；
- 图 7d 是本发明第二次掩膜的第二次刻蚀形成薄膜晶体管沟道的工艺和光

刻胶剥离工艺完成后，图 6 中 A-A 处截面图；

图 8 是本发明第三次掩膜的全部工艺完成后像素的俯视图；

图 9 是本发明第三次掩膜的光刻工艺完成后像素的俯视图；

图 10a 是本发明第三次掩膜的光刻工艺完成后图 9 中 A-A 处的截面图；

图 10b 是本发明第三次掩膜的刻蚀工艺完成后图 9 中 A-A 处的截面图；

图 10c 是本发明第三次掩膜的透明导电镀膜沉积工艺完成后图 9 中 A-A 处的截面图；

图 10d 是图 10c 中 B 处的放大图；

图 10e 是本发明第三块掩膜的工艺完成后图 8 中 A-A 处的截面图。

图中标识：1、栅极扫描线；2、栅电极；3、半导体层；4、栅绝缘层；5、数据扫描线；6、源电极；7、漏电极；8、钝化层；9、光刻胶上的透明导电薄膜；10、透明像素电极；11、没有光刻胶覆盖的钝化层部分；12、有光刻胶覆盖的钝化层部分；13、薄膜晶体管沟道部分；14、灰色调半透明掩膜版半透明部分对应区域的光刻胶；15、灰色调半透明掩膜版的不透明部分对应区域的光刻胶；16、光刻胶侧壁；17、钝化层薄膜侧壁。

## 具体实施方式

下面结合附图和具体实施例，对本发明进行进一步详细说明：

首先，使用第一块掩膜版，在玻璃基板上形成栅极扫描线 1 和栅电极 2：参看图 5a 和图 5b，先在玻璃基板上，通过磁控溅射或其它成膜方法形成第一层金属薄膜，即栅极金属薄膜。栅极金属薄膜的材料可以是钼、铝、铝镍合金、钨、铬、或铜等金属，也可以是上述几种金属材料的合金。在某些情况下还可以是多层膜结构，各层薄膜的材料可以从上述材料中挑选。接下来使用第一块掩膜版，通过光刻和刻蚀工艺形成栅极扫描线 1 和栅电极 2 的图案。

然后，使用第二块掩膜版，形成栅绝缘层 4、半导体层 3、源电极 6、漏

电极 7 和数据扫描线 5 等的图案，其中半导体层 3 包括有源层和欧姆接触层。先在形成了栅极扫描线 1 和栅电极 2 的基板上，依次形成栅绝缘层 4、半导体层 3、以及用于形成数据扫描线 5、源电极 6 和漏电极 7 的第二层金属层等多层薄膜，其中半导体层 3 包括一层本征半导体层，即有源层和一层掺杂半导体层，即欧姆接触层。栅绝缘层 4 可以采用氧化物、氮化物、氮氧化物、有机绝缘介质或其它绝缘介质。栅绝缘层 4 和半导体层 3 可以通过等离子体辅助化学气相沉积或其它成膜方法形成，使用的反应气体可以包括但不限于  $\text{SiH}_4$ 、 $\text{NH}_3$ 、 $\text{N}_2$ 、 $\text{N}_2\text{O}$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{H}_2$ 、TEOS 等。所述第二层金属层可以通过磁控溅射或其它成膜方法形成，其材料可以是各种合适的金属或合金。形成多层薄膜后，进行光刻胶涂布，然后使用第二块掩膜版进行曝光，所述的第二块掩膜版是灰色调半透明掩膜版，若使用正性光刻胶，所述灰色调半透明掩膜版的半透明区域包括薄膜晶体管的沟道部分 13；完全透明区域包括透明像素电极 10、栅极扫描线 1 和与外部电路连接的部分；不透光区域包括源电极 6、漏电极 7 和数据扫描线 5。经过曝光显影后，形成如图 7a 所示的结构。灰色调半透明掩膜版半透明部分对应区域的光刻胶 14 与灰色调半透明掩膜版的不透明部分对应区域的光刻胶 15 具有不同的厚度。其它完全曝光的区域，即对应于掩膜版完全透明区域的光刻胶被去除。然后进行第一次刻蚀，去除无光刻胶覆盖区域的多层薄膜，即去除透明像素电极 10、栅极扫描线 1 和与外部电路连接部分等区域之上覆盖的第二层金属层和半导体层 3，第一次刻蚀完成后如图 7b 所示。然后对剩余的光刻胶进行灰化处理，减薄其厚度，使光刻胶厚度较薄的区域，即薄膜晶体管沟道部分 13 区域上方的光刻胶 14 去除，露出其下的第二层金属层，而其它光刻胶厚度较厚的区域上的光刻胶 15 仍保留有一定厚度，光刻胶灰化工艺完成后的结构如图 7c 所示。接下来对薄膜晶体管沟道部分 13 上方的薄膜进行刻蚀，去除其上覆盖的第二层金属层和欧姆接触层，由于采用了过刻蚀，还将刻蚀掉部分厚度的有源层，形成薄膜晶体管沟道部分 13，完成后如图 7d 所示。这样仅使用一块灰色调半透明掩膜版就完

成了栅绝缘层 4、半导体层 3 (包括有源层和欧姆接触层)、源电极 6、漏电极 7 和数据扫描线 1 等的图案, 完成后的图案如图 6 所示。

最后, 使用第三块掩膜版, 形成钝化层 8、透明像素电极 10 和透明像素电极 10 与漏电极 7 的电接触部分: 先在第二块掩膜版形成的如图 6 所示的基板上沉积一层钝化层薄膜, 其材料可以是氮化硅、氮氧化硅或其它合适的绝缘材料, 沉积方法可以是等离子体辅助化学气相沉积或其它成膜方法。然后进行光刻胶涂布, 使用第三块掩膜版进行曝光, 所述的第三块掩膜版为普通掩膜版, 即非灰色调半透明掩膜版。曝光显影后, 形成如图 9 和图 10a 所示的光刻胶图案, 形成没有光刻胶覆盖的钝化层部分 11 和有光刻胶覆盖的钝化层部分 12。接下来进行刻蚀, 去除没有光刻胶覆盖的钝化层部分 11, 这样一部分栅绝缘层 4 和部分漏电极 7 暴露出来, 如图 10b 所示。完成刻蚀后, 接着沉积透明导电薄膜, 如图 10c 所示。图 10d 所示的图 10c 中 B 处的形貌是通过在光刻和刻蚀工艺中控制工艺条件获得的, 在光刻时, 使曝光显影后剩余光刻胶侧壁 16 形成垂直的形貌, 在刻蚀时, 采取过刻蚀使剩余的钝化层薄膜侧壁 17 形成内凹的形貌。这样当沉积透明导电薄膜时, 垂直的光刻胶侧壁 16 和内凹的钝化层薄膜侧壁 17 上基本不会沉积上透明导电薄膜。沉积完透明导电薄膜后, 采用离地剥离工艺, 剥离剩余的光刻胶及其上的透明导电薄膜, 由于垂直的光刻胶侧壁 16 和内凹的钝化层薄膜侧壁 17 上基本没有透明导电薄膜, 这样透明导电薄膜在内凹的钝化层薄膜侧壁 17 处就断开来, 光刻胶剥离液能够很容易地从所述断开处接触光刻胶侧壁 16 从而对光刻胶进行剥离, 因此所述的剥离液只与光刻胶进行化学反应, 不腐蚀包括透明导电薄膜在内的其它材料, 而光刻胶上的透明导电薄膜是随光刻胶的剥离而被去除的。离地剥离工艺完成后的结构如图 10e 所示, 形成的透明像素电极 10 与漏电极 7 的表面全接触, 而且透明像素电极 10 与漏电极 7 一侧的有源层和欧姆接触层的侧壁也直接接触, 从而使透明像素电极 10 与漏电极 7 形成良好的电连接。在透明像素电极 10 其它边沿处, 透明像素电极 10 与钝化层薄膜在内凹的钝

化层薄膜侧壁 17 处断开。最终形成的薄膜晶体管阵列单元结构如图 8 和 10e 所示。

通过上述步骤，使用三块掩膜版完成了本发明的薄膜晶体管阵列基板的制作。本实施例仅用于说明而不是限定本发明所述的薄膜晶体管阵列基板及其制造方法。除非特别指出的部分，本发明不局限于上述描述的具体细节。在不偏离实质性特征和核心工艺技术的前提下，本发明还有其它的具体实施例。任何符合本发明特征的修改和变化，都在本发明的范围之内。

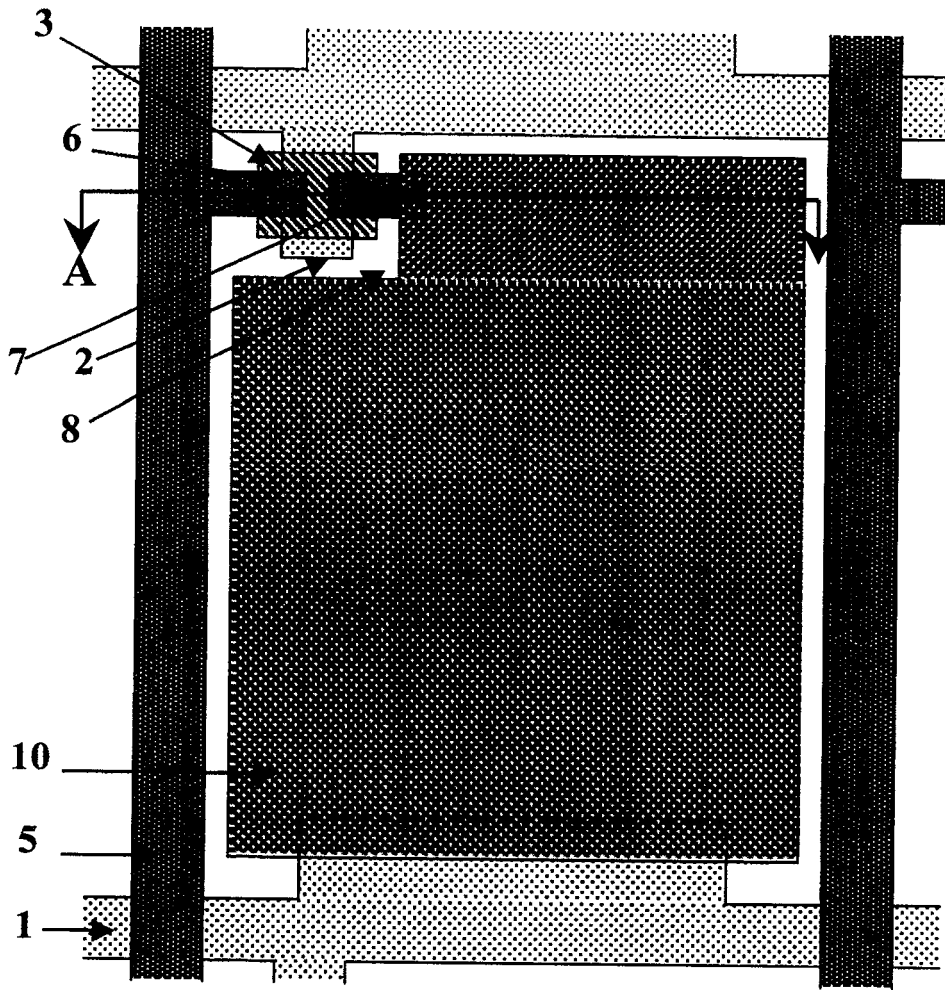


图 1a

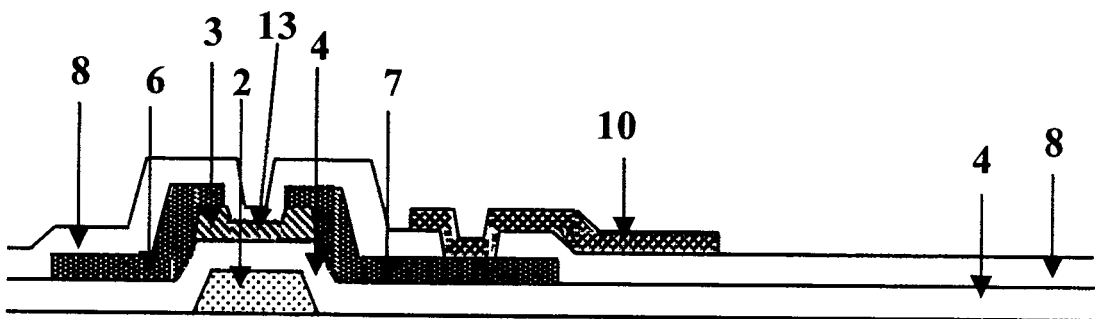


图 1b

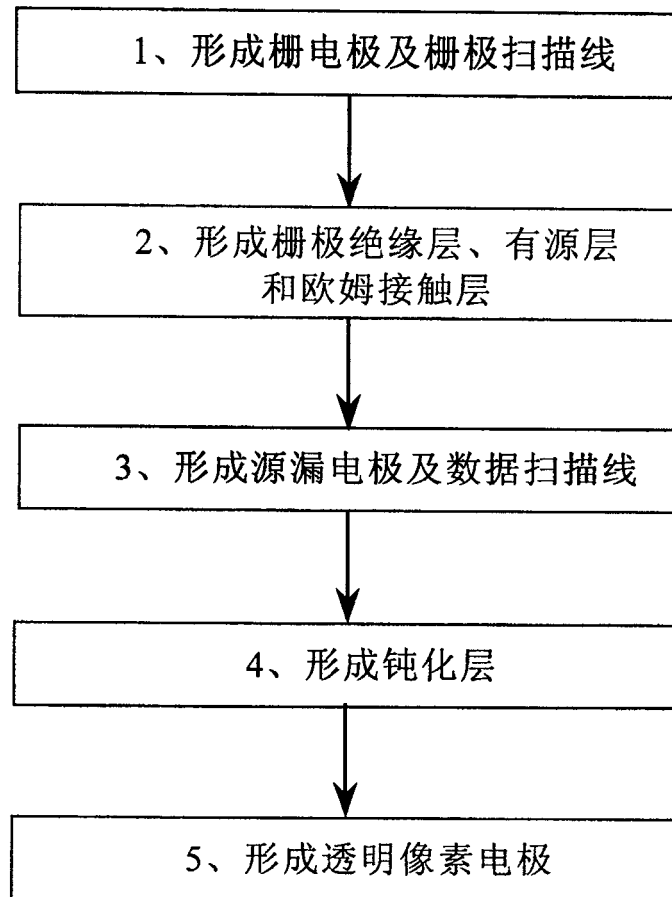


图 2

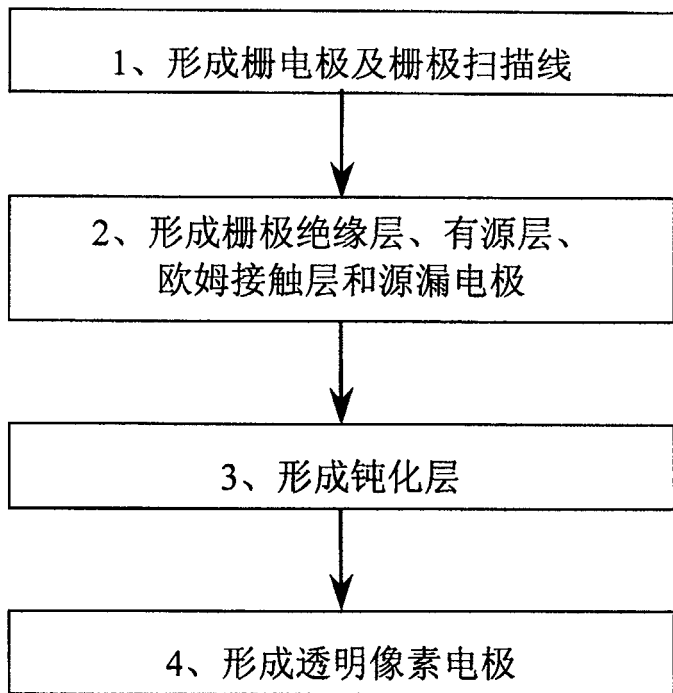


图 3

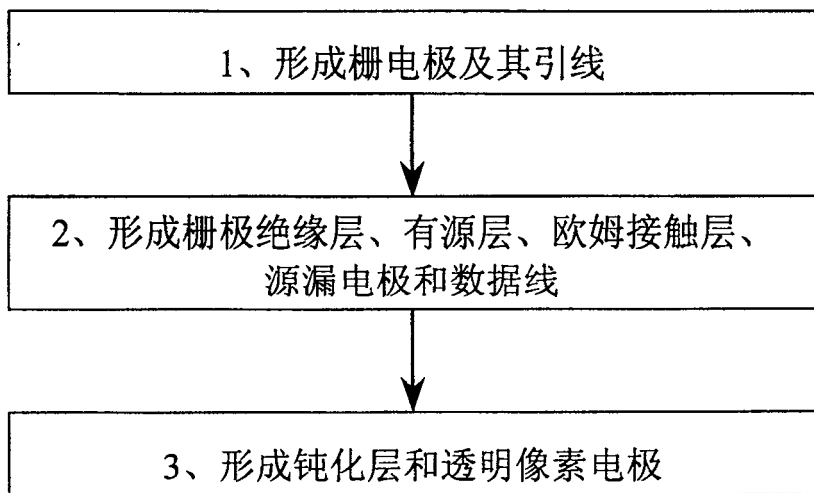


图 4

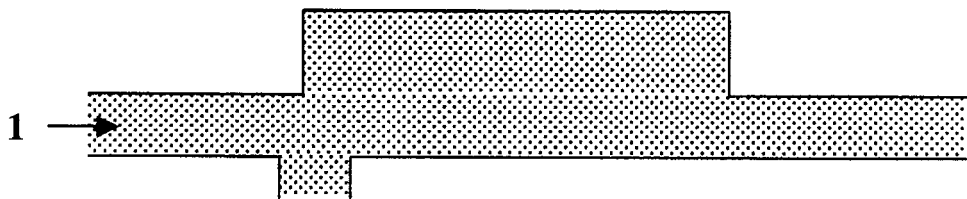
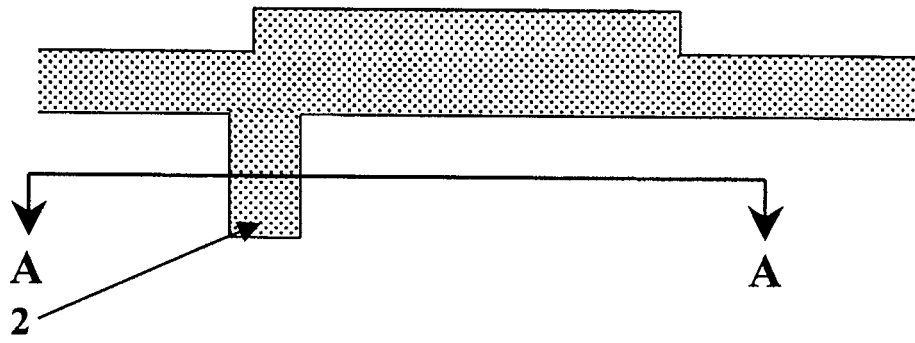


图 5a



图 5b

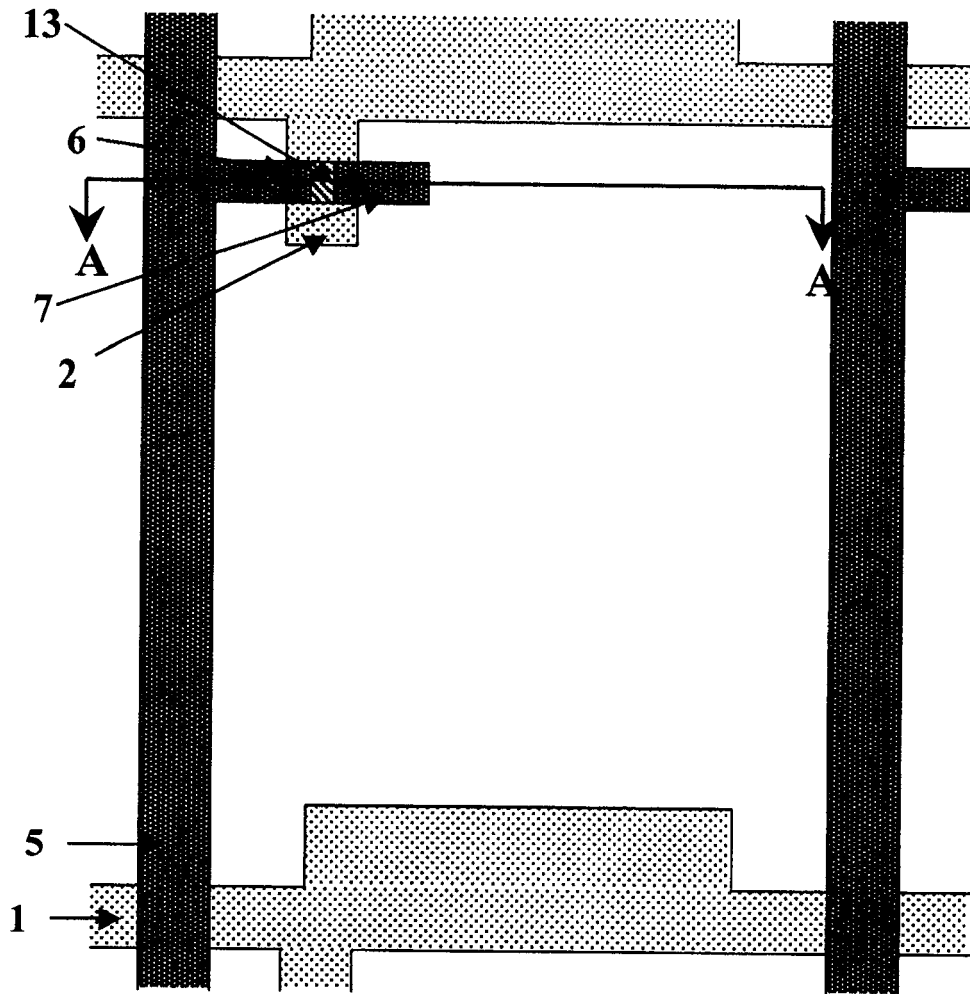


图 6

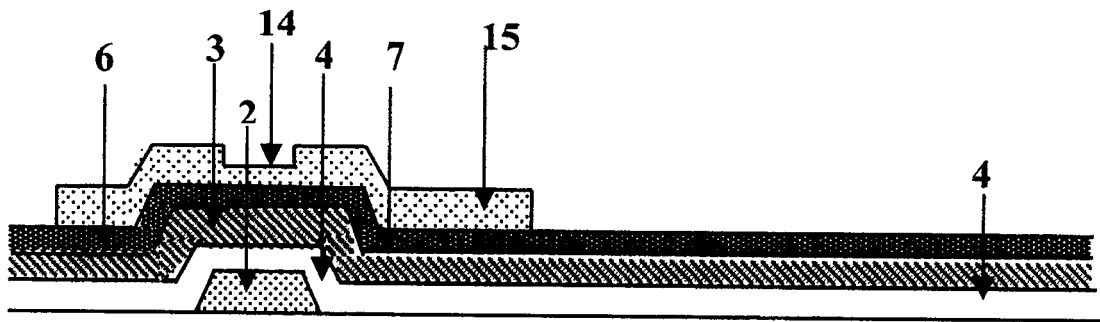


图 7a

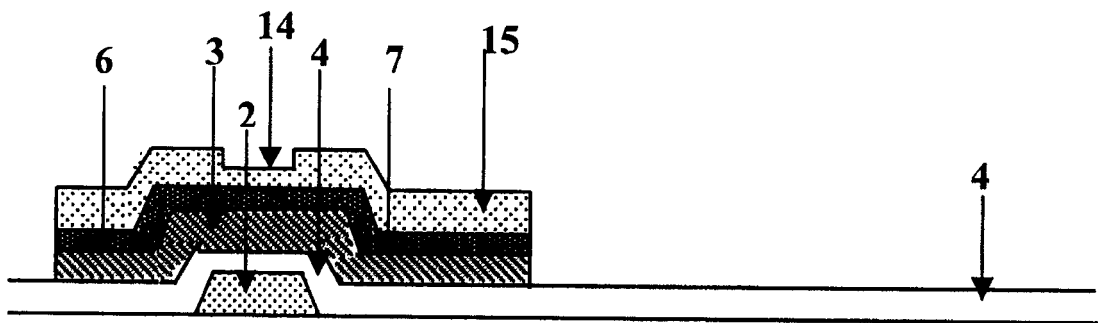


图 7b

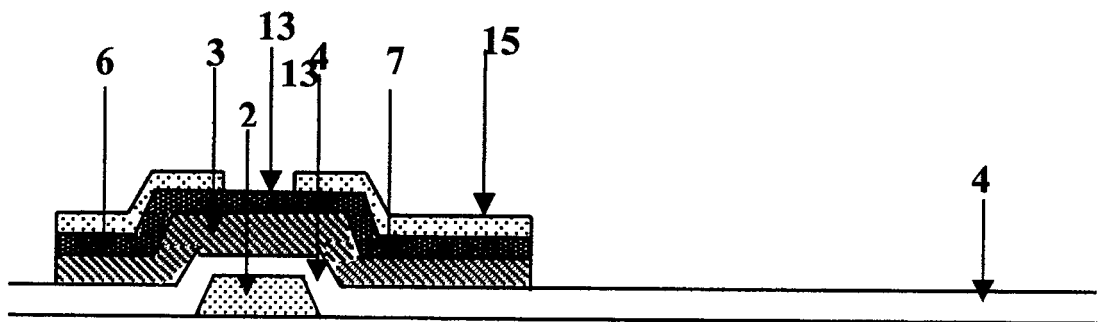


图 7c

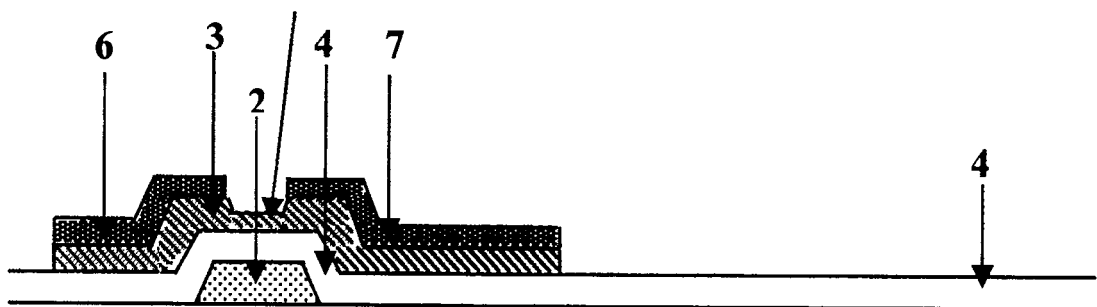


图 7d

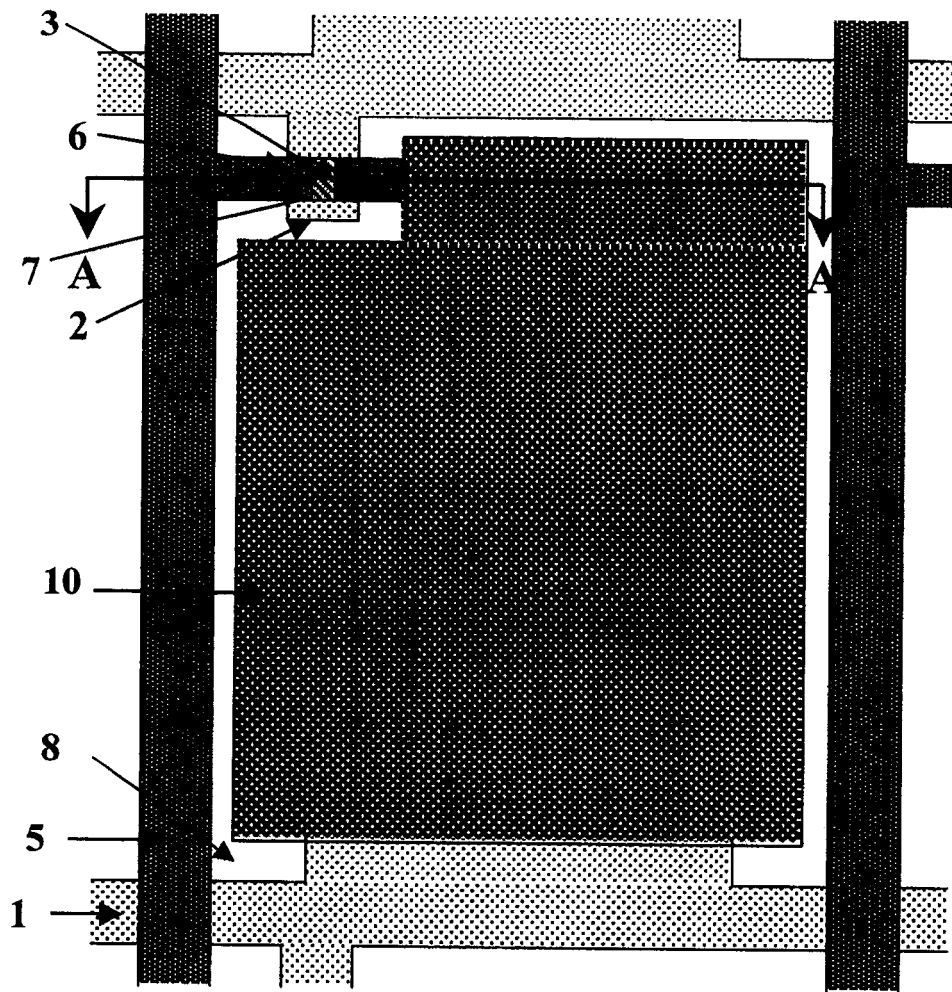


图 8

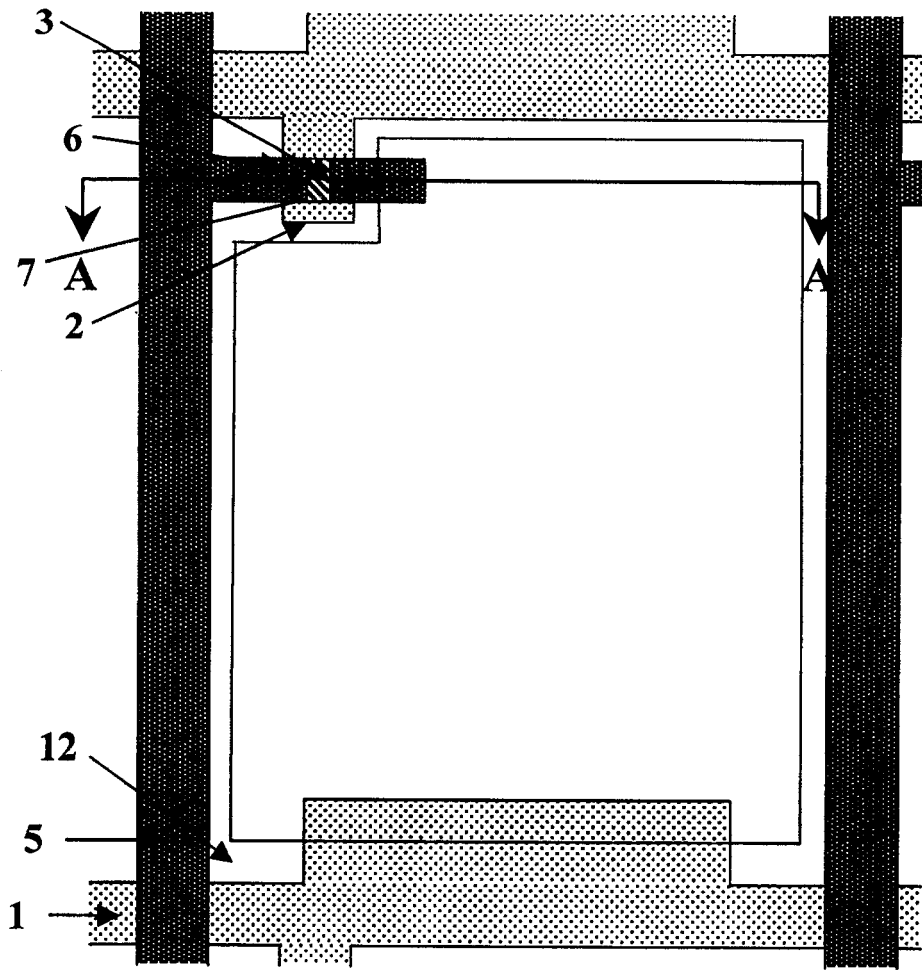


图 9

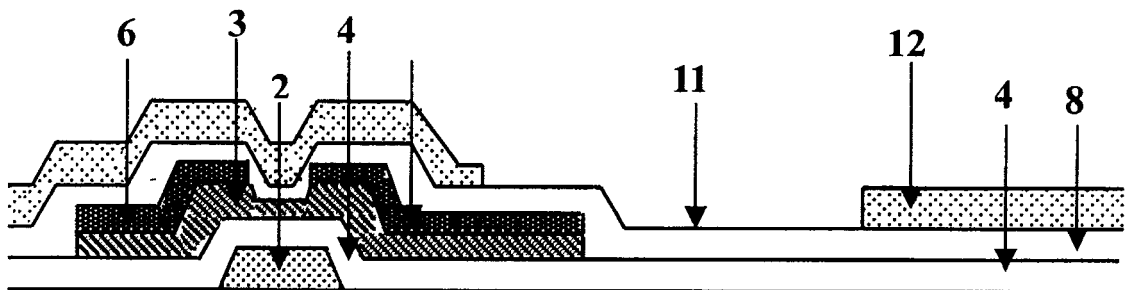


图 10a

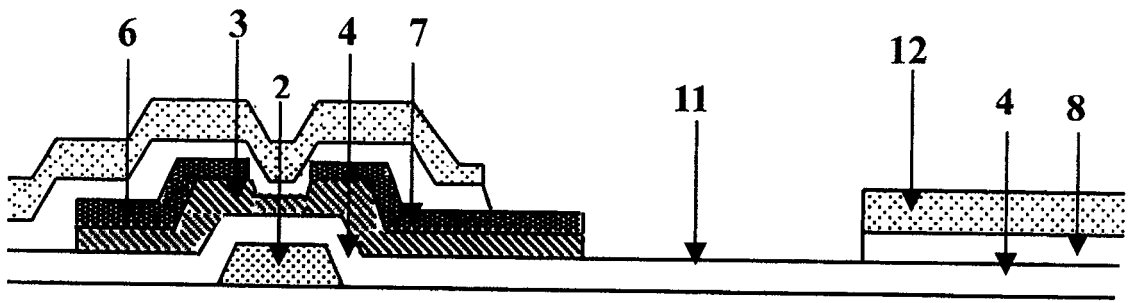


图 10b

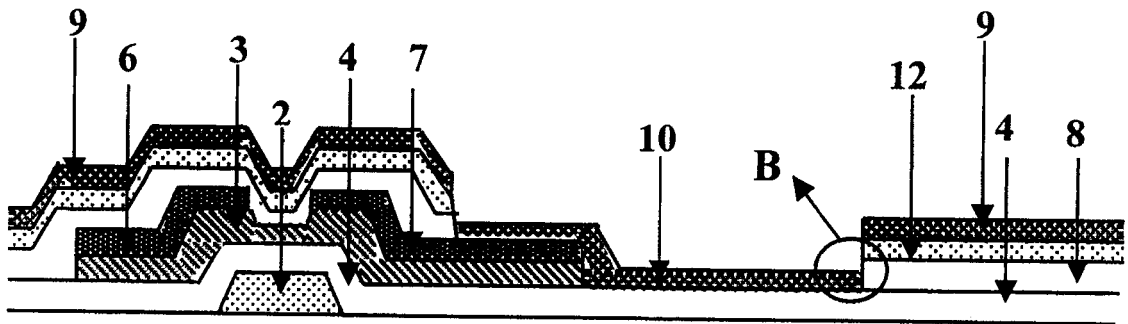


图 10c

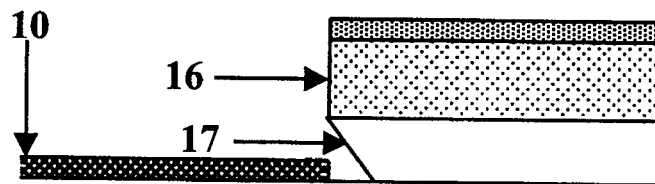


图 10d

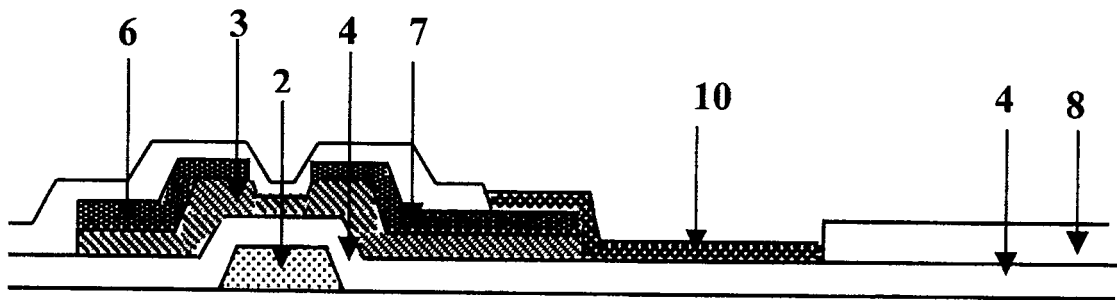


图 10e

专利名称(译)	一种薄膜晶体管液晶显示器的阵列基板结构及其制造方法		
公开(公告)号	<a href="#">CN100462825C</a>	公开(公告)日	2009-02-18
申请号	CN200510132423.X	申请日	2005-12-23
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司 京东方科技集团股份有限公司		
[标]发明人	龙春平		
发明人	龙春平		
IPC分类号	G02F1/136 G02F1/133 H01L29/786 H01L21/027 G03F7/20		
代理人(译)	刘芳		
审查员(译)	李慧		
其他公开文献	CN1987622A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开一种薄膜晶体管液晶显示器的阵列基板结构及其制造方法。本发明公开的薄膜晶体管液晶显示器的阵列基板结构通过增大透明像素电极与薄膜晶体管的漏电极的接触面积，来形成良好的电连接。本发明公开的薄膜晶体管液晶显示器的阵列基板的制造方法包含三次掩膜版光刻工艺步骤：首先，使用第一个普通掩膜版进行第一层金属薄膜的图案定义，形成栅极扫描线和栅电极；然后，使用第二个掩膜版，即灰色调半透明掩膜版进行第二层金属薄膜和有源层的图案定义，形成数据扫描线、硅岛、源漏电极和薄膜晶体管的沟道；最后，使用第三个普通掩膜版进行第二层绝缘薄膜，即钝化膜的图案定义，再利用离地剥离工艺形成透明导电薄膜的图案，即透明像素电极。本方法减少掩膜版的数目和光刻工艺次数，简化了薄膜晶体管液晶显示器的阵列基板制造工艺。

