

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200510120675.0

[45] 授权公告日 2008 年 12 月 17 日

[11] 授权公告号 CN 100444241C

[22] 申请日 2005.12.13

[21] 申请号 200510120675.0

[73] 专利权人 群康科技(深圳)有限公司

地址 518109 广东省深圳市宝安区龙华镇

富士康科技工业园 E 区 4 栋 1 层

共同专利权人 群创光电股份有限公司

[72] 发明人 郑永强 陈志昌

[56] 参考文献

US2003214472A1 2003.11.20

CN1182887A 1998.5.27

JP10068973A 1998.3.10

US2005134751A1 2005.6.23

JP62182717A 1987.8.11

审查员 顾 洪

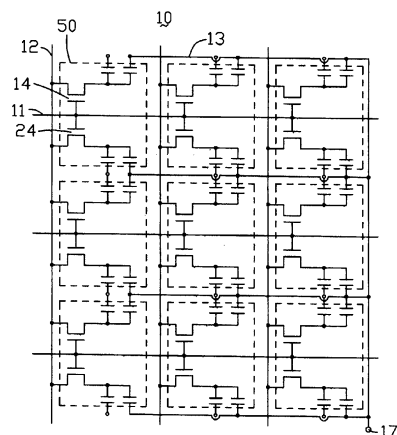
权利要求书 2 页 说明书 8 页 附图 6 页

[54] 发明名称

液晶显示面板驱动电路和采用该驱动电路的  
液晶显示面板

[57] 摘要

本发明提供一种液晶显示面板驱动电路,其包括若干扫描线、若干存储电容线、若干数据线、若干第一薄膜晶体管、若干第二薄膜晶体管、若干第一像素电极、若干第二像素电极、若干第一存储电容和若干第二存储电容,该扫描线和该存储电容线相互间隔排列,该数据线和该扫描线及该存储电容线绝缘相交,该第一、第二薄膜晶体管分别位于该扫描线的两侧且邻近于该数据线设置,该第一、第二像素电极分别和该第一、第二薄膜晶体管相连,该第一、第二存储电容的一端分别和该第一、第二薄膜晶体管相连,另一端分别和该存储电容线相连,该第一存储电容的电容容量和该第二存储电容的电容容量相异。本发明同时提供一种采用该驱动电路的液晶显示面板。



1. 一种液晶显示面板驱动电路，其包括：若干扫描线、若干存储电容线、若干数据线、若干第一薄膜晶体管、若干第二薄膜晶体管、若干第一像素电极、若干第二像素电极、若干第一存储电容和若干第二存储电容，该扫描线和该存储电容线相互间隔排列，该数据线和该扫描线及该存储电容线绝缘相交，该第一、第二薄膜晶体管分别位于该扫描线的两侧且邻近于该数据线设置，该第一、第二薄膜晶体管的栅极分别和该扫描线相连；该第一、第二薄膜晶体管的源极分别和该数据线相连，该第一、第二像素电极分别和该第一、第二薄膜晶体管的漏极相连，该第一、第二存储电容的一端分别和该第一、第二薄膜晶体管的漏极相连，另一端分别和该存储电容线相连，该第一存储电容的电容容量和该第二存储电容的电容容量相异。

2. 如权利要求1所述的液晶显示面板驱动电路，其特征在于，该第一存储电容的电容容量小于该第二存储电容的电容容量。

3. 如权利要求1所述的液晶显示面板驱动电路，其特征在于，该第一存储电容的电容容量大于该第二存储电容的电容容量。

4. 一种液晶显示面板，其包括：一第一基板、一第二基板和一液晶层，该第一、第二基板相对设置，该液晶层设置于该第一、第二基板之间，该第一基板包括：若干扫描线、若干存储电容线、若干数据线、若干第一薄膜晶体管、若干第二薄膜晶体管、若干第一像素电极、若干第二像素电极、若干第一存储电容和若干第二存储电容，该扫描线和该存储电容线相互间隔排列，该数据线和该扫描线及该存储电容线绝缘相交，该第一、第二薄膜晶体管分别位于该扫描线的两侧且邻近于该数据线设置，该第一、第二薄膜晶体管的栅极分别和该扫描线相连；该第一、第二薄膜晶体管的源极分别和该数据线相连，该第一、第二像素电极分别和该第一、第二薄膜晶体管的漏极相连，该第一、第二存储电容的一端分别和该第一、第二薄膜晶体管的漏极相连，另一端分别和该

存储电容线相连，该第一存储电容的电容容量和该第二存储电容的电容容量相异。

5. 如权利要求 4 所述的液晶显示面板，其特征在于，该第一存储电容的电容容量小于该第二存储电容的电容容量。

6. 如权利要求 4 所述的液晶显示面板，其特征在于，该第一存储电容的电容容量大于该第二存储电容的电容容量。

7. 如权利要求 4 所述的液晶显示面板，其特征在于，该第一、第二像素电极分别与该第二基板形成第一、第二液晶电容。

## 液晶显示面板驱动电路和采用该驱动电路的液晶显示面板

### 【技术领域】

本发明是关于一种液晶显示面板驱动电路，尤其是关于一种应用于多区域垂直配向(Multi-domain Vertical Alignment, MVA)广视角液晶显示面板的驱动电路。

### 【背景技术】

液晶显示面板由于具有轻、薄、耗电小等优点，已广泛应用于电视、笔记本、计算机、行动电话、个人数字助理等现代化信息设备。但是，传统液晶显示面板视角比较狭窄。为解决这一问题，日本富士通(Fujitsu)公司提出一种多区域垂直配向广视角技术。该技术是在液晶显示面板的上、下基板设置若干突起物并对液晶分子采取垂直配向，施加电压时，液晶分子向各个不同方向偏转，通过液晶分子的光线相互补偿光程和相位，从而有效提高该液晶显示面板的视角。为使补偿更充分，业界又提出一种新的技术，即将原来一个像素划分为两个子像素，对该两个子像素分别施加相异的工作电压，使该二子像素的液晶分子偏转角度存在一微小差异，从而使通过该像素液晶分子的光线相互之间的光程、相位补偿更充分，达到增加视角的目的。

请参阅图 1，图 1 是韩国三星(Samsung)公司提出的一种双薄膜晶体管型超级广视角技术(Two Transistor Type Super Patterned Vertical Alignment, 简称 TT PVA)液晶显示面板驱动电路的电路排布示意图。该液晶显示面板驱动电路 100 包括若干第一扫描线 101、若干第二扫描线 201、若干数据线 102、若干存储电容线 103、若干第一薄膜晶体管(Thin Film Transistor, TFT)104、若干第二薄膜晶体管 204 和一公共(Common)电极 107。

该第一、第二扫描线 101、201 沿第一方向相互平行排列。该数据线 102 沿第二方向相互平行排列且和该第一、第二扫描线 101、201 绝缘垂直相交并于其间界定若干像素 500。该存储电容

线 103 和该第一、第二扫描线 101、201 平行且和该公共电极 107 相连。

请参阅图 2, 图 2 是图 1 所示液晶显示面板驱动电路 100 的单个像素电路排布放大示意图。该第一薄膜晶体管 104 位于该第一扫描线 101 和该数据线 102 的相交处, 其栅极 1040 和该第一扫描线 101 相连, 其源极 1041 和该数据线 102 相连。该第二薄膜晶体管 204 位于该第二扫描线 201 和该数据线 102 的相交处, 其栅极 2040 和该第二扫描线 201 相连, 源极 2041 和该数据线 102 相连。该像素 500 包括一第一子像素 501 和一第二子像素 502。该第一子像素 501 包括分别和该第一薄膜晶体管 104 的漏极 1042 相连的一第一像素电极 106 和一第一存储电容 109。该第二子像素 502 包括分别和该第二薄膜晶体管 204 的漏极 2042 相连的一第二像素电极 206 和一第二存储电容 209。该第一、第二像素电极 106、206 分别和该公共电极 107 形成第一液晶电容(Capacitor Of Liquid Crystal)108 和第二液晶电容 208。该第一、第二存储电容 109、209 的另一端分别和该存储电容线 103 相连。

该液晶显示面板驱动电路 100 的驱动原理请参阅图 3, 图 3(A) 是数据线 102 的信号电压波形图, 图 3(B) 是第一扫描线 101 的扫描电压波形图, 图 3(C) 是第二扫描线 201 的扫描电压波形图, 图 3(D) 是第一像素电极 106 的电压波形图, 图 3(E) 是第二像素电极 206 的电压波形图。 $t_1$  时刻, 扫描线驱动装置(图未示)提供第一扫描电压  $V_{g1}$  通过第一扫描线 101 驱动第一薄膜晶体管 104 的栅极 1040, 同时提供第二扫描电压  $V_{g2}$  通过第二扫描线 201 驱动第二薄膜晶体管 204 的栅极 2040, 将该第一薄膜晶体管 104 和该第二薄膜晶体管 204 打开。数据线驱动装置(图未示)提供一数据电压  $V_{dh}$  通过数据线 102 分别传输至该第一薄膜晶体管 104 的源极 1041 和该第二薄膜晶体管 204 的源极 2041, 对第一液晶电容 108、第二液晶电容 208、第一存储电容 109 和第二存储电容 209 进行充电。 $t_2$  时刻, 该第一液晶电容 108、该第二液晶电容 208、该第一存储电容 109 和该第二存储电容 209 均充电至电压  $V_{dh}$ 。此时, 数据线驱动装置停止驱动, 扫描驱动装置停止驱动该第一薄膜晶

体管 104, 该第一薄膜晶体管 104 关闭, 该第一液晶电容 108 和该第一存储电容 109 的电压保持为  $V_{dh}$  直至下一个扫描周期开始时刻  $t_4$ 。同时, 扫描驱动装置继续驱动该第二薄膜晶体管 204, 维持该第二薄膜晶体管 204 为打开状态, 该第二液晶电容 208 和该第二存储电容 209 通过该第二薄膜晶体管 204 的漏极 2042 和源极 2041 放电。 $t_3$  时刻, 该第二液晶电容 208 和该第二存储电容 209 电压放电至  $V_{dl}$ 。此时, 扫描驱动装置停止驱动第二薄膜晶体管 204, 该第二存储电容 208 和该第二液晶电容 209 的电压保持为  $V_{dl}$ , 直至下一个扫描周期开始时刻  $t_4$ 。

由于液晶电容两端的电压即为像素的工作电压, 故该第一、第二子像素 501、502 的工作电压即分别为该第一、第二液晶电容 108、208 两端的电压  $V_{dh}$ 、 $V_{dl}$ , 且  $V_{dh}$  不等于  $V_{dl}$ , 从而使该第一、第二子像素 501、502 的工作电压相异。然而, 该液晶显示面板驱动电路 100 由于对同一像素 500 设置两根扫描线进行驱动, 布线较多。从而, 采用该驱动电路的液晶显示面板的开口率相应将较低。

#### 【发明内容】

为了解决现有技术中液晶显示面板驱动电路布线较多问题, 有必要提供一种布线较少的液晶显示面板驱动电路和采用该驱动电路的液晶显示面板。

一种液晶显示面板驱动电路, 其包括若干扫描线、若干存储电容线、若干数据线、若干第一薄膜晶体管、若干第二薄膜晶体管、若干第一像素电极、若干第二像素电极、若干第一存储电容和若干第二存储电容, 该扫描线和该存储电容线相互间隔排列, 该数据线和该扫描线及该存储电容线绝缘相交, 该第一、第二薄膜晶体管分别位于该扫描线的两侧且邻近于该数据线设置, 该第一、第二薄膜晶体管的栅极分别和该扫描线相连; 该第一、第二薄膜晶体管的源极分别和该数据线相连, 该第一、第二像素电极分别和该第一、第二薄膜晶体管的漏极相连, 该第一、第二存储电容的一端分别和该第一、第二薄膜晶体管的漏极相连, 另一端分别和该存储电容线相连, 该第一存储电容的电容容量和该第二存储电容的电容容量相异。

一种液晶显示面板，其包括一第一基板、一第二基板和一液晶层，该第一、第二基板相对设置，该液晶层设置于该第一、第二基板之间，该第一基板包括若干扫描线、若干存储电容线、若干数据线、若干第一薄膜晶体管、若干第二薄膜晶体管、若干第一像素电极、若干第二像素电极、若干第一存储电容和若干第二存储电容，该扫描线和该存储电容线相互间隔排列，该数据线和该扫描线及该存储电容线绝缘相交，该第一、第二薄膜晶体管分别位于该扫描线的两侧且邻近于该数据线设置，该第一、第二薄膜晶体管的栅极分别和该扫描线相连；该第一、第二薄膜晶体管的源极分别和该数据线相连，该第一、第二像素电极分别和该第一、第二薄膜晶体管的漏极相连，该第一、第二存储电容的一端分别和该第一、第二薄膜晶体管的漏极相连，另一端分别和该存储电容线相连，该第一存储电容的电容容量和该第二存储电容的电容容量相异。

相较于现有技术，本发明的液晶显示面板驱动电路利用薄膜晶体管存在寄生电容而存在回踢(Kick-back)电压，且该回踢电压和存储电容容量大小相关的特性，对第一、第二像素电极设置两个薄膜晶体管和两个电容容量相异的存储电容，利用同一扫描线和同一数据线驱动该两个薄膜晶体管达到使该第一、第二像素电极工作电压相异的目的，布线较少。本发明的液晶显示面板由于采用该驱动电路进行驱动因而具有较高的开口率。

#### 【附图说明】

图 1 是现有技术液晶显示面板驱动电路的电路排布示意图。

图 2 是图 1 所示驱动电路单个像素的电路排布放大示意图。

图 3(A) 是图 1 所示驱动电路的数据线信号电压时序图。

图 3(B) 是图 1 所示驱动电路的第一扫描线扫描电压时序图。

图 3(C) 是图 1 所示驱动电路的第二扫描线扫描电压时序图。

图 3(D) 是图 1 所示驱动电路的第一子像素的工作电压时序图。

图 3(E) 是图 1 所示驱动电路的第二子像素的工作电压时序图。

图 4 是本发明液晶显示面板的结构示意图。

图 5 是图 4 所示驱动电路的电路排布示意图。

图 6 是图 5 所示驱动电路单个像素的电路排布放大示意图。

图 7(A)是图 5 所示驱动电路的数据线信号电压时序图。

图 7(B)是图 5 所示驱动电路的扫描线扫描电压时序图。

图 7(C)是图 5 所示驱动电路第一子像素的工作电压时序图。

图 7(D)是图 5 所示驱动电路第二子像素的工作电压时序图。

#### 【具体实施方式】

请参阅图 4，其是本发明液晶显示面板 1 的结构示意图。该液晶显示面板 1 包括一第一基板 2、一第二基板 3 和一液晶层 4。

该第一基板 2 和该第二基板 3 相对设置，该液晶层 4 设置在该第一基板 2 和该第二基板 3 之间。

该第一基板 2 上设置有一公共电极 17。

该第二基板 3 上设置有一驱动电路 10。请参阅图 5，其是该驱动电路 10 的电路排布示意图。该驱动电路 10 包括若干扫描线 11、若干数据线 12、若干存储电容线 13、若干第一薄膜晶体管 14 和若干第二薄膜晶体管 24。

该扫描线 11 沿第一方向相互平行排列。该数据线 12 沿第二方向相互平行排列且和该扫描线 11 绝缘垂直相交。该存储电容线 13 和该扫描线 11 间隔平行排列并和该公共电极 17 相连。该存储电容线 13 和该数据线 12 界定若干像素 50。

请参阅图 6，其是图 5 所示驱动电路 10 的单个像素电路排布放大示意图。该第一薄膜晶体管 14 和该第二薄膜晶体管 24 设置在该扫描线 11 和该数据线 12 的相交处且分别设置在该扫描线 11 的两侧。该第一、第二薄膜晶体管 14、24 的栅极 140、240 分别和该扫描线 11 相连，源极 141、241 分别和该数据线 12 相连。该第一薄膜晶体管 14 和该第二薄膜晶体管 24 为开关元件，在工作中由该扫描线 11 控制其开启或关闭。

每一像素 50 分别包括一第一子像素 51 和一第二子像素 52。该第一子像素 51 包括分别和该第一薄膜晶体管 14 的漏极 142 相连的一第一像素电极 16 和一第一存储电容 19。该第二子像素 52

包括分别和该第二薄膜晶体管 24 的漏极 242 相连的一第二像素电极 26 和一第二存储电容 29。该第一、第二像素电极 16、26 分别和公共电极 17 形成第一液晶电容 18 和第二液晶电容 28。该第一、第二存储电容 19、29 的另一端分别和二存储电容线 13 相连。该第一、第二存储电容 19、29 的电容容量相异，其是通过制成不同的结构来达到使该二电容的电容容量相异的目的。

一薄膜晶体管一般伴随着一寄生电容(Parasitic Capacitor)，即一薄膜晶体管实际应视为一理想薄膜晶体管和一寄生电容的并联结构。该驱动电路 10 即利用薄膜晶体管此特性通过对同一像素 50 设置两个容量相异的存储电容 19、29 来达到使该像素 50 的第一、第二子像素 51、52 工作电压相异的目的。

该驱动电路 10 的工作过程请参阅图 7，图 7(A)是数据线 12 的信号电压波形图，图 7(B)是扫描线 11 的扫描电压波形图，图 7(C)是第一子像素的工作电压波形图，图 7(D)是第二子像素的工作电压波形图。 $t_1$  时刻，扫描线 11 提供一扫描电压  $V_g$  将第一薄膜晶体管 14(其寄生电容的电容容量为  $C_{gd1}$ )和第二薄膜晶体管 24(其寄生电容的电容容量为  $C_{gd2}$ )打开。同时，数据线 12 提供一信号电压  $V_d$  分别通过第一薄膜晶体管 14 和第二薄膜晶体管 24 对第一液晶电容 18(电容容量为  $C_{lc1}$ )和第一存储电容 19(电容容量为  $C_{st1}$ )和第二液晶电容 28(电容容量为  $C_{lc2}$ )和第二存储电容 29(电容容量为  $C_{st2}$ )进行充电。 $t_2$  时刻，该四个电容均充电至电压  $V_d$ ，该第一薄膜晶体管 14 和该第二薄膜晶体管 24 的寄生电容(图未示)则分别充电至电压  $(V_g - V_d)$ (即该第一、第二薄膜晶体管 14、24 的闸、漏极的电压差)。此时，该扫描线 11 和该数据线 12 停止驱动，该第一、第二薄膜晶体管 14、24 同时关闭，其栅极电压分别变为零，其寄生电容的电压亦相应变化。该第一薄膜晶体管 14 的寄生电容的部分电荷流入该第一液晶电容 18 和该第一存储电容 19，使该第一液晶电容 18 和该第一存储电容 19 产生一回踢电压  $\Delta V_{p1}$ 。该第一液晶电容 18 和该第一存储电容 19 的电压变为  $V_1$ ，该第一薄膜晶体管 14 的寄生电容的电压变为  $(-V_1)$  并一直保持直至下一扫描周期开始时刻  $t_3$ 。该第二薄膜晶体管 24 的寄生电容的

部分电荷流入第二液晶电容 28 和第二存储电容 29, 使该第二液晶电容 28 和该第二存储电容 29 产生另一回踢电压  $\Delta V_{p2}$ 。该第二液晶电容 28 和该第二存储电容 29 电压变为  $V_2$ , 该第二薄膜晶体管 24 的寄生电容的电压变为  $(-V_2)$  并一直保持直至下一扫描周期开始时刻  $t_3$ 。

根据电荷守恒(Law Of Conservation Of Charge)定理, 该回踢电压  $\Delta V_{p1}$  和  $\Delta V_{p2}$  的大小分别为:

$$\Delta V_{p1} = \frac{(V_g - V_d + V_1)C_{gd1}}{C_{lc1} + C_{st1}} \quad (1)$$

$$\Delta V_{p2} = \frac{(V_g - V_d + V_2)C_{gd2}}{C_{lc2} + C_{st2}} \quad (2)$$

而该第一、第二子像素的工作电压  $V_1$ 、 $V_2$  的大小则分别为:

$$V_1 = V_d - \Delta V_{p1} \quad (3)$$

$$V_2 = V_d - \Delta V_{p2} \quad (4)$$

由(1)~(4)式, 可以得出:

$$\Delta V_{p1} = \frac{V_g C_{gd1}}{C_{gd1} + C_{lc1} + C_{st1}} \quad (5)$$

$$\Delta V_{p2} = \frac{V_g C_{gd2}}{C_{gd2} + C_{lc2} + C_{st2}} \quad (6)$$

由(3)~(6)式, 通过调整该第一存储电容 19 和该第二存储电容 29 的电容容量可以得到相异的回踢电压  $\Delta V_{p1}$  和  $\Delta V_{p2}$ , 从而使该第一、第二子像素 51、52 的工作电压  $V_1$ 、 $V_2$  相异。由于该第一薄膜晶体管 14 和该第二薄膜晶体管 24 是相同的结构, 其寄生电容  $C_{gd1}$  和  $C_{gd2}$  大致相等, 该第一液晶电容 18 和该第二液晶电容 28 亦是同样的结构, 其电容容量  $C_{lc1}$  和  $C_{lc2}$  亦大致相等, 因此将

该第一存储电容 19 和该第二存储电容 29 的电容容量  $C_{st1}$ 、 $C_{st2}$  设置为相异即可以得到相异的回踢电压  $\Delta V_{p1}$  和  $\Delta V_{p2}$ ，从而达到使该第一、第二子像素 51、52 的工作电压  $V1$ 、 $V2$  相异的目的。

相较于现有技术，本发明的驱动电路 10 对同一像素 50 的两个子像素 51、52 仅设置一扫描线和一数据线，布线较少。该液晶显示面板 1 由于采用该驱动电路 10 进行驱动，其开口率较高。

该第一存储电容 19 的电容容量设置为大于或小于该第二存储电容 29 的电容容量即可达成使该第一、第二子像素 51、52 的工作电压相异的目的。

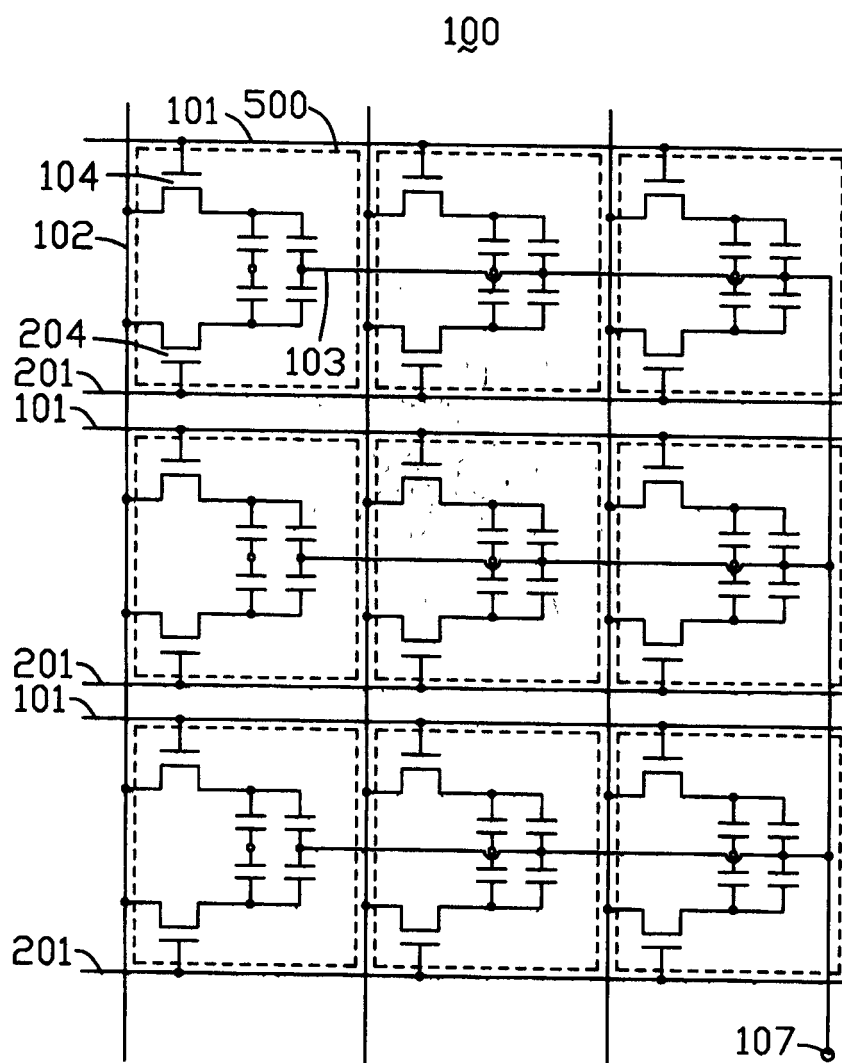


图 1

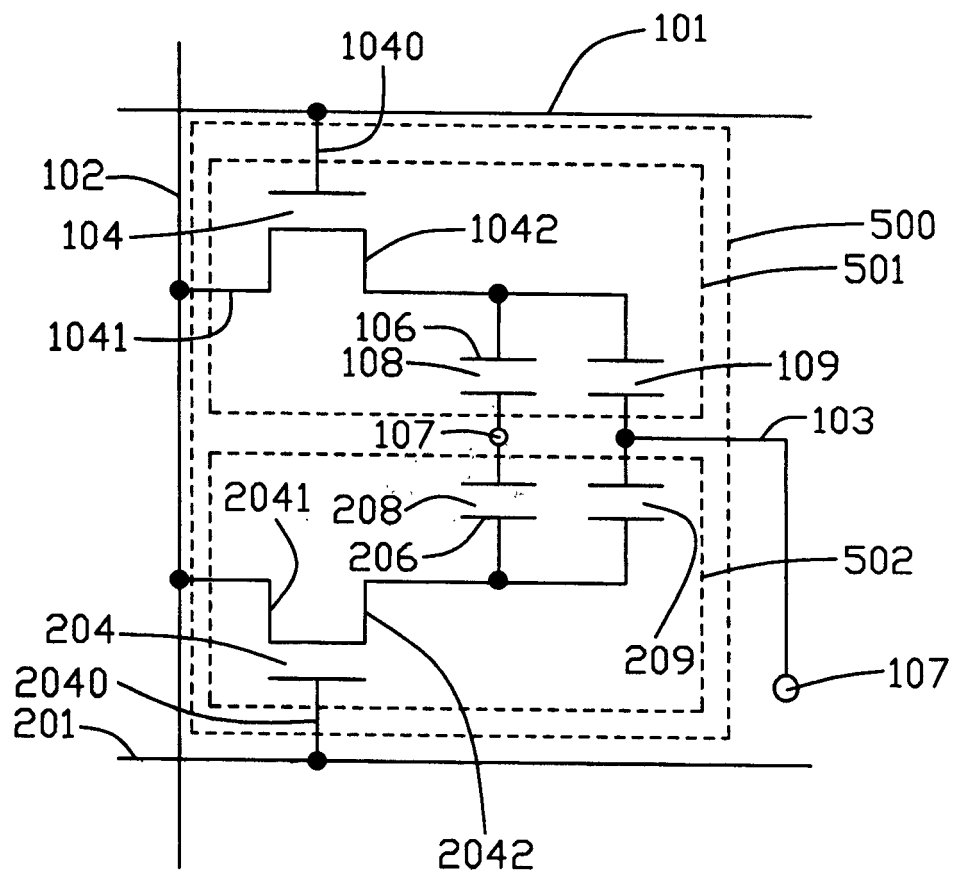


图 2

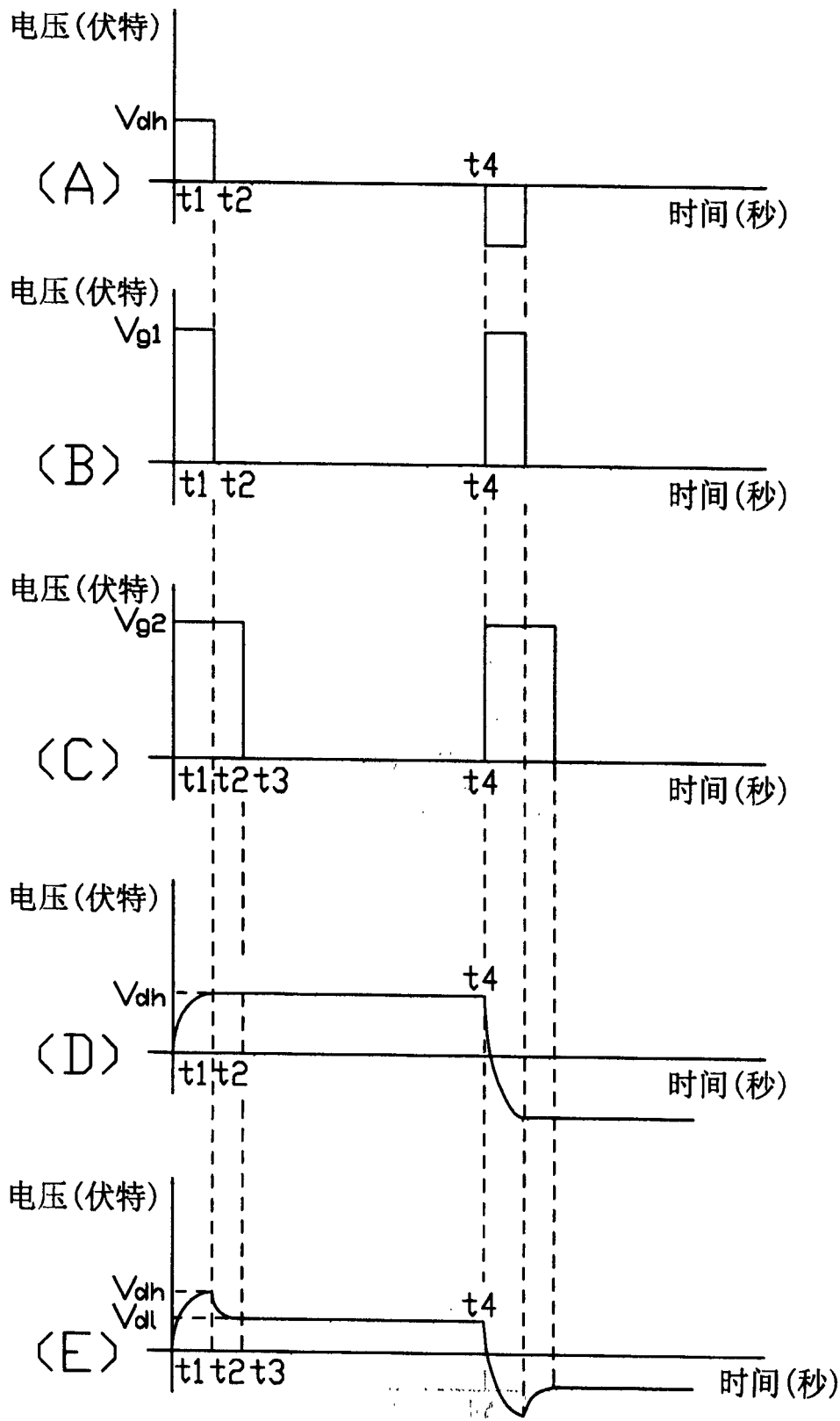


图 3

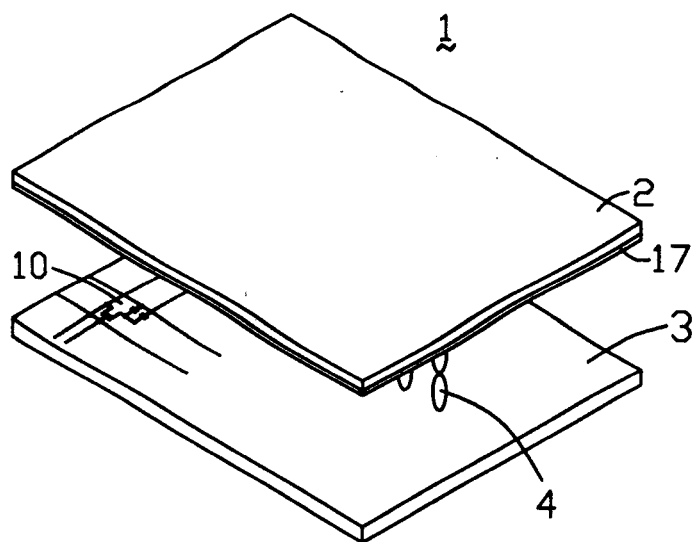


图 4

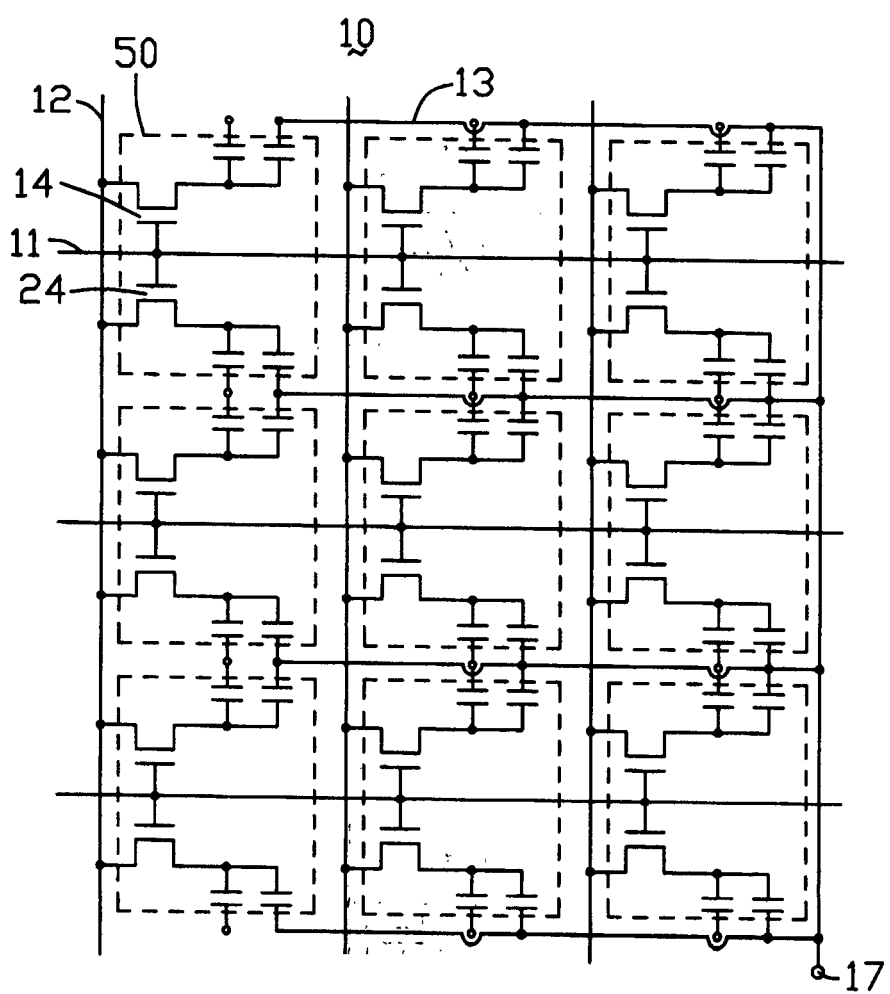
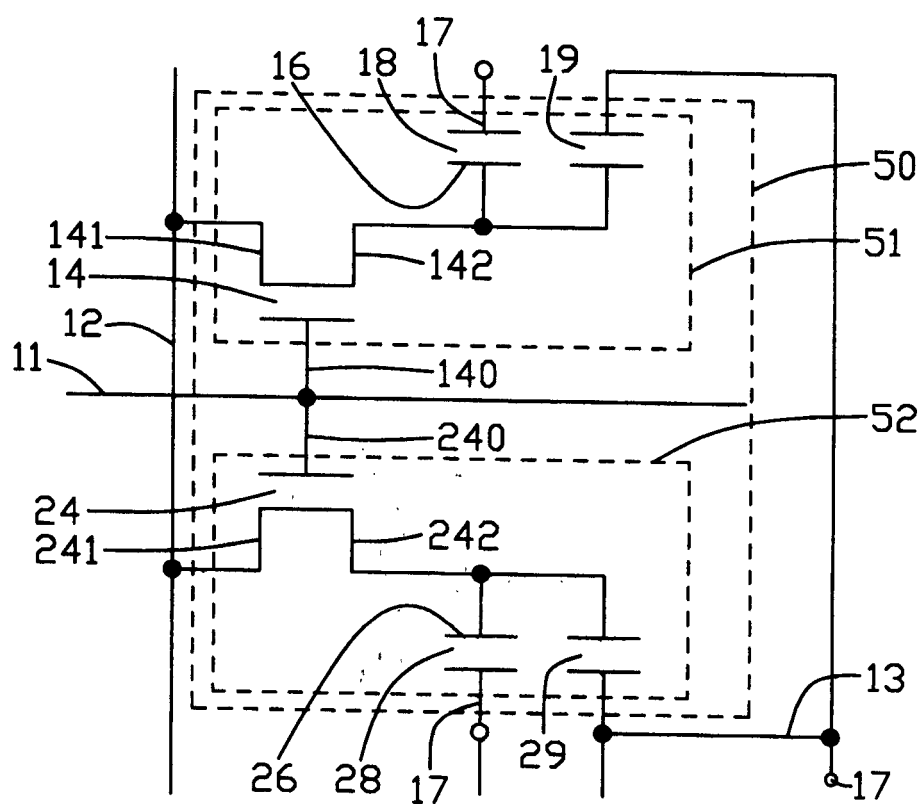


图 5



6

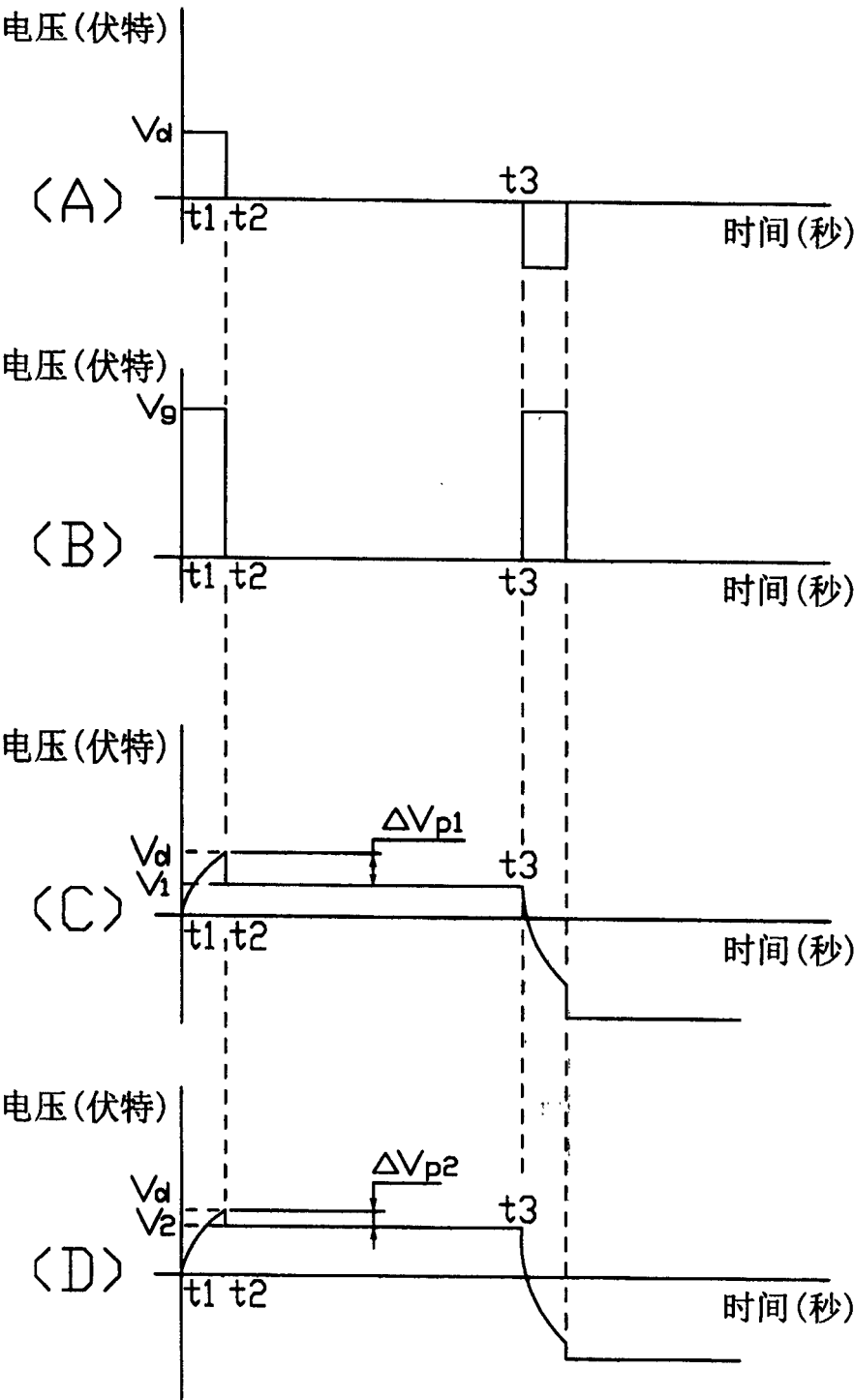


图 7

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示面板驱动电路和采用该驱动电路的液晶显示面板                      |         |            |
| 公开(公告)号        | <a href="#">CN100444241C</a>                   | 公开(公告)日 | 2008-12-17 |
| 申请号            | CN200510120675.0                               | 申请日     | 2005-12-13 |
| [标]申请(专利权)人(译) | 群康科技(深圳)有限公司<br>群创光电股份有限公司                     |         |            |
| 申请(专利权)人(译)    | 群康科技(深圳)有限公司<br>群创光电股份有限公司                     |         |            |
| [标]发明人         | 郑永强<br>陈志昌                                     |         |            |
| 发明人            | 郑永强<br>陈志昌                                     |         |            |
| IPC分类号         | G09G3/36 G09G3/20 G02F1/133                    |         |            |
| 审查员(译)         | 顾洪                                             |         |            |
| 其他公开文献         | CN1983369A                                     |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明提供一种液晶显示面板驱动电路，其包括若干扫描线、若干存储电容线、若干数据线、若干第一薄膜晶体管、若干第二薄膜晶体管、若干第一像素电极、若干第二像素电极、若干第一存储电容和若干第二存储电容，该扫描线和该存储电容线相互间隔排列，该数据线和该扫描线及该存储电容线绝缘相交，该第一、第二薄膜晶体管分别位于该扫描线的两侧且邻近于该数据线设置，该第一、第二像素电极分别和该第一、第二薄膜晶体管相连，该第一、第二存储电容的一端分别和该第一、第二薄膜晶体管相连，另一端分别和该存储电容线相连，该第一存储电容的电容容量和该第二存储电容的电容容量相异。本发明同时提供一种采用该驱动电路的液晶显示面板。

