

专利号 ZL 200610087177.5

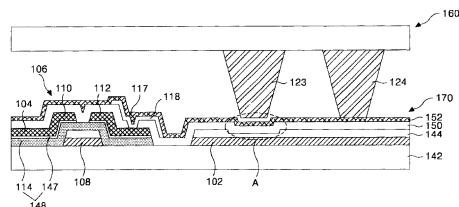
*G02F 1/136 (2006.01)*  
*G02F 1/1335 (2006.01)*  
*G02F 1/133 (2006.01)*  
*H01L 27/00 (2006.01)*  
*H01L 21/00 (2006.01)*  
*G03F 7/20 (2006.01)*

[11] 授权公告号 CN 100435009C

审查员 郑 振

权利要求书 3 页 说明书 13 页 附图 27 页

本发明提供了一种液晶显示面板及其制造方法，其能够提高盒间隙保持的可靠性并且防止孔径降低。 在该液晶显示面板中，滤色片阵列基板上设有主柱状衬垫料和次柱状衬垫料。 薄膜晶体管阵列基板与主柱状衬垫料接触并与滤色片阵列基板相对设置，其中所述薄膜晶体管阵列基板设有彼此交叉的栅线 and 数据线，其中栅线和数据线之间具有栅绝缘膜。 其中薄膜晶体管阵列基板包括，在与次柱状衬垫料重叠的区域中形成的凹部，其中次柱状衬垫料设置在与栅线和数据线中任意之一重叠的区域上。



1. 一种液晶显示面板，包括：

设有主柱状衬垫料和次柱状衬垫料的滤色片阵列基板；和

与主柱状衬垫料接触并与滤色片阵列基板相对设置的薄膜晶体管阵列基板，其中所述薄膜晶体管阵列基板设有彼此交叉的栅线 and 数据线，其中栅线 and 数据线之间具有栅绝缘膜，

其中薄膜晶体管阵列基板包括在与次柱状衬垫料重叠的区域中形成的凹部，其中次柱状衬垫料设置在与栅线 and 数据线中任意之一重叠的区域上，

其中所述的薄膜晶体管阵列基板还包括：

设置在栅线 and 数据线之间各交叉点上的薄膜晶体管；

具有接触孔的保护膜，所述接触孔用于暴露薄膜晶体管的漏极；

通过接触孔与薄膜晶体管漏极相连接的像素电极；以及

形成在像素电极和保护膜上的下定向膜，

其中保护膜和栅绝缘膜中的至少之一在与次柱状衬垫料重叠的区域上具有相对较薄的厚度。

2. 根据权利要求 1 所述的液晶显示面板，其中主柱状衬垫料位于与栅线 and 数据线中任意之一重叠的区域上。

3. 根据权利要求 1 所述的液晶显示面板，进一步包括存储电容，该存储电容由像素电极和栅线构成，所述像素电极与栅线重叠，且在像素电极和栅线之间设有栅绝缘膜和保护膜。

4. 根据权利要求 3 所述的液晶显示面板，其中主柱状衬垫料和次柱状衬垫料中的至少之一不与存储电容重叠。

5. 根据权利要求 1 所述的液晶显示面板，其中保护膜和栅绝缘膜中的至少之一具有所述相对较薄的厚度，由此形成凹部。

6. 根据权利要求 1 所述的液晶显示面板，其中如果施加有外部压力，则次柱状衬垫料插入到凹部中。

7. 一种制造液晶显示面板的方法，包括：

制备滤色片阵列基板，所述基板上设有主柱状衬垫料和次柱状衬垫料；

形成与滤色片阵列基板对置的薄膜晶体管阵列基板，所述薄膜晶体管阵列

基板设有彼此交叉的栅线和数据线，其中在栅线和数据线之间具有栅绝缘膜；和

将薄膜晶体管阵列基板与滤色片阵列基板粘合到一起，并在两基板之间设置支柱状衬垫料，

其中所述形成薄膜晶体管阵列基板的步骤包括，在与次柱状衬垫料重叠的区域上形成凹部，其中所述次柱状衬垫料设置在与栅线和数据线中任意之一重叠的区域上，其中薄膜晶体管阵列基板包括下基板，且在所述薄膜晶体管阵列基板上形成凹部的步骤包括：

在下基板上形成包含栅线和栅极的栅图案；

在栅图案上形成栅绝缘膜；

形成与栅线交叉的数据线，以及与数据线相连接的薄膜晶体管；

形成具有接触孔的保护膜，所述接触孔用于暴露薄膜晶体管的漏极；和形成通过接触孔与薄膜晶体管漏极相连接的像素电极，

其中栅绝缘膜和保护膜中至少之一是以这样的方式形成，即在与次柱状衬垫料重叠的区域上具有相对较薄的厚度。

8. 根据权利要求7所述的方法，其中保护膜和栅绝缘膜中至少之一具有所述相对较薄的厚度，由此形成凹部。

9. 根据权利要求7所述的方法，其中如果施加外部压力，则将次柱状衬垫料插入到凹部中。

10. 根据权利要求8所述的方法，其中形成具有所述相对较薄的厚度的栅绝缘膜的步骤包括：

依次形成栅金属层、栅绝缘材料和光阻材料，

用设在光阻材料上具有透光部分、遮光部分和狭缝部分的狭缝掩模进行曝光处理和显影处理；

对栅绝缘材料进行曝光，并且通过曝光处理和显影处理形成在要设为凹部的区域上具有较薄的厚度的光阻材料图案；

用光阻材料图案作为掩模将栅绝缘材料和栅金属层构图，由此形成与栅图案重叠并且处于栅图案之上的栅绝缘膜；

对光阻材料图案进行灰化处理并且除去厚度相对较薄的光阻材料图案，由此暴露部分栅绝缘膜；并且

用通过灰化处理剩下的光阻材料图案作为掩模，部分地除去暴露的栅绝缘膜。

11. 根据权利要求8所述的方法，其中形成具有所述相对较薄的厚度的保护膜步骤包括：

在设有数据线和薄膜晶体管的下基板上依次形成保护材料和光阻材料；

用在光阻材料上具有透光部分、遮光部分和狭缝部分的狭缝掩模进行曝光处理和显影处理；

形成使要设为凹部的区域具有相对较薄的厚度的光阻材料图案；

用光阻材料图案作为掩模对保护材料构图，由此形成具有接触孔的保护膜，所述接触孔用于暴露漏极；

对光阻材料图案进行灰化处理并且除去厚度相对较薄的光阻材料图案，从而暴露一部分保护膜；和

用灰化处理后剩下的光阻材料图案作为掩模，部分地除去暴露的保护膜。

12. 根据权利要求7所述的方法，其中主柱状衬垫料位于与栅线和数据线中任意之一重叠的区域中。

13. 根据权利要求7所述的方法，进一步包括：

形成由像素电极和栅线构成的存储电容，所述像素电极与栅线重叠，在像素电极与栅线之间设有栅绝缘膜和保护膜。

14. 根据权利要求13所述的方法，其中主柱状衬垫料和次柱状衬垫料中的至少之一不与存储电容重叠。

## 液晶显示面板及其制造方法

本申请要求 2005 年 6 月 30 日在韩国申请的第 P2005-0057986 号韩国专利申请的权益，该申请在本申请中以引用的形式加以结构合。

### 技术领域

本发明涉及一种液晶显示面板，更确切地说，涉及一种能改善盒间隙保持的可靠性并且防止孔径比降低的液晶显示面板及其制造方法。

### 背景技术

液晶显示器件利用电场控制液晶的透光率来显示图像。为此，液晶显示器件包括液晶显示面板，该显示面板上具有设成矩阵型的液晶单元，还包括用于驱动液晶显示面板的驱动电路。

液晶显示面板包括彼此相对设置的薄膜晶体管阵列基板和滤色片阵列基板，两基板之间注入有液晶，并且在两基板之间具有保持盒间隙的衬垫料。

薄膜晶体管阵列基板包括栅线、数据线和在栅线及数据线之间各交叉点处形成作为开关器件的薄膜晶体管，相对于各液晶单元形成并且与薄膜晶体管相连接的像素电极，和涂敷在阵列基板上的定向膜。栅线和数据线通过各焊盘部分接收来自驱动电路的信号。薄膜晶体管响应供给栅线的扫描信号，将供给数据线的像素信号发送到像素电极。

滤色片阵列基板包括相对于各液晶单元形成的滤色片，分隔滤色片和反射外部光的黑矩阵，向液晶单元共同施加基准电压的公共电极，和涂敷在基板上的定向膜。

通过单独制备薄膜阵列基板和滤色片阵列基板，将两基板接合到一起，然后在两基板之间注入液晶并将两基板密封便可形成液晶显示面板。

图 1 是表示现有技术中薄膜晶体管阵列基板的平面图，图 2 是取自图 1 中线 I—I' 的薄膜晶体管阵列基板的剖面图。

参照图 1 和图 2，薄膜晶体管阵列基板包括设置在下基板 42 上的栅线 2

和数据线 4，栅线和数据线的设置方式是两线彼此交叉，并且在两线之间设有栅绝缘膜 44，还包括设在各交叉点上的薄膜晶体管 6，和设在具有交叉结构的单元区上的像素电极 18。此外，薄膜晶体管阵列基板包括设置在像素电极 18 和前级栅线 2 之间重叠部分上的存储电容 20（为了便于说明，在图 1 中示出了下一像素区的存储电容）。

薄膜晶体管 6 包括与栅线 2 相连的栅极 8，与数据线 4 相连的源极 10，与像素电极 16 相连的漏极 12，与栅极 8 重叠并且在源极 10 和漏极 12 之间形成沟道的有源层 14。有源层的设置方式是使其与数据线 4、源极 10 和漏极 12 重叠，并且所述有源层 14 进一步包括源极 10 和漏极 12 之间的沟道部分。在有源层 14 上进一步形成与数据线 4、源极 10 和漏极 12 欧姆接触的欧姆接触层 47。在此，将有源层 14 和欧姆接触层 47 称为半导体图案 48。

薄膜晶体管 6 响应施加到栅线 2 上的栅信号，将施加到数据线 4 上的像素电压信号充入像素电极 18 并保持该电压信号。

像素电极 18 通过贯穿保护膜 50 的第一接触孔 17 与薄膜晶体管 6 的漏极 12 相连。像素电极 18 借助于充入的像素电压信号，相对于设在上基板上的公共电极（未示出）产生电势差。由于介电各向异性，该电势差导致位于薄膜晶体管阵列基板和上基板之间的液晶产生旋转并且通过像素电极 18 将从光源（未示出）入射的光透射到上基板。

存储电容 20 包括前级栅线 2，和与栅线 2 重叠的像素电极 18，在像素电极 18 和栅线 2 之间设有栅绝缘膜 44 和保护膜 50。在下一次充入像素电压之前，存储电容 20 一直稳定地保持充入像素电极 18 中的像素电压。

柱状衬垫料 15 位于 TFT 阵列基板 70 的栅线 2 上，其作用是保持 TFT 阵列基板 70 和滤色片基板之间的盒间隙。

另一方面，建议使用能更可靠地保持盒间隙并且防止因液晶膨胀而出现重力损坏（gravity badness）的双柱状衬垫料。

图 3 是表示采用双柱状衬垫料的液晶显示面板的平面图（为简便起见，在图 3 中省略了滤色片阵列基板），图 4 是取自图 3 中线 II-II' 的液晶显示面板的剖面图。

参照图 3 和图 4，液晶显示器件包括，在与存储电容 20 重叠的区域中，与下定向膜 52 接触的主柱状衬垫料 24，和位于与栅线 2 重叠的区域内的次柱

状衬垫料 23。

主柱状衬垫料 24 与次柱状衬垫料 23 相比位于较高的位置上,因此其作用首先是保持盒间隙。为此,位于主柱状衬垫料 24 下部的存储电容 20 包括台阶覆盖形成件 (step coverage generator) 54,该形成件由与图 1 和图 2 中不同的源极/漏极图案以及半导体图案构成。

通常,将次柱状衬垫料 23 布置成使其与 TFT 阵列基板 70 相隔一定距离,以便于起到防止液晶膨胀时出现损坏的作用,而且如果施加外部压力,次柱状衬垫料 23 将与 TFT 阵列基板 70 相接触,从而辅助主柱状衬垫料的盒间隙保持功能。

但是,在这种双衬垫料结构中,出现的问题是,由于插在主柱状衬垫料 24 和次柱状衬垫料 23 之间用于形成台阶覆盖的台阶覆盖形成件 54,不能可靠地执行保持盒间隙的功能。

换句话说,如果以通过外部压力向台阶覆盖形成件 54 施压的方式来固定主柱状衬垫料 24,则主柱状衬垫料 24 将从台阶覆盖形成件 54 的区位 (position area) 偏移。因此,主柱状衬垫料 24 不能完成盒间隙保持功能。而且,主柱状衬垫料 24 会与滤色片阵列基板分隔开。

此外,由于要形成台阶覆盖形成件 54,所以增加了栅线 2 的线宽。由此出现的问题是减小了孔径比。

## 发明内容

因此,本发明的目的是提供一种液晶显示面板及其制造方法,所述液晶显示面板及其制造方法能够提高盒间隙保持的可靠性,并能防止孔径比降低。

为了实现本发明的这些和其它目的,按照本发明一个方面所述的液晶显示面板包括设有主柱状衬垫料和次柱状衬垫料的滤色片阵列基板;和与主柱状衬垫料相接触并与滤色片阵列基板相对设置的薄膜晶体管阵列基板,其中所述薄膜晶体管阵列基板设有彼此交叉的栅线 and 数据线,其中栅线和数据线之间具有栅绝缘膜,其中薄膜晶体管阵列基板包括在与次柱状衬垫料重叠的区域中形成的凹部,其中次柱状衬垫料设置在与栅线和数据线中任意之一重叠的区域上。

该薄膜晶体管阵列基板还包括设置在栅线和数据线之间各交叉点处的薄膜晶体管;带有接触孔的保护膜,所述接触孔用于暴露薄膜晶体管的漏极;通

过接触孔与薄膜晶体管漏极相连的像素电极；以及形成在像素电极和保护膜上的下定向膜，其中保护膜和栅绝缘膜中的至少之一在与次柱状衬垫料重叠的区域上具有相对较薄的厚度。

主柱状衬垫料位于与栅线和数据线中任意之一重叠的区域上。

所述液晶显示面板进一步包括存储电容，该存储电容包括像素电极和栅线，所述像素电极与栅线重叠，且在像素电极和栅线之间设有栅绝缘膜和保护膜。

主柱状衬垫料和次柱状衬垫料中的至少之一不与存储电容重叠。

保护膜和栅绝缘膜中的至少之一具有相对较薄的厚度，由此形成凹部。

如果施加外部压力，则次柱状衬垫料插入到凹部中。

按照本发明另一方面所述的制造液晶显示面板的方法，包括制备滤色片阵列基板，所述基板上设有主柱状衬垫料和次柱状衬垫料；形成与滤色片阵列基板对置的薄膜晶体管阵列基板，所述薄膜晶体管阵列基板设有彼此交叉的栅线和数据线，其中在栅线和数据线之间具有栅绝缘膜；和将薄膜晶体管阵列基板与滤色片阵列基板粘合到一起，并在两基板之间设置主柱状衬垫料，其中所述形成薄膜晶体管阵列基板的步骤包括，在与次柱状衬垫料重叠的区域上形成凹部，其中所述次柱状衬垫料设置在与栅线和数据线中任意之一重叠的区域上。

薄膜晶体管阵列基板包括下基板，且在薄膜晶体管阵列基板上形成凹部的步骤包括，在下基板上形成包含栅线和栅极的栅图案；在栅图案上形成栅绝缘膜；形成与栅线交叉的数据线，和与数据线相连的薄膜晶体管；形成具有接触孔的保护膜，所述接触孔用于暴露薄膜晶体管的漏极；和形成通过接触孔与薄膜晶体管漏极相连接的像素电极，其中栅绝缘膜和保护膜中至少其中之一是以这样的方式形成，即在与次柱状衬垫料重叠的区域上具有相对较薄的厚度。

保护膜和栅绝缘膜中至少任意之一具有相对较薄的厚度，由此形成凹部。

如果施加外部压力，将次柱状衬垫料插入到凹部中。

形成具有相对较薄的厚度的栅绝缘膜的步骤包括，依次形成栅金属层，栅绝缘材料和光阻材料（photo-resist），用设在光阻材料上具有透光部分、遮光部分和狭缝部分的狭缝掩模进行曝光处理和显影处理；对栅绝缘材料进行曝光，并且通过曝光处理和显影处理在要设定为凹部的区域上形成具有较薄厚度的光阻材料图形；用光阻材料图形作为掩模对栅绝缘材料和栅金属层构图，由



此形成与栅图案重叠并且处于栅图案之上的栅绝缘膜；对光阻材料图案进行灰化处理并且除去厚度相对较薄的光阻材料图案，由此暴露栅绝缘膜部分；并且用灰化处理后剩下的光阻材料图案作为掩模，部分地除去暴露的栅绝缘膜。

形成具有相对较薄厚度的保护膜步骤包括，在设有数据线和薄膜晶体管的下基板上依次形成保护材料和光阻材料；用在光阻材料上具有透光部分、遮光部分和狭缝部分的狭缝掩模进行曝光处理和显影处理；在要设定为凹部的区域上形成具有较薄厚度的光阻材料图案；用光阻材料图案作为掩模将保护材料构图，由此形成带有接触孔的保护膜，所述接触孔用于暴露漏极；对光阻材料图案进行灰化处理并且除去厚度较薄的光阻材料图案，从而暴露部分保护膜；用灰化处理后剩余的光阻材料图案作为掩模，部分地除去暴露的保护膜。

在所述方法中，主柱状衬垫料位于与栅线和数据线中任意之一重叠的区域中。

所述方法进一步包括，形成由像素电极和栅线构成的存储电容，所述像素电极与栅线重叠，在像素电极与栅线之间设有栅绝缘膜和保护膜。

在所述方法中，主柱状衬垫料和次柱状衬垫料中的至少其中之一不与存储电容重叠。

## 附图说明

通过下面结合附图对本发明实施方式进行的详细说明，将使本发明的这些和其它目的更加明显。

图 1 是表示现有技术中薄膜晶体管阵列基板的部分平面图；

图 2 是取自图 1 中线 I—I' 的薄膜晶体管阵列基板的剖面图；

图 3 是表示现有技术中使用双柱状衬垫料结构的液晶显示面板的平面图；

图 4 是取自图 3 中线 II—II' 的薄膜晶体管阵列基板的剖面图；

图 5 是表示按照本发明第一实施方式的液晶显示面板的示意图；

图 6 是取自图 5 中线 III—III' 的液晶显示面板的剖面图；

图 7A 至 7E 是用于逐步说明按照本发明第一实施方式制造液晶显示面板的方法剖面图；

图 8A 至图 8E 是具体说明图 7A 中所示步骤的剖面图；

图 9 是表示按照本发明第二实施方式所述液晶显示面板的示意图；

图 10A 至 10E 是用于逐步说明按照本发明第二实施方式制造液晶显示面板方法的剖面图；

图 11A 至 11D 是具体说明图 10C 中所示步骤的剖面图；和

图 12 是用于说明按照本发明第三实施方式的液晶显示面板及其制造方法的剖面图。

## 具体实施方式

下面，将参照图 5 至图 12 详细说明本发明的优选实施方式。

图 5 是表示按照本发明实施方式的液晶显示面板的平面图（为了方便的缘故，图中示出了薄膜晶体管阵列基板）；图 6 是取自图 5 中线 III—III’ 的液晶显示面板的剖面图。

参照图 5 和图 6，液晶显示面板包括两个彼此相对设置的滤色片阵列基板 160 和薄膜晶体管阵列基板 170，在两基板之间设有主柱状衬垫料 124 和次柱状衬垫料 123。

在滤色片阵列基板 160 上形成黑矩阵和滤色片以及主柱状衬垫料 124 和次柱状衬垫料 123 等薄膜图案。

主柱状衬垫料 124 与薄膜晶体管阵列基板 170 接触，因此首要作用是保持盒间隙。通常，用这样的方式来设定次柱状衬垫料的位置，即，使得次柱状衬垫料与薄膜晶体管阵列基板 170 有一设定的距离从而起到防止当液晶膨胀时出现损坏的作用，而且如果施加外部压力，次柱状衬垫料 123 将与薄膜晶体管阵列基板 170 接触，这将有助于主柱状衬垫料 124 的盒间隙保持功能。

薄膜晶体管阵列基板 170 包括设置在下基板 142 上的栅线 102 和数据线 104，其设置方式是使栅线和数据线彼此交叉，并在栅线和数据线之间设有栅绝缘图案 144，在各交叉点处设有薄膜晶体管 106，在具有交叉结构的单元区上设置像素电极 118。此外，TFT 阵列基板 170 包括存储电容 120（为便于说明的缘故，图 1 中示出了下一像素区的存储电容），所述存储电容设置在像素电极 118 与前级栅线 102 之间的重叠区域上。

TFT 106 包括与栅线 102 连接的栅极 108，与数据线 104 连接的源极 110，与像素电极 118 连接的漏极 112，和与栅极 108 重叠并在源极 110 和漏极 112 之间形成沟道的有源层 114。有源层 114 设置的方式是与数据线 104、源极 110

和漏极 112 重叠,并且该有源层还包括处于源极 110 和漏极 112 之间的沟道部分。在有源层 114 上,设有与数据线 104、源极 110 和漏极 112 欧姆接触的欧姆接触层 147。在此,可以将有源层 114 和欧姆接触层 147 称为半导体图案 148。

TFT 106 响应施加到栅线 102 上的栅信号,允许施加到数据线 104 上的像素电压信号向像素电极 118 充电并保持充入的电压。

像素电极 118 通过贯穿保护膜 150 的接触孔 117 与 TFT 106 的漏极 112 相连。像素电极 118 借助充入的像素电压信号相对于设在上基板(未示出)上的公共电极产生电势差。由于介电各向异性的缘故,该电势差使得位于 TFT 阵列基板和上基板之间的液晶旋转并使得从光源(未示出)入射的光通过像素电极 118 射向上基板。

存储电容 120 由前级栅线 102 和与栅线 102 重叠的像素电极 118 构成,在像素电极 118 和栅线 102 之间设有栅绝缘膜 144 和保护膜 150。在下一次充入像素电压之前,存储电容 120 一直稳定地保持充入像素电极 118 中的像素电压。

栅绝缘图案 144 的形成方式是栅线 102 和栅极 108 重叠,并且其作用是形成设定的凹部 A,从而使次柱状衬垫料 123 与薄膜晶体管阵列基板 170 具有设定距离的间隔。

下面将对此进行详细说明。

按照本发明,借助一轮掩模工序在形成栅图案例如栅极 108 等的同时形成栅绝缘图案 144,从而使栅绝缘图案具有与诸如栅极 108 的栅图案相同的图像。而且,在与次柱状衬垫料 123 重叠的区域上部分地除去栅绝缘图案 144,从而起到在 TFT 阵列基板 170 上形成凹部 A 的作用。结果,次柱状衬垫料 123 不与 TFT 阵列基板 170 接触。换句话说,栅绝缘图案 144 的形成方式是,在与次柱状衬垫料 123 重叠的区域具有较低高度。从而可以按照保持台阶覆层的方式设置保护膜 150 和下定向膜 152,所述台阶覆层通过在要形成次柱状衬垫料 123 的区域上设置栅绝缘层图案 144 得到。

因此,不需要如图 4 所示的现有技术那样,在存储电容 20 上方的主柱状衬垫料 24 和次柱状衬垫料 23 之间形成用于提供台阶覆层的台阶覆层形成件 54。换句话说,通过由栅绝缘图案 144 构成的凹部 A,次柱状衬垫料 123 可以与 TFT 阵列基板 170 分离开,由此可以在没有台阶覆层形成件 54 的情况下,将主柱状衬垫料 124 设置在与存储电容 120 或者栅线 102 重叠的区域处。

结果,维持了主柱状衬垫料 124 的盒间隙保持功能,而且通过柱状衬垫料 123 的功能防止了由于液晶膨胀引起的损坏,即,起到了盒间隙保持辅助和液晶区域边界加固的功能。而且,与现有技术相比,省去了台阶覆层形成件 54。因此,不需要增加栅线 102 的线宽,所以可以防止孔径比下降的问题。

如上所述,在液晶显示面板中,在与次柱状衬垫料 123 重叠的区域处形成凹部 A,而不需要设置用于主柱状衬垫料 124 的特定台阶覆层形成件 54。结果,提高了盒间隙保持的可靠性,并防止了孔径比下降。

下面,将参照图 7A 至图 8E 说明按照本发明第一实施方式所述液晶显示面板中 TFT 阵列基板的制造方法。

利用例如溅射等沉积技术在下基板 142 上形成栅金属层和栅绝缘材料。然后,用掩模通过光刻和蚀刻工艺将栅金属层和栅绝缘材料构图,由此形成包含栅线 102 和栅极的栅图案,以及与如图 7A 中所示的栅图案重叠的栅绝缘图案 144。在此,使用半色调掩模(half tone mask)或狭缝掩模,从而有可能用一轮掩模形成栅图案和栅绝缘图案。

下面将参照图 8A 至图 8E 对此进行详细说明。

首先,依次形成栅金属层 102a 和栅绝缘材料 144a 之后,在下基板 142 上涂敷光阻材料 155a。接着,如图 8A 中所示,将具有透光部分 171b,遮光部分 171a 和狭缝部分 171c 的狭缝掩模 171 对齐。

然后,除去与透光部分 171b 对应的光阻材料 155a,留下与遮光部分 171a 对应的光阻材料 155a,并且通过进行曝光和显影处理在与狭缝部分 171c 对应的区域上留下高度相对较低的光阻材料 155a。结果,在要形成栅图案和栅绝缘图案 144 的区域上留下光阻材料图案 155b,并且在形成图 8B 所示凹部 A 的区域上留下高度相对较低的光阻图案 155b。

接着,用光阻材料图案 155b 进行蚀刻工艺。随后,将栅金属层 102a 和栅绝缘材料 144a 构图,由此形成如图 8C 所示的栅极 108、栅线 102 和栅绝缘图案 144 等栅图案。然后,通过进行灰化工艺使整个高度降低,由此如图 8D 所示,形成用于使一部分栅绝缘图案 144 曝光的光阻材料图案 155c。在用光阻材料图案 155c 作为掩模对栅绝缘图案 144 进行局部蚀刻后,用剥离工艺除去光阻材料图案 155c,由此如图 8E 所示,形成为形成凹部 A 而布置成台阶覆层的栅绝缘图案 144。在此,栅绝缘图案 144 由例如氧化硅( $\text{SiO}_x$ )或氮化硅( $\text{SiN}_x$ )

等无机绝缘材料制成。为了防止在后续要形成的数据线 104 和栅线 102 之间产生短路，而将蚀刻速度调节成不直接暴露栅线，或使栅图案不直接通过 02 等离子工艺、硅氧化膜工艺等暴露。

然后，在设有栅图案和栅绝缘图案 144 的下基板 142 上依次设置非晶硅层、n+非晶硅层和源/漏金属层。

在源/漏金属层上通过利用掩模进行光刻而形成光阻材料图案。在此，掩模使用的是在薄膜晶体管的沟道部分带有衍射曝光部分的衍射曝光掩模，因此，使沟道部分的光阻材料图案高度比其它源/漏图案低。

随后，用光阻材料图案通过湿法蚀刻工艺将源/漏金属层构图，从而构成包含数据线 104，源极 110，漏极 112 的源/漏图案，其中所述漏极 112 与源极 110 为一体结构。

接着，用相同的光阻材料图案通过干法蚀刻工艺将非晶硅层和 n+非晶硅层同时构图，由此构成欧姆接触层 147 和有源层 114。

此外，通过灰化工艺除去在沟道部分具有相对较低高度的光阻材料图案，然后通过干法蚀刻工艺对沟道部分的源/漏图案和欧姆接触层 147 进行蚀刻，因此，如果有源层 114 不受影响，则暴露出沟道部分处的有源层 114，从而使源极 110 和漏极 112 断开。然后，通过剥离工艺除去留在源/漏图案组上的光阻材料图案。由此形成如图 7B 所示的包含有源层 114 和欧姆接触层 147 的半导体图案 148 和源/漏图案。

在此，源/漏金属选自钼（Mo）、钛（Ti）、钽（Ta）或钼合金、铜（Cu）、铝族金属等。

在形成源/漏图案之后，通过例如 PECVD 等沉积技术整体形成保护膜 150。通过用掩模进行的光刻工艺和蚀刻工艺将保护膜 150 构图，从而形成如图 7C 所示用于暴露漏极 112 的接触孔 117。可以用与栅绝缘图案 144 相同的无机绝缘材料制作保护膜 150，或是用小介电常数的丙烯酸有机化合物、BCB（苯并环丁烯）或 PFCB（全氟环丁烷）等有机绝缘材料制作保护膜。

通过溅射等沉积技术在保护膜 150 上整体沉积透明电极材料。然后，用第四掩模通过光刻和蚀刻工艺将透明电极材料构图，由此形成如图 7D 所示的包含像素电极 118 的透明电极图案。像素电极 118 通过接触孔 117 与漏极 112 电连接。透明电极材料选自氧化铟锡（ITO）、氧化锡（TO）、氧化铟锌（IZO）

或类似物。

之后，在形成聚酰亚胺等定向材料后，执行定向工序，由此构成如图 7E 所示的下定向膜 152。

TFT 阵列基板 170 中栅绝缘图案 144 的台阶覆层被保持到下定向膜 152，由此形成凹部 A。

接着，如果将独立制造的滤色片阵列基板 160 和 TFT 阵列基板 170 接合到一起，则次柱状衬垫料 123 位于与凹部 A 重叠的区域处，并且使其基本上不与凹部 A 接触。如果施加外部压力，次柱状衬垫料 123 与凹部 A 接触，从而将起到有助于主柱状衬垫料盒间隙保持功能的作用。

图 9 是表示按照本发明第二实施方式的液晶显示面板的剖面图。

相对于图 5 和图 6 中所示在与次柱状衬垫料 123 重叠的区域以较低高度方式形成栅绝缘图案 144 的液晶显示面板而言，图 9 中所示的液晶显示面板具有以较低高度方式形成的保护膜 150，图 9 中所示的其它液晶显示面板元件与图 5 和图 6 中所示的液晶显示面板元件相同。因此，用相同的参考标记表示图 9 中与图 5 和图 6 所示相同的元件。此外，将省略对相同元件的说明。

通常，以比其它薄膜图案具有较高高度的方式形成用于制成栅绝缘膜 144 和保护膜 150 的绝缘材料，从而起到在薄膜之间绝缘和保护薄膜的作用。因此，以相对较低高度的方式形成保护膜 150 而不是栅绝缘图案（在本发明的第二实施方式中，不对栅绝缘材料构图，在下文中将栅绝缘材料称为“栅绝缘膜”并使用相同的参考标记），由此形成凹部 A。这样，可以产生与本发明第一实施方式相同的作用和效果。

下面将参照图 10A 至图 10D 详细说明按照本发明第二实施方式所述液晶显示面板的制造方法。

通过溅射等沉积技术在下基板 142 上形成栅金属层。然后，用掩模通过光刻和蚀刻工艺将栅金属层构图，由此形成如图 10A 中所示的包含栅线 102 和栅极 108 的栅图案。

接着，在设有栅图案的下基板 142 上形成栅绝缘膜 144。

在设有栅图案和栅绝缘图案 144 的下基板 142 上依次设置非晶硅层，n<sup>+</sup>非晶硅层和源/漏金属层。

用掩模通过光刻在源/漏金属层上形成光阻材料图案。在此，掩模使用的

是在薄膜晶体管的沟道部分具有衍射曝光部分的衍射曝光掩模，由此使得沟道部分的光阻材料图案比其它源/漏图案具有较低的高度。

随后，用光阻材料图案通过湿法蚀刻工艺将源/漏金属层构图，由此形成包含数据线 104、源极 110 和漏极 112 的源/漏图案，所述漏极 112 与源极 110 构成整体结构。

接着，用相同的光阻材料图案借助干法蚀刻工艺对非晶硅层和 n+非晶硅层同时沟通，从而形成欧姆接触层 147 和有源层 114。

此外，通过灰化工艺除去在沟道部分具有较低高度的光阻材料图案，之后通过干法蚀刻工艺对沟道部分的源/漏图案和欧姆接触层 147 进行蚀刻。因此，如果有源层 114 不受影响，则暴露沟道部分处的有源层 114，使得源极 110 与漏极 112 断开。然后，通过剥离工艺除去留在源/漏图案组上的光阻材料图案。因此，形成如图 10B 所示的包含有源层和欧姆接触层的半导体图案以及源/漏图案。

在此，源/漏金属选自钼（Mo）、钛（Ti）、钽（Ta）或钼合金、铜、铝族金属等。

在形成源/漏图案之后，通过 PECVD 等沉积技术整体形成保护膜 150。通过用掩模进行光刻处理和蚀刻处理将保护膜 150 构图，从而形成用于暴露漏极 112 的接触孔 117 并且形成在凹部 A 上具有相对较低高度的保护膜 150，所述凹部 A 处于图 10C 所示形成凹部 A 的区域处。

下面将参照图 11A 至 11D 对此进行详细说明。

首先，在源/漏图案上形成绝缘材料 150a 和光阻材料 156a。接着，如图 11A 所示，将具有透光部分 172b、遮光部分 172a 和狭缝部分 172c 的狭缝掩模 172 对齐。

然后，通过进行曝光和显影处理，除去与透光部分 172b 对应的光阻材料 156a，剩下与遮光部分 172a 对应的光阻材料 156a 并在与狭缝部分 172c 对应的区域留下高度相对较低的光阻材料 156a。结果，如图 11B 所示，在除要暴露漏极 112 的区域之外的区域处留下光阻材料图案 156b，并且在要形成凹部 A 的区域留下高度相对较低的光阻图案 156b。

接着，用光阻材料图案 156b 进行蚀刻工艺。由此形成如图 11C 所示的用于暴露漏极 112 的接触孔 117。然后，通过进行灰化工艺，使高度整体降低，

从而形成如图 11D 所示的用于暴露部分保护膜 150 的光阻材料图案 156c。在用光阻材料图案 156c 作为掩模对保护膜 150 进行局部蚀刻后，通过剥离工艺除去光阻材料图案 156c，由此构成设置有台阶覆层的保护膜 150，所述台阶覆层用于形成如图 10C 中所示的凹部 A。

保护膜 150 由与栅绝缘图案 144 相同的无机绝缘材料制成，或小介电质常数的丙烯酸有机化合物、BCB(苯并环丁烯)或 PFCB(全氟环丁烷)等有机绝缘材料制成。

通过溅射等沉积技术将透明电极材料整体沉积到保护膜 150 上。随后利用第四掩模通过光刻和蚀刻工艺将透明电极材料构图，由此形成如图 10D 所示包含像素电极 118 的透明电极图案。像素电极 118 通过接触孔 117 与漏极 112 电连接。透明电极材料选自氧化铟锡(ITO)、氧化锡(TO)、氧化铟锌(IZO)或类似物。

之后，在形成例如聚酰亚胺等定向材料后，进行定向工序，由此构成如图 10E 所示的下定向膜 152。

将薄膜晶体管阵列基板 170 中保护膜 150 的台阶覆层保持到下定向膜 152，从而提供凹部 A。

图 12 是说明按照本发明第三实施方式所述液晶显示面板及其制造方法的示意图。

图 12 所示液晶显示面板的结构组合利用了按照本发明第一实施方式构成的栅绝缘图案 144 和按照本发明第二实施方式构成的保护膜 150。

除了为提供凹部 A 而在要设定为凹部 A 的区域上以相对较低高度的方式形成栅绝缘图案 144 和保护膜 150 之外，图 12 中所示的液晶显示面板具有与本发明第一实施方式及第二实施方式中所示相同的元件。因此，用相同的参考标记表示图 12 中所示的与本发明第一实施方式和第二实施方式相同的元件。此外，将省略对相同元件的说明。

在本发明中，用狭缝掩模 171 形成栅绝缘图案 144 的方式是，使栅绝缘图案在要设定为凹部 A 的区域中具有较低高度，并且用狭缝掩模 172 形成保护膜 150 的方式是，使保护膜在与栅绝缘图案 144 中高度较低的区域重叠的区域上具有较低的高度，因此，可以调整凹部 A 的深度以对应于本发明中的次柱状衬垫料 123。



如上所述，按照本发明，在与次衬垫料重叠的区域上形成凹部，因此在主柱状衬垫料和次衬垫料之间不需要额外设置用于形成位置差的台阶覆层形成件。结果，提高了盒间隙保持的可靠性。

此外，与现有技术相比省去了台阶覆层形成件。因此，不需要增加栅线的线宽，从而能够防止孔径比降低。

尽管以上通过附图中所示的实施方式对本发明进行了说明，但是，很显然，对于本领域的技术人员来说，本发明并不限于这些实施方式，在不脱离本发明的构思和范围的情况下，可以对本发明做出各种变化或改进。因此，本发明的范围将仅由所附的权利要求书及其等同物来确定。

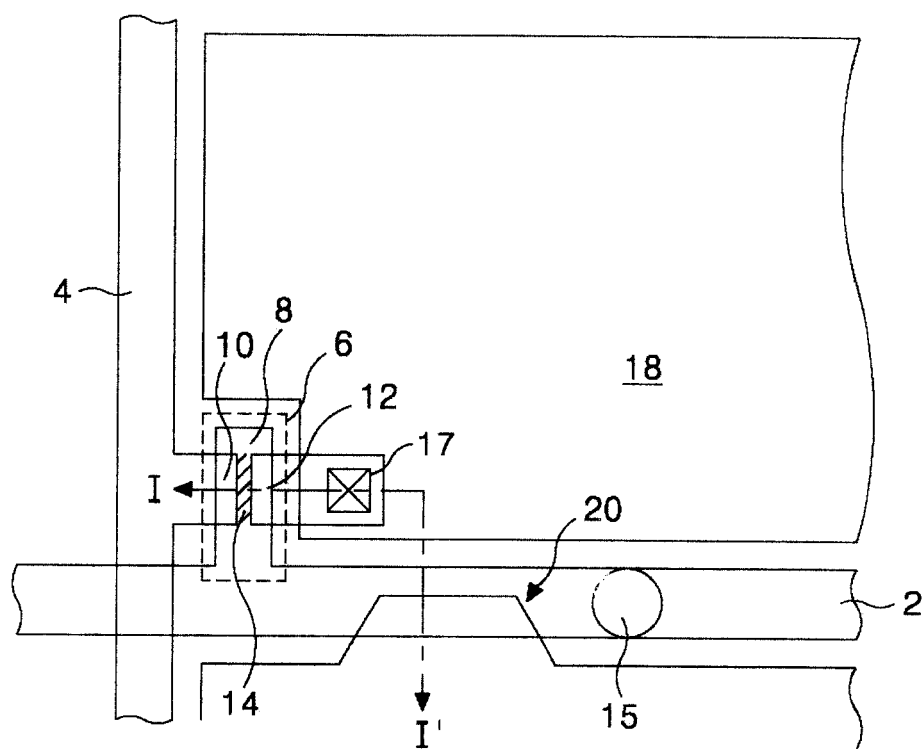


图 1

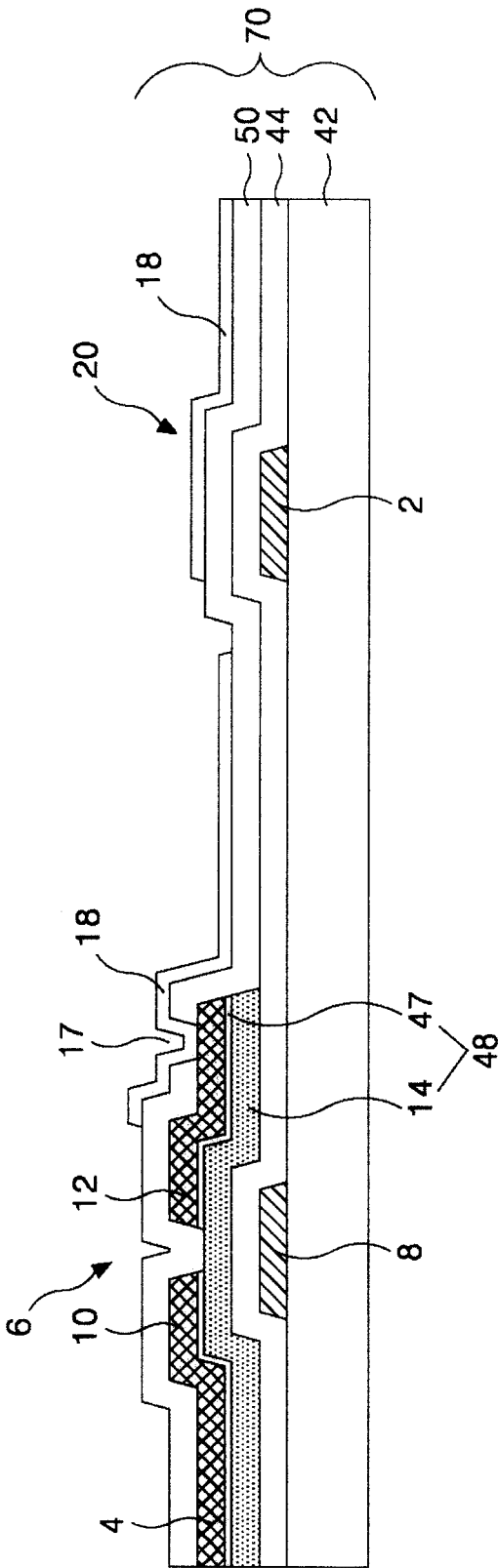


图 2

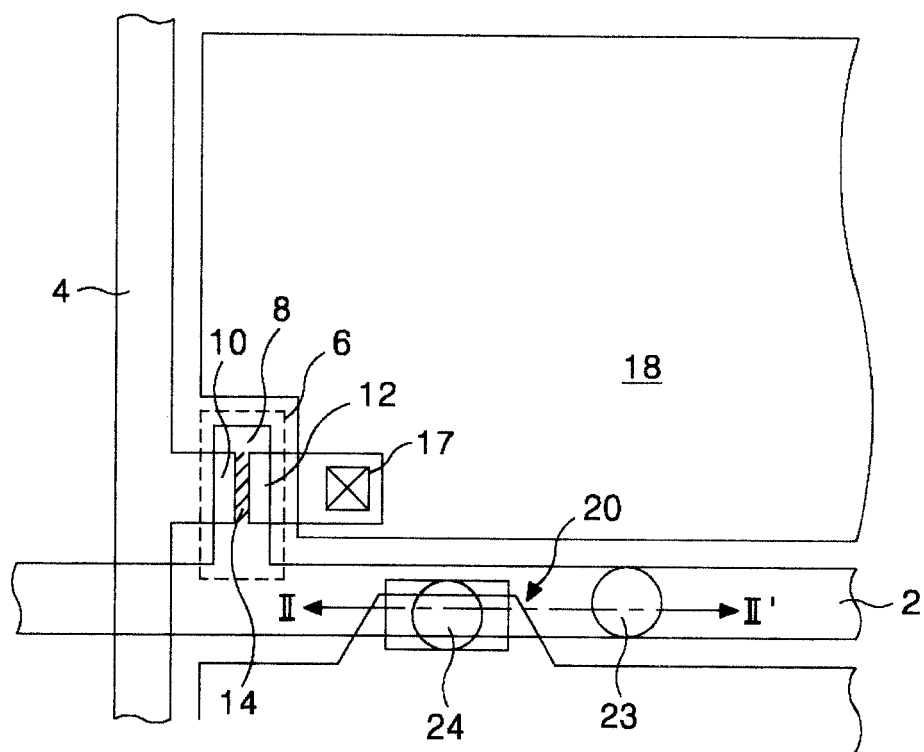


图 3

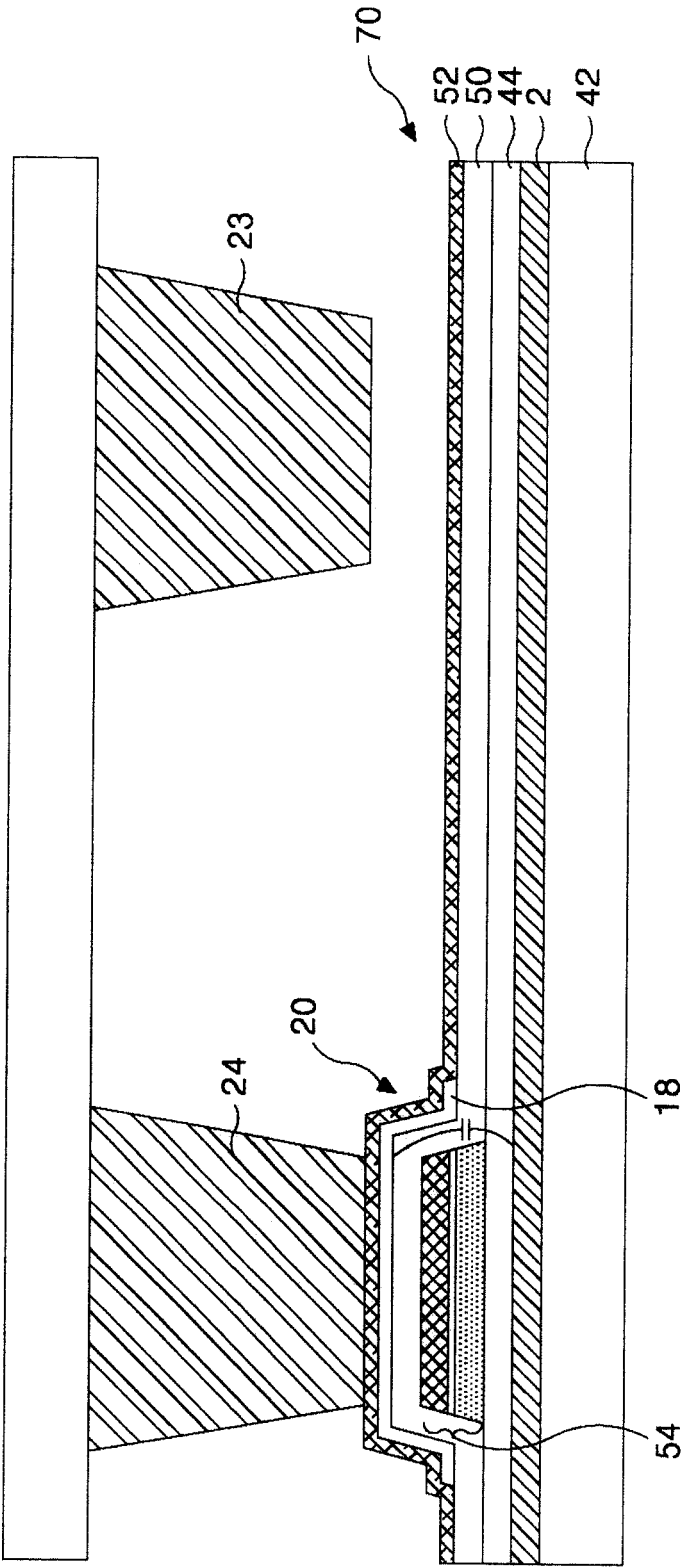


图 4

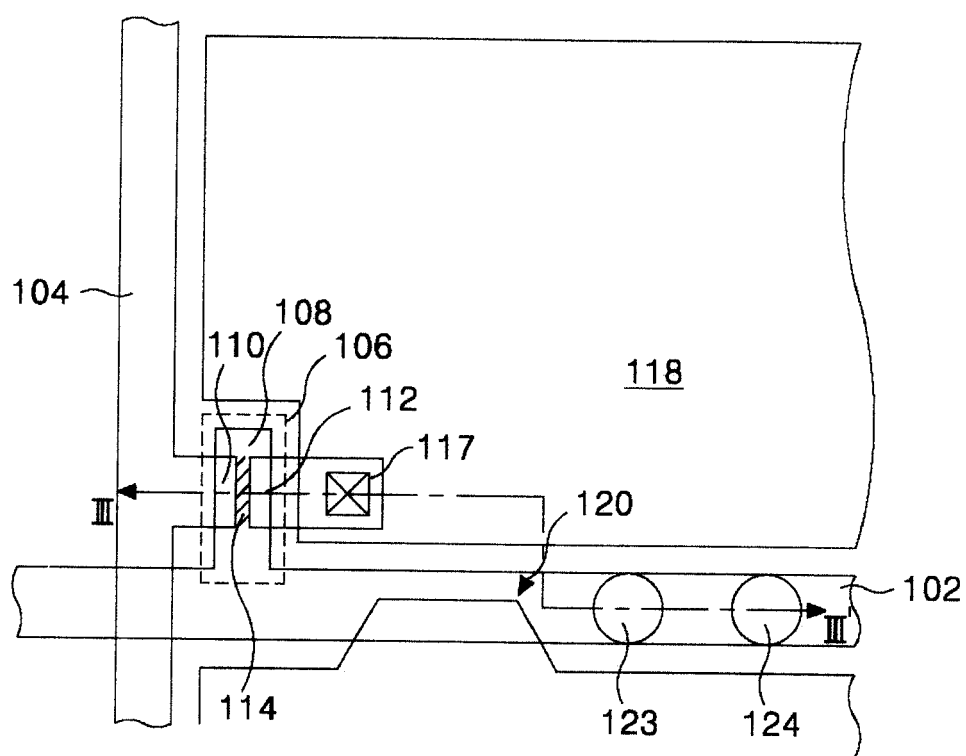


图 5



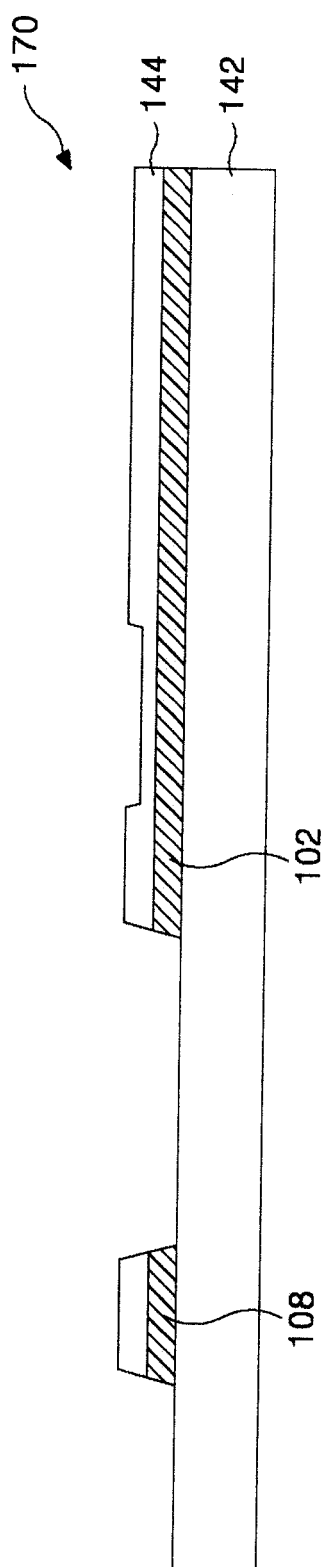


图 7A



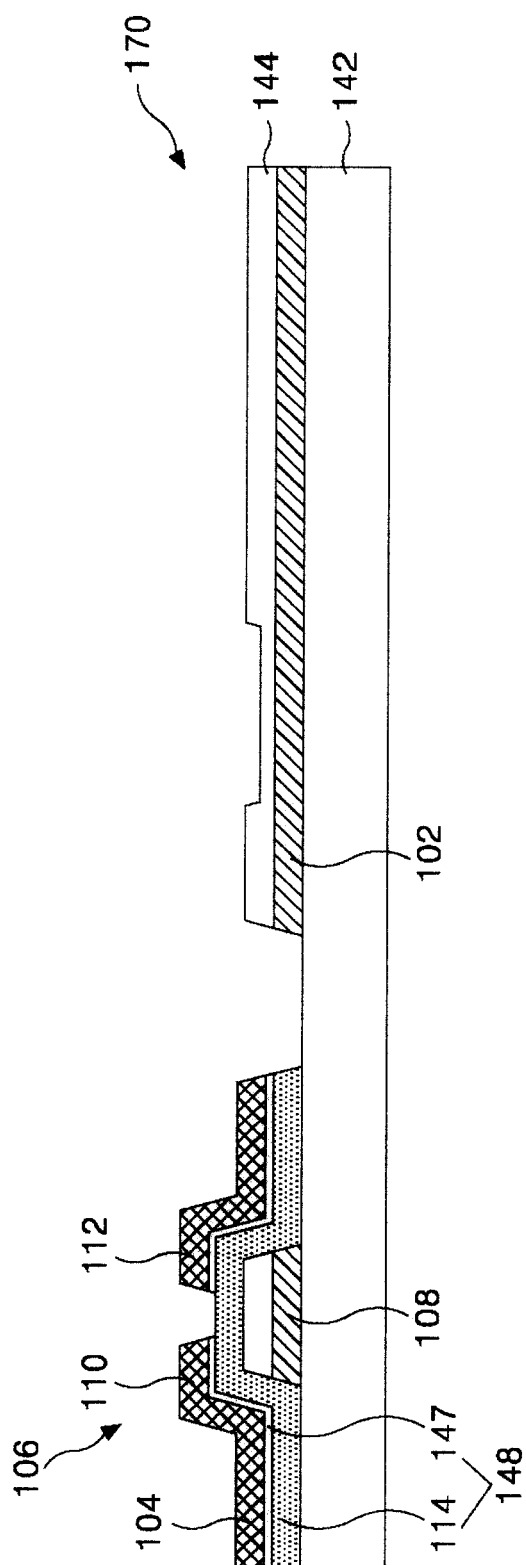


图 7B

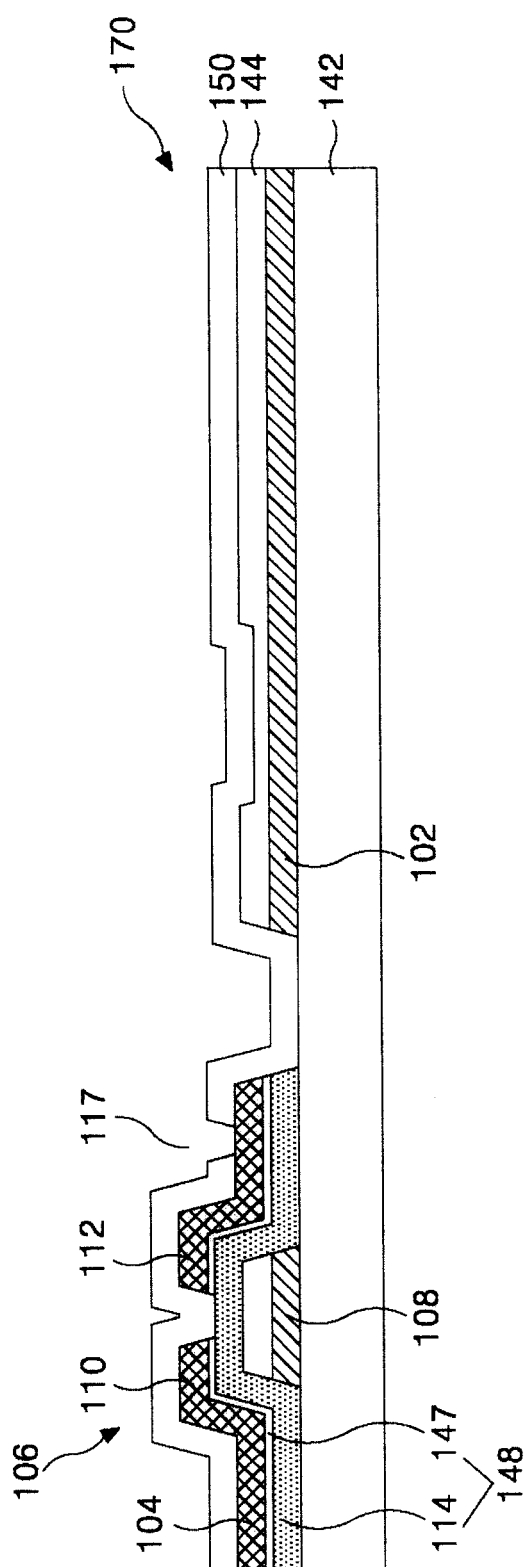


图 7C

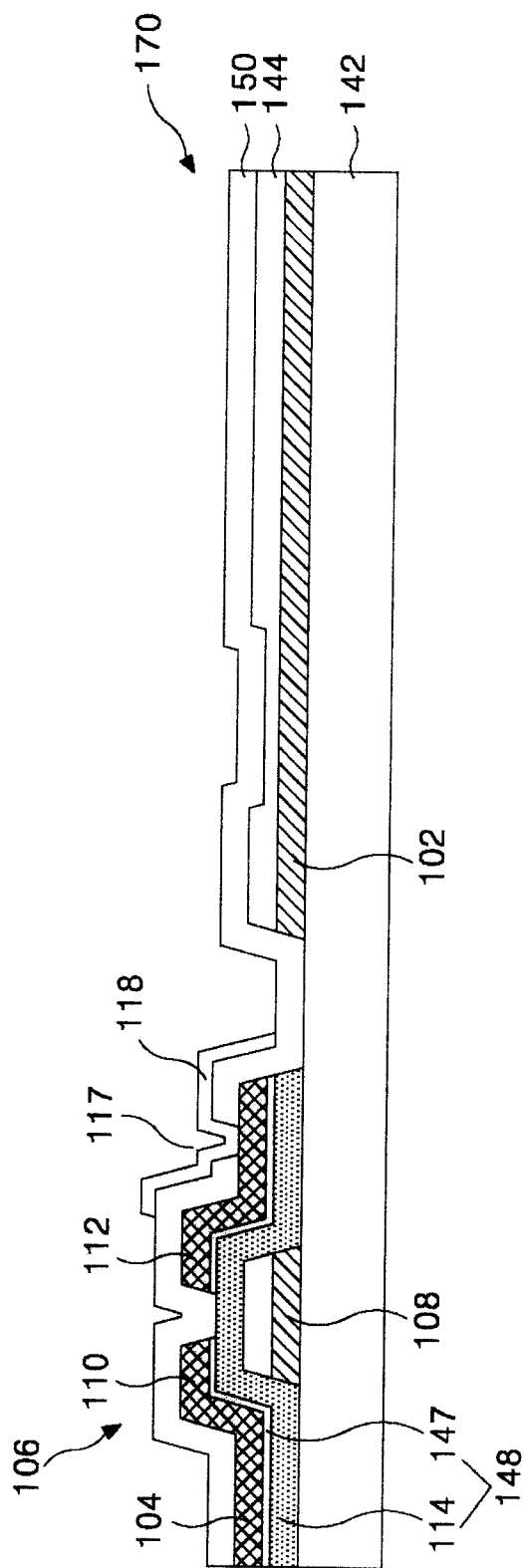


图 7D

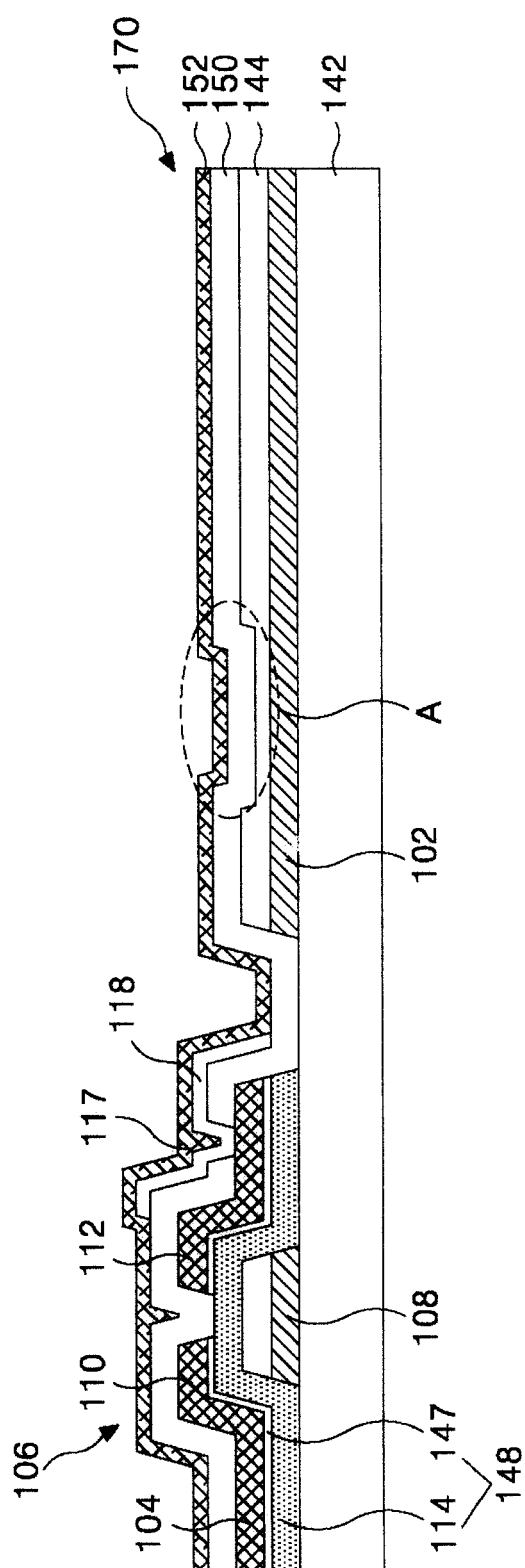


图 7E

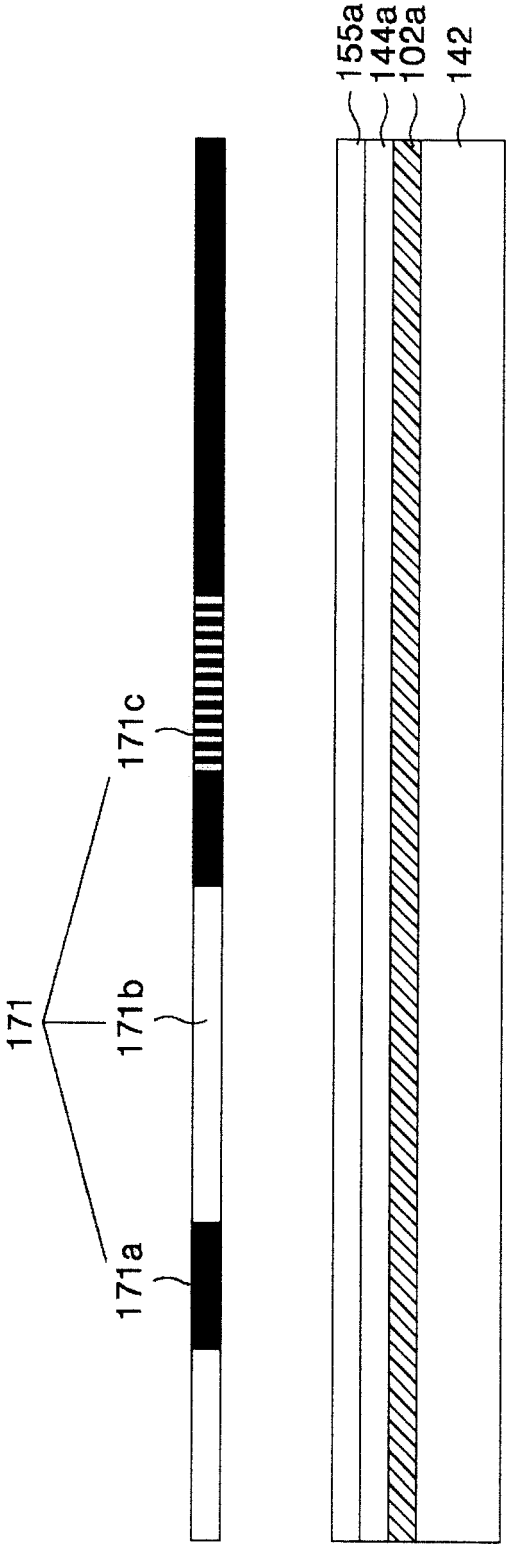


图 8A

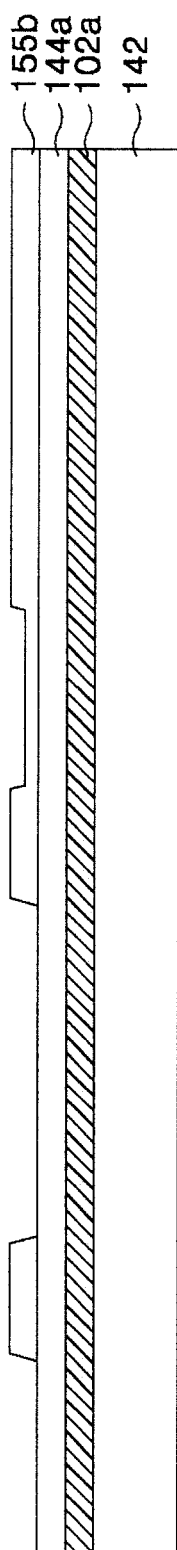


图 8B

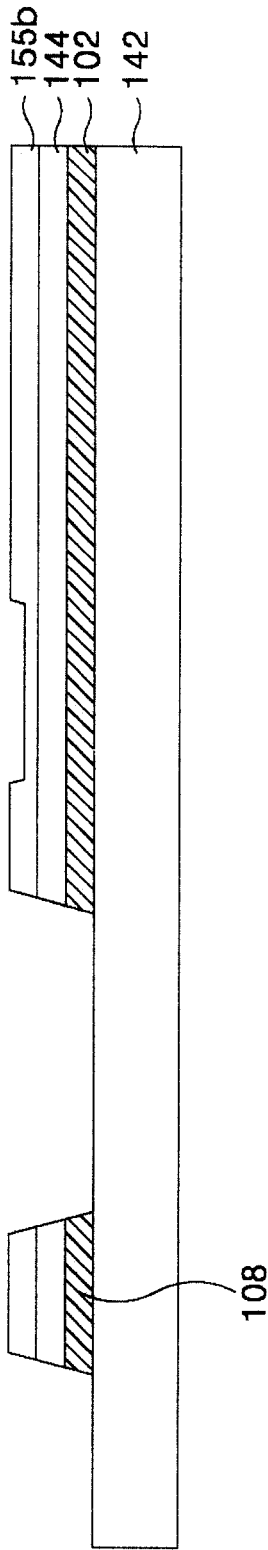


图 8C

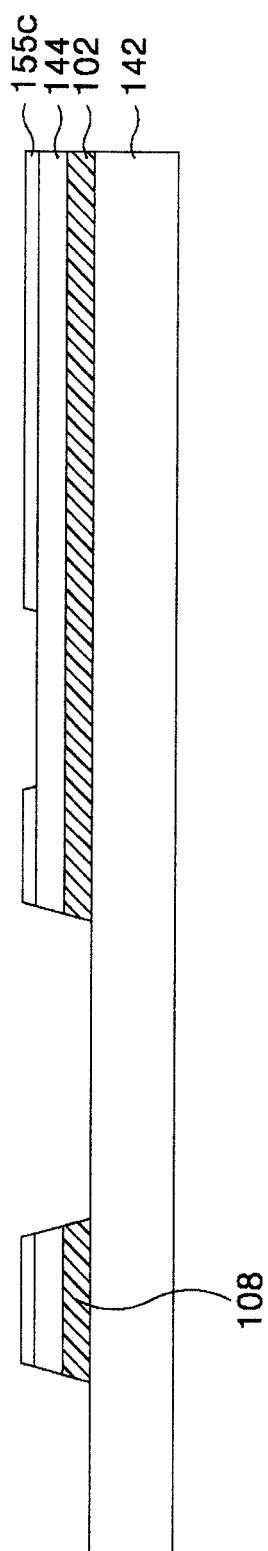


图 8D



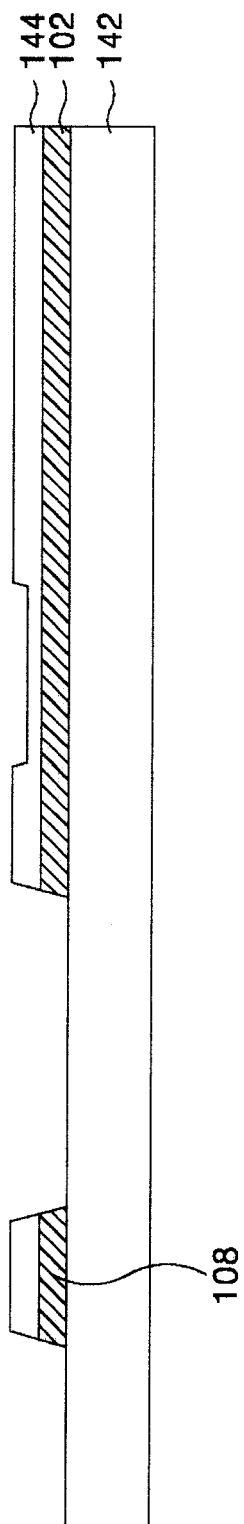


图 8E



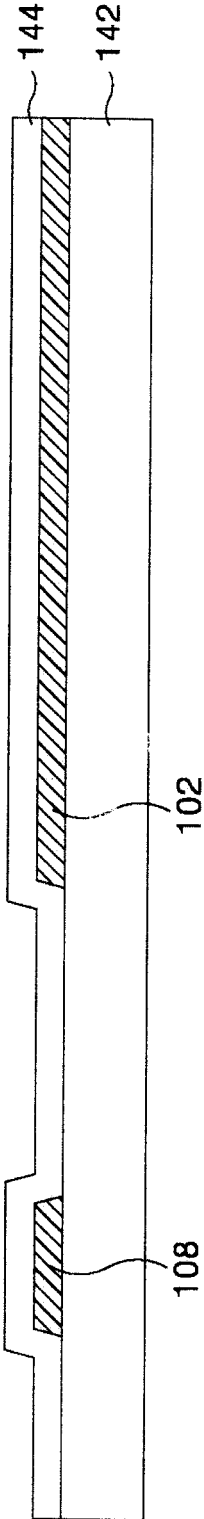


图 10A

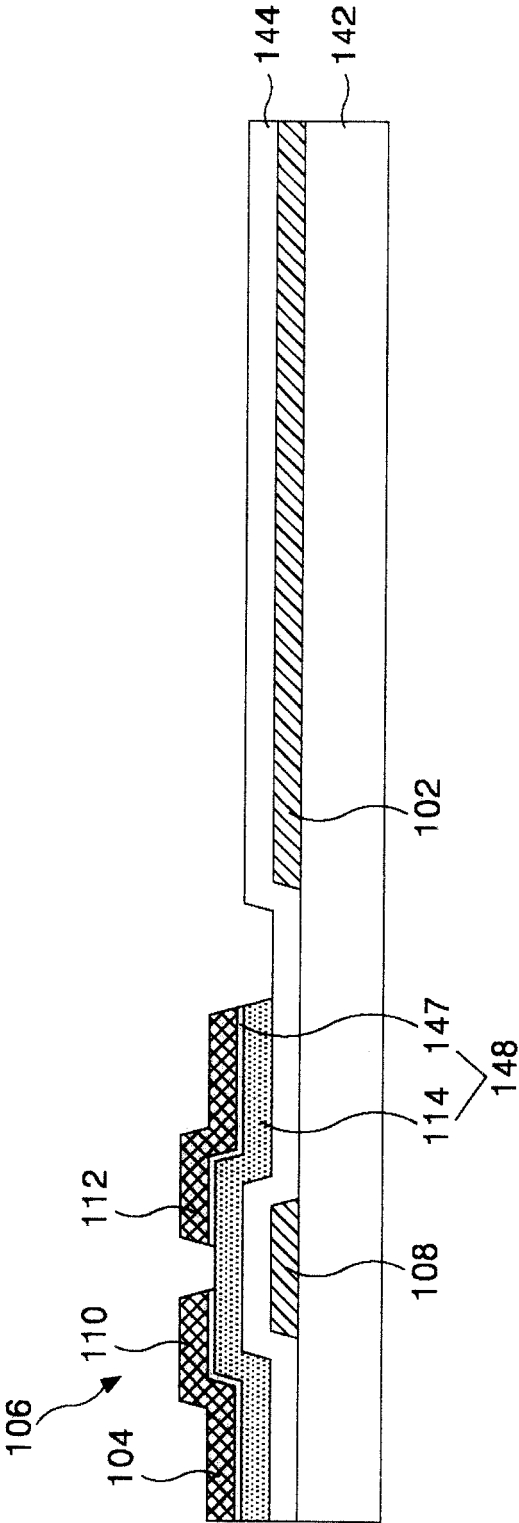


图 10B

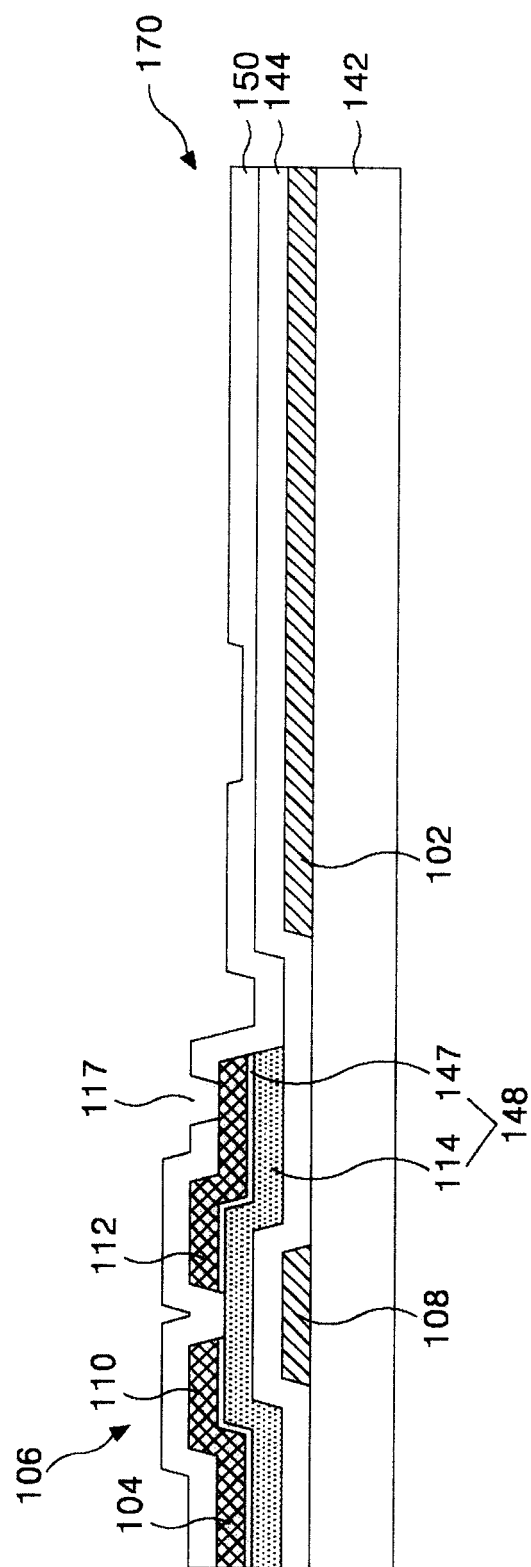
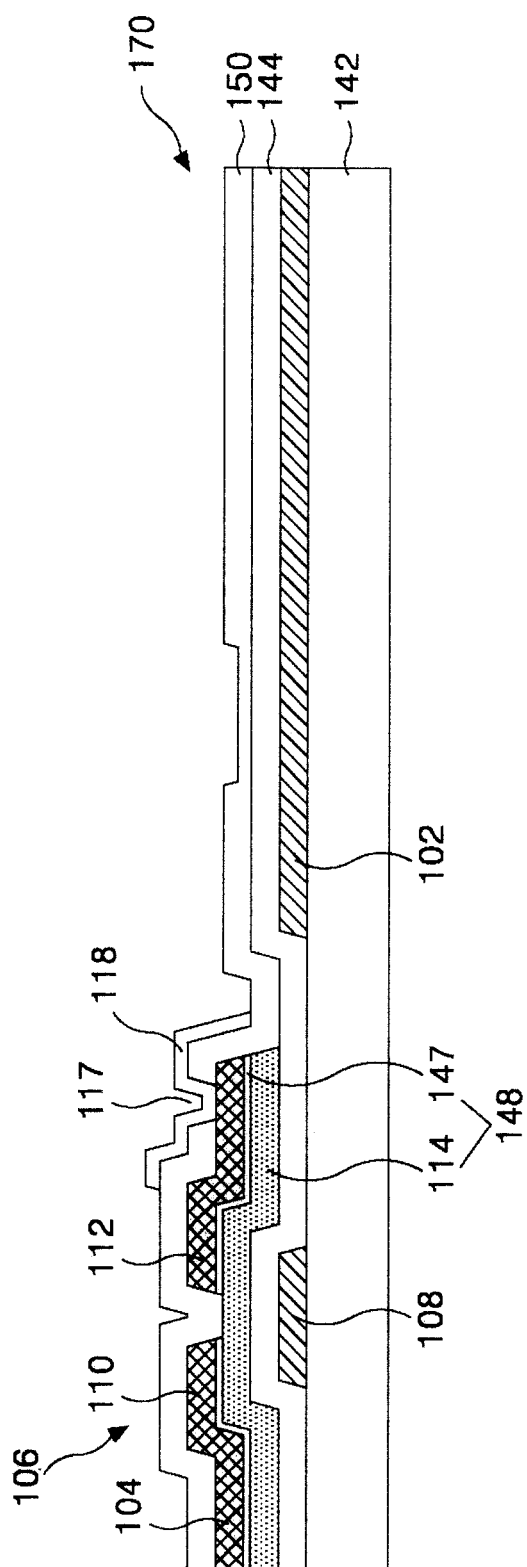


图 10C



10D

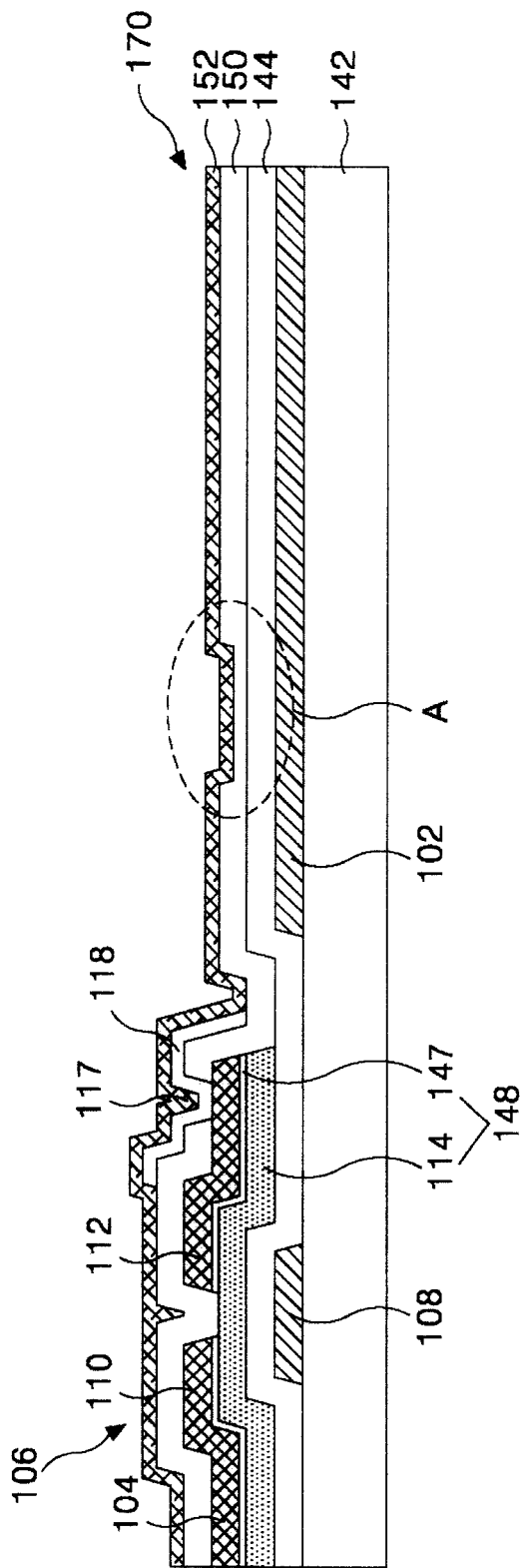


图 10E

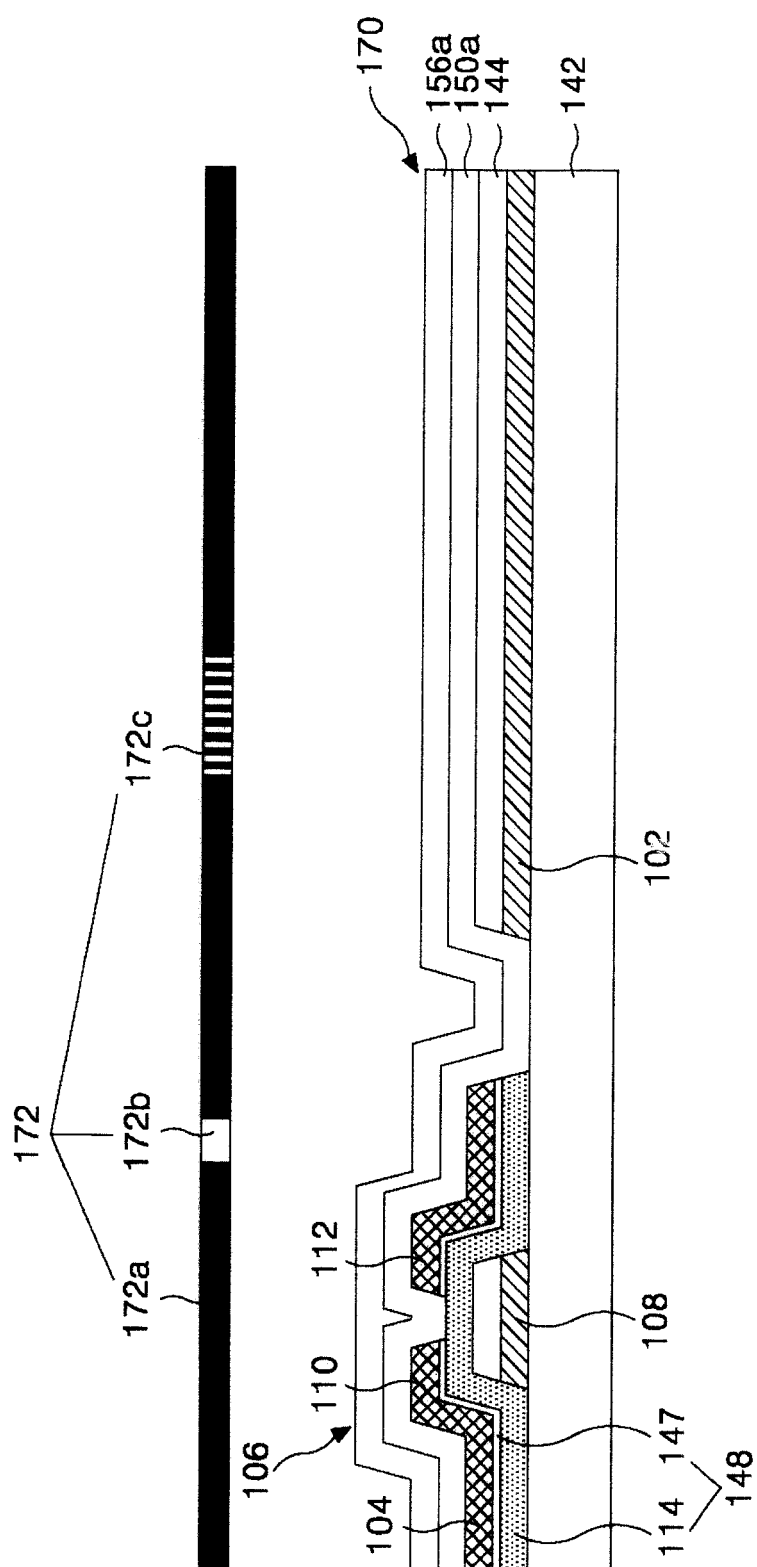


图 11A



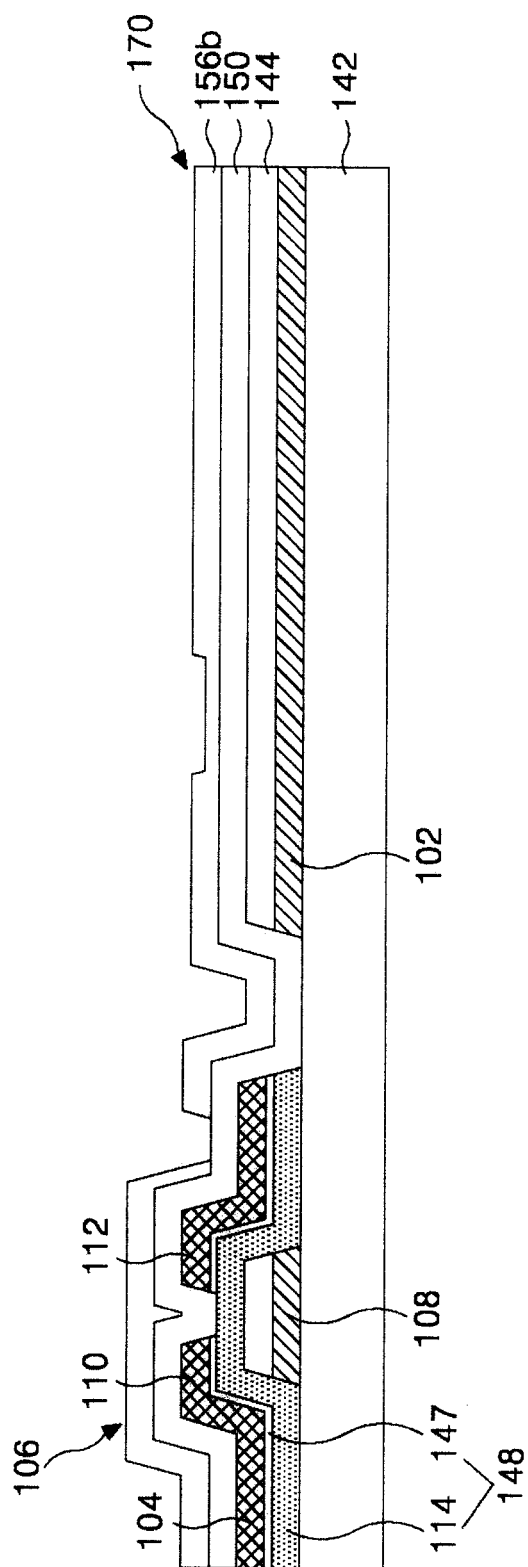


图 11B

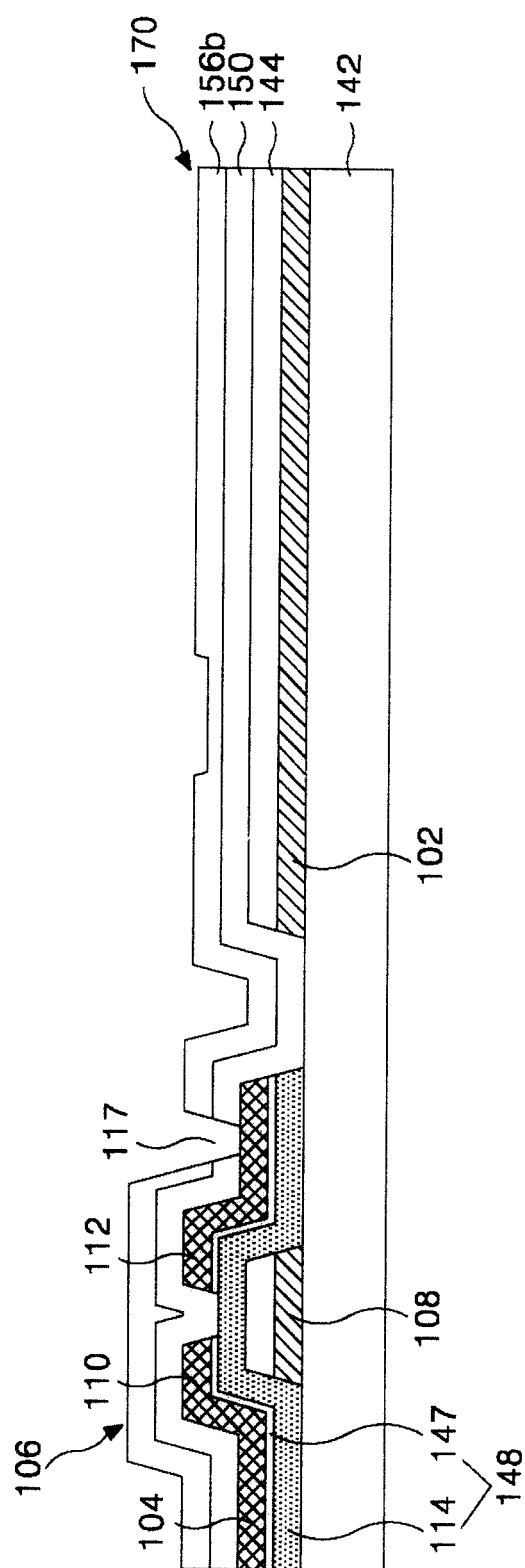


图 11C

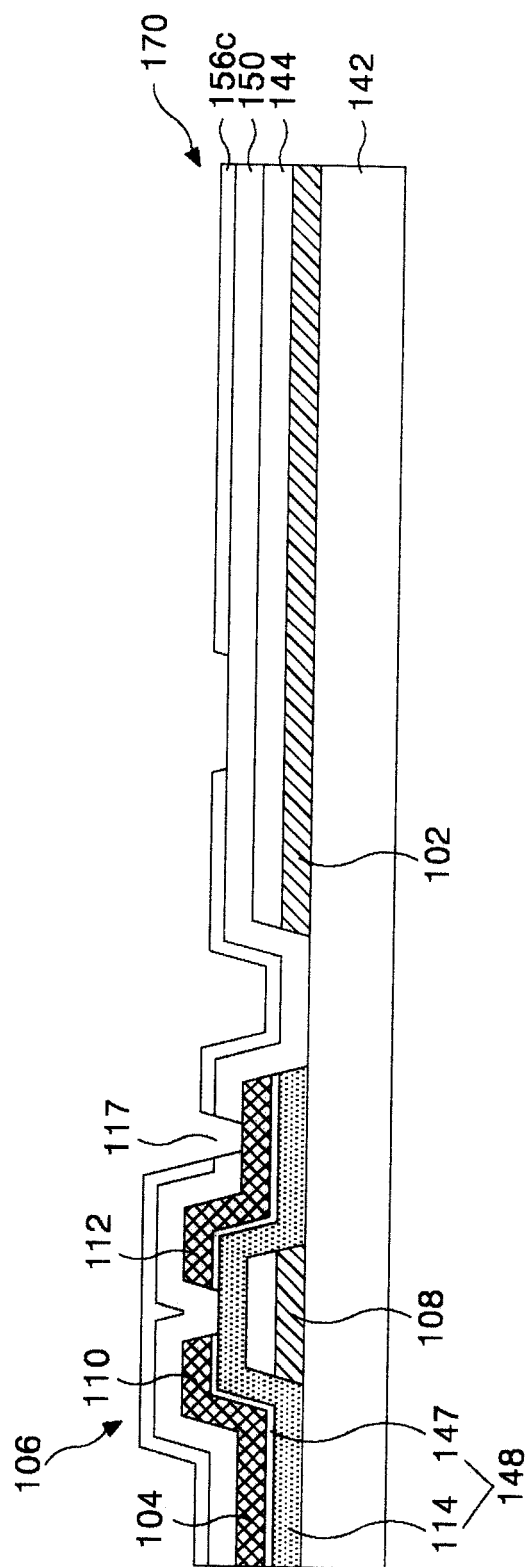


图 11D

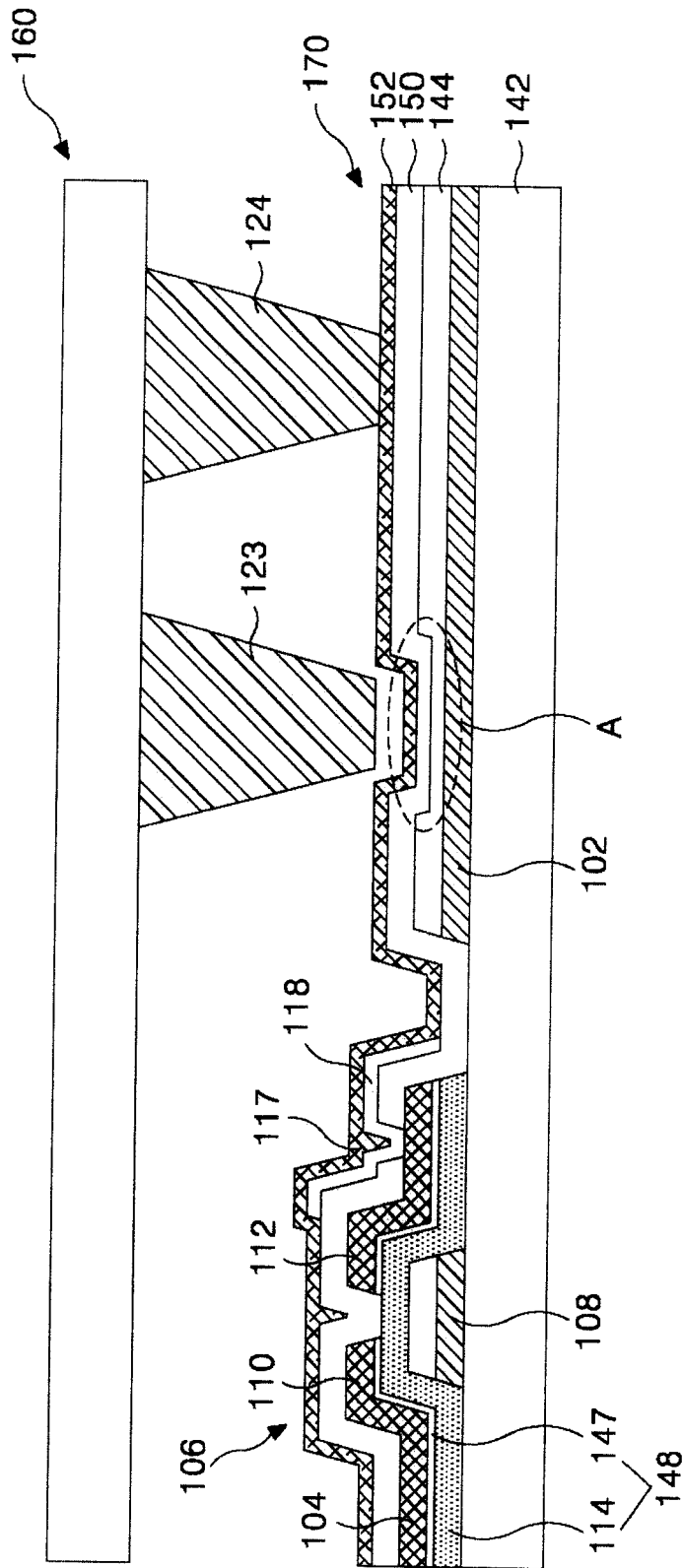


图 12

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	<a href="#">CN100435009C</a>	公开(公告)日	2008-11-19
申请号	CN200610087177.5	申请日	2006-06-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	郭东宁 金炫兑		
发明人	郭东宁 金炫兑		
IPC分类号	G02F1/136 G02F1/1335 G02F1/133 H01L27/00 H01L21/00 G03F7/20		
CPC分类号	G02F1/133371 G02F2001/133519 G02F2201/50 G02F1/13392		
代理人(译)	徐金国		
审查员(译)	郑振		
优先权	1020050057986 2005-06-30 KR		
其他公开文献	CN1892382A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本发明提供了一种液晶显示面板及其制造方法，其能够提高盒间隙保持的可靠性并且防止孔径比降低。在该液晶显示面板中，滤色片阵列基板上设有主柱状衬垫料和次柱状衬垫料。薄膜晶体管阵列基板与主柱状衬垫料接触并与滤色片阵列基板相对设置，其中所述薄膜晶体管阵列基板设有彼此交叉的栅线 and 数据线，其中栅线和数据线之间具有栅绝缘膜。其中薄膜晶体管阵列基板包括，在与次柱状衬垫料重叠的区域中形成的凹部，其中次柱状衬垫料设置在与栅线和数据线中任意之一重叠的区域上。

