(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 113363264 A
(43)申请公布日 2021.09.07

(21)申请号 202010148099.5

(22)申请日 2020.03.05

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 卢鑫泓 曹占锋 王珂 王久石 朱小研

(74)专利代理机构 北京志霖恒远知识产权代理事务所(普通合伙) 11435
代理人 郭栋梁

(51)Int.Cl.
H01L 27/12(2006.01)
H01L 27/15(2006.01)
G09F 9/33(2006.01)

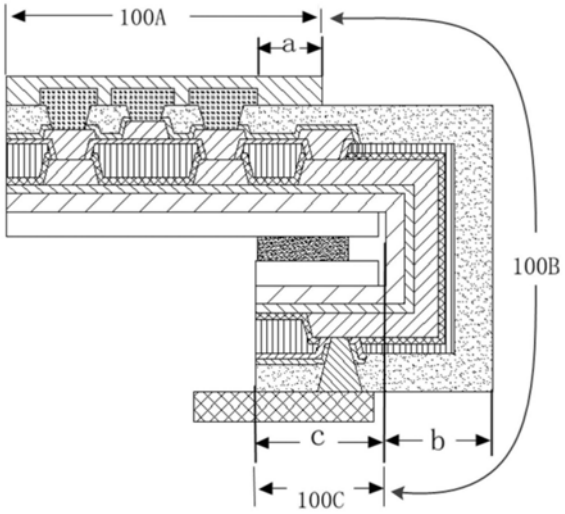
权利要求书2页 说明书10页 附图7页

(54)发明名称

一种阵列基板及其制备方法和显示装置

(57)摘要

本申请公开了一种阵列基板及其制备方法和显示装置，所述阵列基板划分为发光单元区、绑定区和连接在发光单元区和绑定区之间的弯折区；所述阵列基板包括衬底基板、有机材料层、金属中间层；所述金属中间层位于所述有机材料层远离所述衬底基板的一侧；其中，所述发光单元区被配置为设置发光单元，所述绑定区用于与控制电路绑定，第一保护层，位于所述金属中间层和所述有机材料层之间；第二保护层，位于所述金属中间层远离所述衬底基板的一侧；树脂绝缘层，位于所述第二保护层远离金属中间层一侧；所述衬底基板位于所述弯折区的部分被去除。采用本申请的方案能简单方便实现弯折基板的制备，相比现有方案的难度大大降低。



CN 113363264 A

1.一种阵列基板，所述阵列基板被划分为发光单元区、绑定区和连接在发光单元区和绑定区之间的弯折区；所述阵列基板包括衬底基板、有机材料层、金属中间层；所述金属中间层位于所述有机材料层远离所述衬底基板的一侧；

其中，所述发光单元区被配置为设置发光单元，所述绑定区用于与控制电路绑定，其特征在于：

第一保护层，位于所述金属中间层和所述有机材料层之间；第二保护层，位于所述金属中间层远离所述衬底基板的一侧；

树脂绝缘层，位于所述第二保护层远离金属中间层一侧；

其中，所述衬底基板位于所述弯折区的部分被去除。

2.根据权利要求1所述的阵列基板，其特征在于：所述衬底基板的材料为刚性材料。

3.根据权利要求1所述的阵列基板，其特征在于：所述发光单元区包括薄膜晶体管，所述金属中间层包括，

所述薄膜晶体管的栅极或源漏极，以及与所述栅极同层的且至少位于所述弯折区的第一电学结构和与所述源漏极同层的且至少位于所述弯折区的第二电学结构中的至少一者。

4.根据权利要求3所述的阵列基板，其特征在于：所述金属中间层包括所述薄膜晶体管的栅极和所述第一电学结构位于所述弯折区的部分；所述第一保护层包括缓冲层，所述第二保护层包括第一钝化层；所述薄膜晶体管的栅极和所述第一电学结构位于所述弯折区的部分设置在所述缓冲层和第一钝化层之间，在第一钝化层上设置有第一树脂层；在发光单元区的所述第一树脂层上依次设置有第二钝化层、所述薄膜晶体管的源漏极、第三钝化层和第二树脂层；在弯折区的所述第一树脂层上设置有第二树脂层；所述树脂绝缘层是所述第二树脂层或所述第一树脂层与所述第二树脂层的组合。

5.根据权利要求3所述的阵列基板，其特征在于：所述金属中间层包括所述薄膜晶体管的源漏极和所述第二电学结构位于所述弯折区的部分；所述第一保护层包括第二钝化层，所述第二保护层包括第三钝化层；

所述薄膜晶体管的栅极位于所述缓冲层和第一钝化层之间，在所述第一钝化层上依次设置有第一树脂层、所述第二钝化层；在弯折区的所述有机材料层上设置所述第二钝化层；

在所述第二钝化层上设置有所述薄膜晶体管的源漏极和第二电学结构；

在所述薄膜晶体管的源漏极和所述第二电学结构位于所述弯折区的部分上设置有所述第三钝化层和第二树脂层，所述树脂绝缘层是所述第二树脂层。

6.根据权利要求5所述的阵列基板，其特征在于：所述第二钝化层和所述有机材料层之间还设置有所述缓冲层和所述第一树脂层，其中，所述缓冲层靠近有机材料层设置，所述第一树脂层靠近所述第二钝化层设置。

7.根据权利要求1-6任一项所述的阵列基板，其特征在于：所述金属中间层一侧的各层在垂直于所述衬底基板所在平面的方向上的厚度和与另一侧各层在垂直于所述衬底基板所在平面的方向上的厚度的差值在30％以内。

8.根据权利要求1-6任一项所述的阵列基板，其特征在于：还具有固定胶，用于将分别位于所述发光单元区和所述绑定区的衬底基板粘结固定。

9.一种阵列基板的制备方法，所述阵列基板被划分为发光单元区、绑定区和连接在发光单元区和绑定区之间的弯折区；其中，所述发光单元区被配置为设置发光单元，所述绑定

区用于与控制电路绑定;所述制备方法包括:

提供衬底基板;

形成有机材料层、金属中间层;所述金属中间层位于所述有机材料层远离所述衬底基板的一侧;

其特征在于:

形成第一保护层,位于所述金属中间层和所述有机材料层之间;形成第二保护层,位于所述金属中间层远离所述衬底基板的一侧;

形成树脂绝缘层,位于所述第二保护层远离金属中间层一侧;

去除所述衬底基板位于所述弯折区的部分。

10.根据权利要求9所述的一种阵列基板的制备方法,其特征在于:所述发光单元区包括薄膜晶体管,其中形成所述金属中间层包括:

形成所述薄膜晶体管的栅极或源漏极;和/或,

形成与所述栅极同层设置的第一电学结构;和/或,与所述源漏极同层设置的第二电学结构。

11.根据权利要求9-10任一项所述的一种阵列基板的制备方法,其特征在于:还包括在发光单元区的所述衬底基板或绑定区的所述衬底基板的远离所述有机材料层一侧形成固定胶,并且弯折所述有机材料层,进而将所述发光单元区的衬底基板和所述绑定区的衬底基板粘结固定。

12.一种显示装置,其特征在于:其中包括了权利要求1-8任一项所述的阵列基板。

一种阵列基板及其制备方法和显示装置

技术领域

[0001] 本申请涉及显示技术领域，具体地，涉及一种阵列基板及其制备方法和显示装置。

背景技术

[0002] 为了适应显示器轻薄化的发展趋势，在LCD之后出现了微LED(包括Micro LED和Mini LED)技术。微LED技术的一大优势在于可以实现拼接，用一定数量的小尺寸基板来实现超大面板的显示。其中能将LED的尺寸微缩至100um以下，尺寸约为现有LED尺寸的1%，再通过巨量转移技术，将微米量级的Micro LED/Mini LED转移到驱动基板上，从而形成各种不同尺寸的Micro LED/Mini LED显示器。而且其中，Mini LED还可以作为LCD的背光，由于其可以做到微区域的亮度明暗控制，使LCD的对比度达到甚至超过OLED的水平。

[0003] 不过，如图1所示，在多个包括微LED的阵列基板拼接形成大尺寸显示器时，由于单个阵列基板具有边框，故在相邻基板之间必然存在拼接缝。为了更好的显示效果，需要将拼接缝尽量消除。

发明内容

[0004] 鉴于现有技术中微LED技术中阵列基板的上述缺陷或不足，本申请提供了一种阵列基板，所述阵列基板被划分为发光单元区、绑定区和连接在发光单元区和绑定区之间的弯折区；所述阵列基板包括衬底基板、有机材料层、金属中间层；所述金属中间层位于所述有机材料层远离所述衬底基板的一侧；

[0005] 其中，所述发光单元区被配置为设置发光单元，所述绑定区用于与控制电路绑定，其特征在于：

[0006] 第一保护层，位于所述金属中间层和所述有机材料层之间；第二保护层，位于所述金属中间层远离所述衬底基板的一侧；

[0007] 树脂绝缘层，位于所述第二保护层远离金属中间层一侧；

[0008] 其中，所述衬底基板位于所述弯折区的部分被去除。

[0009] 进一步地，所述衬底基板的材料为刚性材料。

[0010] 进一步地，所述发光单元区包括薄膜晶体管，所述金属中间层包括，

[0011] 所述薄膜晶体管的栅极或源漏极，以及与所述栅极同层的且至少位于所述弯折区的第一电学结构和与所述源漏极同层的且至少位于所述弯折区的第二电学结构中的至少一者。

[0012] 进一步地，所述金属中间层包括所述薄膜晶体管的栅极和所述第一电学结构位于所述弯折区的部分；所述第一保护层包括缓冲层，所述第二保护层包括第一钝化层；所述薄膜晶体管的栅极和所述第一电学结构位于所述弯折区的部分设置所述缓冲层和第一钝化层之间，在第一钝化层上设置有第一树脂层；在发光单元区的所述第一树脂层上依次设置有第二钝化层、所述薄膜晶体管的源漏极、第三钝化层和第二树脂层；在弯折区的所述第一树脂层上设置有第二树脂层；所述树脂绝缘层是所述第二树脂层或所述第一树脂层与所述

第二树脂层的组合。

[0013] 进一步地，所述金属中间层包括所述薄膜晶体管的源漏极和所述第二电学结构位于所述弯折区的部分；所述第一保护层包括所述第二钝化层，所述第二保护层包括所述第三钝化层；

[0014] 所述薄膜晶体管的栅极位于所述缓冲层和第一钝化层之间，在第一钝化层上依次设置有第一树脂层、第二钝化层；在弯折区的所述有机材料层上设置所述第二钝化层；

[0015] 在所述第二钝化层上设置有所述薄膜晶体管的源漏极和所述第二电学结构；

[0016] 在所述薄膜晶体管的源漏极和所述第二电学结构位于所述弯折区的部分上设置有第三钝化层和第二树脂层，所述树脂绝缘层是所述第二树脂层。

[0017] 进一步地，所述第二钝化层和有机材料层之间还设置有所述缓冲层和所述第一树脂层，其中，所述缓冲层靠近有机材料层设置，所述第一树脂层靠近所述第二钝化层设置。

[0018] 进一步地，所述金属中间层一侧的各层在垂直于所述衬底基板所在平面的方向上的厚度和与另一侧各层在垂直于所述衬底基板所在平面的方向上的厚度的差值在30％以内。

[0019] 进一步地，还具有固定胶，用于将分别位于所述发光单元区和所述绑定区的衬底基板粘结固定。

[0020] 本申请还提供一种阵列基板的制备方法，所述阵列基板被划分为发光单元区、绑定区和连接在发光单元区和绑定区之间的弯折区；其中，所述发光单元区被配置为设置发光单元，所述绑定区用于与控制电路绑定；所述制备方法包括：

[0021] 提供衬底基板；

[0022] 形成有机材料层、金属中间层；所述金属中间层位于所述有机材料层远离所述衬底基板的一侧；

[0023] 形成第一保护层，位于所述金属中间层和所述有机材料层之间；形成第二保护层，位于所述金属中间层远离所述衬底基板的一侧；

[0024] 形成树脂绝缘层，位于所述第二保护层远离金属中间层一侧；

[0025] 去除所述衬底基板位于所述弯折区的部分。

[0026] 进一步地，所述发光单元区包括薄膜晶体管，其中形成所述金属中间层包括：

[0027] 形成所述薄膜晶体管的栅极或源漏极；和/或，

[0028] 形成与所述栅极同层设置的第一电学结构；和/或，与所述源漏极同层设置的第二电学结构。

[0029] 进一步地，还包括在发光单元区的所述衬底基板和/或绑定区的所述衬底基板的远离所述有机材料层一侧形成固定胶，并且弯折所述有机材料层，进而将所述发光单元区的衬底基板和所述绑定区的衬底基板粘结固定。

[0030] 进一步地，所述金属中间层包括所述薄膜晶体管的栅极和所述第一电学结构的位于弯折区的部分；所述第一保护层是缓冲层，所述第二保护层是第一钝化层；所述薄膜晶体管的栅极和所述第一电学结构位于所述缓冲层和第一钝化层之间，在第一钝化层上设置有第一树脂层；在发光单元区的所述第一树脂层上依次设置有第二钝化层、所述薄膜晶体管的源漏极、第三钝化层和第二树脂层；在弯折区的所述第一树脂层上设置有第二树脂层；所述树脂绝缘层是所述第二树脂层或所述第一树脂层与所述第二树脂层的组合。

[0031] 进一步地,形成所述金属中间层包括形成所述薄膜晶体管的源漏极和所述第二电学结构,具体包括:

[0032] 所述发光单元区的在有机材料层上形成缓冲层;

[0033] 在缓冲层上形成所述薄膜晶体管的栅极;

[0034] 在所述薄膜晶体管的栅极上形成第一钝化层和第一树脂层;

[0035] 在发光单元区的第一树脂层和弯折区的缓冲层上形成第二钝化层;

[0036] 在第二钝化层上形成所述薄膜晶体管的源漏极和所述第二电学结构;

[0037] 在所述薄膜晶体管的源漏极和所述第二电学结构上形成第三钝化层和第二树脂层;

[0038] 其中,所述第一保护层是第二钝化层,所述第二保护层是第三钝化层;所述树脂绝缘层是所述第二树脂层。

[0039] 进一步地,所述方法还包括在弯折区形成第二钝化层之前,在有机材料层上依次形成有所述缓冲层和所述第一树脂层。

[0040] 本申请还提供一种显示装置,其中包括了上述任一项所述的阵列基板。

[0041] 采用本申请的方案,以与栅极或者源漏极同层的第一电学结构和第二电学结构作为弯折区中间层的方式,能简单方便实现弯折基板的制备,相比现有方案的难度大大降低。并且通过金属层两侧的有机材料层和树脂层等厚度接近的方式,延长产品的使用寿命。

[0042] 采用本申请方案弯折边框能达到90um以内,相比现有的side wiring方案、TPV方案和侧壁沉积方案的难度大大降低,同时大大提升了良品率。

附图说明

[0043] 通过阅读参照以下附图所作的对非限制性实施例所作的详细描述,本申请的其它特征、目的和优点将会变得更明显:

[0044] 图1为阵列基板拼接示意图;

[0045] 图2为本申请一些实施例中阵列基板部分结构示意图;

[0046] 图3-1为本申请一些实施例中衬底基板上形成PI层工序;

[0047] 图3-2为本申请一些实施例中缓冲层、栅极和第一电学结构形成工序;

[0048] 图3-3为本申请一些实施例中形成第一钝化层和第一树脂层工序;

[0049] 图3-4为本申请一些实施例中形成第二钝化层工序;

[0050] 图3-5为本申请一些实施例中形成源漏极工序;

[0051] 图3-6为本申请一些实施例中形成第三钝化层工序;

[0052] 图3-7为本申请一些实施例中形成第二数值层及蚀刻第三钝化层工序;

[0053] 图3-8为本申请一些实施例中发光单元绑定工序;

[0054] 图3-9为本申请一些实施例中FPC绑定工序;

[0055] 图3-10为本申请一些实施例中弯折区衬底基板去除工序;

[0056] 图3-11为图3-10工序时基板的俯视图;

[0057] 图3-12为本申请一些实施例中背面固定胶涂覆工序;

[0058] 图3-13为本申请一些实施例中弯折工序;

[0059] 图3-14为本申请一些实施例中拼接工序;

[0060] 图4为本申请一些实施例中阵列基板弯折后背面示意图；

[0061] 图5为本申请一些实施例中阵列基板弯折区结构示意图；

[0062] 图6为本申请另一些实施例中阵列基板部分结构示意图；

[0063] 图7为本申请另一些实施例中阵列基板弯折区结构示意图；

[0064] 图8为本申请另一些实施例中阵列基板另一方案弯折区结构示意图。

[0065] 图中：100阵列基板；100A发光单元区；100B弯折区；100C绑定区；101衬底基板；102有机材料层；103缓冲层；104栅极；104’第一电学结构；105第一钝化层；106第一树脂层；107第二钝化层；108源漏极；108’第二电学结构；109第三钝化层；110第二树脂层；111发光单元；112硅胶；113FPC(柔性电路板)；114FPC连接胶；115固定胶；GL栅极线；DL数据线；DR dummy区(虚区)。

具体实施方式

[0066] 下面结合附图和实施例对本申请作进一步的详细说明。可以理解的是，此处所描述的具体实施例仅仅用于解释相关发明，而非对该发明的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与发明相关的部分。

[0067] 本申请中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的部分。“包括”或者“包含”等类似的词语意指在该词前的要素涵盖在该词后列举的要素，并不排除也涵盖其他要素的可能。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地改变。

[0068] 如图2-8所示，本申请的阵列基板包括发光单元区100A、绑定区100C和连接在发光单元区100A和绑定区100C之间的弯折区100B。

[0069] 其中，所述阵列基板用于显示基板时，发光单元区100A为有效发光单元区AA。用于背光基板时，发光单元区100A为背光源区。

[0070] 其中，所述发光单元区100A被配置为设置发光单元，所述绑定区用于与控制电路绑定。

[0071] 所述阵列基板包括衬底基板101、有机材料层102、金属中间层，其中所述金属中间层位于所述有机材料层102远离所述衬底基板101的一侧；

[0072] 所述阵列基板还包括，第一保护层，位于所述金属中间层和所述有机材料层102之间；第二保护层，位于所述金属中间层远离所述衬底基板101的一侧；以及树脂绝缘层，位于所述第二保护层远离金属中间层一侧；

[0073] 其中，所述衬底基板位于所述弯折区的部分被去除。

[0074] 采用这样的结构，弯折区的结构更加合理，弯折应力较小，提高了产品的寿命。

[0075] 其中，优选地，所述衬底基板为刚性材料，具体可以为石英，玻璃，二氧化硅，硅，塑料，聚甲基丙烯酸甲酯等材质中的一种。

[0076] 其中，所述有机材料层102材料优选为聚酰亚胺(PI)。

[0077] 所述发光单元区100A包括薄膜晶体管，所述金属中间层包括所述薄膜晶体管的栅极或源漏极，以及设置在弯折区100B的与所述栅极同层的且至少位于所述弯折区的第一电学结构104’和与所述源漏极同层的且至少位于所述弯折区的第二电学结构108’中的至少

一者。

[0078] 其中，所述第一保护层可以是缓冲层103、或者第二钝化层107。所述第二保护层可以是第一钝化层105或第三钝化层109。

[0079] 在一个方案中，如图2和3-10所示，所述金属中间层包括所述栅极以及所述第一电学结构104’位于弯折区100B的部分，所述第一保护层是缓冲层103，所述第二保护层是第一钝化层105，其中，所述薄膜晶体管的栅极104和第一电学结构104’位于弯折区100B的部分设置在所述缓冲层103和第一钝化层105之间，在第一钝化层105上依次设置有第一树脂层106；在发光单元区100A的所述第一树脂层106上依次设置有第二钝化层107、所述薄膜晶体管的源漏极108、第三钝化层109和第二树脂层110，在弯折区100B的所述第一树脂层106上设置有第二树脂层110；所述树脂绝缘层是所述第二树脂层或第一树脂层与第二树脂层的组合。其中，第一电学结构104’的位于非弯折区的部分也可与第一电学结构104’位于弯折区部分在同一次成膜工艺或者不同次构图工艺中中形成。

[0080] 在另一个方案中，如图6所示，所述金属中间层包括所述源漏极以及所述第二电学结构108’位于弯折区100B的部分，所述第一保护层是第二钝化层107，所述第二保护层是第三钝化层109，其中，在发光单元区100A，所述薄膜晶体管的栅极104位于所述缓冲层103和第一钝化层105之间，在第一钝化层105上依次设置有第一树脂层106、第二钝化层107；在弯折区100B，所述第二钝化层107形成在有机材料层102上。在所述第二钝化层107上形成所述薄膜晶体管的源漏极108和第二电学结构108’位于弯折区100B的部分、第三钝化层109和第二树脂层110，所述树脂绝缘层是所述与第二树脂层110。优选地，在弯折区的第二钝化层107和有机材料层102之间还设置有所述缓冲层103和所述第一树脂层106，其中，缓冲层103靠近有机材料层102设置，第一树脂层106靠近第二钝化层107设置。其中，第二电学结构108’位于非弯折区的部分也可与第二电学结构108’位于弯折区部分在同一次成膜工艺或者不同次构图工艺中形成。

[0081] 采用上述方案，弯折区100B的第一电学结构104’、第二电学结构108’分别与发光单元区100A所述栅极104和源漏极108同层布置，并分别在同一工序中完成，不需要额外增加制备工序，降低了成本提高了效率。

[0082] 其中所述第一电学结构104’可以包括位于发光单元区的栅极线GL，电源线，电容电极以及位于弯折区和绑定区的扇出走线中的一者或者多者等。

[0083] 其中，第二电学结构108’可以包括位于发光单元区的数据线DL，电源线，电容电极以及位于弯折区和绑定区的扇出走线中的一者或者多者。

[0084] 其中位于弯折区的第一电学结构104’和第二电学结构108’，例如扇出走线，用于将发光单元区的电学结构与绑定区的引脚端子进行电连接。

[0085] 其中，所述金属中间层一侧的各层在垂直于所述衬底基板101所在平面的方向上的厚度和与另一侧各层在垂直于所述衬底基板101所在平面的方向上的厚度的差值相接近，例如，两侧各层的差值在30％以内。例如，下侧各层厚度为3微米，上侧各层的厚度在2-4微米之间。采用两侧厚度接近的方式，可以很好地消除弯折应力，延长产品的使用寿命。

[0086] 其中，在第二钝化层107上设置有排气孔，其在制备过程中用于排出第一树脂层106内的气体，避免第一树脂层106形成气泡以及厚度不均。在另一方案中，在第二钝化层107和第三钝化层104与上设置有排气孔，且在第三钝化层109与第二钝化层107交叠的位

置，所述第三钝化层109上的孔与第二钝化层107的孔对其布置。由于树脂层形成后在后续膜层制备过程中树脂层中会产生气体，因此，通过在钝化层上设置排气孔，可以排出第一树脂层106内的气体。

[0087] 优选地，所述排气孔的直径在5-15微米，优选为10微米，排气孔的数量根据第二钝化层107与第一树脂层106的接触面积确定。

[0088] 其中，绑定区100C结构与发光单元区100A类似，其中可以没有与源漏极108同层的电学结构，通过FPC连接胶114使得控制电路与第一电学结构104’电连接。其中，控制电路包括相互连接的FPC113(柔性电路板)和PCB(电路板)或者相互连接的FPC113(柔性电路板)和IC(集成电路)或者覆晶薄膜(COF)中的一种或者多种。如图4所示，所述控制电路包括FPC和COF。可以理解的是，PCB、FPC及COF等连接方式和布局为本领域熟知技术，这里不再赘述。而FPC连接胶为导电胶，例如异方性导电胶(ACF)等。

[0089] 优选地，所述有机材料层102厚度优选为3-10微米。所述缓冲层103材料优选为氮氧化硅SiON或氮化硅SiN，所述缓冲层103的厚度优选为0.05-0.35微米，更优选为0.1-0.2微米。

[0090] 其中，所述栅极104、源漏极108、第一电学结构104’和第二电学结构108’的材料优选为铜。更优选地在铜两侧还设置有合金，例如钼镍钛合金。其中，所述栅极104、源漏极108、第一电学结构104’、第二电学结构108’优选为两层或更多层铜叠加的结构，这样的结构金属内部的应力较小。其中，每层均是铜两侧有合金的结构，且每层的厚度为0.5-10um，优选为0.7微米。

[0091] 所述第一钝化层105、第二钝化层107、第三钝化层109的材料为能够良好隔离水氧的材料，优选为氮化硅SiN、氮氧化硅等，厚度均优选为0.05-0.35微米，更优选为0.1-0.2微米。

[0092] 所述第一树脂层106的厚度为0.8-2.5微米，优选为2微米。第二树脂层110的厚度优选为2-6微米。

[0093] 本申请还提供一种上面所述的阵列基板的制备方法，所述阵列基板被划分为发光单元区100A、绑定区100C和连接在发光单元区100A和绑定区100C之间的弯折区100B；其中，所述发光单元区100A被配置为设置发光单元，所述绑定区100C用于与控制电路绑定；所述制备方法包括如下步骤，

[0094] 提供衬底基板101；

[0095] 形成有机材料层102、金属中间层；所述金属中间层位于所述有机材料层102远离所述衬底基板101的一侧；

[0096] 形成第一保护层，位于所述金属中间层和所述有机材料层102之间；

[0097] 形成第二保护层，位于所述金属中间层远离所述衬底基板101的一侧；形成树脂层，位于所述第二保护层远离金属中间层一侧；

[0098] 其中去除所述衬底基板101位于所述弯折区100B的部分。

[0099] 其中，优选地，所述衬底基板的材料为刚性材料，具体可以为石英，玻璃，二氧化硅，硅，塑料，聚甲基丙烯酸甲酯等材质中的一种。

[0100] 所述有机材料层102材料优选为聚酰亚胺(PI)。

[0101] 优选地，所述发光单元区包括薄膜晶体管，其中形成所述金属中间层的步骤包括：

形成所述薄膜晶体管的栅极104或源漏极108，和在弯折区100B形成与所述栅极104同层设置的第一电学结构104’或者与所述源漏极108同层设置的第二电学结构108’

[0102] 在一个方案中，形成所述金属中间层包括形成所述薄膜晶体管的栅极104和形成所述第一电学结构104’；具体包括

[0103] 在有机材料层102上形成缓冲层103；

[0104] 在所述缓冲层103上形成所述薄膜晶体管的栅极104和第一电学结构104’；

[0105] 在所述薄膜晶体管的栅极104和第一电学结构上104’形成第一钝化层105和第一树脂层106；

[0106] 在发光单元区100A的第一树脂层106上形成第二钝化层107、所述薄膜晶体管的源漏极108和第三钝化层109；

[0107] 在发光单元区100A的第三钝化层109和弯折区100B的第一树脂层106上形成第二树脂层110；

[0108] 其中，所述第一保护层是所述缓冲层103，所述第二保护层是所述第一钝化层105；所述树脂绝缘层是所述树脂绝缘层是所述第二树脂层110或所述第一树脂层106与所述第二树脂层110的组合。

[0109] 可选地，还可以将所述弯折区100B的第一树脂层106去除。所述去除方法优选为采用掩膜、蚀刻去除。

[0110] 在另一方案中，形成所述金属中间层包括形成所述薄膜晶体管的源漏极108和形成所述第二电学结构108’，具体包括：

[0111] 在所述发光单元区的有机材料层102上形成缓冲层103；

[0112] 在缓冲层103上形成所述薄膜晶体管的栅极104；第一钝化层105和第一树脂层106；

[0113] 在发光单元区100A的第一树脂层106和弯折区100B的缓冲层103上形成第二钝化层107；

[0114] 在第二钝化层107上形成所述薄膜晶体管的源漏极108和所述第二电学结构108’；

[0115] 在所述薄膜晶体管的源漏极108和所述第二电学结构108’上形成第三钝化层109和第二树脂层110；

[0116] 其中，所述第一保护层是第二钝化层107，所述第二保护层是第三钝化层109，所述树脂绝缘层是所述第二树脂层110。

[0117] 优选地，所述方法还包括在弯折区100B的有机材料层102上形成第二钝化层107之前，在有机材料层102上形成所述缓冲层103和所述第一树脂层106。

[0118] 其中，在发光单元区100A的第二树脂层110上方通过过孔安装发光单元111和在绑定区100C的第二树脂层110上方通过过孔安装FPC。其中安装发光单元111和FPC的步骤均为现有技术方案，这里不再赘述。

[0119] 其中，形成所述栅极104、源漏极108、第一电学结构104’和第二电学结构108’的工序分别进行两次或更多次，以形成两层或更多层的结构。

[0120] 其中，还包括将所述弯折区100B的衬底基板101去除，所述去除方法优选为激光剥离和激光隐切。

[0121] 其中，还包括在所述发光单元区100A和/或绑定区100C的衬底基板101的背面设置

固定胶，并将通过弯折有机材料层102对应弯折区100B的部分使得绑定区100C的衬底基板101与发光单元区100A的衬底基板101相互粘接。

[0122] 本申请的方案中，绑定区100C的衬底基板101不去除，使得绑定区100C与发光单元区100A的粘结对位更加方便和紧密。本申请中采用了先绑定FPC再弯折的工序，相比于现有技术中的先弯折再绑定，避免了背面绑定加工的繁琐工序，更加简单可靠。

[0123] 本申请还提供一种显示装置，其包括了上述的阵列基板。进一步还包括驱动用的控制电路等。

[0124] 下面结合附图2-5说明书本申请一些实施例中阵列基板结构及制备方法，所述基板包括，发光单元区100A、绑定区100C和连接在发光单元区100A和绑定区100C之间的弯折区100B。

[0125] 其中，发光单元区100A包括在衬底基板101上依次叠加形成的有机材料层102、缓冲层103、栅极104、第一钝化层105、第一树脂层106、第二钝化层107、源漏极108、第三钝化层109和第二树脂层110。

[0126] 其中，弯折区100B包括在PI层102上依次叠加形成的缓冲层103、第一电学结构104’、第一钝化层105、第一树脂层106和第二树脂层110。

[0127] 其中，绑定区100C包括在衬底基板101上依次叠加形成的PI层102、缓冲层103、栅极104、第一钝化层105、第一树脂层106、第二钝化层107、第三钝化层109和第二树脂层110。

[0128] 其中，栅极104和第一电学结构104’构成中间金属层。中间金属层两侧的缓冲层103和第一钝化层105分别作为第一保护层和第二保护层。

[0129] 其中，在发光单元区100A的第二树脂层110上方设置发光单元111，在绑定区100C的第二树脂层110上方通过FPC连接胶114固定设置FPC113，通过其与控制电路进行了连接。其中，第一电学结构104’位于弯折区100B的部分还用于提供弯折部的弯折刚度。

[0130] 其中，所述发光单元区100A、弯折区100B和绑定区100的制备工序在一个流程中完成。

[0131] 所述阵列基板的制备方法包括：

[0132] 在衬底基板101上整面沉积3-4微米厚度的PI层102，可以基于现有PI涂布工艺能力选择是否进行整体的减薄工序，见图3-1。

[0133] 在基板上继续沉积缓冲层103，在缓冲层103上形成栅极104和第一电学结构104’。其中，缓冲层103材料优选为氮化硅SiN，用于增强栅极104和PI层102的粘附力，同时确保后续弯折时的可靠性。并且，试验发现缓冲层103厚度为1000-2000A(埃米)即可确保弯折效果。其中，栅极104和第一电学结构104’进行两次形成工艺(所述工艺为现有常规方法)，形成两层叠加的结构。每一层均为铜Cu两侧覆盖钼镍钛合金MTD的机构，其中每一层的厚度均为300/6500/200A(MTD/Cu/MTD)，见图3-2。

[0134] 在基板上依次沉积第一钝化层105和第一树脂层106，之后采用第一树脂层106为掩膜对第一钝化层进行蚀刻。其中第一钝化层材料优选为氮化硅，厚度优选为0.05-0.35微米，更优选为0.1-0.2微米，第一树脂层106厚度为2微米，见图3-3。

[0135] 在基板上继续沉积第二钝化层107，并在发光单元区100A和绑定区100C蚀刻出过孔，并且去除弯折区100B的第二钝化层，其中，在第二钝化层107上形成多个排气孔(图中未示出)，排气孔的直径优选为10微米。其中，第二钝化层107材料优选为氮化硅，厚度优选为

0.05-0.35微米，更优选为0.1-0.2微米，见图3-4。当然，也可以在沉积第二钝化层107时采用掩膜，进而不在弯折区100B形成第二钝化层107。

[0136] 在基板继续沉积源漏极108，其也为两次沉积工艺，具体材料制备其工艺与栅极104和第一电学结构104'的制备工艺可以相同，其中在弯折区不形成源漏极108，见图3-5。

[0137] 在基板上继续沉积第三钝化层109，并进行光刻刻蚀工艺，露出所有发光单元区100A和绑定区100C的过孔，并且弯折区100B的第三钝化层109全部去除。在第三钝化层109上形成多个排气孔，所述排气孔与第二钝化层107上的排气孔对齐布置。第三钝化层109材料优选为氮化硅，厚度优选为0.05-0.35微米，更优选为0.1-0.2微米，见图3-6。

[0138] 在第三钝化层109上沉积第二树脂层110，并进行局部蚀刻，将发光单元区100A的转接孔的源漏极以及将绑定区100C用于与FPC连接的栅极露出，并且保证在弯折区的第一树脂层106和第二树脂层110的厚度之和与PI厚度102接近，例如第二树脂层的厚度为1-2微米，见图3-7。

[0139] 依次完成将发光单元111固定在发光单元区100A的对应位置、涂覆硅胶112以封装保护发光单元111，以及将FPC绑定在绑定区100C(见图3-8，3-9)。

[0140] 依次采用激光剥离LLO和激光隐切将弯折区的衬底基板101去除，并且将基板的位于栅极绑定区和源漏极绑定区相接的角部的Dummy去除。其中Dummy区需要同时去除所有膜层，以方便栅极绑定区和源漏极绑定区的弯折，见图3-10和3-11。

[0141] 再在衬底基板101背面涂固定胶115，之后对绑定区100C沿着弯折区100B进行弯折，并通过固定胶115进行固定，其中绑定区100C包括栅极绑定区(其与用于驱动栅极的电路连接)和源漏极绑定区(其用于与驱动源漏极的电路连接)，见图3-12和3-13。图中a为发光单元111固定和硅胶112封装的余量区，例如为20um，b为弯折区100B的弯折半径(其实际为弧形结构，图中仅为了示意性显示结构关系，未以圆弧形画出)，例如60um，c为激光剥离LLO和激光隐切的热影响和对位综合余量区，为30um。可见c可以覆盖a，因此实际的基板弯折边框为b+c＝90um，满足了技术要求。图4显示了弯折固定后的基板背面视图。采用本申请方案弯折边框能达到90um以内，相比现有的side wiring方案、TPV方案和侧壁沉积方案的制备难度大大降低，同时大大提升了良品率。

[0142] 之后进行阵列基板的拼接，如图3-14所示，拼接缝d等于两个基板的单边拼接缝b+c之和加上两个基板之间拼接留缝。

[0143] 下面结合图6-8，说明本申请另一些实施例中阵列基板的结构及其制备方法，所述阵列基板结构与前述实施例类似，包括，发光单元区100A、绑定区100C和连接在发光单元区100A和绑定区100C之间的弯折区100B。

[0144] 其中的发光单元区100A、绑定区100C的具体结构与前述实施例相同，这里不再重复描述。

[0145] 其中如图7所示，弯折区100B包括在PI层102依次叠加形成的缓冲层103、第一树脂层106、第二钝化层107、源漏极108和第二电学结构108'、第三钝化层109和第二树脂层110。更优选的方案中，如图8所示，弯折区100B包括在PI层102依次叠加的第二钝化层107、源漏极108和第二电学结构108'、第三钝化层109和第二树脂层110。

[0146] 其中，FPC与发光单元的电连接需要通过第二电学结构108'的部分线路与栅极104的部分线路通过转接孔实现，转接孔结构如图6发光单元区100A与弯折区100B交接位置处

的栅极104和源漏极108的上下连接结构所示。

[0147] 其中，第二电学结构108’位于弯折区100B的部分还用于提供弯折部的弯折刚度。所述阵列基板的整体制备流程与前述实施例类似，不同之处在于弯折区部分工艺不同，具体如下：

[0148] 在缓冲层103上形成栅极104的工序中，在弯折区不包括与栅极104同层的第一电学结构104’。

[0149] 在基板上依次沉积第一钝化层105和第一树脂层106的工序中，在弯折区不形成第一钝化层105。优选地，在形成第一树脂层106之后，通过曝光、蚀刻，将弯折区100B上的第一树脂层106、缓冲层103去掉。此时，也可以在先前沉积过程中同时沉积第一钝化层105，并在蚀刻缓冲层103时同时蚀刻掉弯折区100B的第一钝化层105。

[0150] 沉积源漏极108的工序中，在弯折区100B同时也沉积第二电学结构108’，且与发光单元区的源漏极108电连接。

[0151] 在基板上沉积第三钝化层109的工序中，保留弯折区100B的第三钝化层109。

[0152] 在第三钝化层109上沉积第二树脂层110并进行局部蚀刻时，将发光单元区100A的转接孔的源漏极108以及将绑定区100C用于与FPC连接的源漏极露出，并且保证在弯折区的第二树脂层110的厚度和与PI层102和第一树脂层厚度接近，例如第二树脂层的厚度为5微米。

[0153] 以上描述仅为本申请的较佳实施例以及对所运用技术原理的说明。本领域技术人员应当理解，本申请中所涉及的公开范围，并不限于上述技术特征的特定组合而成的技术方案，同时也应涵盖在不脱离前述公开构思的情况下，由上述技术特征或其等同特征进行任意组合而形成的其它技术方案。例如上述特征与本申请中公开的(但不限于)具有类似功能的技术特征进行互相替换而形成的技术方案。

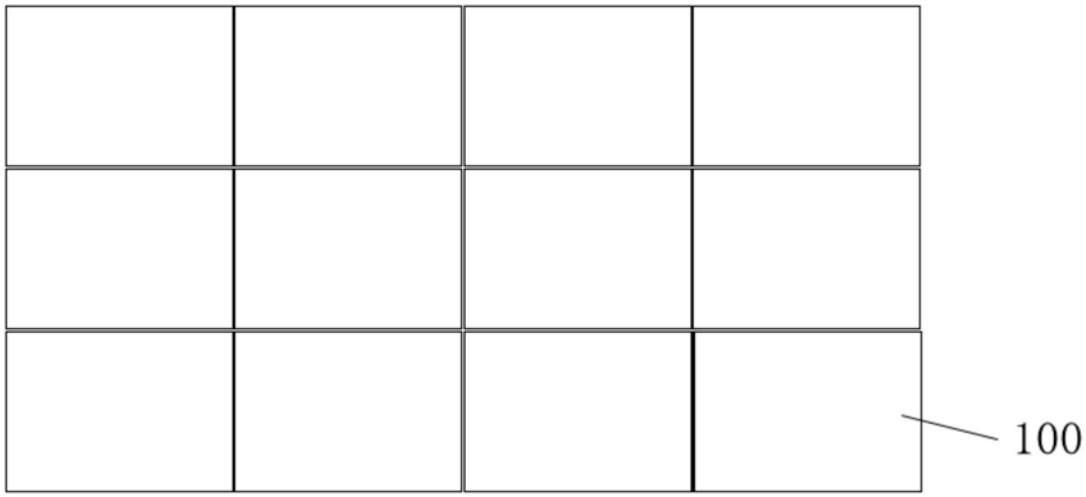


图1

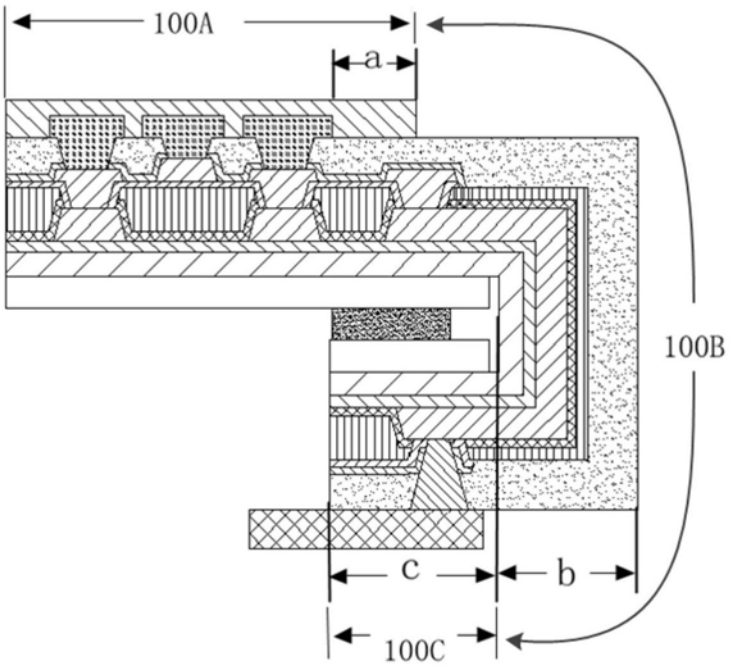


图2

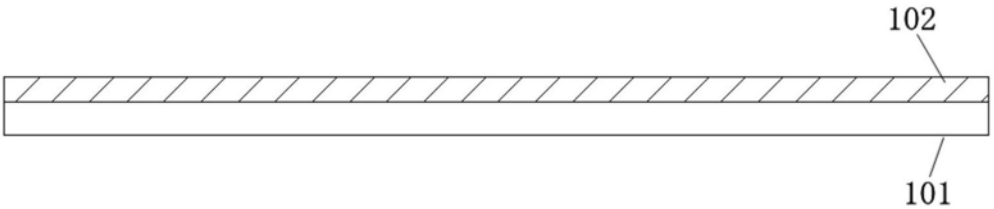


图3-1

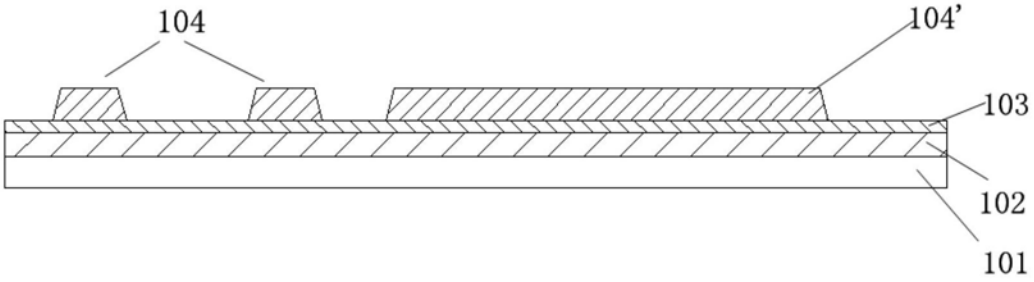


图3-2

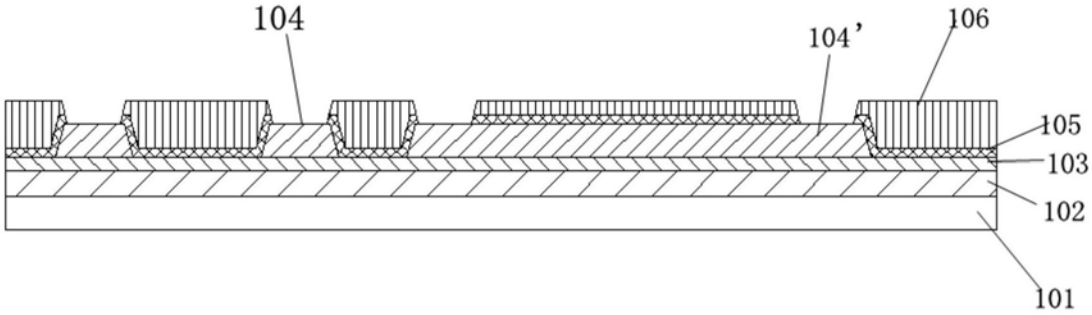


图3-3

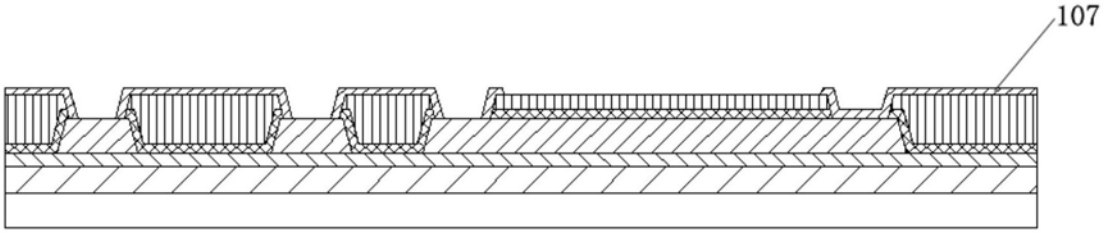


图3-4

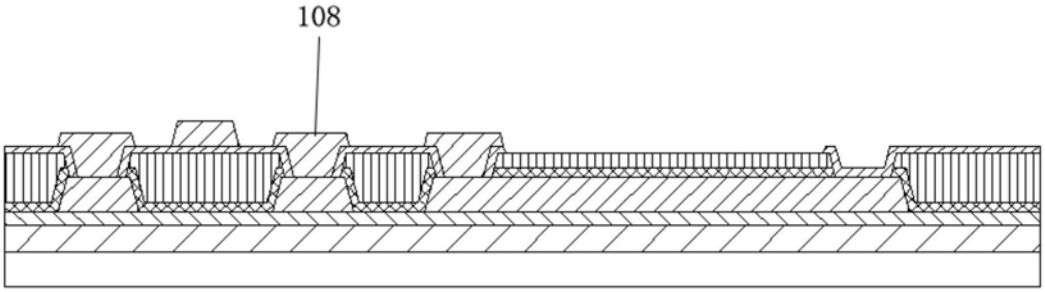


图3-5

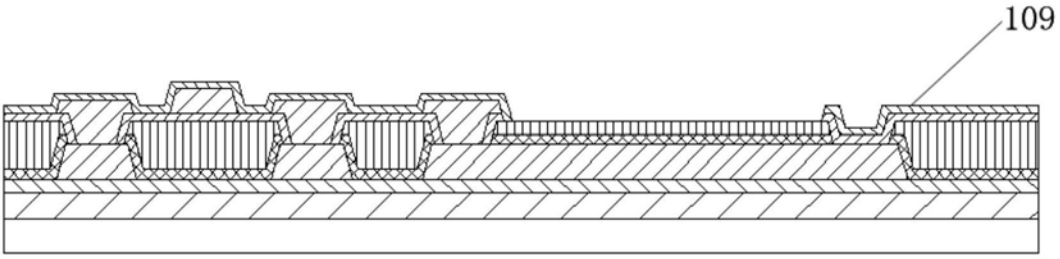


图3-6

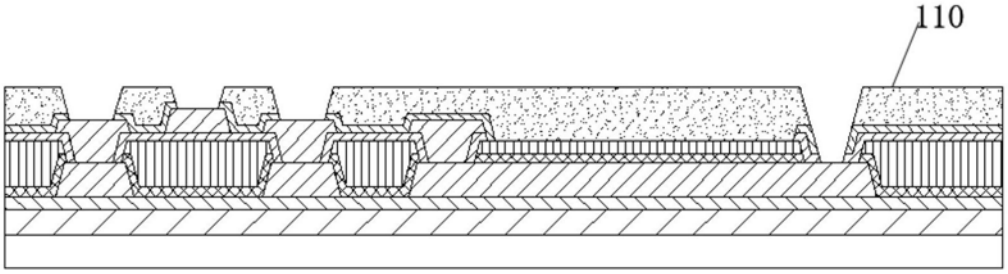


图3-7

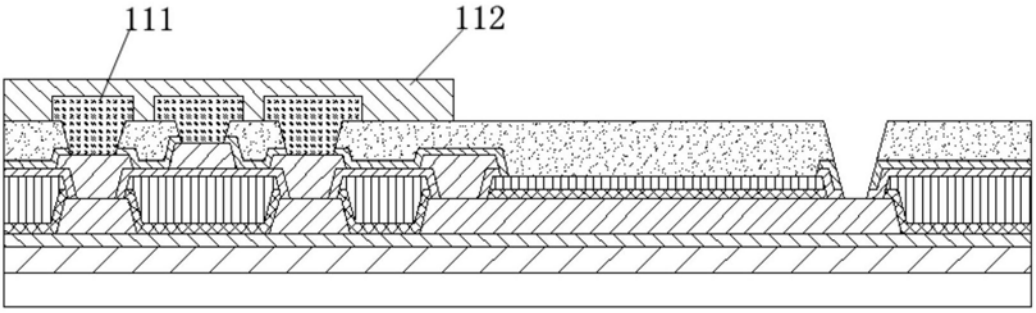


图3-8

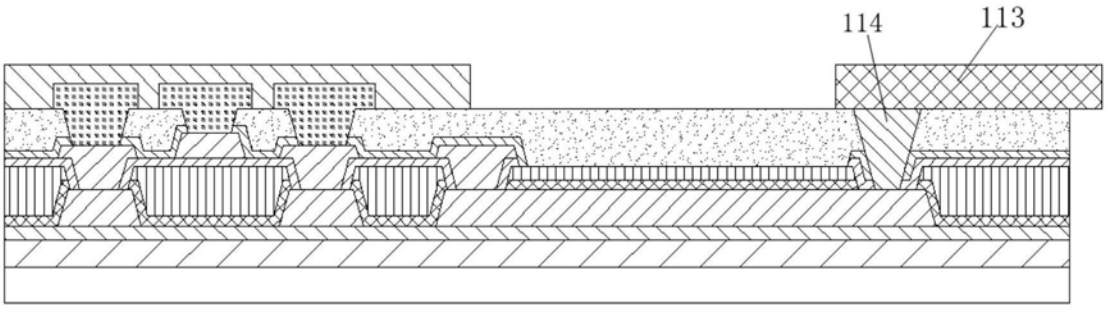


图3-9

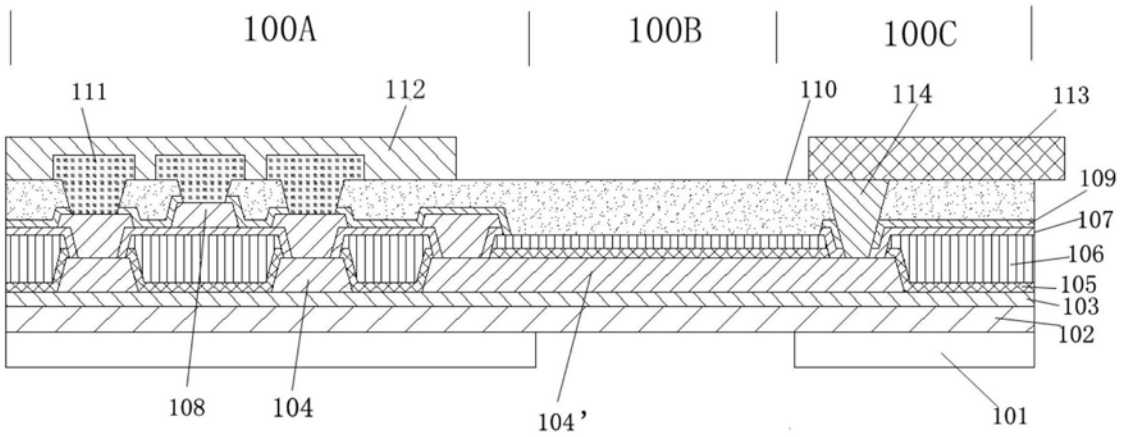

100A
100B
100C
111
112
110
114
113
109
107
106
105
103
102
108
104
104'
101

图3-10

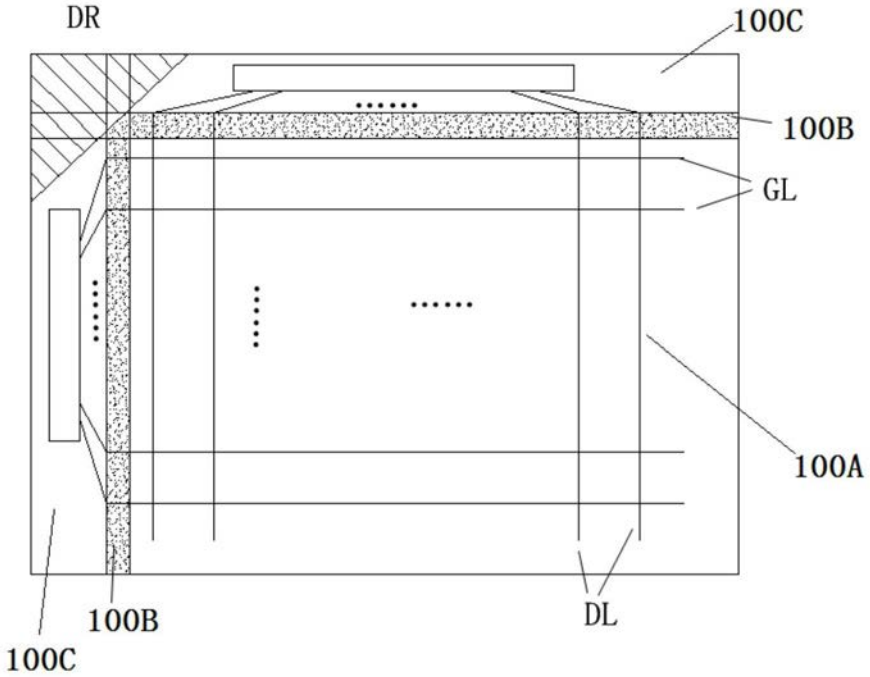

DR
100C
100B
GL
100A
100B
DL
100C

图3-11

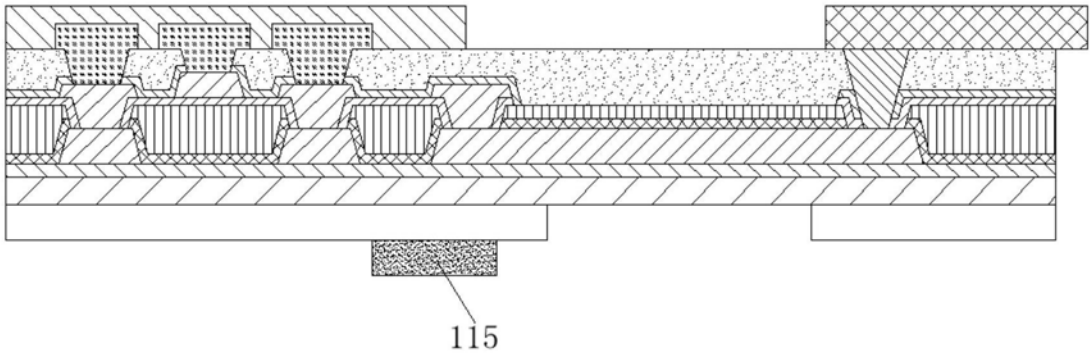


图3-12

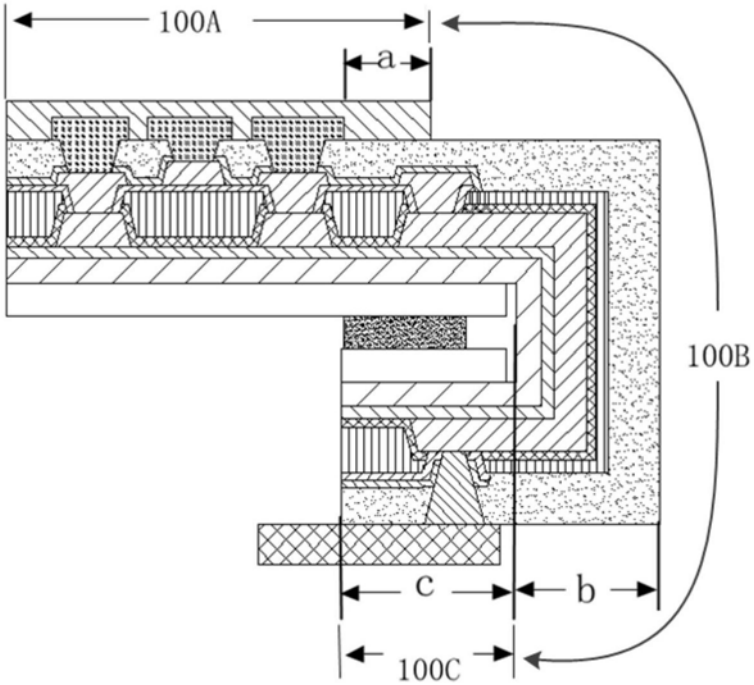


图3-13

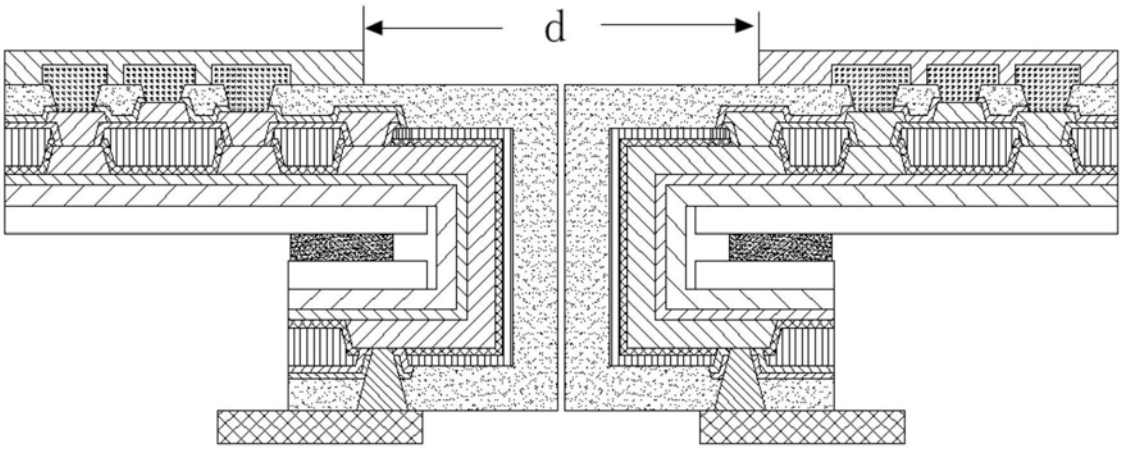


图3-14

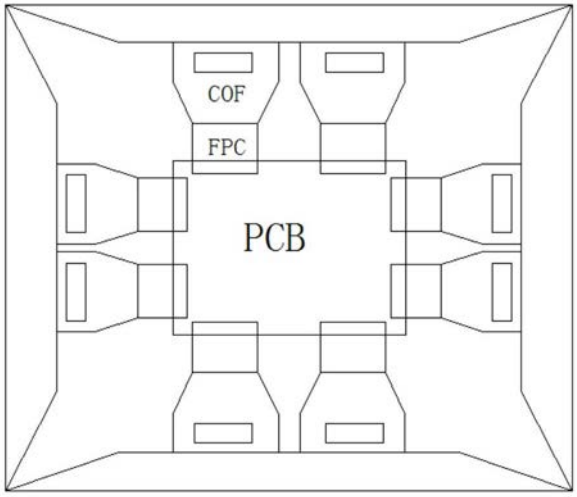


图4

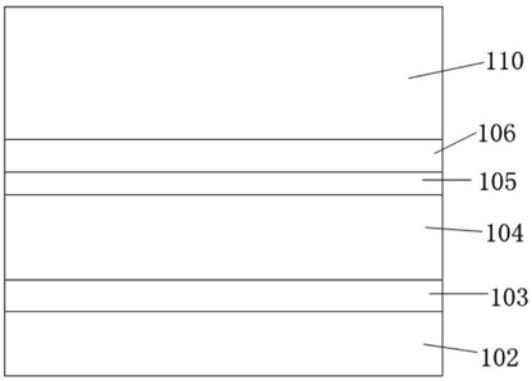


图5

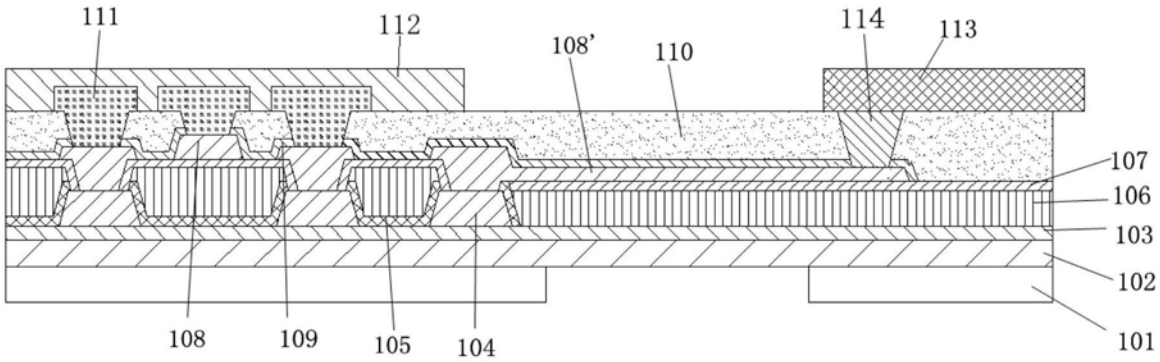

111
112
108'
110
114
113
107
106
103
102
101
108
109
105
104

图6

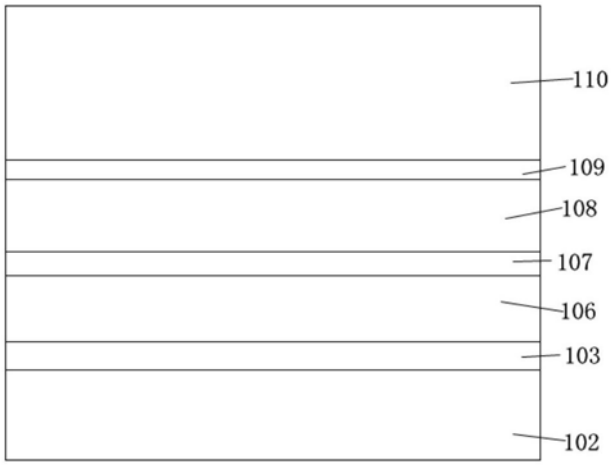

110
109
108
107
106
103
102

图7

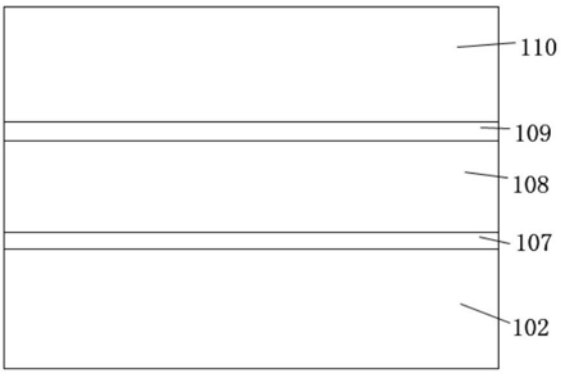

110
109
108
107
102

图8