



(12) 发明专利

(10) 授权公告号 CN 109727579 B

(45) 授权公告日 2021.10.29

(21) 申请号 201811068526.8

(22) 申请日 2018.09.13

(65) 同一申请的已公布的文献号
申请公布号 CN 109727579 A

(43) 申请公布日 2019.05.07

(30) 优先权数据
10-2017-0143760 2017.10.31 KR(73) 专利权人 乐金显示有限公司
地址 韩国首尔

(72) 发明人 郑義显 金圣勳

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006
代理人 徐金国

(51) Int.Cl.

G09G 3/3266 (2016.01)

G09G 3/3291 (2016.01)

G09G 3/3208 (2016.01)

(56) 对比文件

CN 103137653 A, 2013.06.05

CN 106652906 A, 2017.05.10

CN 102163403 A, 2011.08.24

EP 3098805 A1, 2016.11.30

US 2015035732 A1, 2015.02.05

US 2016141309 A1, 2016.05.19

US 2013100006 A1, 2013.04.25

审查员 罗麦丹

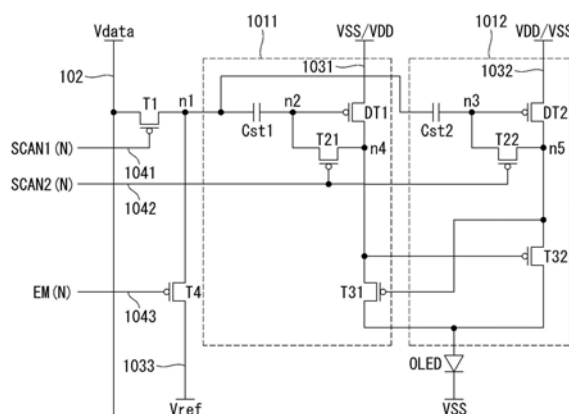
权利要求书2页 说明书9页 附图11页

(54) 发明名称

电致发光显示器

(57) 摘要

公开一种电致发光显示器,包括:显示面板,在其上数据线和栅极线彼此交叉并且设置有多个子像素;数据驱动器,用于向数据线提供数据信号;以及栅极驱动器,用于向栅极线提供栅极信号,每个子像素包括:第一驱动器,包括用于在第一时段期间驱动发光元件的第一驱动元件;及第二驱动器,包括用于在第二时段期间驱动发光元件的第二驱动元件,发光元件包括连接到第一和第二驱动器的阳极及被提供低电位电源电压的阴极;在第一时段期间,将高于低电位电源电压的高电位电源电压提供给第二驱动元件,并将低电位电源电压提供给第一驱动元件;在第一时段之后的第二时段期间,将高电位电源电压提供给第一驱动元件,并将低电位电源电压提供给第二驱动元件。



1. 一种电致发光显示器, 包括:

显示面板, 在所述显示面板上数据线和栅极线彼此交叉并且设置有多个子像素;

数据驱动器, 用于向所述数据线提供数据信号; 以及

栅极驱动器, 用于向所述栅极线提供栅极信号,

其中, 每个子像素包括:

第一驱动器, 所述第一驱动器包括用于在第一时段期间驱动发光元件的第一驱动元件; 及

第二驱动器, 所述第二驱动器包括用于在第二时段期间驱动所述发光元件的第二驱动元件,

其中, 所述发光元件包括连接到所述第一驱动器和所述第二驱动器的阳极及被提供低电位电源电压的阴极,

其中, 在所述第一时段期间, 将高于所述低电位电源电压的高电位电源电压提供给所述第二驱动元件, 并且将所述低电位电源电压提供给所述第一驱动元件,

其中, 在所述第一时段之后的第二时段期间, 将所述高电位电源电压提供给所述第一驱动元件, 并且将所述低电位电源电压提供给所述第二驱动元件,

其中, 所述栅极信号包括:

第一扫描信号, 所述第一扫描信号作为与数据电压同步的栅极导通电压的脉冲而生成, 并限定采样时段;

第二扫描信号, 所述第二扫描信号与所述第一扫描信号交叠, 并在初始化时段和所述采样时段期间作为所述栅极导通电压的脉冲而生成; 及

发光信号, 所述发光信号在所述第一扫描信号反转所述栅极导通电压时作为栅极截止电压的脉冲而生成, 并且在所述第一扫描信号和所述第二扫描信号反转所述栅极截止电压、然后延迟预定的保持时段之后反转所述栅极导通电压,

其中, 所述栅极驱动器通过第一栅极线将所述第一扫描信号提供给所述子像素,

其中, 所述栅极驱动器通过第二栅极线将所述第二扫描信号提供给所述子像素,

其中, 所述栅极驱动器通过第三栅极线将所述发光信号提供给所述子像素。

2. 根据权利要求1所述的电致发光显示器, 其中, 所述第一时段和所述第二时段中的每一个是帧周期。

3. 根据权利要求1所述的电致发光显示器, 其中, 每个子像素包括第一开关元件, 所述第一开关元件响应于所述第一扫描信号的栅极导通电压而导通, 并将所述数据电压提供给所述第一驱动器和所述第二驱动器。

4. 根据权利要求3所述的电致发光显示器, 其中, 所述第一驱动器包括:

第一电容器, 设置在第一节点和第二节点之间;

2-1开关元件, 响应于所述第二扫描信号的栅极导通电压而导通, 并用于将所述第二节点连接到第四节点; 和

3-1开关元件, 用于根据所述第二驱动器中存在的第五节点的电压来切换所述第四节点和所述发光元件之间的电流路径,

其中, 所述第一电容通过所述第一节点连接到所述第一开关元件,

其中, 所述第一驱动元件包括: 栅极, 通过所述第二节点连接到所述第一电容器; 第一

电极,在所述第一时段期间被提供所述低电位电源电压并在所述第二时段期间被提供所述高电位电源电压;以及第二电极,连接到所述第四节点。

5.根据权利要求4所述的电致发光显示器,其中,所述第二驱动器包括:

第二电容器,设置在所述第一节点和第三节点之间;

2-2开关元件,响应于所述第二扫描信号的栅极导通电压而导通,并用于将所述第三节点连接到所述第五节点;和

3-2开关元件,用于根据所述第四节点的电压切换所述第五节点和所述发光元件之间的电流路径,

其中,所述第二电容器通过所述第一节点连接到所述第一开关元件,

其中,所述第二驱动元件包括:栅极,通过所述第三节点连接到所述第二电容器;第一电极,在所述第一时段期间被提供所述高电位电源电压并在所述第二时段期间被提供所述低电位电源电压;以及第二电极,连接到所述第五节点。

6.根据权利要求5所述的电致发光显示器,其中,每个子像素还包括第四开关元件,所述第四开关元件响应于所述发光信号的栅极导通电压而导通,并将预定的参考电压提供给所述第一节点。

7.根据权利要求6所述的电致发光显示器,其中,所述第一驱动器还包括:

5-1开关元件,用于根据所述第二扫描信号的栅极导通电压而在被提供所述参考电压的电源线和所述发光元件的阳极之间形成电流路径;及

6-1开关元件,响应于所述发光元件的栅极导通电压而导通,并用于在所述3-1开关元件和所述发光元件的阳极之间形成电流路径,

其中,所述第二驱动器还包括:

5-2开关元件,用于根据所述第二扫描信号的栅极导通电压在所述电源线和所述发光元件的阳极之间形成电流路径;及

6-2开关元件,响应于所述发光元件的栅极导通电压而导通,并用于在所述3-2开关元件和所述发光元件的阳极之间形成电流路径。

8.根据权利要求5所述的电致发光显示器,其中,在所述采样时段,所述第一电容器和所述第二电容器被提供所述数据电压,并且利用所述数据电压对所述第一电容器和所述第二电容器充电。

9.根据权利要求1所述的电致发光显示器,其中所述栅极驱动器被配置为:使得所述第二扫描信号以比所述第一扫描信号的脉冲宽的脉冲宽度生成,所述第二扫描信号的脉冲早于所述第一扫描信号变为所述栅极导通电压,并且与所述第一扫描信号同时反转为栅极截止电压,以限定所述初始化时段和所述采样时段。

10.根据权利要求5所述的电致发光显示器,其中,在所述初始化时段,所述第一电容器、所述第二电容器、所述第一驱动元件、所述第二驱动元件和所述发光元件被初始化。

11.根据权利要求1所述的电致发光显示器,其中,在所述第一驱动元件被驱动时,以数据电压驱动所述发光元件,其中所述数据电压被补偿为在所述第一驱动元件的漏极-源极电流增加的时间中采样的所述第一驱动元件的阈值电压;在所述第二驱动元件被驱动时,以所述数据电压驱动所述发光元件,其中所述数据电压被补偿为在所述第二驱动元件的漏极-源极电流增加的时间中采样的所述第一驱动元件的阈值电压。

电致发光显示器

[0001] 相关申请的交叉引用

[0002] 本申请要求于2017年10月31日提交的韩国专利申请No.10-2017-0143760的权益，其全部内容通过引用的方式结合于此，用于所有目的，如同在此完全阐述一样。

技术领域

[0003] 本发明涉及电致发光显示器。

背景技术

[0004] 根据发光层的材料，电致发光显示器分为无机发光显示器和有机发光二极管(OLED)显示器。有源矩阵OLED显示器包括能够自身发光的多个OLED，并且具有响应速度快、发光效率高、亮度高、视角宽等许多优点。

[0005] OLED显示器的每个像素包括OLED和驱动元件，驱动元件根据栅极-源极电压向OLED提供电流并驱动OLED。OLED包括阳极、阴极以及在阳极和阴极之间的有机化合物层。有机化合物层包括空穴注入层HIL、空穴传输层HTL、发光层EML、电子传输层ETL和电子注入层EIL。当电流在OLED中流动时，穿过空穴传输层HTL的空穴和穿过电子传输层ETL的电子移动到发光层EML并结合，从而形成激子。结果，发光层EML通过激子生成可见光。

[0006] 驱动元件可以实现为金属氧化物半导体场效应晶体管(MOSFET)结构的晶体管。所有像素需要在驱动元件中具有相同的电特性。然而，由于工艺变化和器件特性的变化，像素之间的电特性可能存在变化。此外，驱动元件的电特性可随着显示驱动时间的流逝而变化。为了补偿驱动元件的电特性的变化，可以将内部补偿方法和外部补偿方法应用于电致发光显示器。内部补偿方法对驱动元件的阈值电压 V_{th} 进行采样(阈值电压 V_{th} 根据驱动元件的电特性而变化)，并且对数据电压补偿所采样的阈值电压 V_{th} 那么多。外部补偿方法感测根据驱动元件的电特性而变化的像素的电压，并且基于外部电路的感测电压调制输入图像的数据，从而补偿像素之间的驱动元件的电特性的变化。

[0007] 由于用作应用内部补偿电路的电致发光显示器中的驱动元件的晶体管的滞后特性，晶体管的电流增大时的晶体管的阈值电压 V_{th1} 可能与晶体管的电流减小时的晶体管的阈值电压 V_{th2} 不同。阈值电压的改变可产生驱动元件的阈值电压的采样变化并且导致图像残留。在图1中，横轴表示晶体管的栅极电压 V_g ，纵轴表示晶体管的漏极-源极电流 I_{ds} 。在图1中，当 I_{ds} 增大时的阈值电压 V_{th1} 与 I_{ds} 减小时的阈值电压 V_{th2} 不同。由晶体管的滞后特性引起的阈值电压的变化在p沟道晶体管中比在n沟道晶体管中出现得更多。

发明内容

[0008] 本发明提供了一种能够防止图像残留的电致发光显示器。

[0009] 根据本发明的电致发光显示器包括：显示面板，在所述显示面板上数据线和栅极线彼此交叉并且设置有多个子像素；数据驱动器，用于向所述数据线提供数据信号；以及栅极驱动器，用于向所述栅极线提供栅极信号。

[0010] 每个子像素包括：第一驱动器，所述第一驱动器包括用于在第一时段期间驱动发光元件的第一驱动元件；及第二驱动器，所述第二驱动器包括用于在第二时段期间驱动所述发光元件的第二驱动元件，其中，所述发光元件包括连接到所述第一驱动器和所述第二驱动器的阳极及被提供低电位电源电压的阴极，

[0011] 在所述第一时段期间，将高于所述低电位电源电压的高电位电源电压提供给所述第二驱动元件，并且将所述低电位电源电压提供给所述第一驱动元件。在所述第一时段之后的第二时段期间，将所述高电位电源电压提供给所述第一驱动元件，并且将所述低电位电源电压提供给所述第二驱动元件。

附图说明

[0012] 被包括用来提供对本发明的进一步理解并且并入本说明书且构成本说明书的一部分的附图示出了本发明的实施方式，并与说明书一起用于解释本发明的各种原理。

[0013] 图1示出了由于晶体管的滞后特性引起的阈值电压的变化。

[0014] 图2是根据本发明实施方式的电致发光显示器的框图。

[0015] 图3是根据本发明第一实施方式的像素电路的电路图。

[0016] 图4是示出提供给第一至第四显示线的像素的栅极信号的波形图。

[0017] 图5A和5B是示出图3中所示的像素电路的操作的电路图。

[0018] 图6是示出根据本发明实施方式的像素电路的驱动信号的波形图。

[0019] 图7A和7B是示出根据本发明第二实施方式的像素电路的电路图。

[0020] 图8A至8D是在初始化时段、采样时段、保持时段和发光时段中分阶段地示出根据本发明第二实施方式的像素电路的操作的电路图。

具体实施方式

[0021] 现在将详细参考本发明的实施方式，其示例在附图中示出。然而，本发明不限于下面公开的实施方式，而是可以以各种形式实现。提供这些实施方式是为了更完整地描述本发明，并且将本发明的范围充分传达给本发明所属领域的技术人员。本发明的具体特征可由权利要求书的范围限定。

[0022] 为了描述本发明的实施方式而在附图中所示的形状、尺寸、比例、角度、数量等仅仅是示例性的，本发明不限于此，除非另有说明。在整个说明书中相似的附图标记标明相似的元件。在以下描述中，省略了可能不必要地使本发明的主旨不清楚的、与本文相关的某些功能或配置的详细描述。

[0023] 在本发明中，当使用术语“包括”、“具有”、“包含”等时，可以添加其他部件，除非使用了术语“仅”。

[0024] 在组分的说明中，即使没有单独说明，也可以将其解释为包括误差裕度或误差范围。

[0025] 在位置关系的说明中，在将一结构描述为位于另一结构“上或上方”、“下或下方”或“之后”时，该描述应被解释为包括结构彼此直接接触的情况以及在其间设置第三结构的情况。

[0026] 术语“第一”、“第二”等可用于区分各种部件。但是，部件的功能或结构不受部件名

称和部件名称前缀的序号的限制。

[0027] 本发明的实施方式的特征可以相互部分地组合或完全组合,并且可以以各种方式在技术上互锁驱动。实施方式可以独立实现,或者可以彼此结合实现。

[0028] 根据本发明实施方式的电致发光显示器中包括的像素电路包括驱动元件和开关元件。每个驱动元件和开关元件可以实现为n沟道晶体管(或n型金属氧化物半导体场效应晶体管(MOSFET)(NMOS))和p沟道晶体管(或p型MOSFET(PMOS))中的至少一个。显示面板上的晶体管可以实现为薄膜晶体管(TFT)。晶体管可以实现为具有氧化物半导体图案的氧化物晶体管或具有低温多晶硅(LTPS)半导体图案的LTPS晶体管。晶体管是三电极元件,包括栅极、源极和漏极。源极是用于向晶体管提供载流子的电极。晶体管内的载流子开始从源极流出。漏极是载流子从晶体管离开的电极。即,晶体管中的载流子从源极流到漏极。在n沟道晶体管的情况下,因为载流子是电子,所以源极电压小于漏极电压,使得电子可以从源极流到漏极。在n沟道晶体管中,因为电子从源极流到漏极,所以电流从漏极流到源极。在p沟道晶体管的情况下,因为载流子是空穴,所以源极电压大于漏极电压,使得空穴可以从源极流到漏极。在p沟道晶体管中,因为空穴从源极流到漏极,所以电流从源极流到漏极。在本文公开的实施方式中,晶体管的源极和漏极不是固定的。例如,晶体管的源极和漏极可以根据施加的电压而改变。因此,本发明不受晶体管的源极和漏极的限制。在以下说明中,分别将晶体管的源极和漏极称为第一电极和第二电极。

[0029] 用作开关元件的晶体管的栅极信号在栅极导通电压和栅极截止电压之间摆动。将栅极导通电压设置为能够导通晶体管的电压,并且将栅极截止电压设置为能够使晶体管截止的电压。在n沟道晶体管的情况下,栅极导通电压可以是栅极高电压VGH,栅极截止电压可以是小于栅极高电压VGH的栅极低电压VGL。在p沟道晶体管的情况下,栅极导通电压可以是栅极低电压VGL,栅极截止电压可以是栅极高电压VGH。

[0030] 在以下实施方式中,将关注于包括有机发光材料的有机发光二极管(OLED)显示器来描述电致发光显示器。然而,本发明的技术构思不限于OLED显示器。例如,本发明可以应用于包括无机发光材料的无机发光显示器。

[0031] 图2是根据本发明实施方式的电致发光显示器的框图。参照图2,根据本发明实施方式的电致发光显示器包括显示面板100和显示面板驱动电路。

[0032] 显示面板100的屏幕包括在其上显示输入图像的像素阵列AA。像素阵列AA包括多条数据线102、与数据线102交叉的多条栅极线104、以及以矩阵排列的像素。

[0033] 每个像素可包括用于颜色呈现的红色子像素、绿色子像素和蓝色子像素。每个像素还可以包括白色子像素。每个子像素101包括图3到8D中所示的像素电路。像素电路使用连接到发光元件OLED的两个驱动器来驱动发光元件OLED。

[0034] 触摸传感器可以设置在显示面板100上。可以使用单独的触摸传感器来感测触摸输入,或者通过像素感测触摸输入。触摸传感器可以实现为单元上式(on-cell)触摸传感器或附加式(add-on)触摸传感器并且设置在显示面板100的屏幕上。可替换地,触摸传感器可以实现为嵌入在像素阵列AA中的内嵌式触摸传感器。

[0035] 显示面板驱动电路包括数据驱动器110和栅极驱动器120。多路复用器(未示出)可以设置在数据驱动器110和数据线102之间。

[0036] 显示面板驱动电路在时序控制器130的控制下将输入图像的数据写入到显示面板

100的像素,并在屏幕上显示输入图像。显示面板驱动电路还可以包括用于驱动触摸传感器的触摸传感器驱动器。图1中省略了触摸传感器驱动器。在移动设备或可穿戴设备中,数据驱动器110、时序控制器130等可以集成到一个集成电路中。

[0037] 数据驱动器110在每个帧周期中使用数模转换器(DAC)将从时序控制器130接收的输入图像的数字数据转换为伽马补偿电压并输出数据信号的电压(以下称为“数据电压”)。数据电压通过数据线102施加到像素。多路复用器使用多个开关元件设置在数据驱动器110和数据线102之间,并将数据驱动器110输出的数据电压分配到数据线102。因为数据驱动器110的每个通道由多路复用器分开地连接到多条数据线102,所以可以减少数据线102的数量。

[0038] 栅极驱动器120可以与有源区域的晶体管阵列一起形成,且实现为直接形成在显示面板100的边框区域中的GIP(面板内栅极)电路。栅极驱动器120在时序控制器130的控制下将栅极信号输出到栅极线104。栅极驱动器120可以使用移位寄存器来移位栅极信号,并且将栅极信号顺序地提供给栅极线104。如图4所示,栅极信号可以包括扫描信号SCAN1(N)和SCNA2(N)以及发光信号EM(N)。

[0039] 时序控制器130从主机系统(未示出)接收输入图像的数字视频数据DATA和与数字视频数据DATA同步的时序信号。时序信号包括垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE、时钟信号DCLK等。主机系统可以是电视系统、机顶盒、导航系统、个人计算机(PC)、家庭影院系统、移动设备、可穿戴设备以及包括显示设备或结合显示设备操作的其他系统中的一个。

[0040] 时序控制器130可以将帧速率控制为高于输入帧频。例如,时序控制器130将输入帧频乘以“i”,并且可以以(输入帧频 $\times$ i) Hz的帧频控制显示面板驱动电路的操作时序,其中,“i”是大于零的正整数。输入帧频在相位交替线(PAL)方案中是50Hz,在国家电视标准委员会(NTSC)方案中是60Hz。在低功耗驱动模式中,时序控制器130可以将帧频降低到1Hz到30Hz。

[0041] 时序控制器130可以基于从主机系统接收的时序信号Vsync、Hsync、DE和DCLK生成用于控制数据驱动器110的操作时序的数据时序控制信号,用于控制多路复用器的操作时序的开关控制信号,以及用于控制栅极驱动器120的操作时序的栅极时序控制信号,从而控制显示面板驱动电路的操作时序。从时序控制器130输出的栅极时序控制信号的电压电平可以通过电平移位器(未示出)转换为栅极导通电压和栅极截止电压,并且可以提供给栅极驱动器120。电平移位器将栅极时序控制信号的低电平电压转换为栅极低电压VGL,并将栅极时序控制信号的高电平电压转换为栅极高电压VGH。

[0042] 图3是根据本发明第一实施方式的像素电路的电路图。图3中所示的像素电路表示设置在显示面板100的第N显示线上的任何子像素,其中N是正整数。图4是示出提供给第一至第四显示线的像素的栅极信号的波形图。在图4中,“1H”表示一个水平周期。

[0043] 参照图3和4,像素电路包括用于交替驱动发光元件OLED和第一开关元件T1的第一驱动器1011和第二驱动器1012。第一驱动器1011包括驱动元件DT1及开关元件T21和T31,第二驱动器1012包括驱动元件DT2及开关元件T22和T32。图3作为示例示出了将驱动元件DT1和DT2以及开关元件T1至T32实现为p沟道晶体管。然而,实施方式不限于此。

[0044] 将数据电压Vdata、高电位电源电压VDD、低电位电源电压VSS、参考电压Vref、第一

扫描信号SCAN1 (N)、第二扫描信号SCAN2 (N) 和发光信号EM (N) 提供给像素电路。在第一时段期间,将高电位电源电压VDD提供给第二驱动元件DT2,并且将低于高电位电源电压VDD的低电位电源电压VSS提供给第一驱动元件DT1。相反,在第二时段期间,将高电位电压VDD提供给第一驱动元件DT1,将低电位电源电压VSS提供给第二驱动元件DT2。发光元件OLED的阳极连接到第一驱动器1011和第二驱动器1012,并且将低电位电源电压VSS提供给发光元件OLED的阴极。

[0045] 第一扫描信号SCAN1 (N) 的脉冲与数据电压Vdata同步并且限定采样时段。采样时段是像素电路的电容器Cst1和Cst2被提供有数据电压Vdata并利用数据电压Vdata进行充电的时间,数据电压Vdata被补偿为驱动元件DT1和DT2的阈值电压那么多。

[0046] 第二扫描信号SCAN2 (N) 的脉冲与第一扫描信号SCAN1 (N) 的脉冲交叠,并且以比第一扫描信号SCAN1 (N) 的脉冲宽的脉冲宽度生成。第二扫描信号SCAN2 (N) 的脉冲早于第一扫描信号SCAN1 (N) 变为栅极导通电压VGL,并且与第一扫描信号SCAN1 (N) 同时反转为栅极截止电压VGH,从而限定像素电路的初始化时段P01和采样时段P02。初始化时段P01是像素电路的电容器Cst1和Cst2、驱动元件DT1和DT2以及发光元件OLED被初始化的时间。作为栅极导通电压VGL而生成扫描信号SCAN1 (N) 和SCAN2 (N) 的脉冲。当以栅极导通电压VGL生成第一扫描信号SCAN1 (N) 时,将发光信号EM (N) 的脉冲反转为栅极截止电压VGH。在扫描信号SCAN1 (N) 和SCAN2 (N) 反转为栅极截止电压VGH,然后延迟图4和6的保持时段P03之后,将发光信号EM (N) 的脉冲反转为栅极导通电压VGL。发光信号EM (N) 在初始化时段和采样时段期间阻挡在发光元件OLED中流动的电流,从而防止发光元件OLED发光。此外,发光信号EM (N) 在采样时段之后的发光时段中在发光元件OLED与驱动元件DT1和DT2之间形成电流路径,从而使发光元件OLED发光。

[0047] 发光元件OLED利用从第一驱动器1011和第二驱动器1012提供的电流发光。发光元件OLED的阳极连接到第一驱动器1011和第二驱动器1012。将低电位电源电压VSS提供给发光元件OLED的阴极。发光元件OLED可以包括在阳极和阴极之间的有机化合物层。有机化合物层可以包括空穴注入层HIL、空穴传输层HTL、发光层EML、电子传输层ETL和电子注入层EIL。然而,实施方式不限于此。

[0048] 第一开关元件T1响应于第一扫描信号SCAN1 (N) 的栅极导通电压VGL而在数据线102和第一节点n1之间形成电流路径,并将数据电压Vdata提供给第一驱动器1011和第一驱动器1012。第一开关元件T1连接到第一驱动器1011和第二驱动器1012,并同时为数据电压Vdata提供给第一驱动器1011和第二驱动器1012的电容器Cst1和Cst2。第一开关元件T1包括:连接到施加有第一扫描信号SCAN1 (N) 的第一栅极线1041的栅极,连接到数据线102的第一电极,和连接到第一节点n1的第二电极。第一节点n1连接到第一开关元件T1和第四开关元件T4,并且还连接到第一电容器Cst1和第二电容器Cst2。

[0049] 第一驱动器1011包括第一电容器Cst1、第一驱动元件DT1、2-1开关元件T21和3-1开关元件T31。

[0050] 第一电容器Cst1连接在第一节点n1和第二节点n2之间,并且对第一驱动元件DT1的阈值电压进行采样,从而存储被补偿为采样的阈值电压那么多的数据电压。第二节点n2连接到第一驱动元件DT1的栅极和2-1开关元件T21的第一电极。

[0051] 第一驱动元件DT1根据第一电容器Cst1的电压控制发光元件OLED的电流并驱动发

光元件OLED。第一驱动元件DT1包括连接到第一节点n1的栅极,连接到第一电源线1031的第一电极,以及连接到第四节点n4的第二电极。将高电位电源电压VDD和低电位电源电压VSS以预定的时间间隔交替地提供给第一电源线1031。第四节点n4连接到第一驱动元件DT1的第二电极、2-1开关元件T21的第二电极和3-1开关元件T31的第一电极。

[0052] 2-1开关元件T21响应于第二扫描信号SCAN2 (N) 的栅极导通电压VGL而导通,并且连接第一驱动元件DT1的栅极和第二电极。2-1开关元件T21包括连接到施加有第二扫描信号SCAN2 (N) 的第二栅极线1042的栅极,连接到第二节点n2的第一电极,和连接到第四节点n4的第二电极。

[0053] 3-1开关元件T31在第五节点n5的电压等于或大于栅极截止电压VGH时截止,并且在驱动第二驱动器1012时,阻断第一驱动元件DT1和发光元件OLED之间的电流路径。3-1开关元件T31包括连接到第五节点n5的栅极,连接到第四节点n4的第一电极,以及连接到发光元件OLED的阳极的第二电极。当驱动第二驱动器1012时,3-1开关元件T31可以防止第一驱动器1011的电流消耗,从而降低功耗。

[0054] 第二驱动器1012与第一驱动器1011交替操作。第二驱动器1012包括第二电容器Cst2、第二驱动元件DT2、2-2开关元件T22和3-2开关元件T32。

[0055] 第二电容器Cst2连接在第一节点n1和第三节点n3之间,并且对第二驱动元件DT2的阈值电压进行采样,从而存储被补偿为采样的阈值电压那么多的数据电压。第三节点n3连接到第二驱动元件DT2的栅极和2-2开关元件T22的第一电极。

[0056] 第二驱动元件DT2根据第二电容器Cst2的电压控制发光元件OLED的电流并驱动发光元件OLED。第二驱动元件DT2包括连接到第三节点n3的栅极,连接到第二电源线1032的第一电极,以及连接到第五节点n5的第二电极。将高电位电源电压VDD和低电位电源电压VSS以预定的时间间隔交替地提供给第二电源线1032。第五节点n5连接到第二驱动元件DT2的第二电极、2-2开关元件T22的第二电极和3-2开关元件T32的第一电极。

[0057] 2-2开关元件T22响应于第二扫描信号SCAN2 (N) 的栅极导通电压VGL而导通,并且连接第二驱动元件DT2的栅极和第二电极。2-2开关元件T22包括连接到施加有第二扫描信号SCAN2 (N) 的第二栅极线1042的栅极,连接到第三节点n3的第一电极,和连接到第五节点n5的第二电极。

[0058] 3-2开关元件T32在第四节点n4的电压等于或大于栅极截止电压VGH时截止,并且在驱动第一驱动器1011时阻断第二驱动元件DT2与发光元件OLED之间的电流路径。3-2开关元件T32包括连接到第四节点n4的栅极,连接到第五节点n5的第一电极,以及连接到发光元件OLED的阳极的第二电极。

[0059] 像素电路还可包括第四开关元件T4。第四开关元件T4响应于发光信号EM (N) 的栅极导通电压VGL而导通,并将参考电压Vref提供给第一节点n1。第四开关元件T4包括连接到施加有发光信号EM (N) 的第三栅极线1043的栅极,连接到第一节点n1的第一电极,以及连接到施加有参考电压Vref的第三电源线1033的第二电极。

[0060] 将高电位电源电压VDD和低电位电源电压VSS交替地提供给第一驱动器1011和第二驱动器1012。例如,将高电位电源电压VDD提供给第一驱动器1011,并且同时将低电位电源电压VSS提供给第二驱动器1012。随后,提供给第一驱动器1011和第二驱动器1012的电源电压VDD和VSS在彼此之间切换。将低电位电源电压VSS提供给第一驱动器1011,同时将高电

位电源电压VDD提供给第二驱动器1012。提供给第一驱动器1011和第二驱动器1012的电源电压VDD和VSS可以以预定的时间间隔在彼此之间切换。预定时间间隔可以是一个帧周期。然而,实施方式不限于此。当驱动第一驱动器1011时,以数据电压驱动发光元件OLED,其中数据电压被补偿为在第一驱动元件DT1的电流 I_{ds} 增加的时间中采样的第一驱动元件DT1的阈值电压那么多。因为第二驱动元件DT2在驱动第一驱动器1011时保持截止状态,所以不对第二驱动元件DT2的阈值电压进行采样。此外,当驱动第二驱动器1012时,以数据电压驱动发光元件OLED,其中数据电压被补偿为在第二驱动元件DT2的电流 I_{ds} 增加的时间中采样的第二驱动元件DT2的阈值电压那么多。因为第一驱动元件DT1在驱动第二驱动器1012时保持截止状态,所以不对第一驱动元件DT1的阈值电压进行采样。因此,本发明的实施方式可以防止由晶体管的滞后特性导致的阈值电压的采样误差,因为在每个像素电路中仅对提供有高电位电源电压VDD的驱动元件的阈值电压进行采样。结果,本发明的实施方式可以防止由晶体管的滞后特性导致的图像残留。

[0061] 高电位电源电压VDD可以是高于低电位电源电压VSS的电压,例如,8V和9V之间的DC电压,并且低电位电源电压VSS可以是0V。此外,数据电压Vdata可以是0V至5V,参考电压Vref可以是1V至2V之间的具体DC电压。这些电压可以根据显示面板的驱动特性、应用领域等而变化。因此,实施方式不限于此。

[0062] 图5A和5B是示出图3中所示的像素电路的操作的电路图。图6是示出根据本发明实施方式的像素电路的驱动信号的波形图。

[0063] 参照图5A、5B和6,在第一时段期间,第二驱动器1012被提供高电位电源电压VDD并将电流提供给发光元件OLED。在第一时段期间,第一驱动器1011被提供低电位电源电压VSS并且不被驱动,因为连接到发光元件OLED的电流路径在第一时段被阻断。在第二时段期间,第一驱动器1011被提供高电位电源电压VDD并将电流提供给发光元件OLED。在第二时段期间,第二驱动器1012被提供低电位电源电压VSS并且不被驱动,因为连接到发光元件OLED的电流路径在第二时段中被阻断。

[0064] 第一时段可以是如图5A和6所示的第一帧周期FR1,第二时段可以是如图5B和6所示的第二帧周期FR2。但是,实施方式不限于此。第一和第二时段中的每一个被划分为初始化时段P01、采样时段P02、保持时段P03和发光时段P04。在初始化时段P01期间,像素电路的电容器Cst1和Cst2、驱动元件DT1和DT2以及发光元件OLED被初始化。在采样时段P02期间,将数据电压Vdata提供给像素电路的电容器Cst1和Cst2,并且利用被补偿为驱动元件DT1和DT2的阈值电压那么多的数据电压Vdata对电容器Cst1和Cst2充电。在保持时段P03期间,扫描信号SCAN1(N)和SCAN2(N)以及发光信号EM(N)保持先前状态,并且像素电路的每个节点的电压保持先前状态。在发光时段P04期间,在驱动元件DT1和DT2与发光元件OLED之间形成电流路径,并且发光元件OLED以对应于灰度数据的亮度发光。

[0065] 图7A和7B是示出根据本发明第二实施方式的像素电路的电路图。图8A至8D是在初始化时段、采样时段、保持时段和发光时段中分阶段地示出根据本发明第二实施方式的像素电路的操作的电路图。与第一实施方式中描述的结构和部件相同或等同的结构和部件在第二实施方式中用相同的附图标记标明,并且可以简要地进行进一步的描述或者可以完全省略进一步的描述。

[0066] 参照图7A和7B,第一驱动器1011和第二驱动器1012中的每一个还可包括第五和第

六开关。

[0067] 响应于第二扫描信号SCAN2 (N) 的栅极导通电压VGL, 5-1开关元件T51导通, 并且将第三电源线1033连接到发光元件OLED的阳极。因此, 5-1开关元件T51在初始化时段P01、采样时段P02和保持时段P03期间将发光元件OLED的阳极电压固定为参考电压Vref, 从而抑制发光元件OLED的发光。5-1开关元件T51包括连接到第二栅极线1042的栅极, 连接到第三电源线1033的第一电极, 以及连接到发光元件OLED的阳极的第二电极。

[0068] 响应于第二扫描信号SCAN2 (N) 的栅极导通电压VGL, 5-2开关元件T52导通, 并且将第三电源线1033连接到发光元件OLED的阳极。因此, 5-2开关元件T52在初始化时段P01、采样时段P02和保持时段P03期间将发光元件OLED的阳极电压固定为参考电压Vref, 从而抑制发光元件OLED的发光。5-2开关元件T52包括连接到第二栅极线1042的栅极, 连接到第三电源线1033的第一电极, 以及连接到发光元件OLED的阳极的第二电极。

[0069] 在发光时段P04期间, 响应于发光信号EM (N) 的栅极导通电压VGL, 6-1开关元件T61导通, 从而在3-1开关元件T31与发光元件OLED之间形成电流路径。在除发光时段P04之外的时间段, 6-1开关元件T61阻断电流路径。6-1开关元件T61包括连接到第三栅极线1043的栅极, 连接到3-1开关元件T31的第二电极的第一电极, 以及连接到发光元件OLED的阳极的第二电极。

[0070] 在发光时段P04期间, 响应于发光信号EM (N) 的栅极导通电压VGL, 6-2开关元件T62导通, 从而在3-2开关元件T32与发光元件OLED之间形成电流路径。在除发光时段P04之外的时间段, 6-2开关元件T62阻断电流路径。6-2开关元件T62包括连接到第三栅极线1043的栅极, 连接到3-2开关元件T32的第二电极的第一电极, 以及连接到发光元件OLED的阳极的第二电极。

[0071] 将高电位电源电压VDD和低电位电源电压VSS交替地提供给第一驱动器1011和第二驱动器1012。例如, 将高电位电源电压VDD提供给第一驱动器1011, 同时将低电位电源电压VSS提供给第二驱动器1012。随后, 提供给第一驱动器1011和第二驱动器1012的电源电压VDD和VSS在彼此之间切换。将低电位电源电压VSS提供给第一驱动器1011, 同时将高电位电源电压VDD提供给第二驱动器1012。提供给第一驱动器1011和第二驱动器1012的电源电压VDD和VSS可以以预定的时间间隔在彼此之间切换。预定时间间隔可以是一个帧周期。然而, 实施方式不限于此。

[0072] 第一时段可以是第一帧周期FR1, 第二时段可以是第二帧周期FR2。然而, 实施方式不限于此。将第一和第二时段中的每一个划分为初始化时段P01、采样时段P02、保持时段P03和发光时段P04。在初始化时段P01期间, 像素电路的电容器Cst1和Cst2、驱动元件DT1和DT2以及发光元件OLED被初始化。在初始化时段P01中, 如图8A所示, 将像素电路的主要节点初始化为参考电压Vref。

[0073] 在采样时段P02期间, 将数据电压Vdata提供给像素电路的电容器Cst1和Cst2, 并且被提供有高电位电源电压VDD的第二驱动元件DT2导通。因此, 利用被补偿为第二驱动元件DT2的阈值电压那么多的数据电压Vdata对第二电容器Cst2充电。当驱动第二驱动器1012时, 在采样时段P02中, 如图8B所示, 第三节点n3的电压增加到“VDD+Vth”, 对第二驱动元件DT2的阈值电压Vth进行采样, 并且将数据电压Vdata施加到第一节点n1。在这种情况下, 第一驱动元件DT1保持截止状态, 因为将低电位电源电压VSS施加到第一驱动元件DT1的第一

电极。因此,不对第一驱动元件DT1的阈值电压进行采样。在采样时段P02中,第一电容器Cst1的电压保持初始化电压。在保持时段P03期间,扫描信号SCAN1(N)和SCAN2(N)以及发光信号EM(N)保持先前状态,并且像素电路的每个节点的电压保持先前状态,如图8C所示。

[0074] 在发光时段P04期间,在驱动元件DT1和DT2与发光元件OLED之间形成电流路径,并且发光元件OLED以对应于灰度数据的亮度发光。当驱动第二驱动器1012时,在发光时段P04中,第二电容器Cst2的电压为“ $V_{ref}-V_{data}+V_{DD}+V_{th}$ ”,并且第一电容器Cst1的电压保持在初始化电压。当驱动第一驱动器1011时,在发光时段P04中,第一电容器Cst1的电压为“ $V_{ref}-V_{data}+V_{DD}+V_{th}$ ”,并且第二电容器Cst2的电压保持在初始化电压。

[0075] 如上所述,根据本发明实施方式的电致发光显示器被配置为使得彼此交替驱动的第一和第二驱动器设置在每个像素电路中,并且仅对第一和第二驱动器中提供有高电位电源电压VDD的驱动元件的阈值电压进行采样。因此,本发明的实施方式可以防止由晶体管的滞后特性导致的阈值电压的采样误差。结果,本发明的实施方式可以防止由晶体管的滞后特性导致的图像残留。

[0076] 根据本发明实施方式的电致发光显示器被配置为使得两个驱动器设置在每个子像素中,并且阻断两个驱动器中未被驱动的驱动器的电流路径。因此,即使添加驱动器,本发明的实施方式也可以防止额外的电流补偿,并且降低功耗。

[0077] 尽管已经参考多个说明性的实施方式描述了实施方式,但是应当理解,所属领域技术人员可以设计出属于本发明的原理范围内的许多其他修改和实施方式。具体而言,在本说明书、附图和所附权利要求书的范围内,可以在主题组合布置的组成部件和/或配置中进行各种变化和修改。除了组成部件和/或配置的变化和修改之外,替代使用对于所属领域技术人员而言也将是显而易见的。

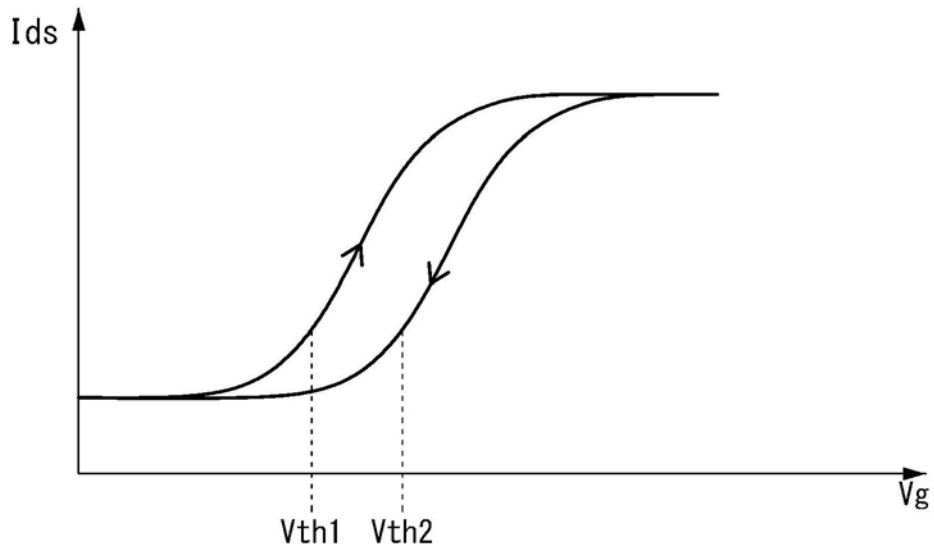


图1

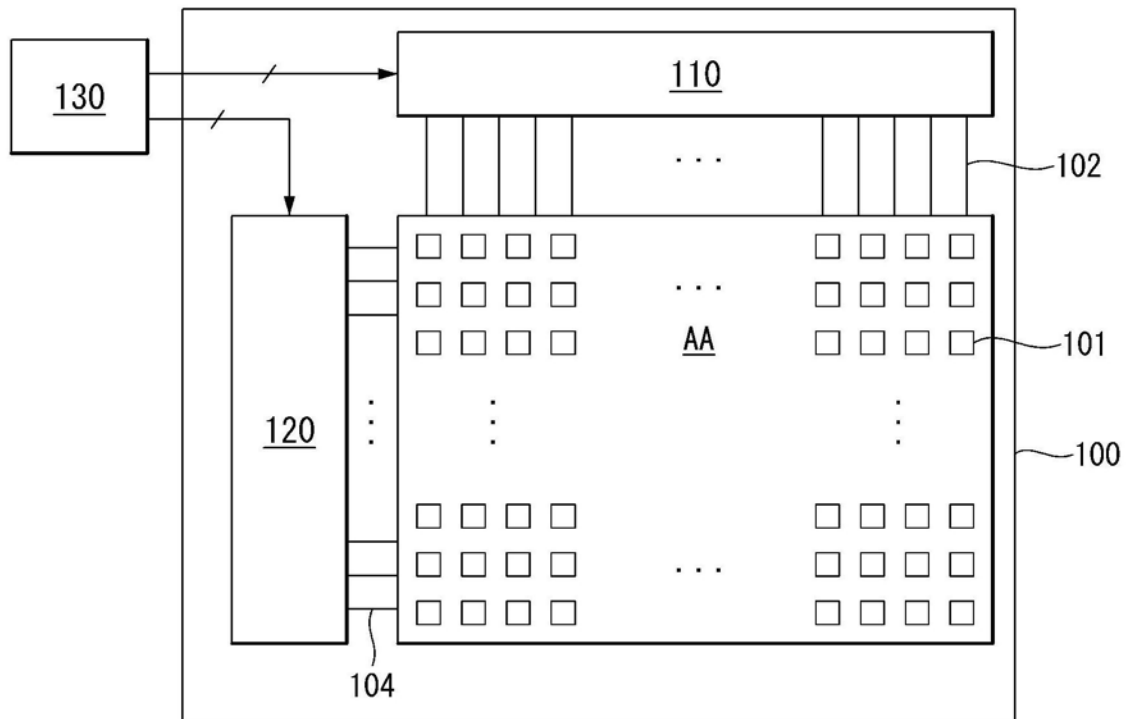


图2

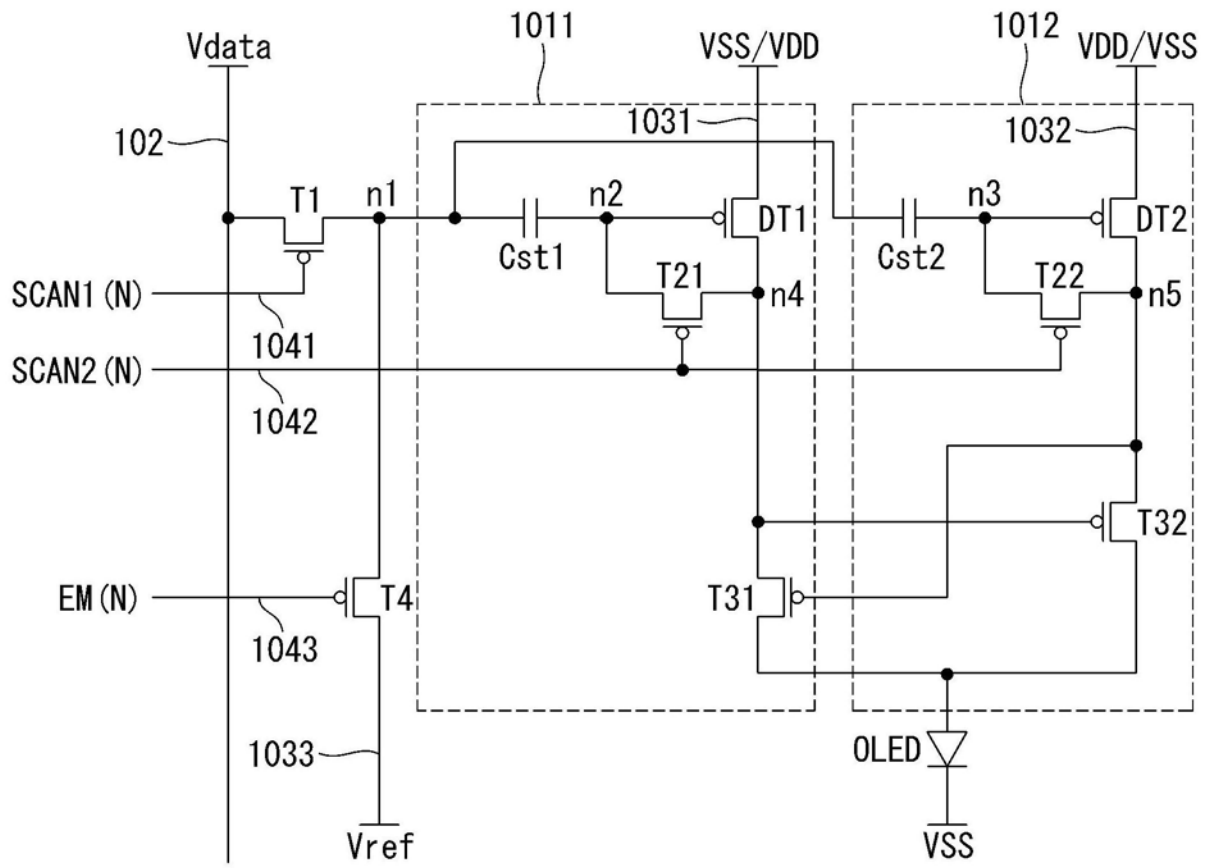


图3

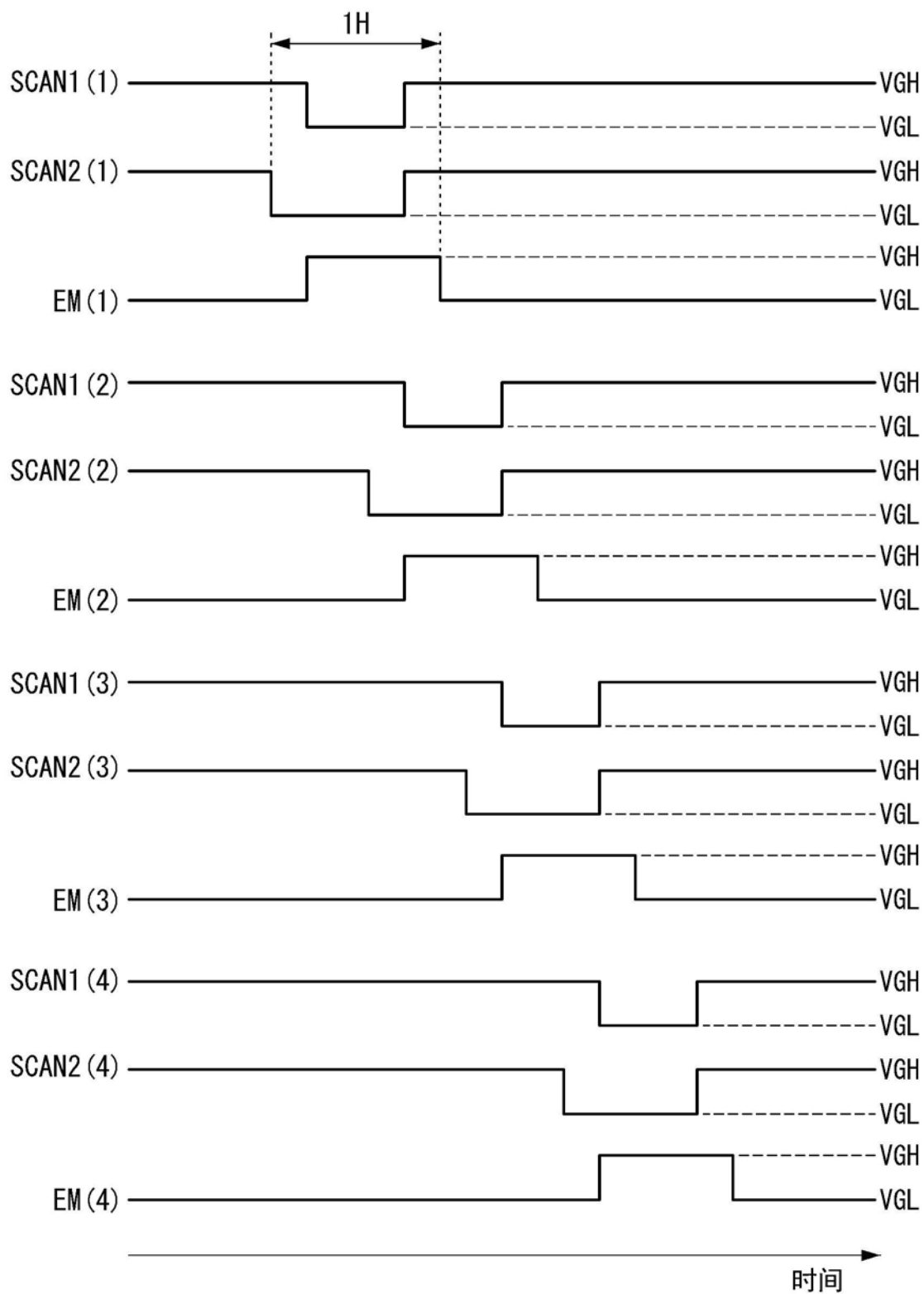


图4

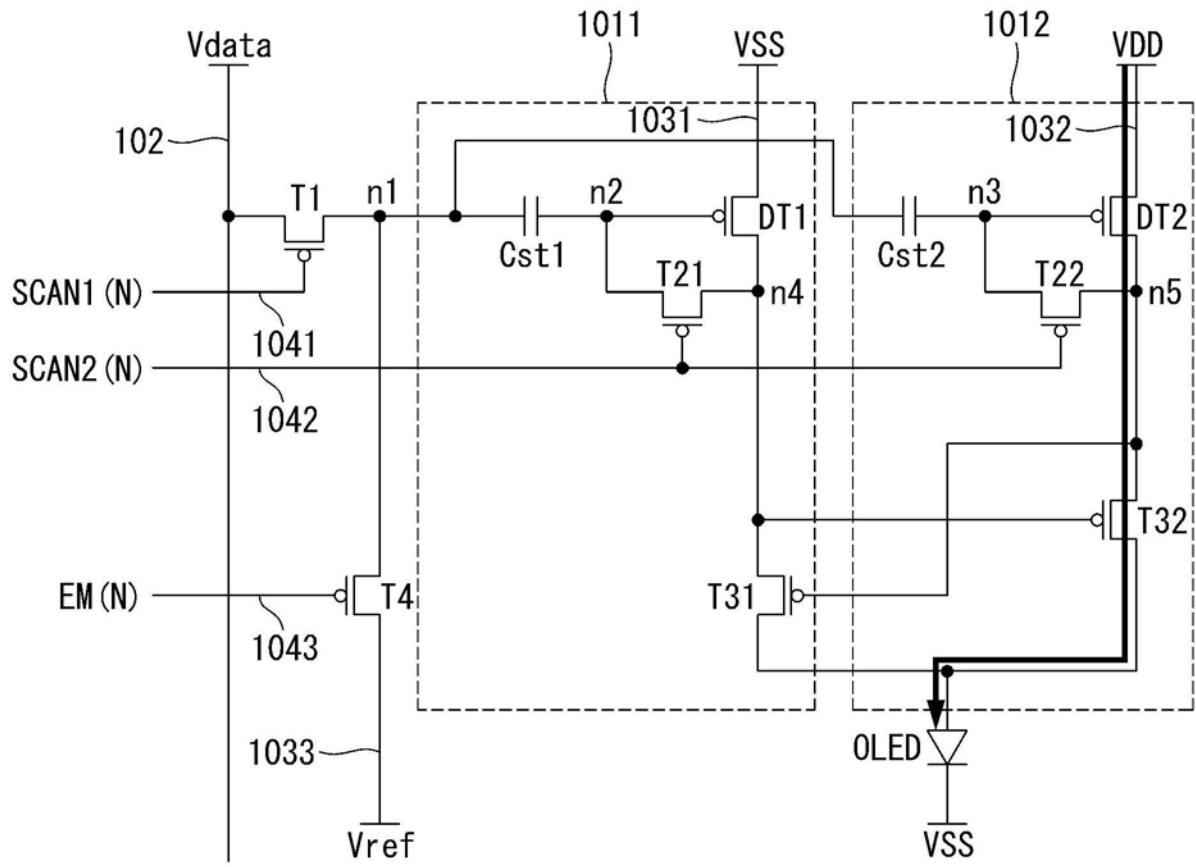


图5A

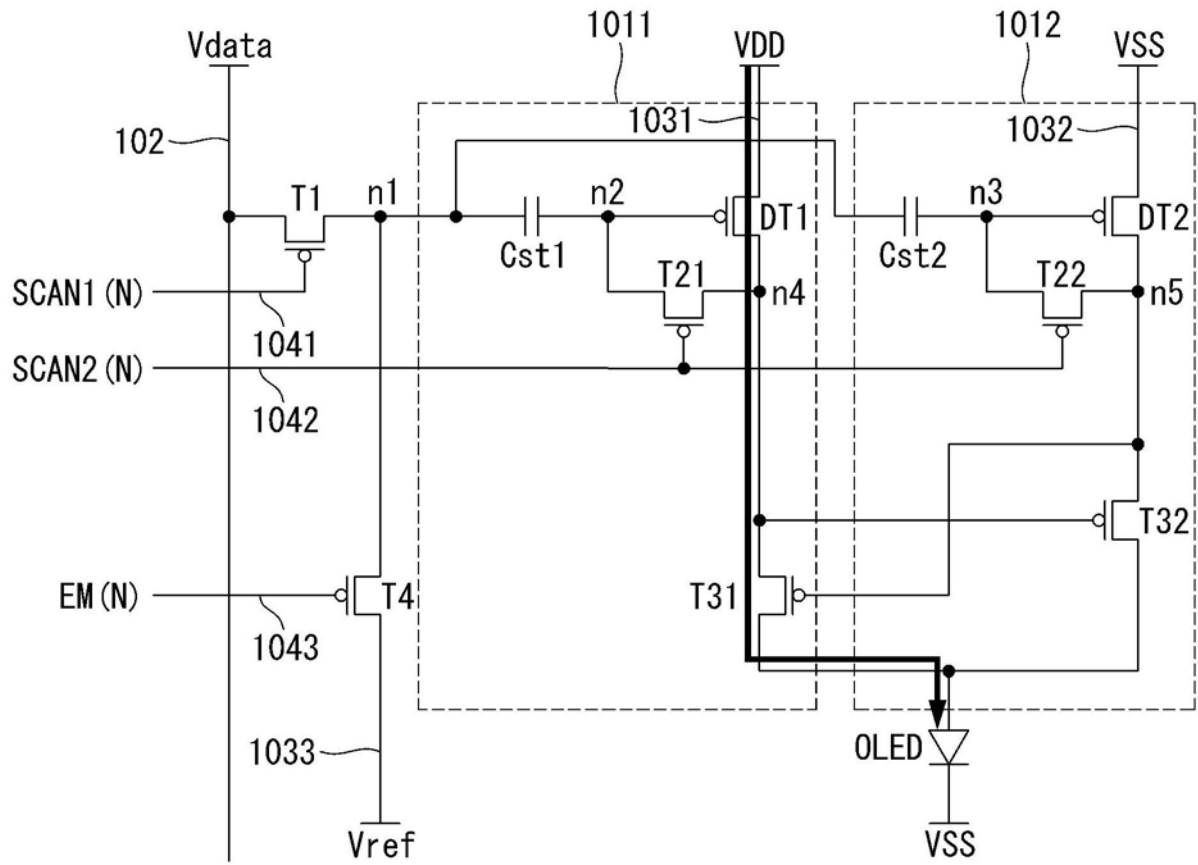


图5B

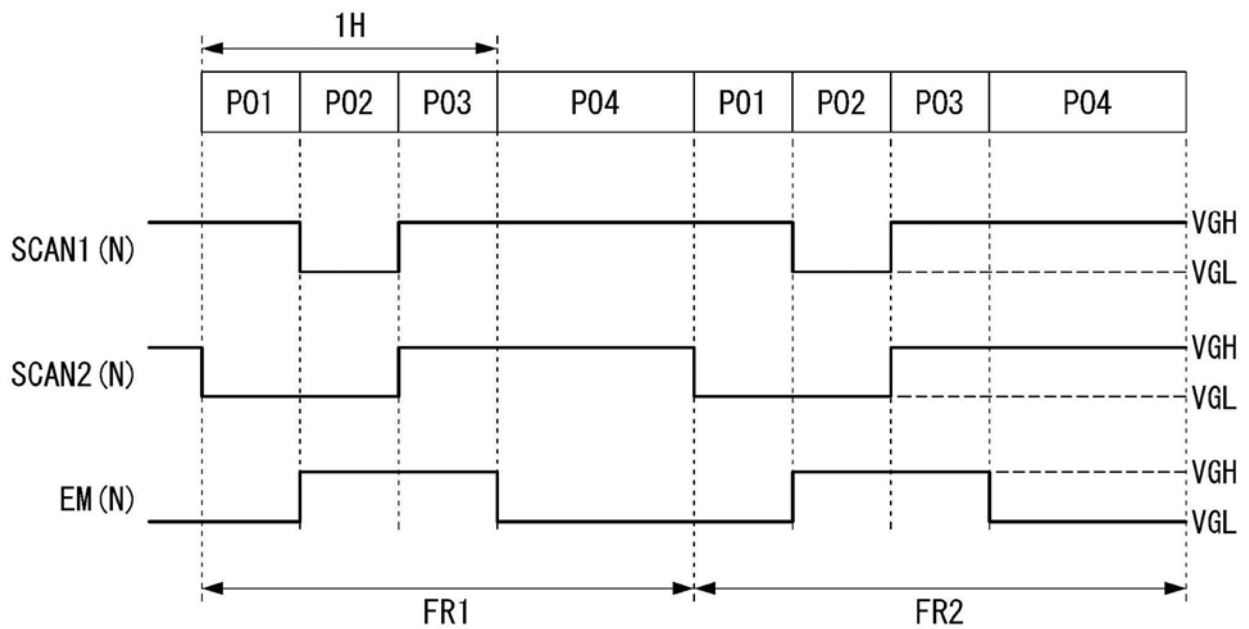


图6

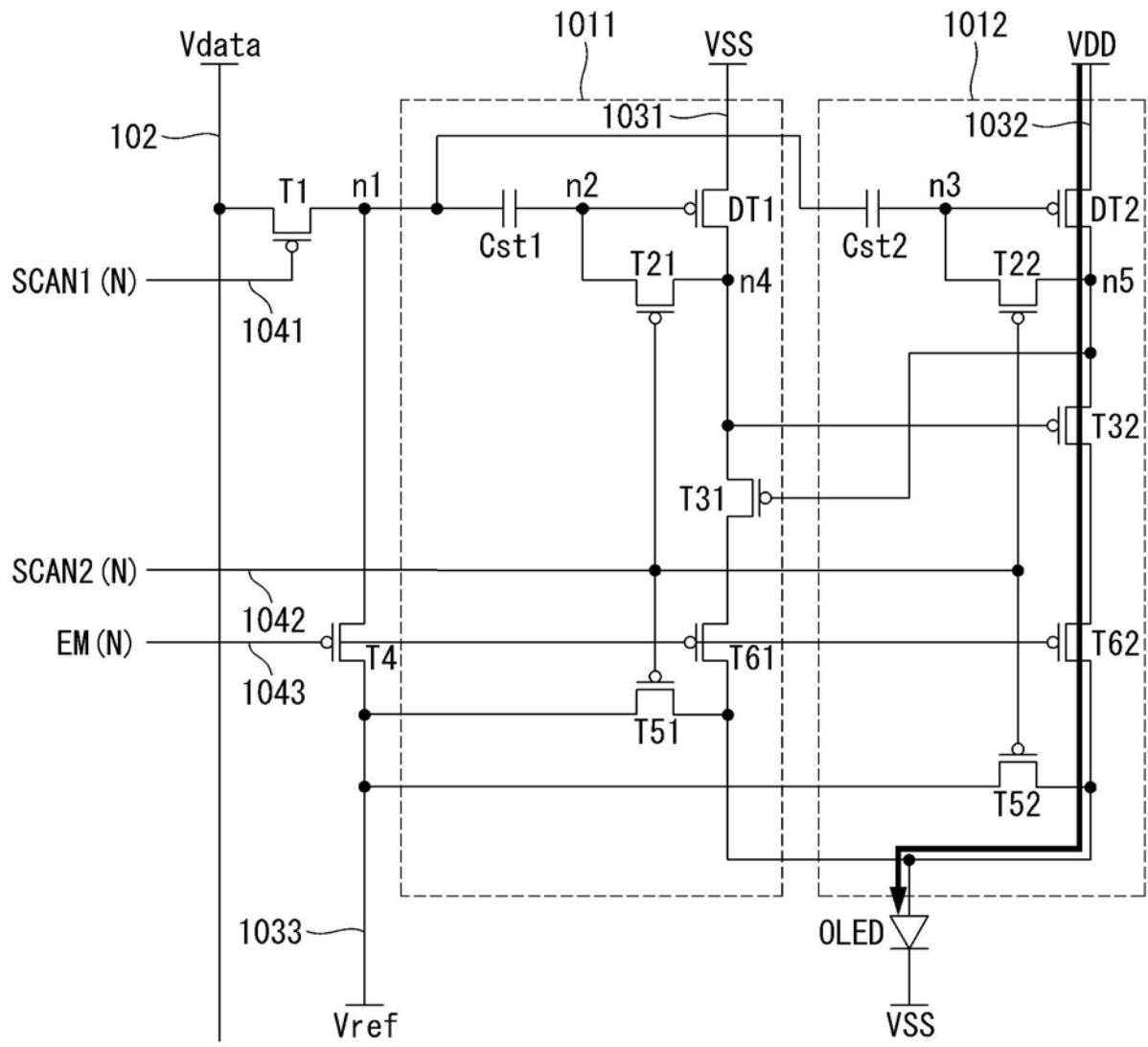


图7A

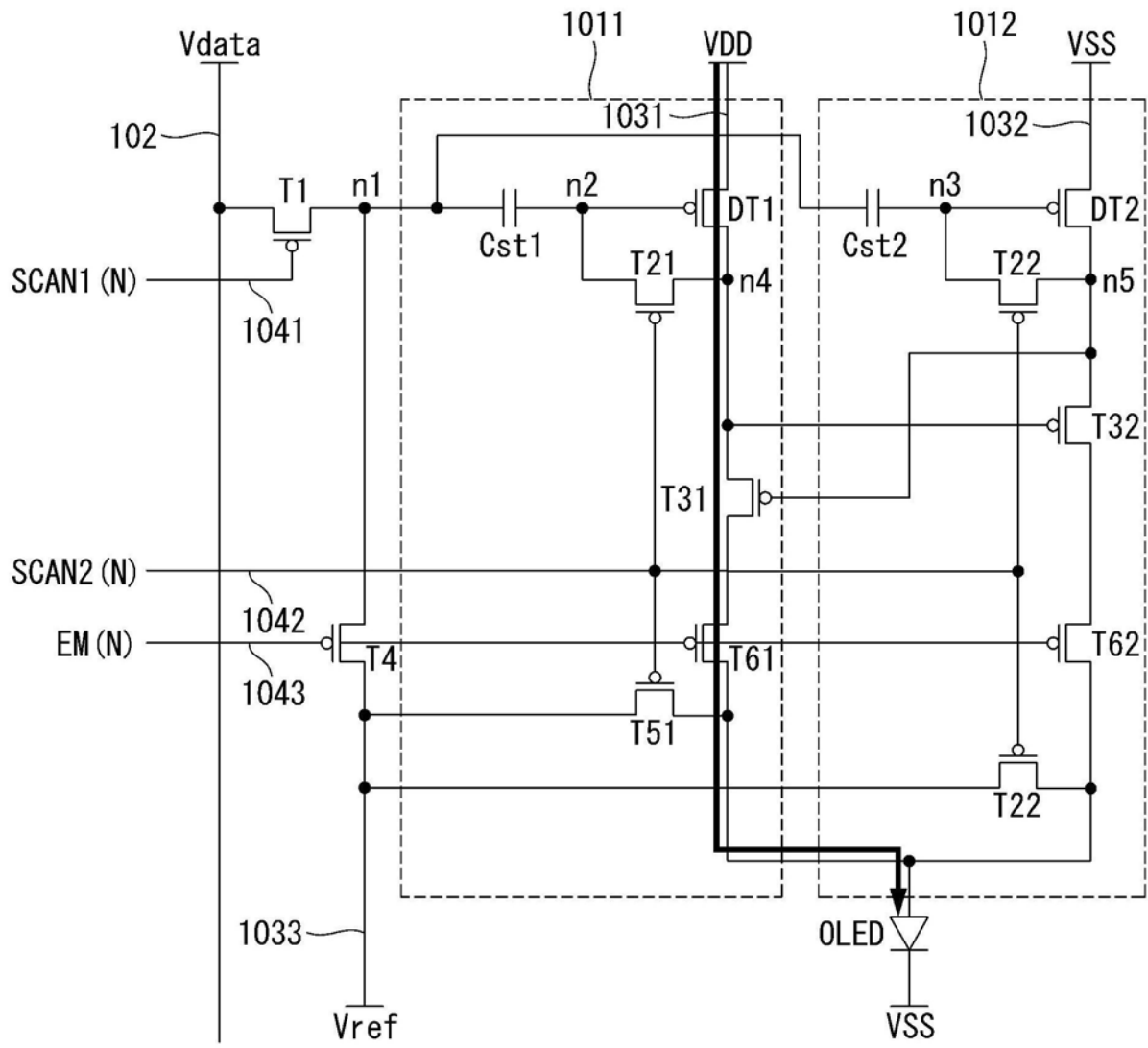


图7B

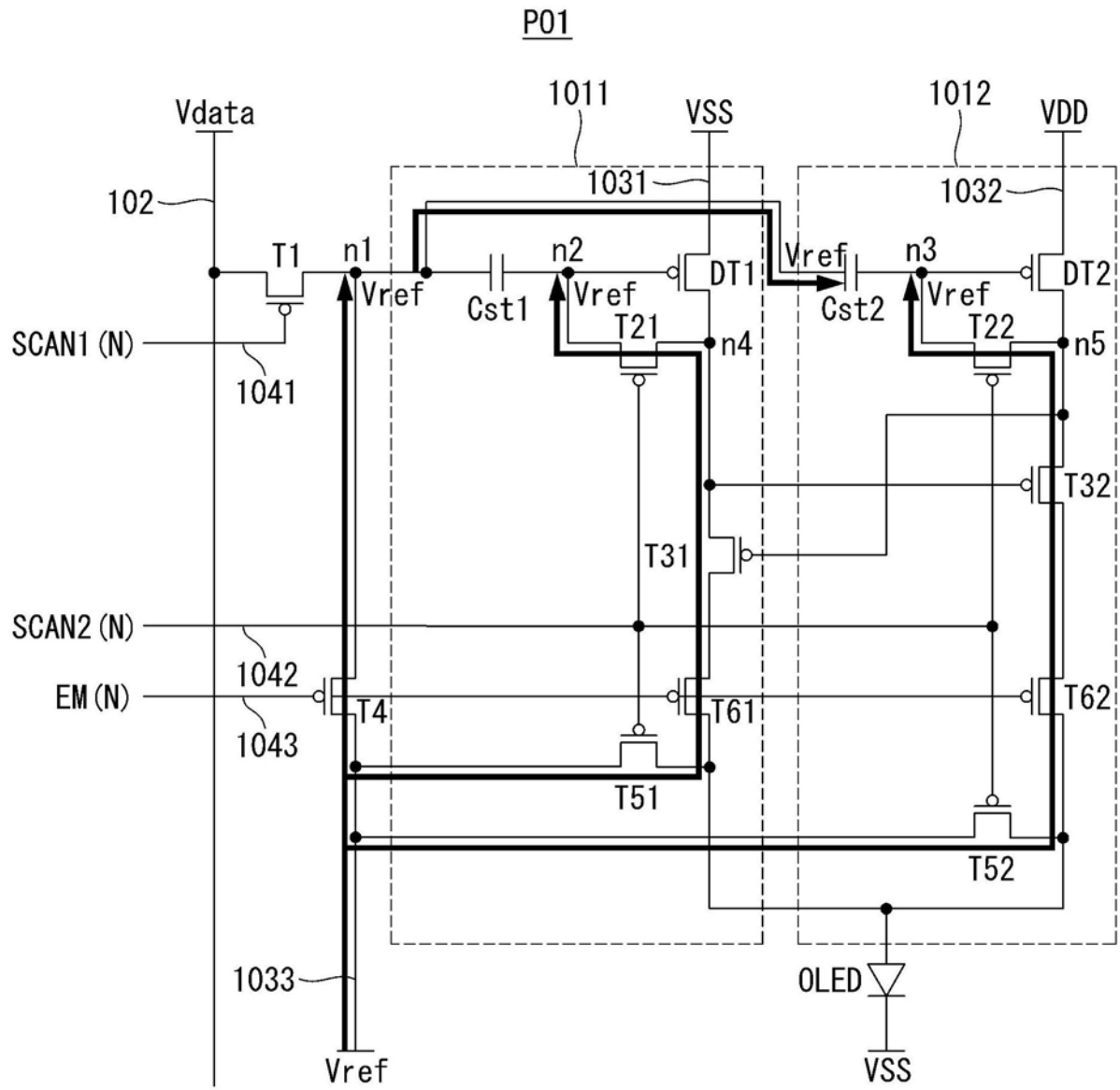


图8A

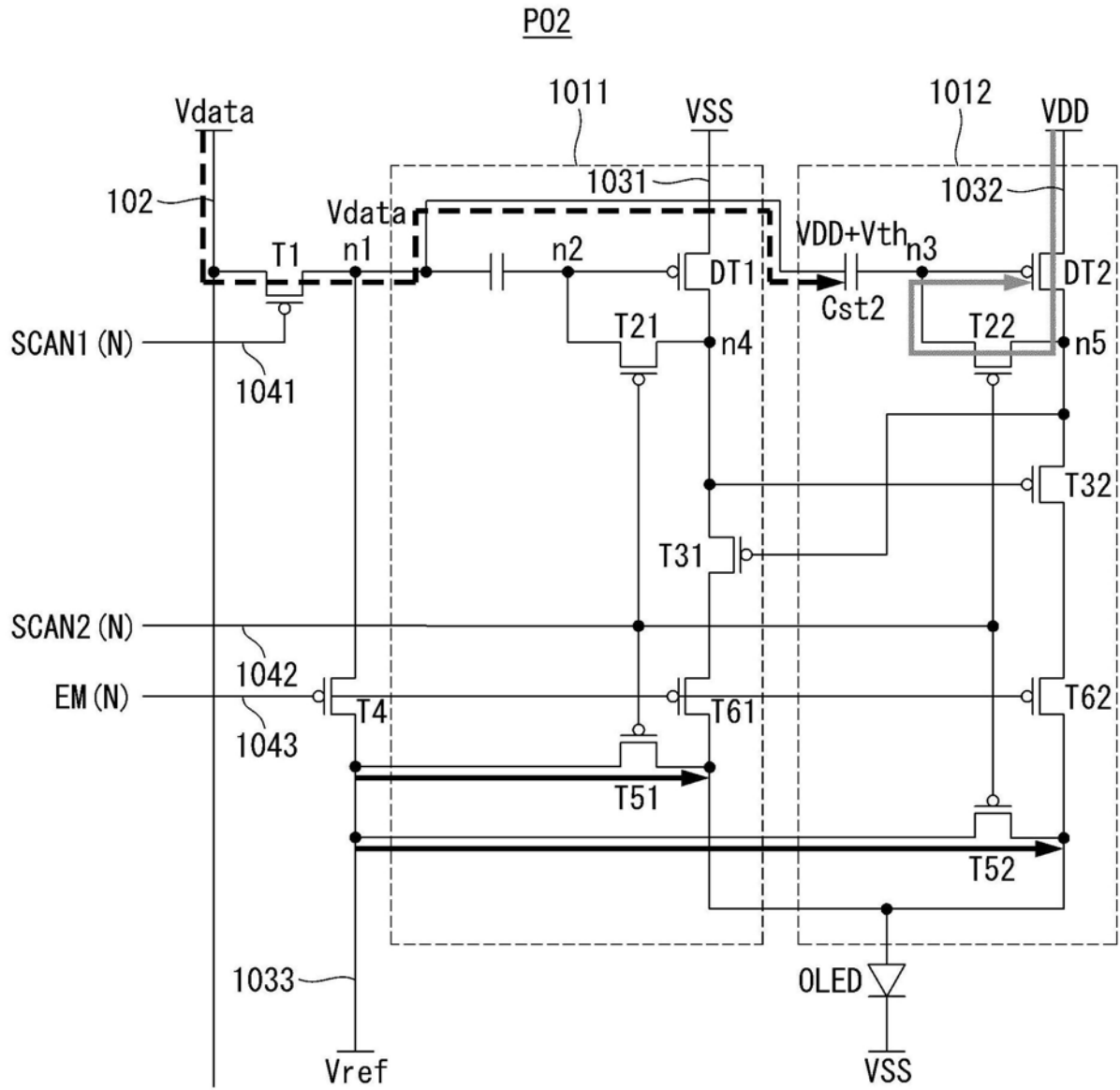


图8B

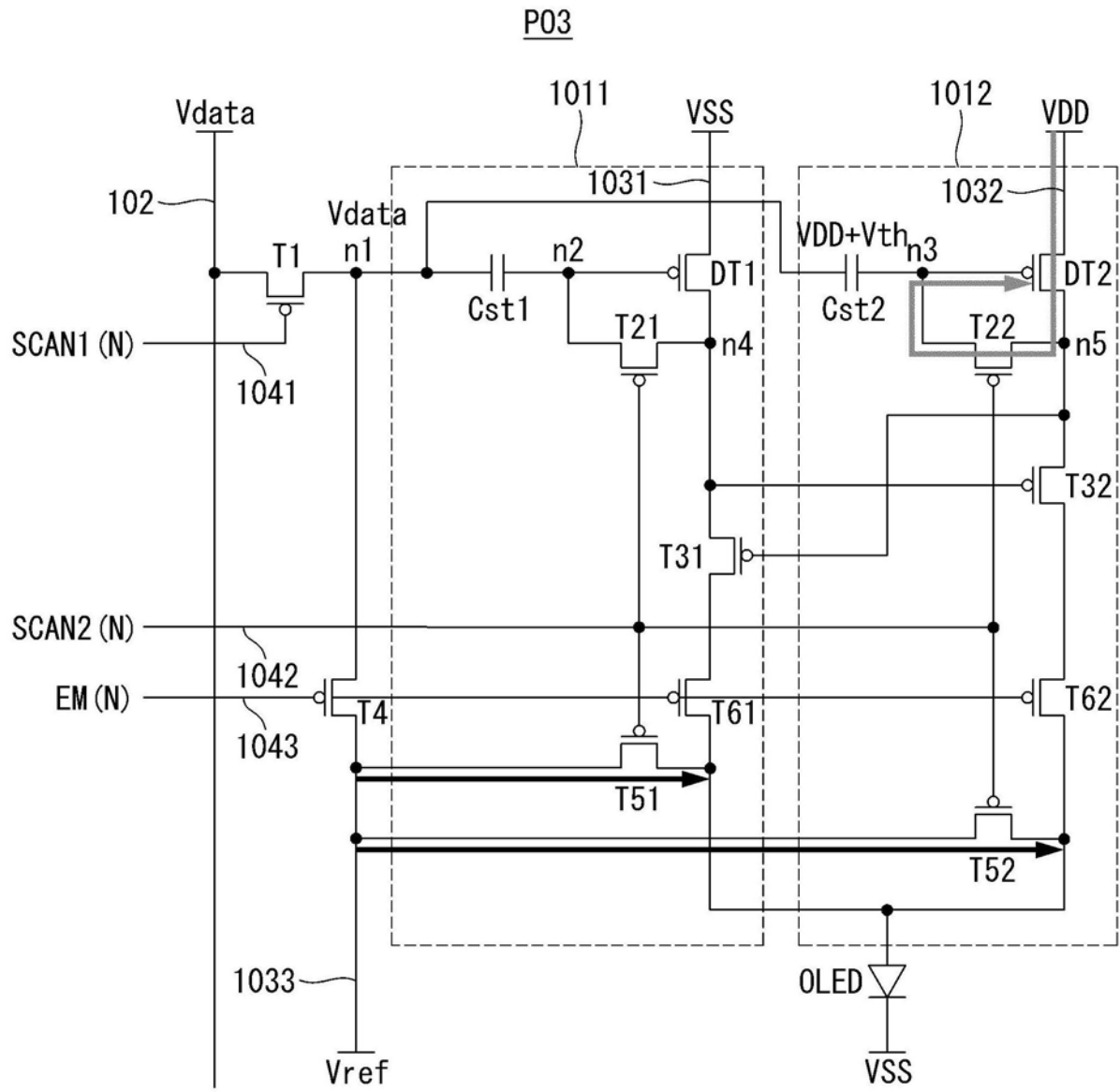


图8C

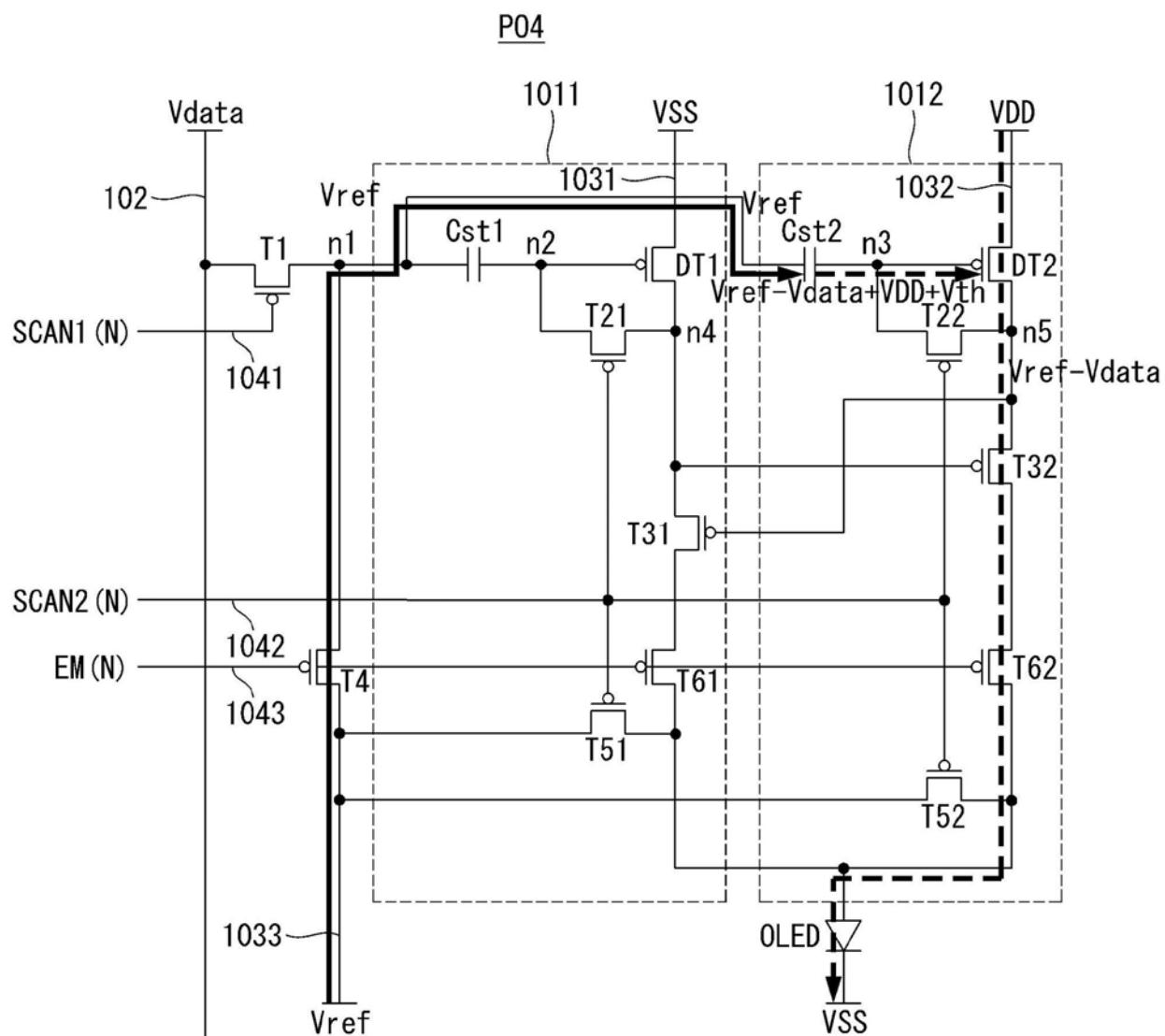


图8D