



(12) 发明专利

(10) 授权公告号 CN 109215579 B

(45) 授权公告日 2021.10.26

(21) 申请号 201810601051.8

(22) 申请日 2018.06.12

(65) 同一申请的已公布的文献号
申请公布号 CN 109215579 A

(43) 申请公布日 2019.01.15

(30) 优先权数据
10-2017-0083472 2017.06.30 KR(73) 专利权人 乐金显示有限公司
地址 韩国首尔

(72) 发明人 赵奕力 石政烨

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227
代理人 杜诚 刘敏

(51) Int.Cl.

G09G 3/3233 (2016.01)

(56) 对比文件

CN 106782320 A, 2017.05.31
US 2017061877 A1, 2017.03.02
CN 105741761 A, 2016.07.06
US 2008218452 A1, 2008.09.11
CN 105895007 A, 2016.08.24
CN 106652911 A, 2017.05.10
US 2016232840 A1, 2016.08.11
CN 106486059 A, 2017.03.08
CN 106816133 A, 2017.06.09
US 2016232840 A1, 2016.08.11

审查员 刘承奇

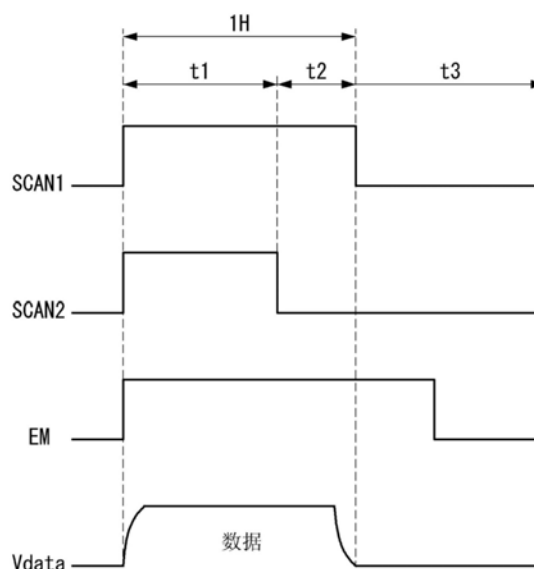
权利要求书2页 说明书10页 附图8页

(54) 发明名称

电致发光显示器及其驱动方法

(57) 摘要

提供了电致发光显示器及其驱动方法。电致发光显示器包括布置有连接至多条数据线和多条栅极线的多个像素的显示面板。每个像素包括：驱动TFT，其响应于施加至驱动TFT的栅极的数据电压来控制发光元件中的电流；开关TFT，其响应于施加至驱动TFT的源极和漏极的发射信号和控制信号的栅极导通电压而向驱动TFT提供高电平电源电压。电致发光显示器在第一模式和第二模式之间切换，第一模式是通过向驱动TFT的栅极施加数据电压来在1个水平时段内执行数据写入和驱动TFT特性补偿的模式，第二模式是通过向驱动TFT的栅极施加初始电压并且在完成驱动TFT特性补偿时施加数据电压来在1个水平时段内执行数据写入的模式。



1. 一种电致发光显示器,其包括布置有多个像素的显示面板,所述多个像素连接至多条数据线和多条栅极线,每个像素包括:

驱动薄膜晶体管,其响应于施加至所述驱动薄膜晶体管的栅极的数据电压来控制发光元件中的电流;以及

开关薄膜晶体管,其响应于施加至所述驱动薄膜晶体管的源极和漏极的发射信号和控制信号的栅极导通电压而向所述驱动薄膜晶体管提供高电平电源电压;

其中,所述电致发光显示器在第一模式和第二模式之间进行切换,所述第一模式是通过向所述驱动薄膜晶体管的栅极施加所述数据电压来在1个水平时段内执行数据写入和驱动薄膜晶体管特性补偿的模式,以及所述第二模式是通过向所述驱动薄膜晶体管的栅极施加初始电压并且在完成所述驱动薄膜晶体管特性补偿时施加所述数据电压来在1个水平时段内执行数据写入的模式,

其中,所述电致发光显示器还包括:栅极驱动电路,其生成第一扫描信号、第二扫描信号和所述发射信号;以及数据驱动电路,其生成所述初始电压和所述数据电压,

其中,所述驱动薄膜晶体管通过栅-源电压来控制所述发光元件中的电流,

其中,所述开关薄膜晶体管包括:第一开关薄膜晶体管,其响应于所述第一扫描信号向所述驱动薄膜晶体管的栅极施加第一电压;第二开关薄膜晶体管,其响应于所述第二扫描信号向所述驱动薄膜晶体管的源极施加第二电压;以及第三开关薄膜晶体管,其响应于所述发射信号向所述驱动薄膜晶体管的漏极提供高电平电源电压,

其中,在所述第一模式下,当所述第一开关薄膜晶体管、所述第二开关薄膜晶体管和所述第三开关薄膜晶体管初始导通时,在1个水平时段内将所述数据电压施加至所述驱动薄膜晶体管的栅极,然后当只有所述第二开关薄膜晶体管关断时补偿所述驱动薄膜晶体管的特性,以及

其中,在所述第二模式下,当所述第一开关薄膜晶体管和所述第三开关薄膜晶体管导通并且所述第二开关薄膜晶体管关断时,在1个水平时段的初始时段中将所述初始电压施加至所述驱动薄膜晶体管的栅极,以及当所述第二开关薄膜晶体管和所述第三开关薄膜晶体管关断并且所述第一开关薄膜晶体管导通时,在所述1个水平时段的其余时段中将所述数据电压施加至所述驱动薄膜晶体管的栅极。

2. 根据权利要求1所述的电致发光显示器,其中,在所述第二模式下,当向所述驱动薄膜晶体管的栅极施加所述数据电压时,所述发光元件保持在关断状态。

3. 根据权利要求1所述的电致发光显示器,其中,在用于补偿所述驱动薄膜晶体管的特性的补偿时段期间,通过所述栅极和所述漏极的短路对所述驱动薄膜晶体管进行二极管连接,并且所述栅极的电位是固定的,而所述源极的电位根据所述驱动薄膜晶体管的特性而变化。

4. 根据权利要求1所述的电致发光显示器,其中,在所述第一模式下,所述数据驱动电路在1个水平时段内通过所述第一开关薄膜晶体管向所述驱动薄膜晶体管的栅极施加所述数据电压。

5. 根据权利要求1所述的电致发光显示器,其中,在所述第二模式下,所述数据驱动电路在1个水平时段的初始时段中向所述数据线提供所述初始电压,并且在所述1个水平时段的其余时段中向所述数据线提供所述数据电压。

6. 一种用于驱动电致发光显示器的方法,所述电致发光显示器包括布置有多个像素的显示面板,所述多个像素连接至多条数据线和多条栅极线,其中每个像素包括:

驱动薄膜晶体管,其响应于施加至所述驱动薄膜晶体管的栅极的数据电压来控制发光元件中的电流;以及

开关薄膜晶体管,其响应于施加至所述驱动薄膜晶体管的源极和漏极的发射信号和控制信号的栅极导通电压而向所述驱动薄膜晶体管提供高电平电源电压;

其中,所述电致发光显示器在第一模式和第二模式之间进行切换,并且所述方法包括:

在第一模式下操作所述电致发光显示器,以通过向所述驱动薄膜晶体管的栅极施加所述数据电压来在1个水平时段内执行数据写入和驱动薄膜晶体管特性补偿;以及

在第二模式下操作所述电致发光显示器,以通过向所述驱动薄膜晶体管的栅极施加初始电压并在完成所述驱动薄膜晶体管特性补偿时施加所述数据电压,来在1个水平时段内执行数据写入,

其中,所述电致发光显示器还包括:栅极驱动电路,其生成第一扫描信号、第二扫描信号和所述发射信号;以及数据驱动电路,其生成所述初始电压和所述数据电压,

其中,所述驱动薄膜晶体管通过栅-源电压来控制所述发光元件中的电流,

其中,所述开关薄膜晶体管中的第一开关薄膜晶体管响应于所述第一扫描信号向所述驱动薄膜晶体管的栅极施加第一电压,所述开关薄膜晶体管中的第二开关薄膜晶体管响应于所述第二扫描信号向所述驱动薄膜晶体管的源极施加第二电压,所述开关薄膜晶体管中的第三开关薄膜晶体管响应于所述发射信号向所述驱动薄膜晶体管的漏极提供高电平电源电压,

其中,在所述第一模式下,当所述第一开关薄膜晶体管、所述第二开关薄膜晶体管和所述第三开关薄膜晶体管初始导通时,在1个水平时段内向所述驱动薄膜晶体管的栅极施加所述数据电压,然后当只有所述第二开关薄膜晶体管关断时补偿所述驱动薄膜晶体管的特性,以及

其中,在所述第二模式下,当所述第一开关薄膜晶体管和所述第三开关薄膜晶体管导通并且所述第二开关薄膜晶体管关断时,在1个水平时段的初始时段中向所述驱动薄膜晶体管的栅极施加所述初始电压,以及在所述第二开关薄膜晶体管和所述第三开关薄膜晶体管关断并且所述第一开关薄膜晶体管导通时,在所述1个水平时段的其余时段中向所述驱动薄膜晶体管的栅极施加所述数据电压。

7. 根据权利要求6所述的方法,其中,在所述第二模式下,当向所述驱动薄膜晶体管的栅极施加所述数据电压时,所述发光元件保持在关断状态。

8. 根据权利要求6所述的方法,其中,在用于补偿所述驱动薄膜晶体管的特性的补偿时段期间,通过所述栅极和所述漏极的短路对所述驱动薄膜晶体管进行二极管连接,并且所述栅极的电位是固定的,而所述源极的电位根据所述驱动薄膜晶体管的特性而变化。

电致发光显示器及其驱动方法

[0001] 本申请要求于2017年6月30日提交的韩国专利申请第10-2017-0083472号的权益，出于所有目的，其通过引用被合并到本文中，如同在本文中完全阐述一样。

技术领域

[0002] 本发明涉及电致发光显示器及其驱动方法。

背景技术

[0003] 取决于发射层的材料，电致发光显示器大致分为无机发光显示器和有机发光显示器。在这些显示器中，有源矩阵有机发光显示器包括有机发光二极管（在下文中称为“OLED”），其是自身发光的典型发光二极管，并且有源矩阵有机发光显示器具有响应时间快、发光效率高、亮度高和视角宽的优点。

[0004] 有机发光显示器的OLED包括阳极、阴极和位于这些电极之间的有机化合物层。有机化合物层由空穴注入层（HIL）、空穴传输层（HTL）、发射层（EML）、电子传输层（ETL）和电子注入层（EIL）组成。当向阳极和阴极施加电源电压时，穿过空穴传输层HTL的空穴和穿过电子传输层ETL的电子移动至发射层EML，形成激子（exciton）。因此，发射层EML产生可见光。

[0005] 有机发光显示器具有以矩阵形式布置的像素，每个像素包括OLED和驱动TFT（薄膜晶体管），并且有机发光显示器根据视频数据的灰度值来调整由像素表示的图像的亮度。驱动TFT响应于其栅电极和源电极之间施加的电压（在下文中称为“栅-源电压”）来控制流经OLED的驱动电流。OLED的光强度和亮度由驱动电流确定。

[0006] 通常，当驱动TFT工作在饱和区时，在驱动TFT的漏极和源极之间流动的驱动电流 I_{ds} 被表示如下：

$$[0007] \quad I_{ds} = 1/2 * (\mu * C * W / L) * (V_{gs} - V_{th})^2$$

[0008] 其中， μ 是电子迁移率， C 是栅极绝缘膜的电容， W 是驱动TFT的沟道宽度， L 是驱动TFT的沟道长度。 V_{gs} 是驱动TFT的栅-源电压， V_{th} 是驱动TFT的阈值电压（或临界电压）。取决于像素结构，驱动TFT的栅-源电压 V_{gs} 可以是数据电压与参考电压之间的差分电压。由于数据电压是与视频数据的灰度值对应的模拟电压，并且参考电压是固定电压，所以驱动TFT的栅-源电压 V_{gs} 由数据电压来设定（或设置）。驱动电流 I_{ds} 由设定的栅-源电压 V_{gs} 来确定。

[0009] 对于每个像素而言，像素的电气特性，例如驱动TFT的阈值电压 V_{th} 、驱动TFT的电子迁移率 μ 和OLED的阈值电压应当是相同的，因为它们用作用于确定驱动电流 I_{ds} 的因素。然而，由于各种原因，包括工艺变化、时间变化等，电气特性可能在像素之间变化。

[0010] 为了补偿驱动TFT的电气特性的变化，可以应用内部补偿和外部补偿。在内部补偿方法中，通过使用随驱动TFT的电气特性而变化的驱动TFT的栅-源电压，实时自动地补偿驱动TFT的电气特性在像素之间的变化。在外部补偿方法中，通过感测随驱动TFT的电气特性而变化的每个像素的电压，并且基于所感测的电压调制外部电路输入的图像的数据，来补偿驱动TFT的电气特性在像素之间的变化。

[0011] 本发明提供了一种电致发光显示器，其补偿驱动TFT的电气特性（例如迁移率、阈

值电压等)的变化,并且防止在补偿驱动TFT的电气特性时可能发生的亮度劣化。

发明内容

[0012] 本发明的示例性实施方式提供一种电致发光显示器,其包括布置有多个像素的显示面板,该多个像素连接至多条数据线和多条栅极线,每个像素包括:驱动薄膜晶体管(TFT),其响应于施加至驱动TFT的栅极的数据电压来控制发光元件中的电流;以及开关TFT,其响应于施加至驱动TFT的源极和漏极的发射信号和控制信号的栅极导通电压而向驱动TFT提供高电平电源电压,其中,电致发光显示器在第一模式和第二模式之间进行切换,第一模式是通过向驱动TFT的栅极施加数据电压而在1个水平时段内执行数据写入和驱动TFT特性补偿的模式,并且第二模式是通过向驱动TFT的栅极施加初始电压并且在完成驱动TFT特性补偿时施加数据电压,而在1个水平时段内执行数据写入的模式。

[0013] 电致发光显示器还包括:栅极驱动电路,其生成第一扫描信号、第二扫描信号和发射信号;以及数据驱动电路,其生成初始电压和数据电压。驱动TFT通过栅-源电压来控制发光元件中的电流。开关TFT包括:第一开关TFT,其响应于第一扫描信号向驱动TFT的栅极施加第一电压;第二开关TFT,其响应于第二扫描信号向驱动TFT的源极施加第二电压;以及第三开关TFT,其响应于发射信号向驱动TFT的漏极施加高电平电源电压。

[0014] 在第一模式下,当第一开关TFT、第二开关TFT和第三开关TFT初始导通时,在1个水平时段内将数据电压施加至驱动TFT的栅极,然后当只有第二开关TFT关断时补偿驱动TFT的特性。

[0015] 在第二模式下,当第一开关TFT和第三开关TFT导通并且第二开关TFT关断时,在1个水平时段的初始时段中将初始电压施加至驱动TFT的栅极,以及在第二开关TFT和第三开关TFT关断并且第一开关TFT导通时,在1个水平时段的其余时段中将数据电压施加至驱动TFT的栅极。

[0016] 在第二模式下,当向驱动TFT的栅极施加数据电压时,发光元件保持在关断状态。

[0017] 在用于补偿驱动TFT的特性的补偿时段期间,通过栅极和漏极的短路对驱动TFT进行二极管连接,并且栅极的电位是固定的,而源极的电位根据驱动TFT的特性而变化。

[0018] 在第一模式下,数据驱动电路在1个水平时段内通过第一开关TFT向驱动TFT的栅极施加数据电压。

[0019] 在第二模式下,数据驱动电路在1个水平时段的初始时段中向数据线提供初始电压,并且在1个水平时段的其余时段中向数据线提供数据电压。

[0020] 本发明的另一示例性实施方式提供了一种用于驱动电致发光显示器的方法,该电致发光显示器包括布置有多个像素的显示面板,该多个像素连接至多条数据线和多条栅极线,其中每个像素包括:驱动薄膜晶体管(TFT),其响应于施加至驱动TFT的栅极的数据电压来控制发光元件中的电流;以及开关TFT,其响应于施加至驱动TFT的源极和漏极的发射信号和控制信号的栅极导通电压而向驱动TFT提供高电平电源电压,其中,电致发光显示器在第一模式和第二模式之间进行切换。该方法包括:以第一模式操作电致发光显示器,以通过向驱动TFT的栅极施加数据电压而在1个水平时段内执行数据写入和驱动TFT特性补偿;以及以第二模式操作电致发光显示器,以通过向驱动TFT的栅极施加初始电压并且在完成驱动TFT特性补偿时施加数据电压,而在1个水平时段内执行数据写入。

[0021] 根据本发明的电致发光显示器可以补偿每个像素的驱动TFT的特性,并且防止由电压降引起的亮度降低。

[0022] 由于在1个水平时段内在补偿驱动TFT的特性之后施加数据电压,因此根据本发明的电致发光显示器使得能够提供亮度均匀性,并且防止在特性补偿时可能发生的电致发光显示器的亮度降低。

[0023] 此外,根据本发明的电致发光显示器通过在完成特性补偿之后写入数据电压,可以使在驱动TFT补偿时可能发生的电压损失最小化。

附图说明

[0024] 附图示出了本发明的实施方式,并且与说明书一起用于说明本发明的原理,附图被包括以提供对本发明的进一步理解,并且被合并到本说明书中且构成本说明书的一部分。在附图中:

[0025] 图1是示出了根据本发明的示例性实施方式的电致发光显示器的框图;

[0026] 图2是示出了示例像素电路的电路图;

[0027] 图3是示出了根据本发明的示例性实施方式的像素电路的驱动信号波形的波形图;

[0028] 图4A至图4C是逐步示出了图2的像素电路如何工作的示意图;

[0029] 图5是示出了如何通过补偿驱动TFT特性而使亮度均匀的曲线图;

[0030] 图6是示出了根据本发明的另一示例性实施方式的像素电路的驱动信号波形的波形图;

[0031] 图7是示出了像素电路如何根据图6的信号波形而工作的示意图;

[0032] 图8是示出了根据本发明的又一示例性实施方式的像素电路的驱动信号波形的波形图;以及

[0033] 图9是示出了像素电路如何根据图8的信号波形而工作的示意图。

具体实施方式

[0034] 现在将参照本发明的具体实施方式,在附图中示出了具体实施方式的示例。

[0035] 通过参照示例性实施方式和附图的以下详细描述,可以更容易理解本发明的各个方面和特征以及实现它们的方法。然而,本发明可以以许多不同的形式来实施,而不应被解释为限于本文中阐述的示例性实施方式。相反,提供这些示例性实施方式是为了使本公开内容透彻和完整,并将本发明的概念完全传达给本领域技术人员,本发明由所附权利要求来限定。

[0036] 附图中示出的用于描述本发明的示例性实施方式的形状、尺寸、比例、角度、数字等仅是示例,并不限于附图中所示的那些。在整个说明书中,相同的附图标记表示相同的元件。在描述本发明时,将省略相关的公知技术的详细描述以避免不必要地模糊本发明。当使用术语“包括”、“具有”、“由.....组成”等时,只要不使用术语“仅”,则可以添加其他部分。除非明确说明,否则单数形式可以被解释为复数形式。

[0037] 即使没有明确说明,元件也可以被解释为包括误差容限。

[0038] 当使用术语“在.....上”、“在.....之上”、“在.....下方”、“挨着.....”等描

述两个部分之间的位置关系时,只要没有使用术语“紧接”或“直接”,则两个部分之间可以放置一个或多个部分。

[0039] 应当理解,虽然术语“第一”、“第二”等可以在本文中用于描述各种元件,但是这些元件不受这些术语限制。这些术语用于区分一个元件与另一个元件。因此,在不偏离本发明的技术精神的情况下,下面提到的第一元件也可以被称为第二元件。

[0040] 在整个说明书中,相同的附图标记表示基本上相同的元件。

[0041] 本发明的以下示例性实施方式可以部分地或整体地彼此结合(couple)或组合,并且可以以各种方式在技术上相互作用或一起工作。示例性实施方式可以独立地或彼此相关地执行。

[0042] 在本发明中,形成在显示面板的基板上的像素电路和栅极驱动器可以被实现为n型或p型MOSFET(金属氧化物半导体场效应晶体管)TFT。应当注意的是,虽然下面的示例性实施方式示出了p型TFT(PMOS),但是本发明不限于它们。TFT是具有栅极、源极和漏极的三电极器件。源极是向晶体管提供载流子的电极。TFT中的载流子从源极流出。漏极是载流子离开TFT的电极。也就是说,在MOSFET中,载流子从源极流向漏极。在n型TFT(NMOS)的情况下,载流子是电子,因此源极电压低于漏极电压,使得电子从源极流向漏极。在n型TFT中,由于电子从源极流向漏极,所以电流从漏极流向源极。在p型TFT(PMOS)的情况下,载流子是空穴,因此源极电压高于漏极电压,使得空穴从源极流向漏极。在p型TFT中,由于空穴从源极流向漏极,所以电流从源极流向漏极。应当注意的是,MOSFET的源极和漏极的位置不固定。例如,根据所施加的电压,MOSFET的源极和漏极可以互换。

[0043] 在下文中,栅极导通电压是使TFT导通的栅极信号的电压,以及栅极关断电压是使TFT关断的电压。在PMOS中,栅极导通电压是低电压L,并且栅极关断电压是高电压H。在NMOS中,栅极导通电压是高电压H,并且栅极关断电压是低电压L。

[0044] 在下文中,将参照附图详细描述本发明的各种示例性实施方式。在下面的示例性实施方式中,对电致发光显示器的描述将集中于包括有机发光材料的有机发光显示器。然而,应当注意的是,本发明的技术思想不限于有机发光显示器,而是可以应用于包括无机发光材料的无机发光显示器。

[0045] 图1示出了根据本发明的示例性实施方式的电致发光显示器。

[0046] 参照图1,根据本发明的示例性实施方式的电致发光显示器包括具有像素PXL的显示面板10、用于驱动多条数据线14的数据驱动电路12、用于驱动多条栅极线15的栅极驱动电路13、以及用于控制数据驱动电路12和栅极驱动电路13的操作定时的定时控制器11。

[0047] 数据线14和栅极线15在显示面板10上交叉,并且像素PXL以矩阵形式来布置并且位于交叉点处。一行中的像素PXL连接至单条栅极线15,并且该栅极线15可以包括至少一条扫描线和至少一条发射线。也就是说,每个像素PXL可以连接至单条数据线14、至少一条扫描线和至少一条发射线。像素PXL可以被共同提供以来自发电机(未示出)的初始电压Vini以及高电平操作电压VDD和低电平操作电压VSS。为了防止在初始时段和采样时段内从OLED发射不必要的光,可以优选地在充分低于OLED的操作电压的电压范围内选择初始电压Vini,并且初始电压Vini可以被设置为等于或低于低电平操作电压VSS。

[0048] 构成像素PXL的TFT可以被实现为各自包括氧化物半导体层的氧化物TFT。当考虑电子迁移率、工艺偏差等时,氧化物TFT对于大尺寸显示面板10是有利的。然而,本发明不限

于此,而是TFT的半导体层可以由非晶硅、多晶硅等形成。每个像素PXL包括存储电容器和多个TFT,以补偿驱动TFT的阈值电压的变化。本发明提出了一种用于解决以下问题的方法:随着补偿时间增加而发生亮度劣化。

[0049] 定时控制器11重新对准从外部系统板输入的数字视频数据DATA,以匹配显示面板10的分辨率,并将其提供给数据驱动电路12。另外,定时控制器11基于诸如垂直同步信号Vsync、水平同步信号Hsync、点时钟信号DCLK和数据使能信号DE的定时信号,生成用于控制数据驱动电路12的操作定时的数据控制信号DDC以及用于控制栅极驱动电路13的操作定时的栅极控制信号GDC。

[0050] 数据驱动电路12基于数据控制信号DDC将从定时控制器11输入的数字视频数据DATA转换成模拟数据电压。

[0051] 栅极驱动电路13基于栅极控制信号GDC生成扫描信号和发射信号。栅极驱动电路13可以包括扫描驱动器和发射驱动器。为了驱动连接至每个像素行的至少一条扫描线,扫描驱动器可以按行顺序的方式生成扫描信号并且将其提供给扫描线。为了驱动连接至每个像素行的至少一条发射线,发射驱动器可以生成发射信号并将其提供给发射线。

[0052] 本发明的电致发光显示器可以提供用于补偿驱动TFT的电气特性的第一模式和第二模式。第一模式和第二模式用于补偿驱动TFT的特性。第一模式是在1个水平时段1H内同时执行数据写入和驱动TFT特性补偿的模式,第二模式是在1个水平时段1H内依次执行驱动TFT特性补偿和数据写入的模式。与第一模式相比,第二模式通过使电压降最小化而使得能够补偿由第一模式操作所引起的显示面板的亮度降低。本发明的电致发光显示器可以被设计成以给定间隔在第一模式和第二模式之间切换,或者根据显示装置的驱动条件以第一模式或第二模式执行补偿。

[0053] 在本发明的电致发光显示器中,如图2所示,每个子像素包括通过栅-源电压V_{gs}来控制发光元件EL中的电流的驱动TFT DT,以及响应于EM信号EM的栅极导通电压而向驱动TFT DT提供高电平电源电压VDD的开关TFT S3。

[0054] 就这一点而言,定时控制器11可以根据第一模式或第二模式在1个水平时段1H内设置用于补偿驱动TFT DT的特性的补偿时间,并且通过允许驱动TFT DT的源极节点浮置,以及在实时特性补偿时间期间补偿驱动TFT DT在像素PXL之间的特性,来生成数据控制信号DDC和栅极控制信号GDC。

[0055] 图2是示出了根据本发明的示例性实施方式的像素电路的示图。

[0056] 参照图2,像素电路可以包括发光元件EL、驱动TFT DT、存储电容器C_{st}、第一开关TFT S1、第二开关TFT S2和第三开关TFT S3。开关TFT S1至S3以及驱动TFT DT可以被实现为n型MOSFET。

[0057] 发光元件EL包括位于阳极和阴极之间的有机化合物层。有机化合物层可以包括但不限于空穴注入层(HIL)、空穴传输层(HTL)、发射层(EML)、电子传输层(ETL)和电子注入层(EIL)。发光元件EL的阴极(CAT)连接至低电平电源电压VSS,并且阳极(ANO)连接至驱动TFT DT的源极。

[0058] 驱动TFT DT是响应于栅-源电压V_{gs}来控制流经发光元件EL的电流的驱动元件。驱动TFT DT包括连接至第二节点node2的栅极、连接至第三节点node3的源极、以及连接至第一节点node1的漏极。第二节点node2连接至驱动TFT DT的栅极、存储电容器C_{st}的一个电

极、以及第一开关TFT S1的源极。存储电容器Cst连接在第二节点node2和第三节点node3之间。高电平电源电压VDD经由第一节点node1被施加至驱动TFT DT。

[0059] 在该像素电路中,当以第一模式补偿驱动TFT DT的特性时,输入信号波形如图3所示。

[0060] 图3是图2的像素电路的驱动信号波形的示图,其示出了当以第一模式补偿驱动TFT DT的特性时所获得的驱动信号的波形。在图3中,“1H”表示将数据写入像素的1个水平时段。图4A至图4C是逐步示出了图2的像素电路如何工作的示图。

[0061] 如图3所示,施加了第一扫描信号SCAN1、第二扫描信号SCAN2、EM信号EM和数据信号Vdata。这些信号SCAN1、SCAN2和EM在高电压和低电压之间摆动。图2的像素电路包括例如n型MOSFET,在这种情况下,栅极在高电压状态导通而在低电压状态下关断。另一方面,在像素电路包括p型MOSFET的情况下,当栅极电压处于低电压状态时栅极导通。因此,在下面的描述中,用于使栅极导通的电压被称为栅极导通电压,用于使栅极关断的电压被称为栅极关断电压。

[0062] 第一扫描信号SCAN1在1帧中的时间t1和t2期间被生成为栅极导通电压,并且在时间t3期间被生成为栅极关断电压。

[0063] 第二扫描信号SCAN2在时间t1期间被生成为栅极导通电压,并且在时间t2及以后期间被生成为栅极关断电压。EM信号EM在时间t1和t2期间被生成为栅极导通电压,并且在时间t3期间被生成为栅极关断电压,或者可以以预设的PWM(脉冲宽度调制)占空比而开启或关断像素。

[0064] 根据图3的信号波形,图2的第一开关TFT S1在时间t1和t2期间响应于第一扫描信号SCAN1而导通,以将数据电压Vdata提供给第二节点node2。第一开关TFT S1包括与施加有第一扫描信号SCAN1的第一栅极线连接的栅极、施加有数据电压Vdata的漏极、以及经由第二节点node2连接至驱动TFT DT的栅极的源极。

[0065] 第二开关TFT S2在时间t1期间响应于第二扫描信号SCAN2而导通,以形成栅极驱动电路13与第一节点node1之间的电流路径。第二开关TFT S2包括与施加有第二扫描信号SCAN2的第二栅极线连接的栅极,施加有预定参考电压Vref的源极,以及经由第三节点node3连接至驱动TFT DT的源极、发光元件EL的阳极(ANO)以及存储电容器Cst的另一电极的漏极。参考电压Vref是低于高电平电源电压VDD的电压。

[0066] 第三开关TFT S3位于VDD线和驱动TFT DT的漏极之间,并且响应于EM信号EM而切换VDD线和驱动TFT DT之间的电流路径。第三开关TFT S3在时间t1和t3期间响应于EM信号EM的栅极导通电压而导通,以经由第一节点node1将高电平电源电压VDD提供给驱动TFT DT的漏极。第三开关TFT S3包括与施加有EM信号EM的第三栅极线连接的栅极,经由第一节点node1连接至驱动TFT DT的漏极的源极,以及经由VDD线施加有高电平电源电压VDD的漏极。

[0067] 将参照图4A至图4C逐步描述该像素电路的操作。

[0068] 在复位时间t1期间,响应于第一扫描信号SCAN1和第二扫描信号SCAN2以及EM信号EM的栅极导通电压,开关TFT S1、S2和S3全部导通。在这种情况下,如图4A所示,数据电压Vdata被施加至第二节点node2。在复位时间t1期间,第三节点node3的电压是参考电压Vref,并且第一节点node1的电压被复位成高电平电源电压VDD。在复位时间t1期间,由于栅极电压比源极电压高出阈值电压Vth或更多,所以驱动TFT DT导通。

[0069] 接下来,在实时特性补偿时间 t_2 期间,由于第一扫描信号SCAN1保持在栅极导通电压,所以第一开关TFT S1保持在导通状态,而由于第二扫描信号SCAN2被反转为栅极关断电压,所以第二开关TFT S2关断。在这种情况下,像素电路的电流路径如图4B所示。在实时特性补偿时间 t_2 期间,连接至驱动TFT DT的源极的第三节点node3浮置,并且驱动TFT DT的源极电压随着驱动TFT DT的特性而变化。

[0070] 在实时特性补偿时间 t_2 期间,如果驱动TFT DT具有高迁移率,则其具有源极和漏极之间的大量电流,这导致源极电压相对较大并且因此使得栅-源电压 V_{gs} 相对较低。另一方面,在实时特性补偿时间 t_2 期间,如果驱动TFT DT具有低迁移率,则其具有源极和漏极之间的少量电流,这导致从源极电压释放相对少量的电流并且因此使得栅-源电压 V_{gs} 相对较高。像素的亮度由与驱动TFT DT的栅-源电压 V_{gs} 成比例的发光元件EL中的电流来确定。因此,在实时特性补偿时间 t_2 期间,驱动TFT DT具有高迁移率的像素A由于驱动TFT DT的栅-源电压 V_{gs} 的大的降低而具有较大的亮度降低,而在实时特性补偿时间 t_2 期间,驱动TFT具有相对低迁移率的像素由于驱动TFT DT的栅-源电压 V_{gs} 的小的降低而具有较小的亮度降低。

[0071] 因此,从图5中的补偿之前和之后的像素亮度可以看出,在整个屏幕上补偿驱动TFT DT的特性变化,从而使像素的亮度在整个屏幕上均匀。

[0072] 以第一模式执行上述补偿处理来补偿驱动TFT DT的特性的变化。在第一模式下,在1H时段内执行特性补偿并且同时施加Vdata。因此,由于在施加Vdata时电流流动,所以会出现电压降,并且这会导致亮度降低。由此,在本发明中,也可以执行实现亮度补偿的第二模式。

[0073] 图6示出了以第二模式补偿亮度时所获得的输入信号波形。在图6中,“1H”表示将数据写入像素的1个水平时段。在以第二模式进行补偿的情况下,1H时段被分成初始时段Vini和数据输入时段Vdata,初始时段Vini和数据输入时段Vdata分别等于1H时段的1/2,即,1/2H。在1/2H的初始时段Vini中进行特性补偿,然后在1/2H的数据输入时段Vdata期间施加Vdata。

[0074] 如图6所示,施加了第一扫描信号SCAN1、第二扫描信号SCAN2、EM信号EM和数据信号Vdata。这些信号SCAN1、SCAN2、EM在高电压和低电压之间摆动。图2的像素电路包括例如n型MOSFET,在这种情况下,栅极在高电压状态下导通而在低电压状态下关断。另一方面,在像素电路包括p型MOSFET的情况下,当栅极电压处于低电压状态时栅极导通。因此,在下面的描述中,用于使栅极导通的电压被称为栅极导通电压,并且用于使栅极关断的电压被称为栅极关断电压。

[0075] 第一扫描信号SCAN1在1/2H的初始时段Vini中被生成为栅极导通电压然后被生成为栅极关断电压,并且在1/2H的数据输入时段Vdata中被生成栅极导通电压然后被生成为栅极关断电压。

[0076] 第二扫描信号SCAN2在1/2H的初始时段Vini中的时间 t_1 期间被生成为栅极导通电压,并且在时间 t_2 及其以后期间被生成为栅极关断电压。

[0077] EM信号EM在1/2H的初始时段Vini中的时间 t_1 和 t_2 期间被生成为栅极导通电压,并且在时间 t_3 和数据输入时段Vdata期间被生成为栅极关断电压。因此,EM信号EM在1/2H的数据输入时段Vdata中保持为栅极关断电压,并且在数据输入时段Vdata结束之后被生成为栅

极导通电压。

[0078] 根据图6的信号波形,1H时段被分成初始时段Vini和数据输入时段Vdata,在1/2H的初始时段Vini中进行特性补偿,然后在1/2H的数据输入时段Vdata期间施加数据Vdata。在数据输入时段Vdata中,EM信号保持为栅极关断电压,并且在发光元件EL关断时施加数据。因此,提供数据电压Vdata的数据驱动电路12必须包括用于提供初始电压Vini的部件和用于提供数据电压Vdata的部件。

[0079] 当接收到具有图6的波形的信号时,如参照图4A至图4C所说明的,像素可以在1/2H的初始时段Vini中操作。

[0080] 在初始时段Vini的复位时间t1期间,响应于第一扫描信号SCAN1、第二扫描信号SCAN2和EM信号EM的栅极导通电压,开关TFT S1、S2和S3全部导通。在这种情况下,如图4A所示,初始电压Vini被施加至第二节点node2。在复位时间t1期间,第三节点node3的电压是参考电压Vref,并且第一节点node1的电压被复位成高电平电源电压VDD。在复位时间t1期间,由于栅极电压比源极电压高出阈值电压Vth或更多,所以驱动TFT DT导通。

[0081] 接下来,在实时特性补偿时间t2期间,由于第一扫描信号SCAN1保持为栅极导通电压,所以第一开关TFT S1保持导通状态,而由于第二扫描信号SCAN2被反转为栅极关断电压,所以第二开关TFT S2关断。在这种情况下,像素电路的电流路径如图4B所示。在实时特性补偿时间t2期间,连接至驱动TFT DT的源极的第三节点node3浮置,并且从驱动TFT DT的源极电压释放的电流随着驱动TFT DT的特性而变化。

[0082] 在实时特性补偿时间t2期间,如果驱动TFT DT具有高迁移率,则其具有源极和漏极之间的大量电流,这导致从源极电压释放相对大量的电流并且因此使得栅-源电压Vgs相对较低。另一方面,在实时特性补偿时间t2期间,如果驱动TFT DT具有低迁移率,则其具有源极和漏极之间的少量电流,这导致从源极电压释放相对少量的电流并且因此使得栅-源电压Vgs相对较高。像素的亮度由与驱动TFT DT的栅-源电压Vgs成比例的发光元件EL中的电流来确定。因此,在实时特性补偿时间t2期间,驱动TFT DT具有高迁移率的像素A由于驱动TFT DT的栅-源电压Vgs的大的降低而具有较大的亮度降低,而在实时特性补偿时间t2期间,驱动TFT具有相对低迁移率的像素由于驱动TFT DT的栅-源电压Vgs的较小的降低而具有较小的亮度降低。因此,在整个屏幕上补偿驱动TFT DT的特性的变化,从而使像素的亮度在整个屏幕上均匀。

[0083] 图7示出了像素在1/2H的初始时段Vini之后的1/2H的数据输入时段Vdata中如何工作。

[0084] 在数据输入时段Vdata中,第一扫描信号SCAN1被生成为栅极导通电压,并且第二扫描信号SCAN2和EM信号EM被生成为栅极关断电压,从而使第一开关TFT S1导通,并使其他开关TFT S2和S3以及发光元件EL关断。

[0085] 之后,如图7所示,数据电压Vdata通过导通的第一开关TFT S1而施加至第二节点node2。由于第二开关TFT S2、第三开关TFT S3和发光元件EL全部关断,所以从第一节点node1到第三节点node3的电源线像电容器一样工作,并且数据电压Vdata因此被写入驱动TFT DT的第二节点node2。

[0086] 在时间t4之后,当第一扫描信号SCAN1被反转为栅极关断电压并且EM信号EM被反转为栅极导通电压时,响应于驱动TFT DT的栅-源电压Vgs,VDD被提供给发光元件EL。

[0087] 同样,在本发明中,1H时段被分为初始时段Vini和数据输入时段Vdata,在1/2H的初始时段Vini中进行特性补偿,然后在1/2H的数据输入时段Vdata期间施加Vdata。也就是说,在1H期间在特性补偿之后写入数据Vdata,以允许发光元件EL发光,由此将电压降减小至小于阈值电压Vth。

[0088] 虽然已经给出了包括n型MOSFET的像素的前述描述,但是本发明还可以适用于包括p型MOSFET的像素。

[0089] 图8和图9示出了根据本发明的示例性实施方式的被施加至包括p型MOSFET的像素的输入信号波形以及像素如何工作。

[0090] 图8是在包括p型MOSFET的像素被控制成使得在1H期间在特性补偿之后写入数据Vdata以允许发光元件EL发光时所获得的驱动信号的波形图。图9示出了像素在图8的数据输入时段Vdata中如何工作。

[0091] 在p型MOSFET的情况下,栅极在低电压状态下导通而在高电压状态关断。因此,通过将施加至包括n型MOSFET的像素的信号的波形进行反转来获得反转的信号波形。在下面的描述中,用于使p型MOSFET的栅极导通的电压被称为栅极导通电压,并且用于使其栅极关断的电压被称为栅极关断电压。

[0092] 参照图8,第一扫描信号SCAN1、第二扫描信号SCAN2、EM信号EM和数据信号Vdata被施加至像素。这些信号SCAN1、SCAN2和EM在高电压和低电压之间摆动。在图8中,“1H”表示将数据写入像素的1个水平时段。在以第二模式进行补偿的情况下,1H时段被分成初始时段Vini和数据输入时段Vdata,初始时段Vini和数据输入时段Vdata分别等于1H时段的1/2,即,1/2H。在1/2H的初始时段Vini中进行特性补偿,然后在1/2H的数据输入时段Vdata期间施加Vdata。

[0093] 第一扫描信号SCAN1在1/2H的初始时段Vini中被生成为栅极导通电压然后被生成为栅极关断电压,并且在1/2H的数据输入时段Vdata中被生成为栅极导通电压然后被生成为栅极关断电压。

[0094] 第二扫描信号SCAN2在1/2H的初始时段Vini中被生成为栅极导通电压然后被生成为栅极关断电压,并且在1/2H的数据输入时段Vdata中被生成为栅极导通电压然后被生成为栅极关断电压。

[0095] EM信号EM在1/2H的初始时段Vini中的时间t1期间被生成为栅极导通电压,并且在时间t2,t3以及数据输入时段Vdata期间被生成为栅极关断电压。因此,EM信号EM在1/2H的数据输入时段Vdata中保持为栅极关断电压,并且在数据输入时段Vdata结束之后被生成为栅极导通电压。

[0096] 根据图8的信号波形,1H时段被分成初始时段Vini和数据输入时段Vdata,在1/2H的初始时段Vini中补偿电气特性,然后在1/2H的数据输入时段Vdata期间施加数据Vdata。在数据输入时段Vdata中,EM信号保持为栅极关断电压,并且在发光元件EL关断时施加数据。因此,提供数据电压Vdata的数据驱动电路12必须包括用于提供初始电压Vini的部件和用于提供数据电压Vdata的部件。

[0097] 在图9的像素电路中,在初始时段Vini的复位时间t1期间,响应于第一扫描信号SCAN1、第二扫描信号SCAN2和EM信号EM的栅极导通电压,开关TFT S1、S2和S3全部导通。在这种情况下,初始电压Vini被施加至第二节点node2。在复位时间t1期间,第三节点node3的

电压是参考电压 V_{ref} ,并且第一节点 $node1$ 的电压被复位成高电平电源电压 VDD 。在复位时间 $t1$ 期间,由于栅极电压比源极电压高出阈值电压 V_{th} 或更多,所以驱动TFT DT导通。

[0098] 接下来,在实时特性补偿时间 $t2$ 期间,由于第一扫描信号SCAN1保持为栅极导通电压,所以第一开关TFT S1保持在导通状态,而由于第二扫描信号SCAN2被反转为栅极关断电压,所以第二开关TFT S2关断。在特性补偿时间 $t2$ 期间,连接至驱动TFT DT的源极的第三节点 $node3$ 浮置,并且在驱动TFT DT的源极电压处释放的电流随着驱动TFT DT的特性而变化。

[0099] 在实时特性补偿时间 $t2$ 期间,如果驱动TFT DT具有高迁移率,则其具有源极和漏极之间的大量电流,这导致在源极电压处释放相对大量的电流,并因此使得栅-源电压 V_{gs} 相对较低。另一方面,在实时特性补偿时间 $t2$ 期间,如果驱动TFT DT具有低迁移率,则其具有源极和漏极之间的少量电流,这导致在源极电压处释放相对少量的电流,并因此使得栅-源电压 V_{gs} 相对较高。像素的亮度由与驱动TFT DT的栅-源电压 V_{gs} 成比例的发光元件EL中的电流来确定。因此,在实时特性补偿时间 $t2$ 期间,驱动TFT DT具有高迁移率的像素A由于驱动TFT DT的栅-源电压 V_{gs} 的大的降低而具有较大的亮度降低,而在实时特性补偿时间 $t2$ 期间,驱动TFT具有相对低迁移率的像素由于驱动TFT DT的栅-源电压 V_{gs} 的较小的降低而具有较小的亮度降低。因此,在整个屏幕上补偿驱动TFT DT的特性的变化,从而使像素的亮度在整个屏幕上均匀。

[0100] 在数据输入时段 $Vdata$ 中,如图9所示,第一扫描信号SCAN1被生成为栅极导通电压,第二扫描信号SCAN2和EM信号EM被生成为栅极关断电压,从而使第一开关TFT S1导通,并且使其他开关TFT S2和S3以及发光元件EL关断。

[0101] 数据电压 $Vdata$ 通过导通的第一开关TFT S1而施加至第二节点 $node2$ 。由于第二开关TFT S2、第三开关TFT S3以及发光元件EL全部关断,所以从第一节点 $node1$ 到第三节点 $node3$ 的电源线像电容器一样工作,因此数据电压 $Vdata$ 被写入驱动TFT DT的第二节点 $node2$ 。

[0102] 在时间 $t4$ 之后,当第一扫描信号SCAN1被反转为栅极关断电压并且EM信号EM被反转为栅极导通电压时,响应于驱动TFT DT的栅-源电压 V_{gs} , VDD 被提供给发光元件EL。

[0103] 因此,在本发明中,1H时段被分成初始时段 $Vini$ 和数据输入时段 $Vdata$,在 $1/2H$ 的初始时段 $Vini$ 中进行特性补偿,然后在 $1/2H$ 的数据输入时段 $Vdata$ 期间施加 $Vdata$ 。也就是说,在1H期间在特性补偿之后写入数据 $Vdata$ 以允许发光元件EL发光,由此将电压降减小至小于阈值电压 V_{th} 。

[0104] 根据前面的描述,本领域技术人员将容易理解,可以在不偏离本发明的技术思想的情况下进行各种改变和修改。因此,本发明的技术范围不限于在说明书的详细描述中已经陈述的内容,而是由所附权利要求限定。

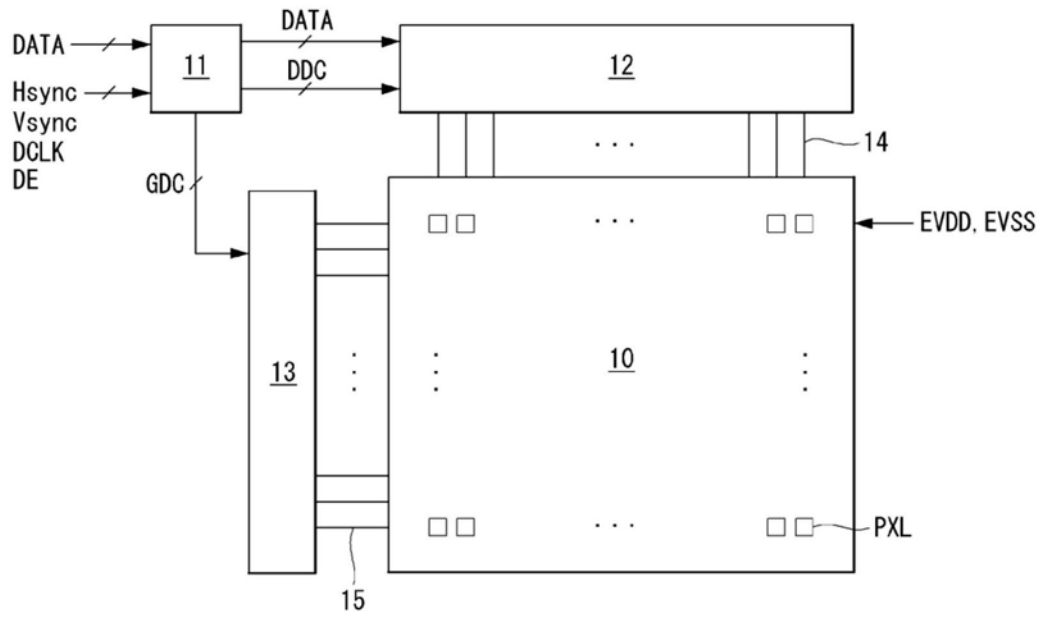


图1

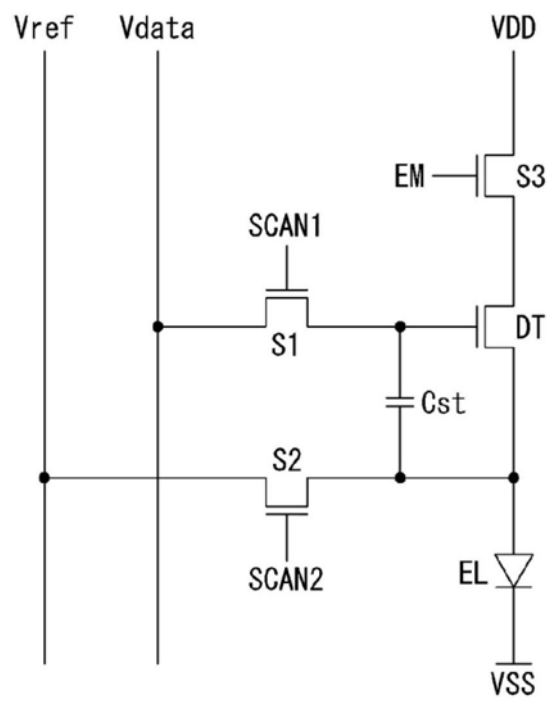


图2

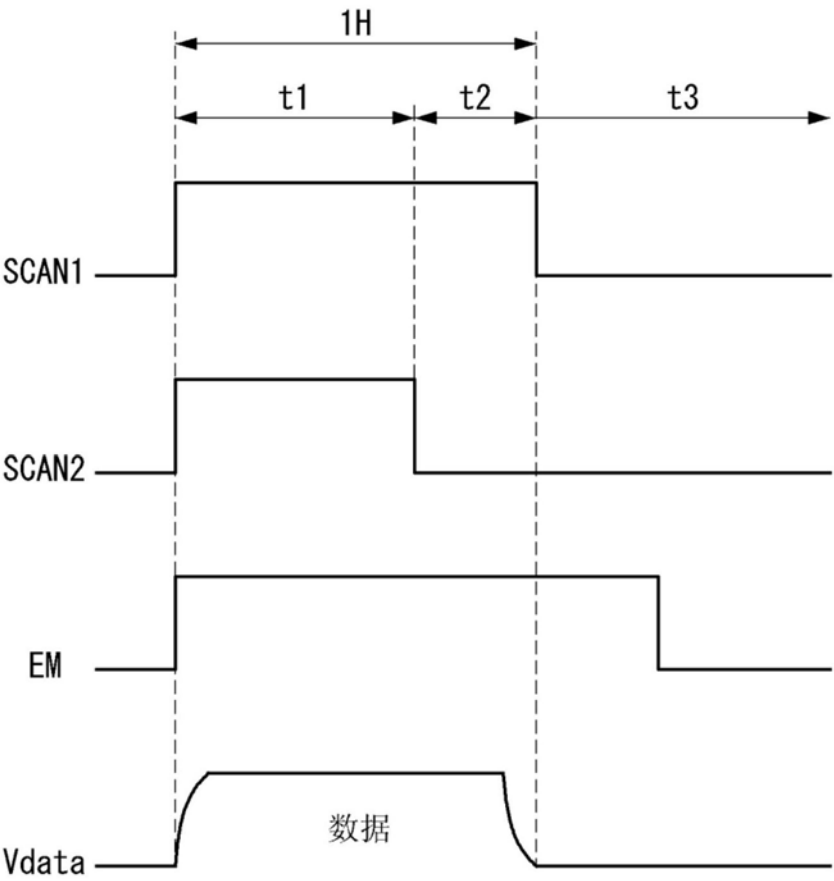


图3

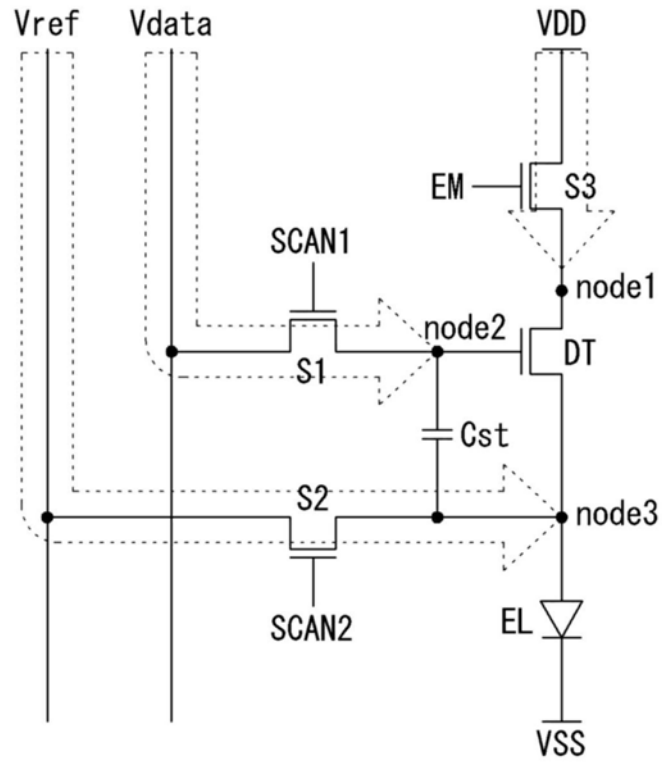


图4a

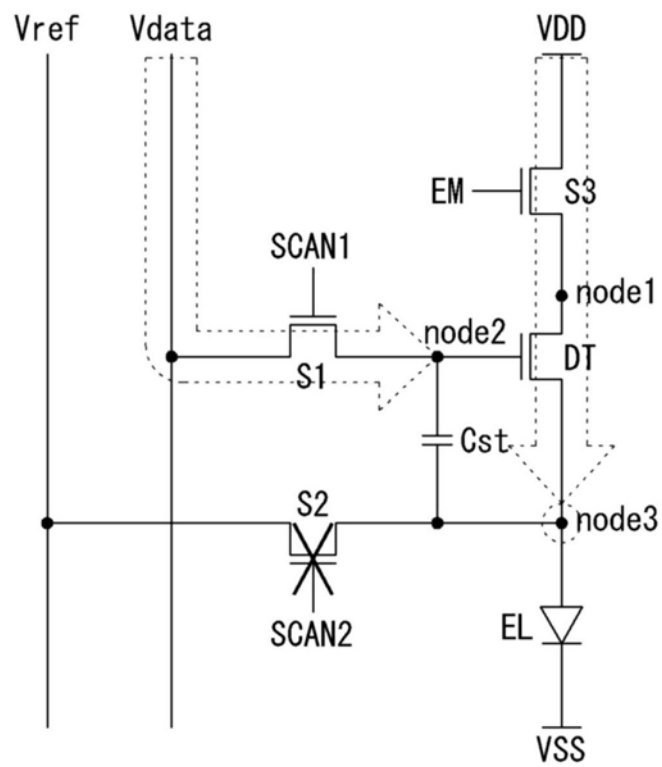


图4b

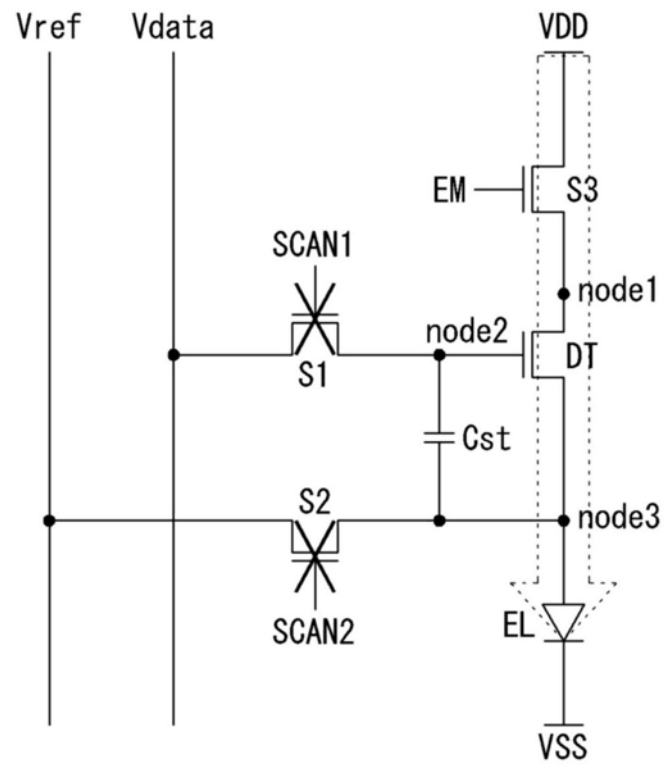


图4c

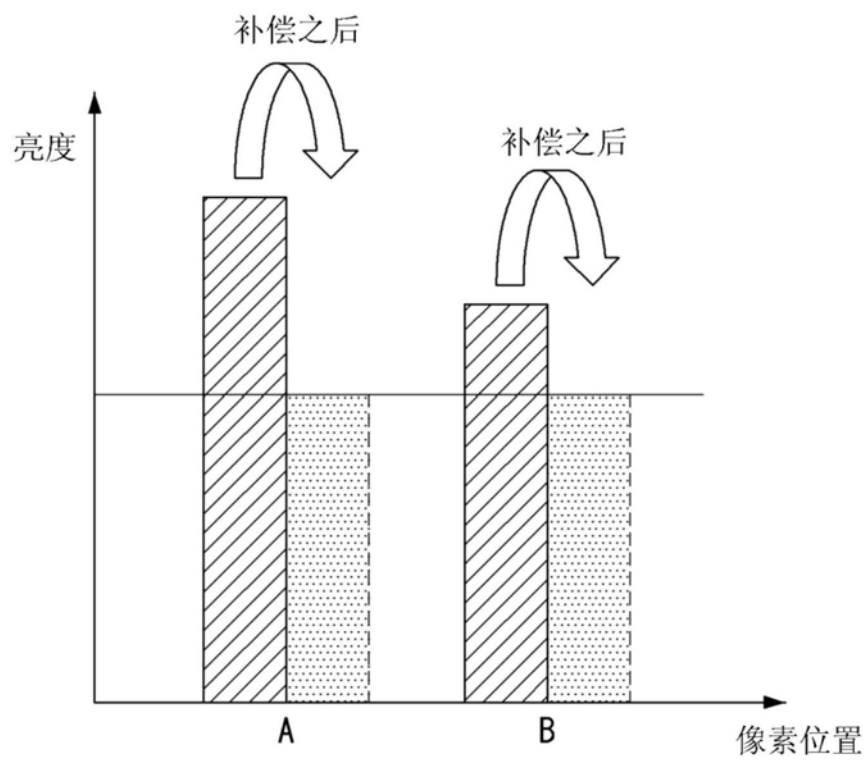


图5

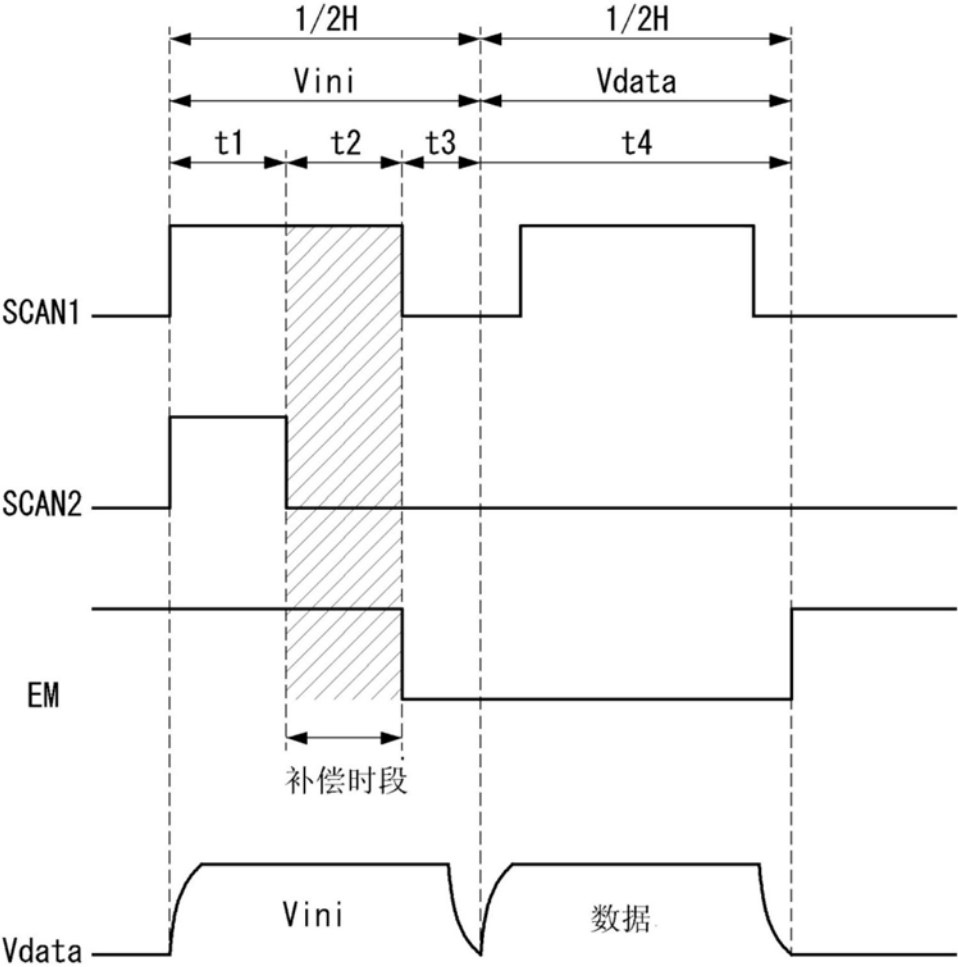


图6

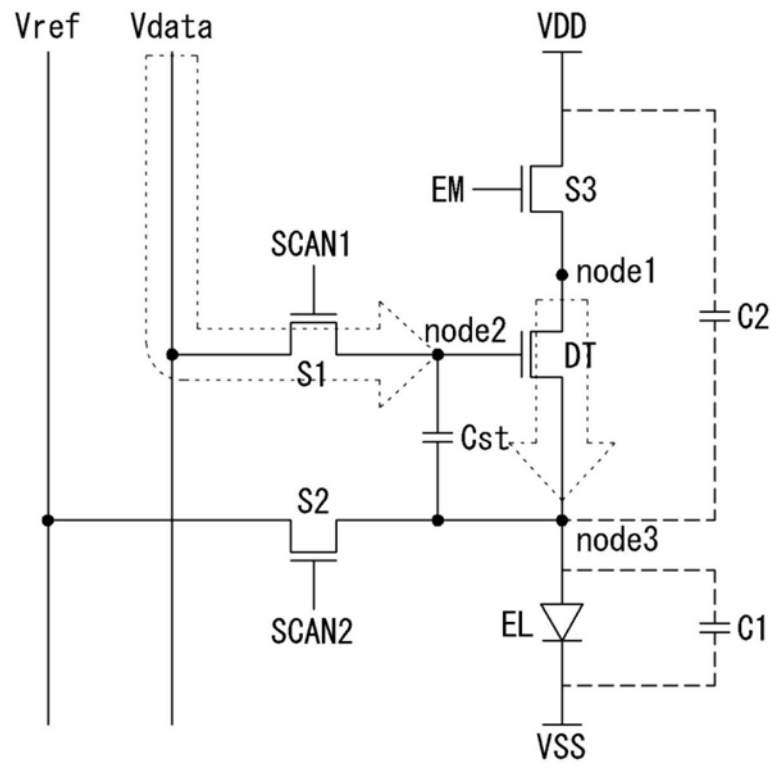


图7

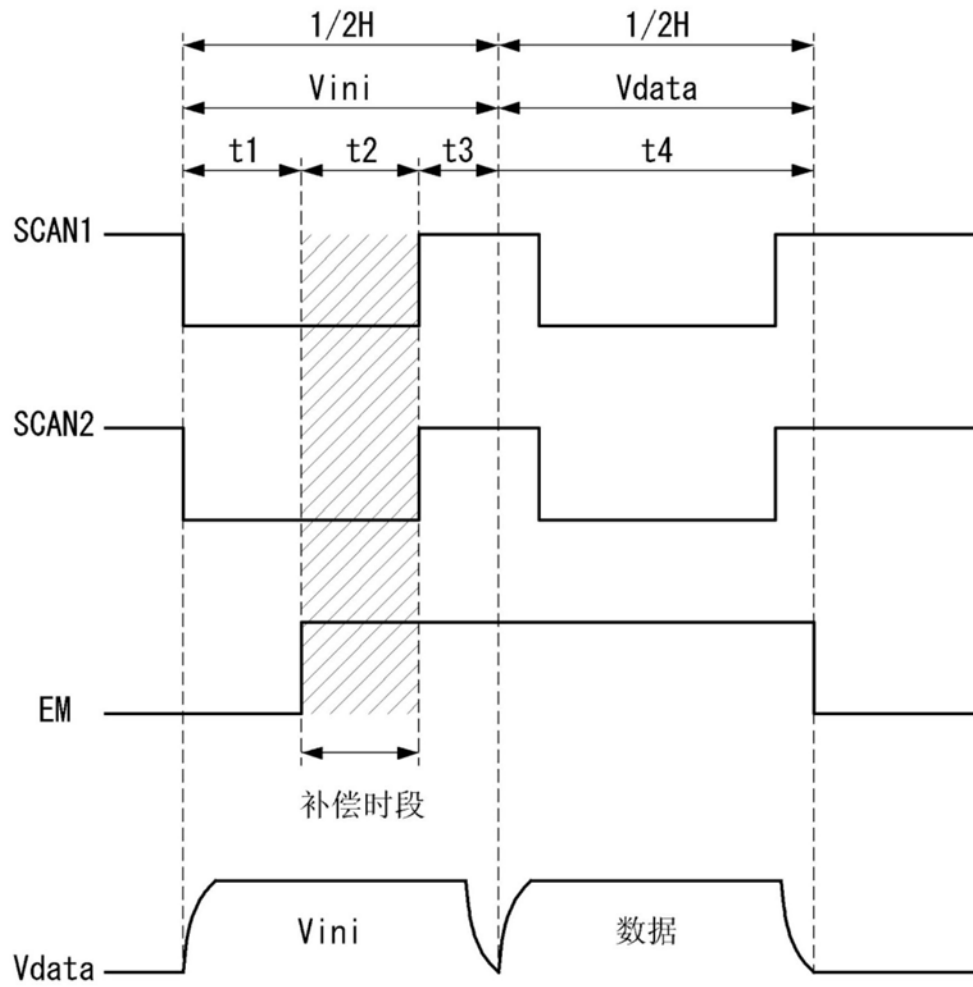


图8

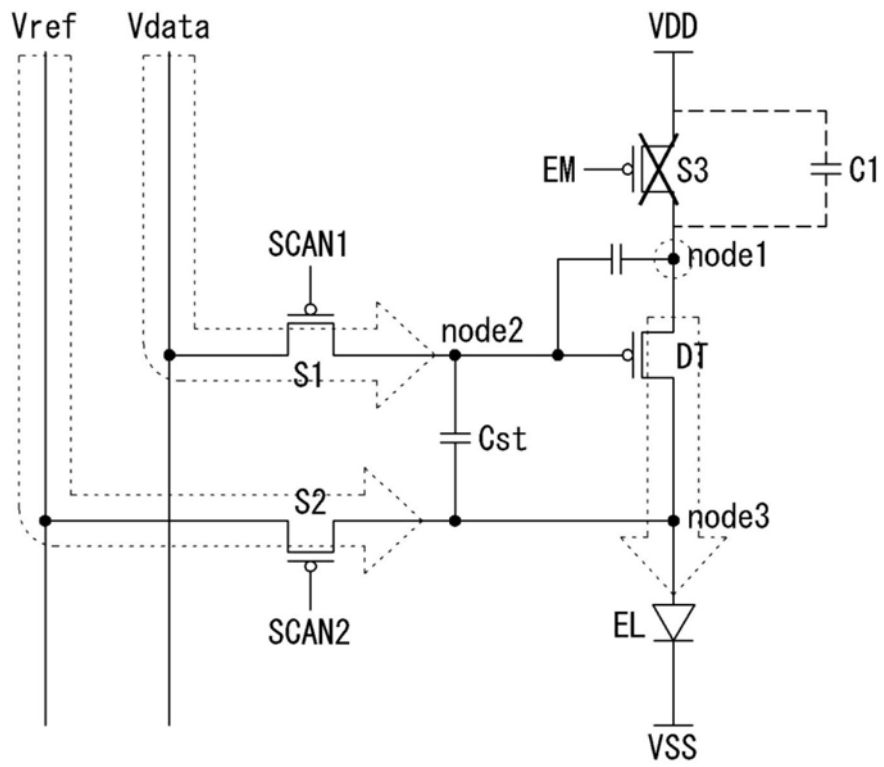


图9