



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2021년09월29일  
(11) 등록번호 10-2306653  
(24) 등록일자 2021년09월23일

(51) 국제특허분류(Int. Cl.)  
G02F 1/136 (2006.01) G02F 1/1335 (2019.01)  
G02F 1/1368 (2006.01)  
(52) CPC특허분류  
G02F 1/136 (2013.01)  
G02F 1/133514 (2021.01)  
(21) 출원번호 10-2015-0045516  
(22) 출원일자 2015년03월31일  
심사청구일자 2020년03월25일  
(65) 공개번호 10-2016-0117831  
(43) 공개일자 2016년10월11일  
(56) 선행기술조사문헌  
KR1020120026880 A\*  
KR1020150008356 A\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성로 1 (농서동)  
(72) 발명자  
변호연  
경기도 오산시 수청로 165, 910동 1602호 (금암동, 죽미마을휴먼시아휴튼아파트)  
(74) 대리인  
팬코리아특허법인

전체 청구항 수 : 총 9 항

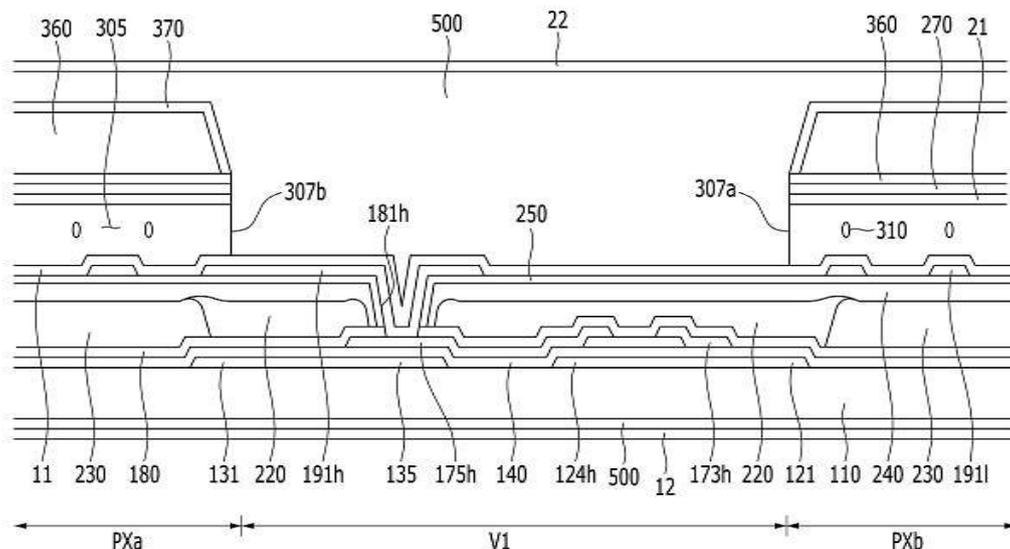
심사관 : 이우리

(54) 발명의 명칭 표시 장치

(57) 요약

본 발명은 편광판이 안정적으로 부착되고, 액정층의 오염을 방지할 수 있는 표시 장치에 관한 것으로, 본 발명의 일 실시예에 의한 표시 장치는 기판, 상기 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있는 화소 전극, 상기 화소 전극 위에 상기 화소 전극과 복수의 미세 공간을 사이에 두고 이격되도록 위치하는 지봉층, 상기 미세 공간을 채우고 있는 액정층, 상기 지봉층 위에 형성되어 상기 미세 공간을 밀봉하는 점착 부재, 및 상기 점착 부재 위에 위치하는 제1 편광판을 포함하는 것을 특징으로 한다.

대표도 - 도4



(52) CPC특허분류

*G02F 1/133528* (2021.01)

*G02F 1/1368* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

기관,  
상기 기관 위에 위치하는 박막 트랜지스터,  
상기 박막 트랜지스터와 연결되어 있는 화소 전극,  
상기 화소 전극 위에 상기 화소 전극과 복수의 미세 공간을 사이에 두고 이격되도록 위치하는 복수의 지봉층,  
상기 미세 공간을 채우고 있는 액정층,  
상기 지봉층 위에 형성되어 상기 미세 공간을 밀봉하는 점착 부재, 및  
상기 점착 부재 위에 위치하는 제1 편광판을 포함하고,  
상기 복수의 지봉층은 제1 방향으로 뻗어 있고, 상기 복수의 지봉층 사이에는 제1 영역이 위치하고,  
상기 점착 부재는,  
상기 제1 영역에 위치하고 차광성을 가지는 제1 점착 부재, 및  
상기 지봉층 위에 위치하고 투명성을 가지는 제2 점착 부재를 포함하는 표시 장치.

#### 청구항 2

제1 항에 있어서,  
상기 점착 부재는 상기 지봉층 바로 위에 위치하는 표시 장치.

#### 청구항 3

제1 항에 있어서,  
상기 지봉층 위에 위치하는 절연층을 더 포함하고,  
상기 지봉층은 유기 물질로 이루어지고, 상기 절연층은 무기 절연 물질로 이루어지는 표시 장치.

#### 청구항 4

제3 항에 있어서,  
상기 점착 부재는 상기 절연층 바로 위에 위치하는 표시 장치.

#### 청구항 5

제1 항에 있어서,  
상기 점착 부재는 감압 점착제(PSA, pressure-sensitive adhesive) 또는 광 경화형 점착제(photo-curing adhesive)로 이루어지는 표시 장치.

**청구항 6**

삭제

**청구항 7**

삭제

**청구항 8**

제1 항에 있어서,  
 상기 제1 영역에 상기 박막 트랜지스터가 위치하고,  
 상기 제1 접촉 부재는 상기 박막 트랜지스터 위에 위치하는 표시 장치.

**청구항 9**

제1 항에 있어서,  
 상기 제1 방향으로 인접한 상기 복수의 미세 공간 사이에는 제2 영역이 위치하는 표시 장치.

**청구항 10**

제9 항에 있어서,  
 상기 화소 전극 아래에 위치하는 복수의 색 필터를 더 포함하고,  
 상기 제2 영역에서 상기 복수의 색 필터는 서로 중첩하는 표시 장치.

**청구항 11**

제1 항에 있어서,  
 상기 기관 아래에 위치하는 제2 편광판을 더 포함하고,  
 상기 접촉 부재는 상기 기관과 상기 제2 편광판 사이에 더 위치하는 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 표시 장치에 관한 것으로, 보다 상세하게는 편광판이 안정적으로 부착되고, 액정층의 오염을 방지할 수 있는 표시 장치에 관한 것이다.

**배경 기술**

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치를 구성하는 두 장의 표시판은 박막 트랜지스터 표시판과 대향 표시판으로 이루어질 수 있다. 박막 트랜지스터 표시판에는 게이트 신호를 전송하는 게이트선과 데이터 신호를 전송하는 데이터선이 서로 교차하여 형성되고, 게이트선 및 데이터선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 화소 전극 등이 형성될 수 있다. 대향 표시판에는 차광부재, 색 필터, 공통 전극 등이 형성될 수 있다. 경우에 따라 차광 부재, 색 필터, 공통 전극이 박막 트랜지스터 표시판에 형성될 수도 있다.

[0004] 그러나, 종래의 액정 표시 장치에서는 두 장의 기관이 필수적으로 사용되고, 두 장의 기관 위에 각각의 구성 요소들을 형성함으로써, 표시 장치가 무겁고, 두꺼우며, 비용이 많이 들고, 공정 시간이 오래 걸리는 등의 문제점이 있었다.

**발명의 내용**

**해결하려는 과제**

[0005] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 하나의 기관을 이용하여 표시 장치를 제조함으로써, 무게, 두께, 비용 및 공정 시간을 줄일 수 있는 표시 장치를 제공하는데 그 목적이 있다.

[0006] 또한, 이러한 표시 장치에서 액정층을 밀봉하기 위해 별도의 덮개막을 형성하고, 덮개막 위에 편광판을 부착하는 경우 액정층이 오염되고, 공정 추가에 따른 비용 상승, 편광판의 들뜸 등의 문제점이 있으며, 이러한 문제점을 해소할 수 있는 표시 장치를 제공하는데 그 목적이 있다.

**과제의 해결 수단**

[0007] 상기와 같은 목적에 따른 본 발명의 일 실시예에 의한 표시 장치는 기관, 상기 기관 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있는 화소 전극, 상기 화소 전극 위에 상기 화소 전극과 복수의 미세 공간을 사이에 두고 이격되도록 위치하는 지봉층, 상기 미세 공간을 채우고 있는 액정층, 상기 지봉층 위에 형성되어 상기 미세 공간을 밀봉하는 점착 부재, 및 상기 점착 부재 위에 위치하는 제1 편광판을 포함하는 것을 특징으로 한다.

[0008] 상기 점착 부재는 상기 지봉층 바로 위에 위치할 수 있다.

[0009] 본 발명의 일 실시예에 의한 표시 장치는 상기 지봉층 위에 위치하는 절연층을 더 포함하고, 상기 지봉층은 유기 물질로 이루어지고, 상기 절연층은 무기 절연 물질로 이루어질 수 있다.

[0010] 상기 점착 부재는 상기 절연층 바로 위에 위치할 수 있다.

[0011] 상기 점착 부재는 감압 점착제(PSA, pressure-sensitive adhesive) 또는 광 경화형 점착제(photo-curing adhesive)로 이루어질 수 있다.

[0012] 상기 표시 장치는 복수의 지봉층을 포함하고, 상기 복수의 지봉층은 제1 방향으로 뻗어 있고, 상기 복수의 지봉층 사이에는 제1 영역이 위치할 수 있다.

[0013] 상기 점착 부재는 상기 제1 영역에 위치하고 차광성을 가지는 제1 점착 부재, 및 상기 지봉층 위에 위치하고 투명성을 가지는 제2 점착 부재를 포함할 수 있다.

[0014] 상기 제1 영역에 상기 박막 트랜지스터가 위치하고, 상기 제1 점착 부재는 상기 박막 트랜지스터 위에 위치할 수 있다.

[0015] 상기 제1 방향으로 인접한 상기 복수의 미세 공간 사이에는 제2 영역이 위치하는 표시 장치.

[0016] 본 발명의 일 실시예에 의한 표시 장치는 상기 화소 전극 아래에 위치하는 복수의 색 필터를 더 포함하고, 상기 제2 영역에서 상기 복수의 색 필터는 서로 중첩할 수 있다.

[0017] 상기 기관 아래에 위치하는 제2 편광판을 더 포함하고, 상기 점착 부재는 상기 기관과 상기 제2 편광판 사이에 더 위치할 수 있다.

**발명의 효과**

[0018] 상기한 바와 같은 본 발명의 일 실시예에 의한 표시 장치는 다음과 같은 효과가 있다.

[0019] 본 발명의 일 실시예에 의한 표시 장치는 하나의 기관을 이용하여 표시 장치를 제조함으로써, 무게, 두께, 비용 및 공정 시간을 줄일 수 있다.

[0020] 또한, 지봉층 위에 덮개막을 형성하지 않고 편광판을 부착함으로써, 공정을 단순화하고, 비용을 절감할 수 있으며, 편광판을 안정적으로 부착시킬 수 있고, 액정층의 오염을 방지할 수 있다.

**도면의 간단한 설명**

- [0021] 도 1은 본 발명의 일 실시예에 의한 표시 장치를 나타낸 평면도이다.
- 도 2는 본 발명의 일 실시예에 의한 표시 장치의 한 화소의 등가 회로도이다.
- 도 3은 본 발명의 일 실시예에 의한 표시 장치의 일부를 나타낸 평면도이다.
- 도 4는 IV-IV선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.
- 도 5는 V-V선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.
- 도 6은 본 발명의 일 실시예에 의한 표시 장치를 나타낸 평면도이다.
- 도 7은 본 발명의 일 실시예에 의한 표시 장치의 일부를 나타낸 평면도이다.
- 도 8은 도 7의 VIII-VIII선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.
- 도 9는 도 7의 IX-IX선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0022] 이하에서 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0023] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0024] 먼저, 첨부된 도면을 참조하여 본 발명의 일 실시예에 의한 표시 장치에 대해 개략적으로 설명하면 다음과 같다.
- [0025] 도 1은 본 발명의 일 실시예에 의한 표시 장치를 나타낸 평면도이다.
- [0026] 본 발명의 일 실시예에 의한 표시 장치는 유리 또는 플라스틱 등과 같은 재료로 만들어진 기관(110)을 포함한다.
- [0027] 기관(110) 위에는 지봉층(360)에 의해 덮여있는 미세 공간(305)이 형성되어 있다. 지봉층(360)은 행 방향으로 뻗어있고, 하나의 지봉층(360) 아래에는 복수의 미세 공간(305)이 형성되어 있다.
- [0028] 미세 공간(305)은 매트릭스 형태로 배치될 수 있으며, 열 방향으로 인접한 미세 공간(305)들 사이에는 제1 영역(V1)이 위치하고 있고, 행 방향으로 인접한 미세 공간(305)들 사이에는 제2 영역(V2)이 위치하고 있다.
- [0029] 복수의 지봉층(360) 사이에는 제1 영역(V1)이 위치하고 있다. 제1 영역(V1)과 접하는 부분에서 미세 공간(305)은 지봉층(360)에 의해 덮여있지 않고, 외부로 노출될 수 있다. 이를 주입구(307a, 307b)라 한다.
- [0030] 주입구(307a, 307b)는 미세 공간(305)의 양측 가장자리에 형성되어 있다. 주입구(307a, 307b)는 제1 주입구(307a)와 제2 주입구(307b)로 이루어지고, 제1 주입구(307a)는 미세 공간(305)의 제1 가장자리의 측면을 노출시키도록 형성되고, 제2 주입구(307b)는 미세 공간(305)의 제2 가장자리의 측면을 노출시키도록 형성된다. 미세 공간(305)의 제1 가장자리의 측면과 제2 가장자리의 측면은 서로 마주본다.
- [0031] 각 지봉층(360)은 인접한 제2 영역(V2)들 사이에서 기관(110)으로부터 떨어지도록 형성되어, 미세 공간(305)을 형성한다. 즉, 지봉층(360)은 주입구(307a, 307b)가 형성되어 있는 제1 가장자리 및 제2 가장자리의 측면을 제외한 나머지 측면들을 덮도록 형성되어 있다.
- [0032] 상기에서 설명한 본 발명의 일 실시예에 의한 표시 장치의 구조는 예시에 불과하며, 다양한 변형이 가능하다. 예를 들면, 미세 공간(305), 제1 영역(V1), 및 제2 영역(V2)의 배치 형태의 변경이 가능하고, 복수의 지봉층(360)이 제1 영역(V1)에서 서로 연결될 수도 있으며, 각 지봉층(360)의 일부가 제2 영역(V2)에서 기관(110)으로부터 떨어지도록 형성되어 인접한 미세 공간(305)이 서로 연결될 수도 있다.
- [0033] 이하에서 도 2를 참조하여 본 발명의 일 실시예에 의한 표시 장치의 한 화소에 대해 개략적으로 설명하면 다음

과 같다.

- [0034] 도 2는 본 발명의 일 실시예에 의한 표시 장치의 한 화소의 등가 회로도이다.
- [0035] 본 발명의 일 실시예에 의한 표시 장치는 복수의 신호선(121, 171h, 171i)과 이에 연결되어 있는 화소(PX)를 포함한다. 도시는 생략하였으나, 복수의 화소(PX)가 복수의 화소 행과 복수의 화소 열을 포함하는 매트릭스 형태로 배치될 수 있다.
- [0036] 각 화소(PX)는 제1 부화소(PXa) 및 제2 부화소(PXb)를 포함할 수 있다. 제1 부화소(PXa) 및 제2 부화소(PXb)은 상하로 배치될 수 있다. 이때, 제1 부화소(PXa)와 제2 부화소(PXb) 사이에는 화소 행 방향을 따라서 제1 영역(V1)이 위치할 수 있고, 복수의 화소 열 사이에는 제2 영역(V2)이 위치할 수 있다.
- [0037] 신호선(121, 171h, 171i)은 게이트 신호를 전달하는 게이트선(121), 서로 다른 데이터 전압을 전달하는 제1 데이터선(171h) 및 제2 데이터선(171i)을 포함한다.
- [0038] 게이트선(121) 및 제1 데이터선(171h)에 연결되어 있는 제1 박막 트랜지스터(Qh)가 형성되어 있고, 게이트선(121) 및 제2 데이터선(171i)에 연결되어 있는 제2 박막 트랜지스터(Qi)가 형성되어 있다.
- [0039] 제1 부화소(PXa)에는 제1 박막 트랜지스터(Qh)와 연결되어 있는 제1 액정 축전기(C1ch)가 형성되어 있고, 제2 부화소(PXb)에는 제2 박막 트랜지스터(Qi)와 연결되어 있는 제2 액정 축전기(C1ci)가 형성되어 있다.
- [0040] 제1 박막 트랜지스터(Qh)의 제1 단자는 게이트선(121)에 연결되어 있고, 제2 단자는 제1 데이터선(171h)에 연결되어 있으며, 제3 단자는 제1 액정 축전기(C1ch)에 연결되어 있다.
- [0041] 제2 박막 트랜지스터(Qi)의 제1 단자는 게이트선(121)에 연결되어 있고, 제2 단자는 제2 데이터선(171i)에 연결되어 있으며, 제3 단자는 제2 액정 축전기(C1ci)에 연결되어 있다.
- [0042] 본 발명의 일 실시예에 의한 표시 장치의 동작을 살펴보면, 게이트선(121)에 게이트 온 전압이 인가되면, 이에 연결된 제1 박막 트랜지스터(Qh)와 제2 박막 트랜지스터(Qi)가 턴 온 상태가 되고, 제1 및 제2 데이터선(171h, 171i)을 통해 전달된 서로 다른 데이터 전압에 의해 제1 및 제2 액정 축전기(C1ch, C1ci)가 충전된다. 제2 데이터선(171i)에 의해 전달되는 데이터 전압은 제1 데이터선(171h)에 의해 전달되는 데이터 전압보다 낮다. 따라서, 제2 액정 축전기(C1ci)는 제1 액정 축전기(C1ch)보다 낮은 전압으로 충전되도록 하여 측면 시인성을 향상시킬 수 있다.
- [0043] 다만, 본 발명은 이에 한정되지 아니하며, 두 개의 부화소(PXa, PXb)에 상이한 전압을 인가하기 위한 박막 트랜지스터들의 배치 설계는 다양하게 변경이 가능하다. 또한, 화소(PX)가 두 개 이상의 부화소들을 포함하거나, 단일의 화소로 이루어질 수도 있다.
- [0044] 이하에서 도 3 내지 도 5를 더욱 참조하여 본 발명의 일 실시예에 의한 표시 장치의 한 화소의 구조에 대해 설명한다.
- [0045] 도 3은 본 발명의 일 실시예에 의한 표시 장치의 일부를 나타낸 평면도이고, 도 4는 IV-IV선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이며, 도 5는 V-V선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.
- [0046] 도 3 내지 도 5를 참조하면, 기판(110) 위에 게이트선(121, gate line) 및 게이트선(121)으로부터 돌출되어 있는 제1 게이트 전극(124h, first gate electrode) 및 제2 게이트 전극(124i, second gate electrode)이 형성되어 있다.
- [0047] 게이트선(121)은 제1 방향으로 뻗어 있으며 게이트 신호를 전달한다. 게이트선(121)은 열 방향으로 인접하는 두 개의 미세 공간(305) 사이에 위치한다. 즉, 게이트선(121)은 제1 영역(V1)에 위치한다. 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)은 평면도 상에서 게이트선(121)의 상측으로 돌출되어 있다. 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)은 서로 연결되어 하나의 돌출부를 이룰 수 있다. 다만, 본 발명은 이에 한정되지 아니하며, 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)의 돌출 형태는 다양하게 변형이 가능하다.
- [0048] 기판(110) 위에는 기준 전압선(131) 및 기준 전압선(131)으로부터 돌출되는 유지 전극(133, 135)이 더 형성될 수 있다.
- [0049] 기준 전압선(131)은 게이트선(121)과 나란한 방향으로 뻗어 있으며, 게이트선(121)과 이격되도록 형성된다. 기준 전압선(131)에는 일정한 전압이 인가될 수 있다. 기준 전압선(131)의 위로 돌출되는 유지 전극(133)은 제1

부화소(PXa)의 가장자리를 둘러싸도록 형성된다. 기준 전압선(131)의 아래로 돌출되는 유지 전극(135)은 제1 게이트 전극(124h) 및 제2 게이트 전극(124l)과 인접하도록 형성된다. 기준 전압선(131)의 아래로 돌출되는 유지 전극(135)은 이후에 설명하게 될 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)과 중첩한다.

- [0050] 게이트선(121), 제1 게이트 전극(124h), 제2 게이트 전극(124l), 기준 전압선(131), 및 유지 전극(133, 135) 위에는 게이트 절연막(140, gate insulating layer)이 형성되어 있다. 게이트 절연막(140)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있다. 또한, 게이트 절연막(140)은 단일막 또는 다중막으로 이루어질 수 있다.
- [0051] 게이트 절연막(140) 위에는 제1 반도체(154h, first semiconductor) 및 제2 반도체(154l, second semiconductor)가 형성되어 있다. 제1 반도체(154h)는 제1 게이트 전극(124h) 위에 위치할 수 있고, 제2 반도체(154l)는 제2 게이트 전극(124l) 위에 위치할 수 있다. 제1 반도체(154h)는 제1 데이터선(171h)의 아래에도 형성될 수 있고, 제2 반도체(154l)는 제2 데이터선(171l)의 아래에도 형성될 수 있다. 제1 반도체(154h) 및 제2 반도체(154l)는 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon), 금속 산화물(metal oxide) 등으로 이루어질 수 있다.
- [0052] 제1 반도체(154h) 및 제2 반도체(154l) 위에는 각각 저항성 접촉 부재(ohmic contact member)(도시하지 않음)가 더 형성될 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0053] 제1 반도체(154h), 제2 반도체(154l), 및 게이트 절연막(140) 위에는 제1 데이터선(171h, first data line), 제2 데이터선(171l, second data line), 제1 소스 전극(173h, first source electrode), 제1 드레인 전극(175h, first drain electrode), 제2 소스 전극(173l, second electrode), 및 제2 드레인 전극(175l, second electrode)이 형성되어 있다.
- [0054] 제1 데이터선(171h) 및 제2 데이터선(171l)은 데이터 신호를 전달하며 제2 방향으로 뺀어 게이트선(121) 및 기준 전압선(131)과 교차한다. 데이터선(171)은 행 방향으로 인접하는 두 개의 미세 공간(305) 사이에 위치한다. 즉, 데이터선(171)은 제2 영역(V2)에 위치한다.
- [0055] 제1 데이터선(171h)과 제2 데이터선(171l)는 서로 다른 데이터 전압을 전달한다. 예를 들면, 제2 데이터선(171l)에 의해 전달되는 데이터 전압은 제1 데이터선(171h)에 의해 전달되는 데이터 전압보다 낮을 수 있다.
- [0056] 제1 소스 전극(173h)은 제1 데이터선(171h)으로부터 제1 게이트 전극(124h) 위로 돌출되도록 형성되고, 제2 소스 전극(173l)은 제2 데이터선(171l)으로부터 제2 게이트 전극(124l) 위로 돌출되도록 형성되어 있다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)의 넓은 끝 부분은 기준 전압선(131)의 아래로 돌출되어 있는 유지 전극(135)과 중첩하고 있다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)의 막대형 끝 부분은 각각 제1 소스 전극(173h) 및 제2 소스 전극(173l)에 의해 일부 둘러싸여 있다.
- [0057] 제1 및 제2 게이트 전극(124h, 124l), 제1 및 제2 소스 전극(173h, 173l), 제1 및 제2 드레인 전극(175h, 175l)은 제1 및 제2 반도체(154h, 154l)와 함께 각각 제1 및 제2 박막 트랜지스터(thin film transistor, TFT)(Qh, Ql)를 이룬다. 이때, 박막 트랜지스터의 채널(channel)은 각 소스 전극(173h, 173l)과 각 드레인 전극(175h, 175l) 사이의 각 반도체(154h, 154l)에 형성되어 있다.
- [0058] 제1 데이터선(171h), 제2 데이터선(171l), 제1 소스 전극(173h), 제1 드레인 전극(175h), 제1 소스 전극(173h)과 제1 드레인 전극(175h) 사이로 노출되어 있는 제1 반도체(154h), 제2 소스 전극(173l), 제2 드레인 전극(175l), 제2 소스 전극(173l)과 제2 드레인 전극(175l) 사이로 노출되어 있는 제2 반도체(154l) 위에는 보호막(180)이 형성되어 있다. 보호막(180)은 유기 절연 물질 또는 무기 절연 물질로 이루어질 수 있으며, 단일막 또는 다중막으로 이루어질 수 있다.
- [0059] 보호막(180) 위에는 각 화소(PX) 내에 색 필터(230)가 형성되어 있다.
- [0060] 각 색 필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 색 필터(230)는 적색, 녹색, 및 청색의 삼원색에 한정되지 아니하고, 청록색(cyan), 자홍색(magenta), 옐로(yellow), 화이트 계열의 색 등을 표시할 수도 있다. 색 필터(230)는 제1 영역(V1) 및/또는 제2 영역(V2)에는 형성되지 않을 수 있다.
- [0061] 이웃하는 색 필터(230) 사이의 영역에는 차광 부재(220)가 형성되어 있다. 차광 부재(220)는 화소(PX)의 경계

부와 박막 트랜지스터(Qh, Q1) 위에 형성되어 빛샘을 방지할 수 있다. 즉, 차광 부재(220)는 제1 영역(V1) 및 제2 영역(V2)에 형성될 수 있다. 색 필터(230)와 차광 부재(220)는 일부 영역에서 서로 중첩될 수도 있다.

- [0062] 색 필터(230) 및 차광 부재(220) 위에는 제1 절연층(240)이 더 형성될 수 있다. 제1 절연층(240)은 유기 절연 물질로 이루어질 수 있으며, 색 필터(230) 및 차광 부재(220)의 상부면을 평탄화시키는 역할을 할 수 있다.
- [0063] 제1 절연층(240) 위에는 제2 절연층(250)이 더 형성될 수 있다. 제2 절연층(250)은 무기 절연 물질로 이루어질 수 있다.
- [0064] 보호막(180), 제1 절연층(240), 및 제2 절연층(250)에는 제1 드레인 전극(175h)의 넓은 끝 부분을 드러내는 제1 접촉 구멍(181h)이 형성되어 있고, 제2 드레인 전극(175i)의 넓은 끝 부분을 드러내는 제2 접촉 구멍(181i)이 형성되어 있다.
- [0065] 제2 절연층(250) 위에는 화소 전극(191)이 형성되어 있다. 화소 전극(191)은 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 산화물로 이루어질 수 있다.
- [0066] 화소 전극(191)은 게이트선(121) 및 기준 전압선(131)을 사이에 두고 서로 분리되어 있는 제1 부화소 전극(191h)과 제2 부화소 전극(191i)을 포함할 수 있다. 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 평면도 상에서 게이트선(121) 및 기준 전압선(131)을 기준으로 각각 위, 아래에 배치되어 있다. 즉, 제1 부화소 전극(191h)과 제2 부화소 전극(191i)은 제1 영역(V1)을 사이에 두고 분리되어 있으며, 제1 부화소 전극(191h)은 제1 부화소(PXa)에 위치하고, 제2 부화소 전극(191i)은 제2 부화소(PXb)에 위치한다.
- [0067] 제1 부화소 전극(191h)은 제1 접촉 구멍(181h)을 통해 제1 드레인 전극(175h)과 연결되어 있고, 제2 부화소 전극(191i)은 제2 접촉 구멍(181i)을 통해 제2 드레인 전극(175i)과 연결되어 있다. 따라서, 제1 박막 트랜지스터(Qh) 및 제2 박막 트랜지스터(Q1)가 온 상태일 때 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 각각 제1 드레인 전극(175h) 및 제2 드레인 전극(175i)으로부터 서로 다른 데이터 전압을 인가 받게 된다.
- [0068] 제1 부화소 전극(191h) 및 제2 부화소 전극(191i) 각각의 전체적인 모양은 사각형이며 제1 부화소 전극(191h) 및 제2 부화소 전극(191i) 각각은 가로 줄기부(193h, 193i), 가로 줄기부(193h, 193i)와 교차하는 세로 줄기부(192h, 192i)로 이루어진 십자형 줄기부를 포함한다. 또한, 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 각각 복수의 미세 가지부(194h, 194i)를 포함한다.
- [0069] 화소 전극(191)은 가로 줄기부(193h, 193i)와 세로 줄기부(192h, 192i)에 의해 4개의 부영역으로 나뉘어진다. 미세 가지부(194h, 194i)는 가로 줄기부(193h, 193i) 및 세로 줄기부(192h, 192i)로부터 비스듬하게 뻗어 있으며, 그 뻗는 방향은 게이트선(121) 또는 가로 줄기부(193h, 193i)와 대략 45도 또는 135도의 각을 이룰 수 있다. 또한 이웃하는 두 부영역의 미세 가지부(194h, 194i)가 뻗어 있는 방향은 서로 직교할 수 있다.
- [0070] 본 실시예에서 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 각각 제1 부화소(PXa) 및 제2 부화소(PXb)의 외곽을 둘러싸는 외곽 줄기부를 더 포함할 수 있다.
- [0071] 상기에서 설명한 화소의 배치 형태, 박막 트랜지스터의 구조 및 화소 전극의 형상은 하나의 예에 불과하며, 본 발명은 이에 한정되지 아니하고 다양한 변형이 가능하다.
- [0072] 화소 전극(191) 위에는 화소 전극(191)으로부터 일정한 거리를 가지고 이격되도록 공통 전극(270)이 형성되어 있다. 화소 전극(191)과 공통 전극(270) 사이에는 미세 공간(microcavity, 305)이 형성되어 있다. 즉, 미세 공간(305)은 화소 전극(191) 및 공통 전극(270)에 의해 둘러싸여 있다. 공통 전극(270)은 행 방향으로 연장되어 있고, 미세 공간(305) 위와 제2 영역(V2)에 형성되어 있다. 공통 전극(270)은 미세 공간(305)의 상부면과 측면의 일부를 덮도록 형성되어 있다. 미세 공간(305)의 크기는 표시 장치의 크기 및 해상도에 따라 다양하게 변경될 수 있다.
- [0073] 다만, 본 발명은 이에 한정되지 아니하고 공통 전극(270)이 화소 전극(191)과 절연막을 사이에 두고 형성될 수도 있다. 이때, 미세 공간(305)은 공통 전극(270) 위에 형성될 수 있다.
- [0074] 공통 전극(270)은 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 산화물로 이루어질 수 있다. 공통 전극(270)에는 일정한 전압이 인가될 수 있고, 화소 전극(191)과 공통 전극(270) 사이에 전계가 형성될 수 있다.
- [0075] 화소 전극(191) 위와 공통 전극(270) 아래에는 배향막(11, 21)이 형성되어 있다.

- [0076] 배향막(11, 21)은 제1 배향막(11)과 제2 배향막(21)을 포함한다. 제1 배향막(11)과 제2 배향막(21)은 수직 배향막으로 이루어질 수 있고, 폴리 아믹산(Polyamic acid), 폴리 실록산(Polysiloxane), 폴리 이미드 (Polyimide) 등의 배향 물질로 이루어질 수 있다. 제1 및 제2 배향막(11, 21)은 미세 공간(305)의 가장자리의 측면에서 연결될 수 있다.
- [0077] 제1 배향막(11)은 화소 전극(191) 위에 형성되어 있다. 제1 배향막(11)은 화소 전극(191)에 의해 덮여있지 않은 제2 절연층(250) 바로 위에도 형성될 수 있다. 또한, 제1 배향막(11)은 제1 영역(V1)에도 형성될 수 있다.
- [0078] 제2 배향막(21)은 제1 배향막(11)과 마주보도록 공통 전극(270) 아래에 형성되어 있다.
- [0079] 화소 전극(191)과 공통 전극(270) 사이에 위치한 미세 공간(305) 내에는 액정 분자(310)들로 이루어진 액정층이 형성되어 있다. 액정 분자(310)들은 음의 유전율 이방성을 가질 수 있고, 전계가 인가되지 않은 상태에서 기판 (110)에 수직한 방향으로 서 있을 수 있다. 즉, 수직 배향이 이루어질 수 있다.
- [0080] 데이터 전압이 인가된 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 미세 공간(305) 내에 위치한 액정 분자(310)의 방향을 결정한다. 이와 같이 결정된 액정 분자(310)의 방향에 따라 액정층을 통과하는 빛의 휘도가 달라진다.
- [0081] 공통 전극(270) 위에는 제3 절연층(350)이 더 형성될 수 있다. 제3 절연층(350)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있으며, 경우에 따라 생략될 수도 있다.
- [0082] 제3 절연층(350) 위에는 지봉층(360)이 형성되어 있다. 지봉층(360)은 유기 물질로 이루어질 수 있다. 지봉층 (360)은 행 방향으로 형성되어 있고, 미세 공간(305) 위와 제2 영역(V2)에 형성되어 있다. 지봉층(360)은 미세 공간(305)의 상부면과 측면의 일부를 덮도록 형성되어 있다. 지봉층(360)은 경화 공정에 의해 단단해져 미세 공간(305)의 형상을 유지시키는 역할을 할 수 있다. 지봉층(360)은 화소 전극(191)과 미세 공간(305)을 사이에 두고 이격되도록 형성되어 있다.
- [0083] 공통 전극(270) 및 지봉층(360)은 미세 공간(305)의 가장자리의 측면의 일부를 덮지 않도록 형성되며, 미세 공간(305)이 공통 전극(270) 및 지봉층(360)에 의해 덮여있지 않은 부분을 주입구(307a, 307b)라 한다. 주입구 (307a, 307b)는 미세 공간(305)의 제1 가장자리의 측면을 노출시키는 제1 주입구(307a) 및 미세 공간(305)의 제 2 가장자리의 측면의 노출시키는 제2 주입구(307b)를 포함한다. 제1 가장자리와 제2 가장자리는 서로 마주보는 가장자리로써, 예를 들면, 평면도 상에서 제1 가장자리가 미세 공간(305)의 상측 가장자리이고, 제2 가장자리가 미세 공간(305)의 하측 가장자리일 수 있다. 표시 장치의 제조 과정에서 주입구(307a, 307b)에 의해 미세 공간 (305)이 노출되므로, 주입구(307a, 307b)를 통해 미세 공간(305) 내부로 배향액 또는 액정 물질 등을 주입할 수 있다.
- [0084] 지봉층(360) 위에는 제4 절연층(370)이 더 형성될 수 있다. 제4 절연층(370)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있다. 제4 절연층(370)은 지봉층(360)의 상부면 및/또 는 측면을 덮도록 형성될 수 있다. 제4 절연층(370)은 유기 물질로 이루어진 지봉층(360)을 보호하는 역할을 하며, 경우에 따라 생략될 수도 있다.
- [0085] 제4 절연층(370) 위에는 점착 부재(500)가 형성되어 있다. 점착 부재(500)는 미세 공간(305)의 일부를 외부로 노출시키는 주입구(307a, 307b)를 덮도록 형성된다. 즉, 점착 부재(500)는 미세 공간(305)의 내부에 형성되어 있는 액정 분자(310)가 외부로 나오지 않도록 미세 공간(305)을 밀봉할 수 있다.
- [0086] 점착 부재(500)는 제4 절연층(370) 바로 위에 위치한다. 제4 절연층(370)이 경우에 따라 생략될 수 있으며, 이 경우에 점착 부재(500)는 지봉층(360) 바로 위에 위치하게 된다.
- [0087] 점착 부재(500)는 감압 점착제(PSA, pressure-sensitive adhesive) 또는 광 경화형 점착제(photo-curing adhesive)로 이루어질 수 있다.
- [0088] 감압 점착제는 점착제를 점착면과 점착시키기 위한 압력이 가해질 때 점착물질이 작용하는 점착제를 의미한다. 어떤 용매나 물, 열도 점착제를 활성화시키는 데 필요치 않다. 감압(pressure sensitive)이라는 이름이 암시하 듯, 점착의 강도는 점착제가 표면에 적용되도록 하는 압력의 양에 영향을 받는다. 감압 점착제는 대개 상온에 서 적절한 점착력과 지속력을 유지하도록 제작된다. 하지만 전형적으로 낮은 온도에서는 점착력을 잃거나 점착 력이 감소하고 높은 온도에서는 전단 저항력이 감소한다. 낮은 온도나 높은 온도에서도 정상적으로 작동하도록 만들어진 점착제들도 있다.

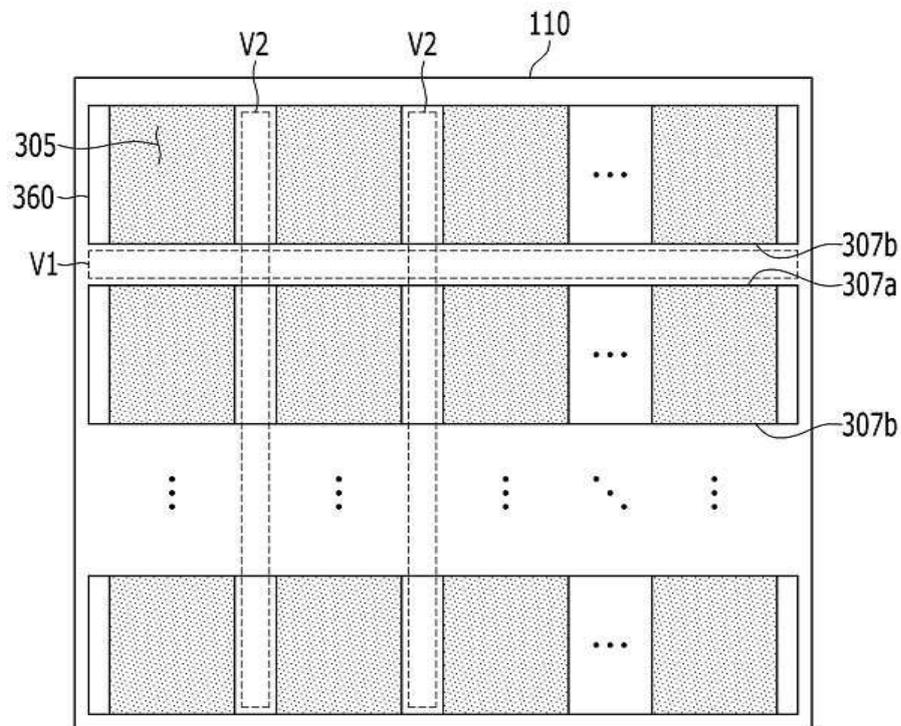
- [0089] 광 경화형 점착제는 차광 되어 있는 상태에서는 액상을 유지하고, 광이 조사되면 경화반응을 개시하는 점착제를 의미한다. 광 경화형 점착제는 감광하는 광의 파장에 따라 자외선 경화형 점착제나 가시광 경화형 점착제로 분류된다. 자외선 경화형 점착제는 자외선이 조사되면 경화 반응을 개시하고, 가시광 경화형 점착제는 가시광이 조사되면 경화 반응을 개시하게 된다. 광 경화형 점착제는 계면 점착력 및 내투습성이 우수하다. 따라서, 지봉층(360) 또는 제4 절연층(370)과의 점착력을 향상시킬 수 있고, 미세 공간(305) 내부로 습기가 유입되는 것을 방지할 수 있다.
- [0090] 점착 부재(500)는 액정 분자(310)와 접촉하게 되므로, 액정 분자(310)과 반응하지 않는 물질로 이루어지는 것이 바람직하다. 감압 점착제 및 광 경화형 점착제는 모두 겔 타입(gel-type)의 고점도 물질로써, 액정 분자(310)와 접촉하더라도 반응하지 않는다.
- [0091] 점착 부재(500) 위에는 제1 편광판(22)이 위치한다. 제1 편광판(22)은 점착 부재(500)에 의해 지봉층(360) 위에 고정된다.
- [0092] 기관(110) 아래에는 제2 편광판(12)이 더 위치할 수 있다. 이때, 기관(110)과 제2 편광판(12) 사이에도 점착 부재(500)가 위치할 수 있다. 제2 편광판(12)은 점착 부재(500)에 의해 기관(110) 아래에 고정된다.
- [0093] 다음으로, 도 6 내지 도 9를 참조하여 본 발명의 일 실시예에 의한 표시 장치에 대해 설명하면 다음과 같다.
- [0094] 도 6 내지 도 9에 도시된 본 발명의 일 실시예에 의한 표시 장치는 도 1 내지 도 5에 도시된 본 발명의 일 실시예에 의한 표시 장치와 동일한 부분이 상당하므로 이에 대한 설명은 생략한다. 본 실시예에서는 점착 부재가 두 가지로 이루어진다는 점에서 앞선 실시예와 상이하며, 이하에서 더욱 설명한다.
- [0095] 도 6은 본 발명의 일 실시예에 의한 표시 장치를 나타낸 평면도이고, 도 7은 본 발명의 일 실시예에 의한 표시 장치의 일부를 나타낸 평면도이며, 도 8은 도 7의 VIII-VIII선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이고, 도 9는 도 7의 IX-IX선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.
- [0096] 본 실시예에서 점착 부재(500)는 제1 점착 부재(510)와 제2 점착 부재(520)를 포함한다. 제1 점착 부재(510)는 제1 영역(V1)에 위치하고, 제2 점착 부재(520)는 제1 영역(V1)을 제외한 부분에 위치한다. 따라서, 제1 점착 부재(510)는 제1 영역(V1)에서 제1 배향막(11) 위에 위치하게 되고, 제2 절연층(250) 위에 위치하게 된다. 또한, 제2 점착 부재(520)는 지봉층(360) 위에 위치하게 되고, 제4 절연층(370) 위에 위치하게 된다.
- [0097] 제1 점착 부재(510)는 차광성을 가지는 물질로 이루어진다. 제1 점착 부재(510)는 제1 영역(V1)에 위치하는 박막 트랜지스터 위에 형성됨으로써, 빛샘이 발생하는 것을 방지할 수 있다. 따라서, 제1 영역(V1)에 별도의 차광 부재를 형성하지 않더라도 빛샘 방지의 효과를 가질 수 있으며, 이에 따라 공정을 단순화할 수 있고, 비용을 절감할 수 있다.
- [0098] 제2 영역(V2)에서는 인접한 화소 영역(PX)의 복수의 색 필터들이 서로 중첩하도록 함으로써, 빛샘을 방지할 수 있다. 따라서, 제2 영역(V2)에 별도의 차광 부재를 형성하지 않더라도 빛샘 방지의 효과를 가질 수 있으며, 이에 따라 공정을 단순화할 수 있고, 비용을 절감할 수 있다.
- [0099] 제2 점착 부재(520)는 투명성을 가지는 물질로 이루어진다. 제2 점착 부재(520)는 액정층과 중첩하고 있으며, 액정층을 통과한 광은 제2 점착 부재(520)를 통과한 후 제1 편광판(22)을 지나 화면을 표시하게 된다.
- [0100] 상기에서 제1 영역(V1)에는 차광성을 가지는 제1 점착 부재(510)가 위치하고, 나머지 영역에는 투명성을 가지는 제2 점착 부재(520)가 위치하는 것으로 설명하였으나, 본 발명은 이에 한정되지 않는다. 제1 영역(V1) 및 제2 영역(V2)에 차광성을 가지는 제1 점착 부재(510)가 위치할 수도 있다. 이때, 제2 점착 부재(520)는 제1 영역(V1) 및 제2 영역(V2)을 제외한 영역에 위치하게 된다.
- [0101] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

**부호의 설명**

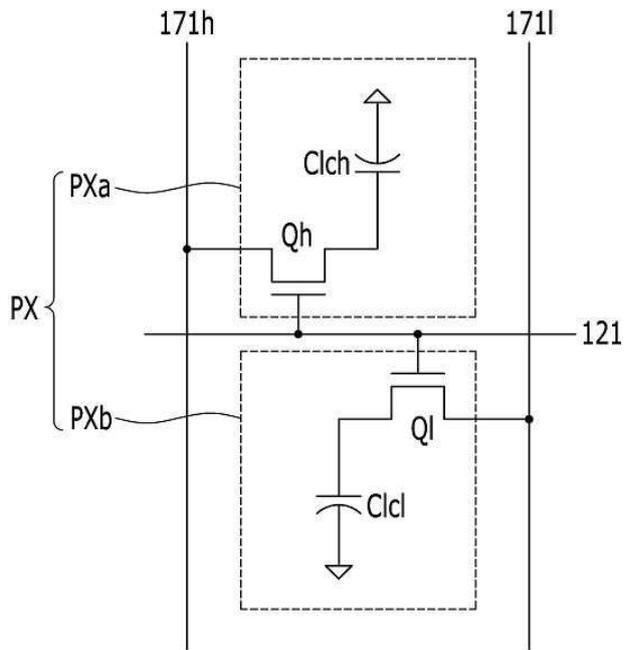
- [0102]
- |               |               |
|---------------|---------------|
| 11: 제1 배향막    | 21: 제2 배향막    |
| 22: 제1 편광판    | 12: 제2 편광판    |
| 121: 게이트선     | 171: 데이터선     |
| 191: 화소 전극    | 270: 공통 전극    |
| 305: 미세 공간    | 360: 지붕층      |
| 500: 점착 부재    | 510: 제1 점착 부재 |
| 520: 제2 점착 부재 |               |

도면

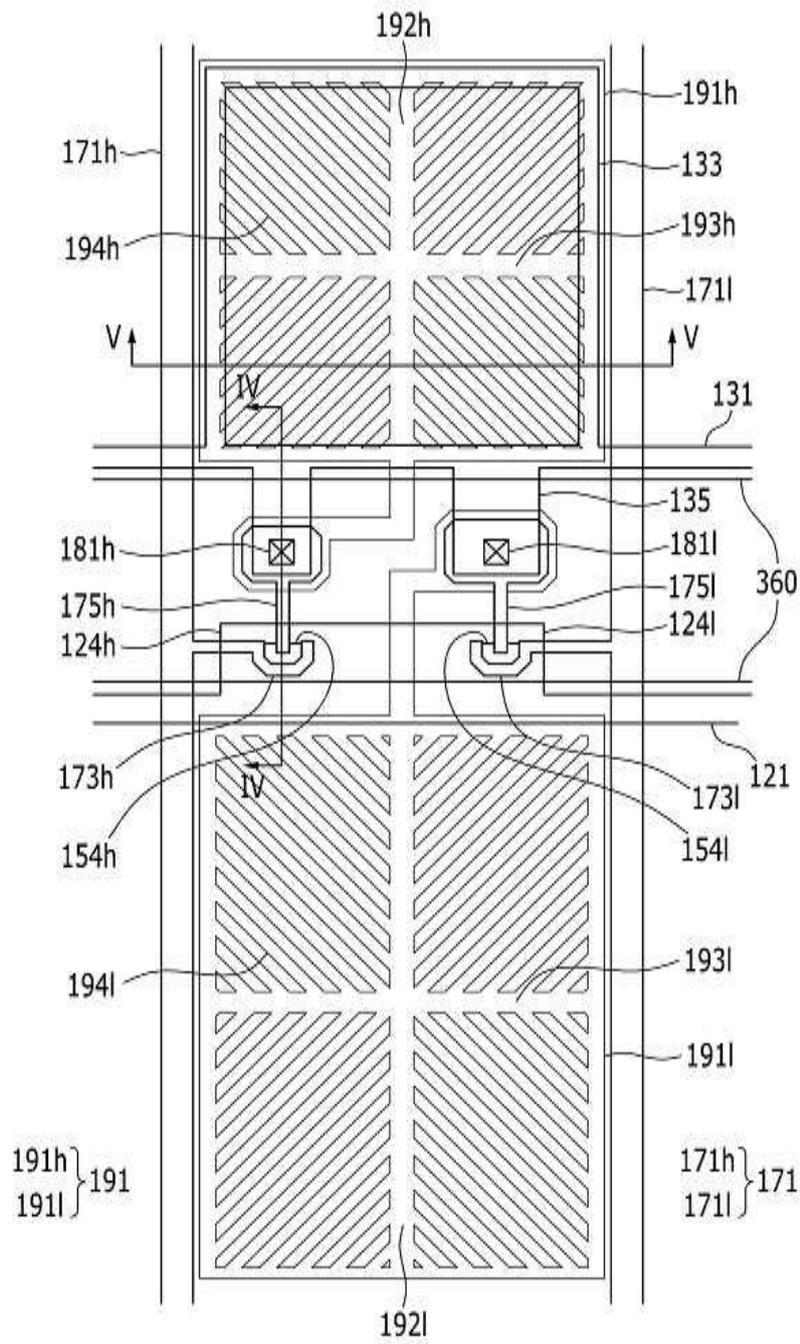
도면1



도면2

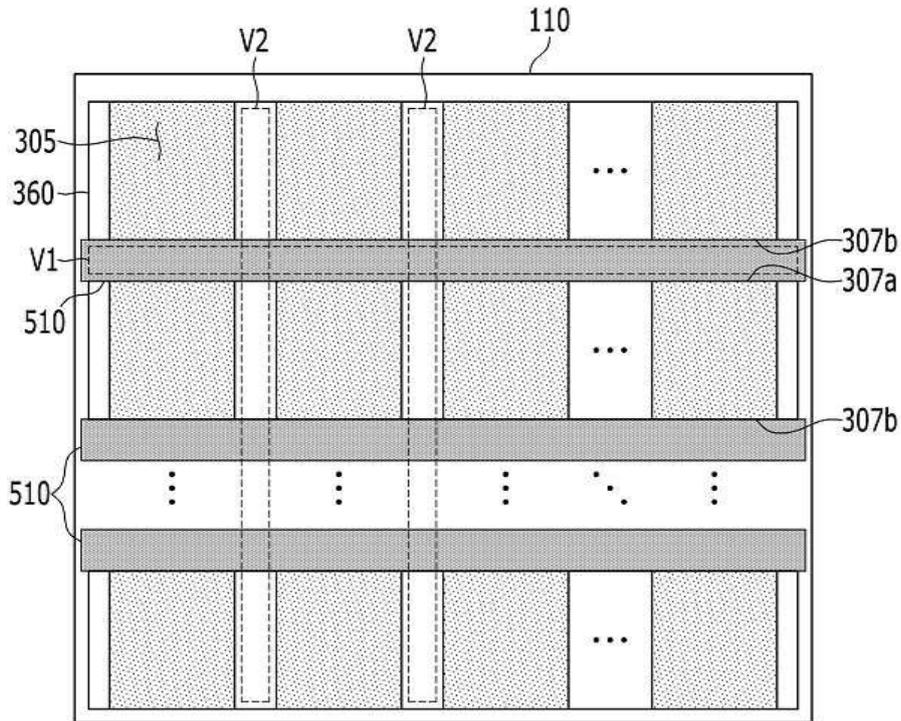


도면3

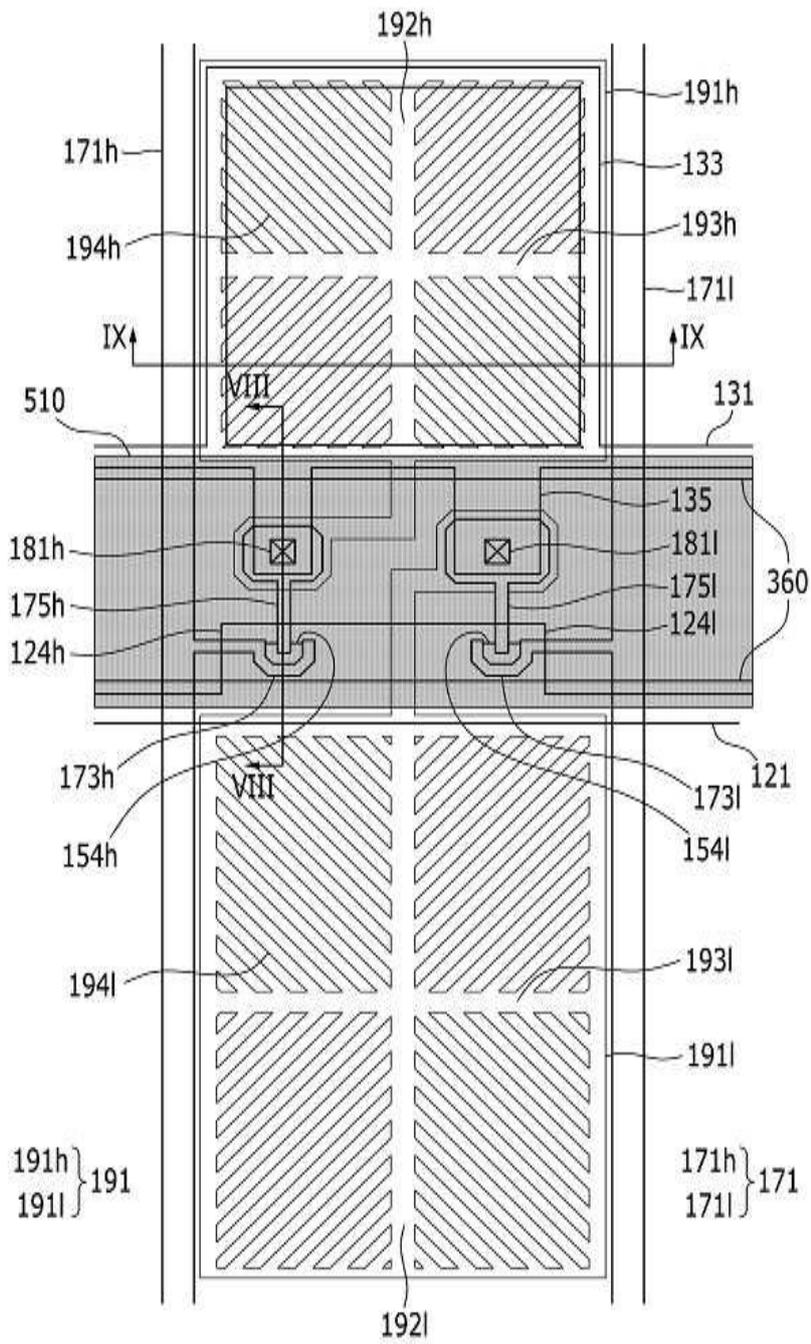




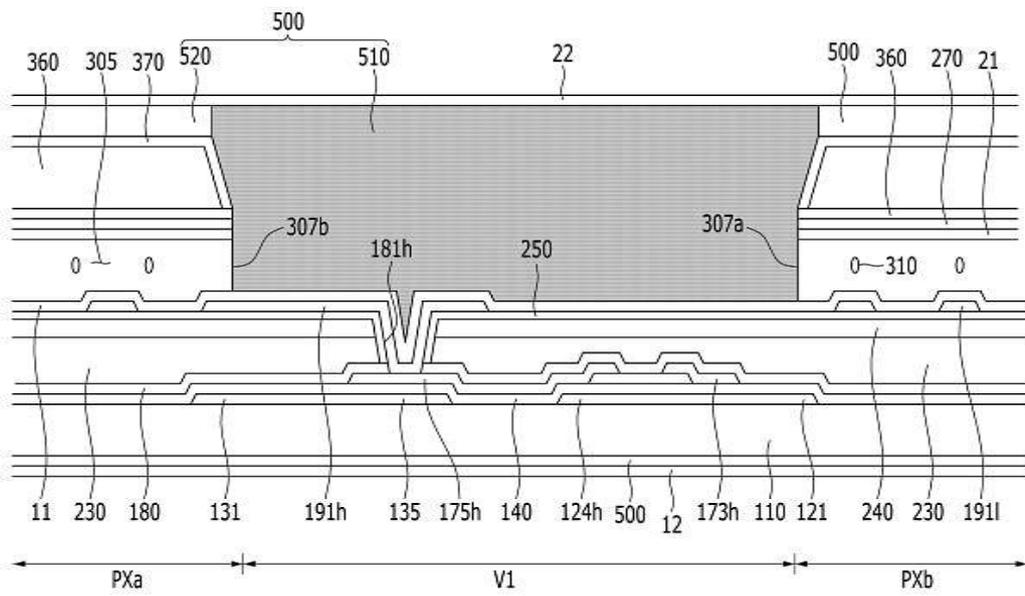
도면6



도면7



도면8



도면9

