



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2021년09월13일  
(11) 등록번호 10-2301499  
(24) 등록일자 2021년09월07일

(51) 국제특허분류(Int. Cl.)  
G09G 3/36 (2006.01) G02F 1/133 (2006.01)  
G02F 1/1343 (2006.01)  
(52) CPC특허분류  
G09G 3/3648 (2013.01)  
G02F 1/133 (2021.01)  
(21) 출원번호 10-2015-0060002  
(22) 출원일자 2015년04월28일  
심사청구일자 2020년03월19일  
(65) 공개번호 10-2016-0128550  
(43) 공개일자 2016년11월08일  
(56) 선행기술조사문헌  
KR1020090083059 A\*  
KR1020130092321 A\*  
KR1020140006588 A\*  
KR1020140126150 A\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성로 1 (농서동)  
(72) 발명자  
강장미  
경기도 부천시 소사구 소사로78번길 70, 111동  
1402호 (소사본동, 소사주공1단지아파트)  
정광철  
경기도 성남시 수정구 수정로 60, 태평오피스텔  
403호 (수진동)  
(뒷면에 계속)  
(74) 대리인  
팬코리아특허법인

전체 청구항 수 : 총 14 항

심사관 : 추장희

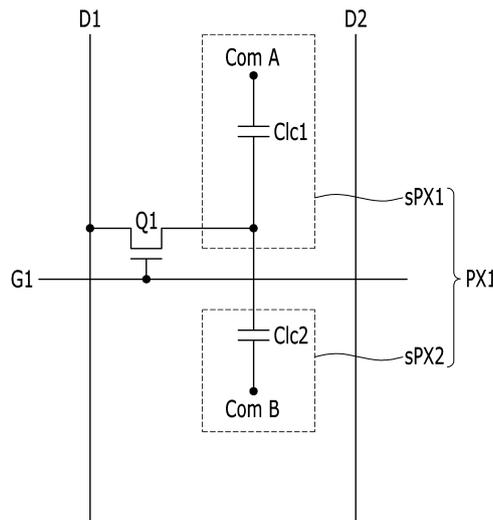
(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명은 기관; 상기 기관 상에 형성된 제1 게이트선; 상기 기관 위에 위치하고 서로 다른 극성의 데이터 전압이 인가되는 제1 데이터선 및 제2 데이터선;

상기 제1 게이트선 및 상기 제1 데이터선에 연결되어 있는 제1 화소 전극; 상기 제1 화소 전극 위에 형성된 액정 (뒷면에 계속)

대표도 - 도1



층; 및 상기 액정층 위에 위치하는 제1 공통 전극 및 제2 공통 전극을 포함하며, 상기 제1 화소 전극은 상기 제1 공통 전극과 중첩하는 제1 부화소 전극 및 상기 제2 공통 전극과 중첩하는 제2 부화소 전극을 포함하고, 상기 제1 공통 전극에 제1 전압이 인가될 때 상기 제2 공통 전극에 상기 제1 전압과 상이한 제2 전압이 인가되고, 상기 제1 공통 전극에 상기 제2 전압이 인가될 때 상기 제2 공통 전극에 상기 제1 전압이 인가되며, 상기 제1 공통 전극 및 상기 제2 공통 전극에 인가되는 상기 제1 전압과 상기 제2 전압은 2 프레임 이상의 간격으로 교차하여 인가된다.

(52) CPC특허분류

*G02F 1/1343* (2013.01)

*G09G 3/3614* (2013.01)

*G09G 2300/0852* (2013.01)

*G09G 2320/0252* (2013.01)

*G09G 2320/0257* (2013.01)

(72) 발명자

**이철곤**

서울특별시 노원구 노원로28길 9, 202동 1104호 (상계동)

**정미혜**

경기도 수원시 장안구 천천로74번길 92, 824동 1402호 (정자동, 대월마을대림진흥아파트)

## 명세서

### 청구범위

#### 청구항 1

기관;

상기 기관 위에 위치하는 제1 게이트선;

상기 기관 위에 위치하고 서로 다른 극성의 데이터 전압이 인가되는 제1 데이터선 및 제2 데이터선;

상기 제1 게이트선 및 상기 제1 데이터선에 연결되어 있는 제1 화소 전극;

상기 제1 화소 전극 위에 위치하는 액정층; 및

상기 액정층 위에 위치하는 제1 공통 전극 및 제2 공통 전극

을 포함하며,

상기 제1 화소 전극은 상기 제1 공통 전극과 중첩하는 제1 부화소 전극 및 상기 제2 공통 전극과 중첩하는 제2 부화소 전극을 포함하고,

상기 제1 공통 전극에 제1 전압이 인가될 때 상기 제2 공통 전극에 상기 제1 전압과 상이한 제2 전압이 인가되고, 상기 제1 공통 전극에 상기 제2 전압이 인가될 때 상기 제2 공통 전극에 상기 제1 전압이 인가되며,

상기 제1 공통 전극 및 상기 제2 공통 전극에 인가되는 상기 제1 전압과 상기 제2 전압은 2 프레임 이상의 간격으로 번갈아가며 인가되고,

상기 액정 표시 장치의 중간 영역에 위치한 상기 제1 화소 전극은,

상기 제1 공통 전극에 인가되는 전압이 N번째 프레임에서 상기 제1 전압에서 상기 제2 전압으로 변하고, N+2번째 프레임에서 상기 제2 전압에서 상기 제1 전압으로 변할 때,

상기 제2 공통 전극에 인가되는 전압은 N번째 프레임에서 상기 제2 전압에서 상기 제1 전압으로 변하고, N+2번째 프레임에서 상기 제1 전압에서 상기 제2 전압으로 변하는 액정 표시 장치.

#### 청구항 2

제1항에 있어서,

상기 제2 전압은 상기 제1 전압보다 높은, 액정 표시 장치.

#### 청구항 3

제2항에 있어서,

상기 제1 게이트선 및 상기 제2 데이터선에 연결되어 있는 제2 화소 전극을 더 포함하며,

상기 제2 화소 전극은 상기 제1 공통 전극과 중첩하는 제3 부화소 전극 및 상기 제2 공통 전극과 중첩하는 제4 부화소 전극을 포함하는, 액정 표시 장치.

#### 청구항 4

제3항에 있어서,

상기 제1 화소 전극에 정극성의 데이터 전압이 인가되고, 상기 제2 화소 전극에 부극성의 데이터 전압이 인가되는, 액정 표시 장치.

#### 청구항 5

제4항에 있어서,

상기 액정 표시 장치는 복수의 상기 제1 게이트선을 포함하고,

상기 복수의 제1 게이트선에 순차적으로 게이트 온 전압이 인가되고,

상기 제1 화소 전극에 상기 정극성의 데이터 전압이 인가되고 상기 제2 화소 전극에 부극성의 데이터 전압이 인가되는 타이밍은 상기 제1 게이트선에 인가되는 신호에 따라 결정되는, 액정 표시 장치.

#### 청구항 6

삭제

#### 청구항 7

삭제

#### 청구항 8

제1항에 있어서,

상기 액정 표시 장치의 중간 영역에 위치한 상기 제1 화소 전극의 경우 이웃하는 2 프레임을 극성 변화 단위로 하여,

상기 제1 부화소 전극은 N번째 프레임의 중간 시점부터 N+1번째 프레임의 중간 시점까지 정극성으로 유지되고 N+2번째 프레임의 중간 시점부터 N+3번째 프레임의 중간 시점까지 부극성으로 유지되고,

상기 제2 부화소 전극은 N번째 프레임의 중간 시점부터 N+1번째 프레임의 중간 시점까지 부극성으로 유지되고 N+2번째 프레임의 중간 시점부터 N+3번째 프레임의 중간 시점까지 정극성으로 유지되는, 액정 표시 장치.

#### 청구항 9

삭제

#### 청구항 10

기관;

상기 기관 위에 위치하는 제1 게이트선;

상기 기관 위에 위치하고 서로 다른 극성의 데이터 전압이 인가되는 제1 데이터선 및 제2 데이터선;

상기 제1 게이트선 및 상기 제1 데이터선에 연결되어 있는 제1 화소 전극;

상기 제1 화소 전극 위에 위치하는 액정층; 및

상기 액정층 위에 위치하는 제1 공통 전극 및 제2 공통 전극

을 포함하며,

상기 제1 화소 전극은 상기 제1 공통 전극과 중첩하는 제1 부화소 전극 및 상기 제2 공통 전극과 중첩하는 제2 부화소 전극을 포함하고,

상기 제1 공통 전극에 제1 전압이 인가될 때 상기 제2 공통 전극에 상기 제1 전압과 상이한 제2 전압이 인가되고, 상기 제1 공통 전극에 상기 제2 전압이 인가될 때 상기 제2 공통 전극에 상기 제1 전압이 인가되며,

상기 제1 공통 전극 및 상기 제2 공통 전극에 인가되는 상기 제1 전압과 상기 제2 전압은 2 프레임 이상의 간격으로 번갈아가며 인가되고,

상기 액정 표시 장치의 중간 영역에 위치한 상기 제1 화소 전극은,

상기 제1 공통 전극에 인가되는 전압이 N번째 프레임에서 상기 제1 전압에서 상기 제2 전압으로 변하고, N+3번째 프레임에서 상기 제2 전압에서 상기 제1 전압으로 변할 때,

상기 제2 공통 전극에 인가되는 전압은 N번째 프레임에서 상기 제2 전압에서 상기 제1 전압으로 변하고, N+3번째 프레임에서 상기 제1 전압에서 상기 제2 전압으로 변하는 액정 표시 장치.

**청구항 11**

제10항에 있어서,

상기 액정 표시 장치의 중간 영역에 위치한 상기 제1 화소 전극의 경우 이웃하는 3 프레임을 극성 변화 단위로 하여,

상기 제1 부화소 전극은 N번째 프레임의 중간 시점부터 N+1번째 프레임의 중간 시점까지 정극성으로 유지되고, 연이어 상기 N+1번째 프레임의 중간 시점부터 N+2번째 프레임의 중간 시점까지 부극성으로 유지되고,

상기 제2 부화소 전극은 N번째 프레임의 중간 시점부터 N+1번째 프레임의 중간 시점까지 부극성으로 유지되고, 연이어 상기 N+1번째 프레임의 중간 시점부터 N+2번째 프레임의 중간 시점까지 정극성으로 유지되는, 액정 표시 장치.

**청구항 12**

제1항에 있어서,

상기 기관 위에 위치하는 제2 게이트선;

상기 기관 위에 위치하고, 상기 제1 데이터선과 동일한 극성의 데이터 전압이 인가되는 제3 데이터선;

상기 제2 게이트선 및 상기 제2 데이터선에 연결되어 있는 제3 화소 전극; 및

상기 제2 게이트선 및 상기 제3 데이터선에 연결되어 있는 제4 화소 전극을 더 포함하고,

상기 제3 화소 전극은 상기 제2 공통 전극과 중첩하는 제5 부화소 전극 및 상기 제1 공통 전극과 중첩하는 제6 부화소 전극을 포함하고,

상기 제4 화소 전극은 상기 제2 공통 전극과 중첩하는 제7 부화소 전극 및 상기 제1 공통 전극과 중첩하는 제8 부화소 전극을 포함하는, 액정 표시 장치.

**청구항 13**

제12 항에 있어서,

상기 제5 부화소 전극과 상기 제6 부화소 전극은 서로 연결되어 있고,

상기 제7 부화소 전극과 상기 제8 부화소 전극은 서로 연결되어 있는, 액정 표시 장치.

**청구항 14**

제1 항에 있어서,

상기 기관 위에 위치하는 제1 공통 전극선 및 제2 공통 전극선을 더 포함하고,

상기 제1 공통 전극선은 상기 제1 공통 전극과 연결되어 있고,

상기 제2 공통 전극선은 상기 제2 공통 전극과 연결되어 있는, 액정 표시 장치.

**청구항 15**

제14항에 있어서,

상기 제1 공통 전극선 및 상기 제2 공통 전극선은 상기 제1 게이트선과 동일한 층에 위치하는, 액정 표시 장치.

**청구항 16**

제1 항에 있어서,

상기 제1 공통 전극 및 상기 제2 공통 전극 위에 위치하는 지붕층; 및

상기 지붕층 위에 위치하는 덮개막을 더 포함하는 액정 표시 장치.

**청구항 17**

제16항에 있어서,

상기 지봉층 및 상기 덮개막에 의해 상부면 및 측면이 덮여 있는 복수의 미세 공간을 더 포함하고,  
상기 액정층은 상기 복수의 미세 공간 내에 위치하는, 액정 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

**배경 기술**

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치를 구성하는 두 장의 표시판은 박막 트랜지스터 표시판과 대향 표시판으로 이루어질 수 있다. 박막 트랜지스터 표시판에는 게이트 신호를 전송하는 게이트선과 데이터 신호를 전송하는 데이터선이 서로 교차하여 형성되고, 게이트선 및 데이터선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 화소 전극 등이 형성될 수 있다. 대향 표시판에는 차광부재, 색 필터, 공통 전극 등이 형성될 수 있다. 경우에 따라 차광 부재, 색 필터, 공통 전극이 박막 트랜지스터 표시판에 형성될 수도 있다.

[0004] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0005] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고 두 부화소의 전압을 다르게 함으로써 투과율을 다르게 하는 방법이 제시되었다. 이때, 두 부화소의 전압을 다르게 하기 위해 회로가 복잡해 지거나 비용이 증가하는 문제점이 있다.

**발명의 내용**

**해결하려는 과제**

[0006] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 패널 위치별 측면 시인성을 개선할 수 있는 액정 표시 장치를 제공하는데 그 목적이 있다.

**과제의 해결 수단**

[0007] 이러한 과제를 해결하기 위하여 본 발명의 실시예에 따른 액정 표시 장치는, 기관; 상기 기관 상에 형성된 제1 게이트선; 상기 기관 위에 위치하고 서로 다른 극성의 데이터 전압이 인가되는 제1 데이터선 및 제2 데이터선; 상기 제1 게이트선 및 상기 제1 데이터선에 연결되어 있는 제1 화소 전극; 상기 제1 화소 전극 위에 형성된 액정층; 및 상기 액정층 위에 위치하는 제1 공통 전극 및 제2 공통 전극을 포함하며, 상기 제1 화소 전극은 상기 제1 공통 전극과 중첩하는 제1 부화소 전극 및 상기 제2 공통 전극과 중첩하는 제2 부화소 전극을 포함하고, 상기 제1 공통 전극에 제1 전압이 인가될 때 상기 제2 공통 전극에 상기 제1 전압과 상이한 제2 전압이 인가되고, 상기 제1 공통 전극에 상기 제2 전압이 인가될 때 상기 제2 공통 전극에 상기 제1 전압이 인가되며, 상기 제1 공통 전극 및 상기 제2 공통 전극에 인가되는 상기 제1 전압과 상기 제2 전압은 2 프레임 이상의 간격으로 교차하여 인가된다.

[0008] 본 발명의 실시예에 따른 상기 제2 전압은 상기 제1 전압보다 높을 수 있다.

[0009] 본 발명의 실시예에 따른 액정 표시 장치는, 상기 제1 게이트선 및 상기 제2 데이터선에 연결되어 있는 제2 화소 전극을 더 포함하며, 상기 제2 화소 전극은 상기 제1 공통 전극과 중첩하는 제3 부화소 전극 및 상기 제2 공

통 전극과 중첩하는 제4 부화소 전극을 포함할 수 있다.

- [0010] 이때, 상기 제1 화소 전극에 정극성의 데이터 전압이 인가되고, 상기 제2 화소 전극에 부극성의 데이터 전압이 인가될 수 있다.
- [0011] 나아가, 본 발명의 실시예에 따른 액정 표시 장치는 복수의 상기 제1 게이트선을 포함하고, 상기 복수의 제1 게이트선에 순차적으로 게이트 온 전압이 인가되고, 상기 제1 화소 전극에 상기 정극성의 데이터 전압이 인가되고 상기 제2 화소 전극에 부극성의 데이터 전압이 인가되는 타이밍은 상기 제1 게이트선에 인가되는 신호에 따라 결정될 수 있다.
- [0012] 본 발명의 일 실시예에 따르면, 상기 제1 공통 전극에 인가되는 공통 전압이 상기 제1 전압에서 상기 제2 전압으로 변하거나, 상기 제2 전압에서 상기 제1 전압으로 변하는 주기는 2 프레임 단위로 결정할 수 있다.
- [0013] 이때, 상기 액정 표시 장치의 중간 영역에 위치한 상기 제1 화소 전극은, 상기 제1 공통 전극에 인가되는 공통 전압이 N번째 프레임에서 상기 제1 전압에서 상기 제2 전압으로 변하고, N+2번째 프레임에서 상기 제2 전압에서 상기 제1 전압으로 변할 때, 상기 제2 공통 전극에 인가되는 공통 전압은 N번째 프레임에서 상기 제2 전압에서 상기 제1 전압으로 변하고, N+2번째 프레임에서 상기 제1 전압에서 상기 제2 전압으로 변할 수 있다.
- [0014] 또한, 상기 액정 표시 장치의 중간 영역에 위치한 상기 제1 화소 전극의 경우 이웃하는 2 프레임을 극성 변화 단위로 하여, 상기 제1 부화소 전극은 N번째 프레임의 중간 시점부터 N+1번째 프레임의 중간 시점까지 정극성으로 유지되고 N+2번째 프레임의 중간 시점부터 N+3번째 프레임의 중간 시점까지 부극성으로 유지되고, 상기 제2 부화소 전극은 N번째 프레임의 중간 시점부터 N+1번째 프레임의 중간 시점까지 부극성으로 유지되고 N+2번째 프레임의 중간 시점부터 N+3번째 프레임의 중간 시점까지 정극성으로 유지될 수 있다.
- [0015] 한편, 본 발명의 다른 실시예에 따르면, 상기 제1 공통 전극에 인가되는 공통 전압이 상기 제1 전압에서 상기 제2 전압으로 변하거나, 상기 제2 전압에서 상기 제1 전압으로 변하는 주기는 3 프레임 단위로 결정할 수 있다.
- [0016] 이때, 상기 액정 표시 장치의 중간 영역에 위치한 상기 제1 화소 전극은, 상기 제1 공통 전극에 인가되는 공통 전압이 N번째 프레임에서 상기 제1 전압에서 상기 제2 전압으로 변하고, N+3번째 프레임에서 상기 제2 전압에서 상기 제1 전압으로 변할 때, 상기 제2 공통 전극에 인가되는 공통 전압은 N번째 프레임에서 상기 제2 전압에서 상기 제1 전압으로 변하고, N+3번째 프레임에서 상기 제1 전압에서 상기 제2 전압으로 변할 수 있다.
- [0017] 또한, 상기 액정 표시 장치의 중간 영역에 위치한 상기 제1 화소 전극의 경우 이웃하는 3 프레임을 극성 변화 단위로 하여, 상기 제1 부화소 전극은 N번째 프레임의 중간 시점부터 N+1번째 프레임의 중간 시점까지 정극성으로 유지되고, 연이어 상기 N+1번째 프레임의 중간 시점부터 N+2번째 프레임의 중간 시점까지 부극성으로 유지되고, 상기 제2 부화소 전극은 N번째 프레임의 중간 시점부터 N+1번째 프레임의 중간 시점까지 부극성으로 유지되고, 연이어 상기 N+1번째 프레임의 중간 시점부터 N+2번째 프레임의 중간 시점까지 정극성으로 유지될 수 있다.
- [0018] 한편, 본 발명의 실시예에 따른 액정 표시 장치는, 상기 기판 위에 위치하는 제2 게이트선; 상기 기판 위에 위치하고, 상기 제1 데이터선과 동일한 극성의 데이터 전압이 인가되는 제3 데이터선; 상기 제2 게이트선 및 상기 제2 데이터선에 연결되어 있는 제3 화소 전극; 및 상기 제2 게이트선 및 상기 제3 데이터선에 연결되어 있는 제4 화소 전극을 더 포함하고, 상기 제3 화소 전극은 상기 제2 공통 전극과 중첩하는 제5 부화소 전극 및 상기 제1 공통 전극과 중첩하는 제6 부화소 전극을 포함하고, 상기 제4 화소 전극은 상기 제2 공통 전극과 중첩하는 제7 부화소 전극 및 상기 제1 공통 전극과 중첩하는 제8 부화소 전극을 포함할 수 있다.
- [0019] 이때, 상기 제5 부화소 전극과 상기 제6 부화소 전극은 서로 연결되어 있고, 상기 제7 부화소 전극과 상기 제8 부화소 전극은 서로 연결되어 있다.
- [0020] 또한, 본 발명의 실시예에 따른 액정 표시 장치는, 상기 기판 위에 위치하는 제1 공통 전극선 및 제2 공통 전극선을 더 포함하고, 상기 제1 공통 전극선은 상기 제1 공통 전극과 연결되어 있고, 상기 제2 공통 전극선은 상기 제2 공통 전극과 연결된다.
- [0021] 이때, 상기 제1 공통 전극선 및 상기 제2 공통 전극선은 상기 제1 게이트선과 동일한 층에 위치할 수 있다.
- [0022] 나아가, 본 발명의 실시예에 따른 액정 표시 장치는, 상기 제1 공통 전극 및 상기 제2 공통 전극 위에 위치하는 지붕층; 및 상기 지붕층 위에 위치하는 덮개막을 더 포함할 수 있고, 상기 지붕층 및 상기 덮개막에 의해 상부면 및 측면이 덮여 있는 복수의 미세 공간을 더 포함하고, 상기 액정층은 상기 복수의 미세 공간 내에 위치할 수 있다.

**발명의 효과**

[0023] 이상과 같이 본 발명의 실시예에 따르면, 패널의 위치별 측면 시인성을 개선하고 잔상 완화 및 액정 응답 속도 개선 효과를 가질 수 있다.

**도면의 간단한 설명**

- [0024] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 등가 회로도이다.
- 도 2는 각 데이터선을 통해 전달되는 데이터 전압(Vd)과 각 공통 전극에 인가되는 공통 전압을 나타내는 도면이고, 도 3은 본 발명의 일 실시예에 의한 액정 표시 장치의 각 화소에 인가되는 데이터 전압(Vd)의 극성을 나타내는 도면이다.
- 도 4는 본 발명의 일 실시예에 따른 액정 표시 장치의 일부를 나타낸 배치도이다.
- 도 5는 도 4의 VI-VI선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- 도 6은 도 4의 VII-VII선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- 도 7은 본 발명의 일 실시예와 관련된 액정 표시 장치에 인가되는 신호의 타이밍도이다.
- 도 8은 본 발명의 일 실시예에 따라 액정 표시 장치에 인가되는 신호의 타이밍의 일 예를 나타내는 도면이다.
- 도 9는 본 발명의 일 실시예에 따라 액정 표시 장치에 인가되는 신호의 타이밍의 다른 예를 나타내는 도면이다.

**발명을 실시하기 위한 구체적인 내용**

- [0025] 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0026] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0027] 먼저, 도 1을 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치에 대해 설명하면 다음과 같다.
- [0028] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 등가 회로도이다.
- [0029] 본 발명의 일 실시예에 의한 표시 장치는 제1 게이트선(G1), 제1 데이터선(D1), 제2 데이터선(D2) 및 이들 신호선과 연결되어 있는 제1 화소(PX1)를 포함한다.
- [0030] 제1 게이트선(G1)은 게이트 신호를 전달하며, 게이트 신호는 게이트 온 전압과 게이트 오프 전압으로 이루어질 수 있다. 제1 데이터선(D1) 및 제2 데이터선(D2)은 데이터 전압을 전달하며, 제1 데이터선(D1)에 인가되는 데이터 전압과 제2 데이터선(D2)에 인가되는 데이터 전압의 극성은 상이하다. 예를 들면, 제1 데이터선(D1)에 정극성의 데이터 전압이 인가될 때, 제2 데이터선(D2)에는 부극성의 데이터 전압이 인가된다. 반대로 제1 데이터선(D1)에 부극성의 데이터 전압이 인가될 때, 제2 데이터선(D2)에는 정극성의 데이터 전압이 인가된다.
- [0031] 제1 게이트선(G1) 및 제1 데이터선(D1)에는 제1 박막 트랜지스터(Q1)가 연결되고, 제1 화소(PX1)는 제1 부화소(sPX1) 및 제2 부화소(sPX2)를 포함한다.
- [0032] 제1 부화소(sPX1)에는 제1 박막 트랜지스터(Q1)와 연결되어 있는 제1 액정 축전기(C1c1)가 형성되어 있고, 제2 부화소(sPX2)에는 제1 박막 트랜지스터(Q1)와 연결되어 있는 제2 액정 축전기(C1c2)가 형성되어 있다.
- [0033] 제1 액정 축전기(C1c1)는 제1 공통 전극(ComA)에 연결되어 있고, 제2 액정 축전기(C1c2)는 제2 공통 전극(ComB)에 연결되어 있다. 제1 공통 전극(ComA)과 제2 공통 전극(ComB)에는 서로 다른 전압이 인가된다. 예를 들면, 제1 공통 전극(ComA)에 제1 전압이 인가될 때, 제2 공통 전극(ComB)에는 제2 전압이 인가된다. 반대로, 제1 공통 전극(ComA)에 제2 전압이 인가될 때, 제2 공통 전극(ComB)에는 제1 전압이 인가된다.
- [0034] 도 1에는 도시되지 않았으나 화소 전극은 제1 화소(PX1)와 동일하게 서로 다른 전극이 인가되는 제1 공통 전극(ComA)과 제2 공통 전극(ComB)에 각각 중첩하는 두 개의 부화소를 포함하는 복수의 화소(PX2, PX3, ..., PXn)를

더 포함한다.

- [0035] 이하에서 도 2 및 도 3을 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치의 동작에 대해 설명한다.
- [0036] 도 2는 각 데이터선을 통해 전달되는 데이터 전압(Vd)과 각 공통 전극에 인가되는 공통 전압을 나타내는 도면이고, 도 3은 본 발명의 일 실시예에 의한 액정 표시 장치의 각 화소에 인가되는 데이터 전압(Vd)의 극성을 나타내는 도면이다.
- [0037] 먼저, 도 2에 도시된 바와 같이 데이터 전압(Vd)은 0V 내지 15V의 전압으로 이루어질 수 있다. 데이터 전압(Vd)은 정극성의 데이터 전압(Vd)과 부극성의 데이터 전압(Vd)으로 나뉠 수 있다. 정극성의 데이터 전압(Vd)은 공통 전압보다 높은 전압을 의미하고, 부극성의 데이터 전압(Vd)은 공통 전압보다 낮은 전압을 의미한다.
- [0038] 공통 전압은 제1 전압(Vc1)과 제2 전압(Vc2)으로 이루어질 수 있으며, 제1 공통 전극(ComA) 및 제2 공통 전극(ComB)에 각각 두 전압이 번갈아 인가될 수 있다. 다만, 제1 공통 전극(ComA)과 제2 공통 전극(ComB)에는 서로 다른 전압이 인가된다. 제2 전압(Vc2)은 제1 전압(Vc1)보다 높을 수 있으며, 예를 들면 제1 전압(Vc1)은 7V이고, 제2 전압(Vc2)은 8V일 수 있다.
- [0039] 상기 데이터 전압(Vd) 및 공통 전압의 수치는 예시에 불과하며, 다양하게 변경이 가능하다.
- [0040] 도 3에서는 상기 도 1에 도시된 하나의 화소에 인접한 다른 화소에 대한 극성도 설명하기 위하여 복수의 화소에 대한 데이터 전압(vd)의 극성을 나타낸다.
- [0041] 본 발명의 일 실시예에 의한 표시 장치는 제1 게이트선(G1), 제2 게이트선(G2), 제1 데이터선(D1), 제2 데이터선(D2), 제3 데이터선(D3), 이들 신호선과 연결되어 있는 제1 화소(PX1), 제2 화소(PX2), 제3 화소(PX3), 제4 화소(PX4)를 포함할 수 있다.
- [0042] 제1 데이터선(D1), 제2 데이터선(D2) 및 제3 데이터선(D3)은 데이터 전압을 전달한다. 이때, 제1 데이터선(D1)에 인가되는 데이터 전압과 제3 데이터선(D3)에 인가되는 데이터 전압의 극성은 동일하고, 제2 데이터선(D2)에 인가되는 데이터 전압과 제1 데이터선(D1)에 인가되는 데이터 전압의 극성은 상이하다. 예를 들면, 제1 데이터선(D1) 및 제3 데이터선(D3)에 정극성의 데이터 전압이 인가될 때, 제2 데이터선(D2)에는 부극성의 데이터 전압이 인가된다.
- [0043] 제1 게이트선(G1) 및 제1 데이터선(D1)에는 제1 박막 트랜지스터(Q1)가 연결되어 있고, 제2 게이트선(G1) 및 제2 데이터선(D1)에는 제2 박막 트랜지스터(Q2)가 연결되어 있고, 제2 게이트선(G2) 및 제2 데이터선(D2)에는 제3 박막 트랜지스터(Q3)가 연결되어 있고, 제2 게이트선(G2) 및 제4 데이터선(D4)에는 제4 박막 트랜지스터(Q4)가 연결되어 있고 있다.
- [0044] 제1 화소(PX1)는 제1 부화소(sPX1) 및 제2 부화소(sPX2)를 포함하고, 제2 화소(PX2)는 제3 부화소(sPX3) 및 제4 부화소(sPX4)를 포함하고, 제3 화소(PX3)는 제5 부화소(sPX5) 및 제6 부화소(sPX6)를 포함하고, 제4 화소(PX4)는 제7 부화소(sPX7) 및 제8 부화소(sPX8)를 포함한다.
- [0045] 본 발명에서는 행 방향으로 인접한 화소들에 동일한 공통 전압이 인가되는 공통 전극이 형성된다. 즉, 제1 부화소(sPX1) 및 제3 부화소(sPX3)에는 제1 공통 전극(ComA)이 형성되고, 제2 부화소(sPX2) 및 제4 부화소(sPX4)에는 제2 공통 전극(ComB)이 형성된다. 또한, 열 방향으로 인접한 화소의 인접한 부화소들에도 동일한 공통 전압이 인가되는 공통 전극이 형성된다. 즉, 제2 부화소(sPX2) 및 제4 부화소(sPX4)와 인접한 열에 해당하는 제5 부화소(sPX5) 및 제7 부화소(sPX7)에는 제2 공통 전극(ComB)이 형성된다.
- [0046] 도 3에 도시된 바와 같이, 제1 게이트선(G1)에 게이트 온 전압이 인가되면, 이에 연결되어 있는 제1 박막 트랜지스터(Q1) 및 제2 박막 트랜지스터(Q2)가 턴 온 상태가 된다.
- [0047] 이때, 제1 데이터선(D1)을 통해 정극성의 데이터 전압(Vd)이 전달되고, 제2 데이터선(D2)을 통해 부극성의 데이터 전압(Vd)이 전달될 수 있다. 이때, 제1 공통 전극(ComA)에는 제1 전압(Vc1)이 인가되고, 제2 공통 전극(ComB)에는 제2 전압(Vc2)이 인가될 수 있다.
- [0048] 제1 부화소(sPX1)와 제2 부화소(sPX2)는 동일한 데이터 전압(Vd)을 인가받게 된다. 제1 액정 축전기(C1c1)는 제1 공통 전극(ComA)에 연결되어 있고, 제2 액정 축전기(C1c2)는 제2 공통 전극(ComB)에 연결되어 있으므로, 제1 액정 축전기(C1c1)의 충전량은 제2 액정 축전기(C1c2)의 충전량과 상이하다.
- [0049] 예를 들면, 제1 데이터선(D1)에 15V의 정극성의 데이터 전압(Vd)이 인가되고, 제1 공통 전극(ComA)에 7V의 제1

전압(Vc1)이 인가되며, 제2 공통 전극(ComB)에 8V의 제2 전압(Vc2)이 인가되는 경우를 가정해 보자. 이때, 데이터 전압(Vd)과 공통 전압의 차이는 제1 부화소(sPX1)가 제2 부화소(sPX2)보다 더 크다. 따라서, 제1 부화소(sPX1)가 제2 부화소(sPX2)보다 높은 전압 차를 가지게 되어, 더 높은 투과율을 나타내게 된다.

- [0050] 제3 부화소(sPX3)와 제4 부화소(sPX4)는 동일한 데이터 전압(Vd)을 인가 받게 된다. 제3 부화소(sPX3)는 제1 공통 전극(ComA)에 연결되어 있고, 제4 부화소(sPX4)는 제2 공통 전극(ComB)에 연결되어 있으므로, 데이터 전압(Vd)과 공통 전압의 차이는 제4 부화소(sPX4)가 제3 부화소(sPX3)보다 더 크다. 따라서, 제4 부화소(sPX4)가 제3 부화소(sPX3)보다 높은 전압 차를 가지게 되어, 더 높은 투과율을 나타내게 된다.
- [0051] 이어, 제2 게이트선(G2)에 게이트 온 전압이 인가되면, 이에 연결되어 있는 제3 박막 트랜지스터(Q3) 및 제4 박막 트랜지스터(Q4)가 턴 온 상태가 된다. 이에 따라, 제2 데이터선(D2)을 통해 전달되는 데이터 전압(Vd)에 의해 제5 부화소(sPX5) 및 제6 부화소(sPX6)가 극성을 나타내고, 제3 데이터선(D3)을 통해 전달되는 데이터 전압(Vd)에 의해 제7 부화소(sPX7) 및 제8 부화소(sPX8)가 극성을 나타낸다.
- [0052] 이때, 제2 데이터선(D2)을 통해 부극성의 데이터 전압(Vd)이 전달되고, 제3 데이터선(D3)을 통해 정극성의 데이터 전압(Vd)이 전달될 수 있다. 이때, 제1 공통 전극(ComA)에는 제1 전압(Vc1)이 인가되고, 제2 공통 전극(ComB)에는 제2 전압(Vc2)이 인가될 수 있다.
- [0053] 제5 부화소(sPX5)와 제6 부화소(sPX6)는 제2 데이터선(D2)으로부터 동일한 데이터 전압(Vd)을 인가 받게 된다. 제5 부화소(sPX5)는 제2 공통 전극(ComB)에 연결되어 있고, 제6 부화소(sPX6)는 제1 공통 전극(ComA)에 연결되어 있으므로, 제5 부화소(sPX5)가 제6 부화소(sPX6)보다 높은 전압 차를 가지게 되어, 더 높은 투과율을 나타내게 된다.
- [0054] 제7 부화소(sPX7)와 제8 부화소(sPX8)는 제3 데이터선(D3)으로부터 동일한 데이터 전압(Vd)을 인가 받게 된다. 제7 부화소(sPX7)는 제2 공통 전극(ComB)에 연결되어 있고, 제8 부화소(sPX8)는 제1 공통 전극(ComA)에 연결되어 있으므로, 제8 부화소(sPX8)가 제7 부화소(sPX7)보다 높은 전압차를 가지게 되어, 더 높은 투과율을 나타내게 된다.
- [0055] 정리하면 동일한 화소 내에 위치하는 두 개의 부화소에는 동일한 데이터 전압이 인가되고, 두 개의 부화소에 위치하는 각각의 액정 축전기는 서로 다른 공통 전압이 연결되는 공통 전극과 연결되어 있으므로, 서로 다른 전압 차를 가지게 되어 투과율이 상이해 진다. 본 발명에서는 하나의 화소에 하나의 박막 트랜지스터를 통해 하나의 데이터 전압을 인가하면서도 투과율이 다른 두 개의 부화소를 구현할 수 있다.
- [0056] 또한, 인접한 데이터선에 서로 다른 극성의 데이터 전압을 인가함으로써, 행 방향으로 인접한 화소는 서로 다른 극성을 나타낸다. 또한, 열 방향으로 인접한 화소가 서로 다른 데이터선에 연결됨으로써, 열 방향으로 인접한 화소도 서로 다른 극성을 나타낸다.
- [0057] 도 4는 본 발명의 일 실시예에 따른 액정 표시 장치의 일부를 나타낸 배치도이고, 도 5는 도 4의 VI-VI선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이고, 도 6은 도 4의 VII-VII선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- [0058] 도 4 내지 도 6을 참조하면, 기판(110) 위에 제1 게이트선(1121) 및 제1 게이트선(1121)으로부터 돌출되는 제1 게이트 전극(1124) 및 제2 게이트 전극(2124)이 형성되어 있다. 제1 게이트선(1121)은 대략 가로 방향으로 뻗어 있으며, 게이트 신호를 전달한다.
- [0059] 기판(110) 위에는 제1 공통 전극선(1275)이 더 형성되어 있다. 제1 공통 전극선(1275)은 제1 게이트선(1121)과 동일한 층에 형성될 수 있으며, 제1 게이트선(1121)과 나란한 방향으로 뻗어 있다. 제1 공통 전극선(1275)은 공통 전압을 전달하며, 공통 전압은 제1 전압과 제2 전압으로 이루어질 수 있다. 제1 공통 전극선(1275)에는 한 프레임을 주기로 제1 전압과 제2 전압이 교대로 인가된다.
- [0060] 기판(110) 위에는 유지 전극(135)이 더 형성되어 있다. 유지 전극(135)은 제1 부화소(sPX1) 및 제2 부화소(sPX2) 내에 형성되어 있다. 유지 전극(135)은 제1 게이트선(1121)과 동일한 층에 형성될 수 있다. 유지 전극(135)은 가로 방향 및 세로 방향으로 형성될 수 있으며, 그 형상은 다양하게 변경이 가능하며, 경우에 따라 생략될 수도 있다.
- [0061] 제1 게이트선(1121), 제1 게이트 전극(1124), 제1 공통 전극선(1275), 및 유지 전극(135) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연

물질로 이루어질 수 있다. 또한, 게이트 절연막(140)은 단일막 또는 다중막으로 이루어질 수 있다.

- [0062] 게이트 절연막(140) 위에는 제1 반도체(1154)가 형성되는데, 제1 반도체(1154)는 제1 게이트 전극(1124) 위에 위치한다. 제1 반도체(1154)는 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon), 금속 산화물(metal oxide) 등으로 이루어질 수 있다.
- [0063] 제1 반도체(1154) 위에는 각각 저항성 접촉 부재(도시하지 않음)가 더 형성될 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0064] 제1 반도체(1154) 및 게이트 절연막(140) 위에는 제1 데이터선(1171), 제2 데이터선(2171), 제1 소스 전극(1173) 및 제1 드레인 전극(1175)이 형성되어 있다.
- [0065] 제1 데이터선(1171) 및 제2 데이터선(2171)은 대략 세로 방향으로 뻗어 있으며, 제1 게이트선(1121)과 교차한다. 제1 데이터선(1171) 및 제2 데이터선(2171)은 데이터 신호를 전달한다. 제2 데이터선(2171)은 제1 데이터선(1171)과 상이한 극성의 데이터 전압을 전달한다.
- [0066] 제1 소스 전극(1173)은 제1 데이터선(1171)으로부터 제1 게이트 전극(1124) 위로 돌출되도록 형성되어 있다. 제1 드레인 전극(1175)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1 드레인 전극(1175)의 넓은 끝 부분은 유지 전극(135)과 중첩하고 있고, 제1 드레인 전극(1175)의 막대형 끝 부분은 각각 제1 소스 전극(1173)에 의해 일부 둘러싸여 있다.
- [0067] 제1 게이트 전극(1124), 제1 소스 전극(1173), 제1 드레인 전극(1175)은 제1 반도체(1154)와 함께 제1 박막 트랜지스터(Q1)를 이루며, 제1 박막 트랜지스터(Q1)의 채널(channel)은 제1 소스 전극(1173)과 제1 드레인 전극(1175) 사이의 제1 반도체(1154)에 형성되어 있다.
- [0068] 제1 데이터선(1171), 제2 데이터선(2171), 제1 소스 전극(1173), 제1 드레인 전극(1175) 위에는 보호막(180)이 형성되어 있다. 보호막(180)은 유기 절연 물질 또는 무기 절연 물질로 이루어질 수 있으며, 단일막 또는 다중막으로 이루어질 수 있다.
- [0069] 보호막(180) 위에는 복수의 화소(PX) 내에 색 필터(230)가 형성되어 있다.
- [0070] 각 색 필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 색 필터(230)는 적색, 녹색, 및 청색의 삼원색에 한정되지 아니하고, 청록색(cyan), 자홍색(magenta), 옐로(yellow), 화이트 계열의 색 등을 표시할 수도 있다.
- [0071] 이웃하는 색 필터(230) 사이의 영역에는 차광 부재(220)가 형성되어 있다. 차광 부재(220)는 복수의 화소를 구성하는 각 화소의 경계부와 화소 단위로 형성되는 박막 트랜지스터 위에 형성되어 빛샘을 방지할 수 있다. 색 필터(230)와 차광 부재(220)는 일부 영역에서 서로 중첩할 수도 있다.
- [0072] 색 필터(230) 및 차광 부재(220) 위에는 제1 절연층(240)이 더 형성될 수 있다. 제1 절연층(240)은 유기 절연 물질 또는 무기 절연 물질로 이루어질 수 있으며, 단일막 또는 다중막으로 이루어질 수 있다. 제1 절연층(240)은 유기 절연 물질과 무기 절연 물질이 적층된 형태로 이루어질 수도 있다.
- [0073] 보호막(180) 및 제1 절연층(240)에는 제1 드레인 전극(1175)의 넓은 끝 부분을 드러내는 접촉 구멍(1181)이 형성되어 있다.
- [0074] 제1 절연층(240) 위에는 화소 전극(1191, 2191)이 화소 내에 형성되어 있다. 화소 전극(1191, 2191)은 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 산화물로 이루어질 수 있다. 화소 전극(1191)은 제1 부화소 전극(1191)과 제2 부화소 전극(2191)을 포함한다. 제1 부화소 전극(1191)은 제1 부화소(sPX1) 내에 위치하고, 제2 부화소 전극(2191)은 제2 부화소(sPX2) 내에 위치한다. 제1 부화소 전극(1191)과 제2 부화소 전극(2191)은 서로 연결되어 있다. 제1 부화소 전극(1191)과 제2 부화소 전극(2191)의 비율은 약 1:1 내지 약 1:2로 이루어질 수 있다. 바람직하게는 제1 부화소 전극(1191)과 제2 부화소 전극(2191)의 비율이 약 1:1.5 내지 약 1:2로 이루어질 수 있다.
- [0075] 제1 부화소 전극(1191) 및 제2 부화소 전극(2191)은 접촉 구멍(1181)을 통해 제1 드레인 전극(1175)과 연결되어 있다. 따라서, 제1 박막 트랜지스터(Q1)가 턴 온 상태일 때 제1 부화소 전극(1191) 및 제2 부화소 전극(2191)은 제1 드레인 전극(1175)으로부터 동일한 데이터 전압을 인가 받게 된다.

- [0076] 제1 부화소 전극(1191) 및 제2 부화소 전극(2191) 각각의 전체적인 모양은 사각형이다. 제1 부화소 전극(1191) 및 제2 부화소 전극(2191) 각각은 가로 줄기부(1192, 2192), 가로 줄기부(1192, 2192)와 교차하는 세로 줄기부(1193, 2193)로 이루어진 십자형 줄기부를 포함한다. 또한, 제1 부화소 전극(1191) 및 제2 부화소 전극(2191) 각각은 십자형 줄기부로부터 연장되어 있는 복수의 미세 가지부(1194, 2194)를 포함한다.
- [0077] 제1 부화소 전극(1191) 및 제2 부화소 전극(2191) 각각은 가로 줄기부(1192, 2192) 및 세로 줄기부(1193, 2193)에 의해 2개의 부영역으로 나뉘어진다. 미세 가지부(1194, 2194)는 가로 줄기부(1192, 2192) 및 세로 줄기부(1193, 2193)로부터 비스듬하게 뻗어 있으며, 그 뻗는 방향은 제1 게이트선(1121) 또는 가로 줄기부(1192, 2192)와 대략 45도 또는 135도의 각을 이룰 수 있다. 또한, 이웃하는 두 부영역의 미세 가지부(1194, 2194)가 뻗어 있는 방향은 서로 직교할 수 있다.
- [0078] 도시는 생략하였으나, 제1 부화소 전극(1191) 및 제2 부화소 전극(2191)은 각각 제1 부화소(sPX1) 및 제2 부화소(sPX2)의 외곽을 둘러싸는 외곽 줄기부를 더 포함할 수 있다.
- [0079] 상기에서 설명한 화소의 배치 형태, 박막 트랜지스터의 구조 및 화소 전극의 형상은 하나의 예에 불과하며, 본 발명은 이에 한정되지 아니하고 다양한 변형이 가능하다.
- [0080] 제1 부화소 전극(1191) 위에는 제1 부화소 전극(1191)으로부터 일정한 거리를 가지고 이격되도록 제1 공통 전극(1270)이 형성되어 있다. 제1 부화소 전극(1191)은 제1 공통 전극(1270)과 중첩하며, 제1 부화소 전극(1191)과 제1 공통 전극(1270) 사이에는 미세 공간(microcavity, 305)이 형성되어 있다. 즉, 미세 공간(305)은 제1 부화소 전극(1191) 및 제1 공통 전극(1270)에 의해 둘러싸여 있다. 제1 공통 전극(1270)은 미세 공간(305)의 상부면과 측면을 덮도록 형성되어 있다. 한 화소의 크기는 표시 장치의 크기 및 해상도에 따라 다양하게 변경될 수 있으며, 이에 따라 미세 공간(305)의 크기도 변경된다.
- [0081] 제1 공통 전극(1270)은 제2 데이터선(2171)과 중첩할 수 있다. 또한, 제1 공통 전극(1270)은 유지 전극(135)과 중첩하고, 제1 공통 전극선(1275)과 중첩한다. 보호막(180) 및 제1 절연층(240)에는 유지 전극(135)과 제1 공통 전극선(1275)의 일부를 드러내는 접촉 구멍(1183, 1185)이 형성되어 있다. 접촉 구멍(1183, 1185)을 통해 제1 공통 전극(1270)은 유지 전극(135) 및 제1 공통 전극선(1275)과 연결되어 있다. 제1 공통 전극(1270)은 제1 공통 전극선(1275)을 통해 공통 전압을 인가 받는다.
- [0082] 제2 부화소 전극(2191) 위에는 제2 부화소 전극(2191)으로부터 일정한 거리를 가지고 이격되도록 제2 공통 전극(2270)이 형성되어 있다. 제2 부화소 전극(2191)은 제2 공통 전극(2270)과 중첩하며, 제2 부화소 전극(2191)과 제2 공통 전극(2270) 사이에는 미세 공간(305)이 형성되어 있다.
- [0083] 제1 공통 전극(1270) 및 제2 공통 전극(2270)은 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 산화물로 이루어질 수 있다.
- [0084] 제1 화소 전극(1191, 2191) 위에는 제1 배향막 또는 하부 배향막(11)이 형성되어 있다. 제1 배향막(11)과 마주 보도록 제1 공통 전극(1270) 및 제2 공통 전극(2270) 아래에는 제2 배향막 또는 상부 배향막(21)이 형성되어 있다.
- [0085] 제1 배향막(11)과 제2 배향막(21)은 수직 배향막으로 이루어질 수 있고, 폴리 아미산(Polyamic acid), 폴리 실록산(Polysiloxane), 폴리 이미드(Polyimide) 등의 배향 물질로 이루어질 수 있다. 제1 및 제2 배향막(11, 21)은 미세 공간(305)의 가장자리의 측벽에서 서로 연결될 수 있다.
- [0086] 미세 공간(305) 내에는 액정 분자(310)들로 이루어진 액정층이 형성되어 있다. 액정 분자(310)들은 음의 유전율 이방성을 가질 수 있으며, 전계가 인가되지 않은 상태에서 기관(110)에 수직인 방향으로 서 있을 수 있다. 즉, 수직 배향이 이루어질 수 있다.
- [0087] 데이터 전압이 인가된 제1 부화소 전극(1191)은 제1 공통 전극(1270)과 함께 전기장을 생성함으로써, 미세 공간(305) 내에 위치한 액정 분자(310)의 방향을 결정한다. 또한, 제2 부화소 전극(2191)은 제2 공통 전극(2270)과 함께 전기장을 생성함으로써, 미세 공간(305) 내에 위치한 액정 분자(310)의 방향을 결정한다. 이와 같이 결정된 액정 분자(310)의 방향에 따라 액정층을 통과하는 빛의 휘도가 달라진다.
- [0088] 제1 공통 전극(1270) 및 제2 공통 전극(2270) 위에는 제2 절연층(350)이 더 형성될 수 있다. 제2 절연층(350)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있으며, 경우에 따라 생략될 수도 있다.

- [0089] 제2 절연층(350) 위에는 지봉층(360)이 형성되어 있다. 지봉층(360)은 유기 물질로 이루어질 수 있다. 지봉층(360)은 대략 가로 방향으로 형성되어 있고, 행 방향으로 배치되어 있는 복수의 미세 공간(305)을 덮도록 형성되어 있다. 지봉층(360)은 미세 공간(305)의 상부면과 측면을 덮도록 형성되어 있다. 지봉층(360)은 경화 공정 에 의해 단단해져 미세 공간(305)의 형상을 유지시키는 역할을 할 수 있다.
- [0090] 제1 공통 전극(1270), 제2 공통 전극(2270) 및 지봉층(360)은 미세 공간(305)의 일부 가장자리의 측면을 덮도록 형성되고, 다른 일부 가장자리의 측면을 노출시키도록 형성된다. 이때, 미세 공간(305)이 제1 공통 전극(1270), 제2 공통 전극(2270) 및 지봉층(360)에 의해 덮여 있지 않은 부분을 주입구(307)라 한다. 주입구(307)는 미세 공간(305)의 제1 가장자리의 측면 및 제2 가장자리의 측면을 노출시키며, 제1 가장자리와 제2 가장자리는 서로 마주보는 가장자리이다. 예를 들면, 평면도 상에서 제1 가장자리가 미세 공간(305)의 상측 가장자리이고, 제2 가장자리가 미세 공간(305)의 하측 가장자리일 수 있다. 주입구(307)에 의해 미세 공간(305)이 노출되어 있으므로, 주입구(307)를 통해 미세 공간(305) 내부로 배향액 또는 액정 물질 등을 주입할 수 있다.
- [0091] 지봉층(360) 위에는 제3 절연층(370)이 더 형성될 수 있다. 제3 절연층(370)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있다. 제3 절연층(370)은 지봉층(360)의 상부면 및 측면을 덮도록 형성될 수 있다. 제3 절연층(370)은 유기 물질로 이루어진 지봉층(360)을 보호하는 역할을 하며, 경우에 따라 생략될 수도 있다.
- [0092] 제3 절연층(370) 위에는 덮개막(390)이 형성되어 있다. 덮개막(390)은 미세 공간(305)의 일부를 외부로 노출시키는 주입구(307)를 덮도록 형성된다. 즉, 덮개막(390)은 미세 공간(305)의 내부에 형성되어 있는 액정 분자(310)가 외부로 나오지 않도록 미세 공간(305)을 밀봉할 수 있다. 덮개막(390)은 액정 분자(310)와 접촉하게 되므로, 액정 분자(310)와 반응하지 않는 물질로 이루어지는 것이 바람직하다. 예를 들면, 덮개막(390)은 페릴렌(Parylene) 등으로 이루어질 수 있다.
- [0093] 덮개막(390)은 이중막, 삼중막 등과 같이 다중막으로 이루어질 수도 있다. 이중막은 서로 다른 물질로 이루어진 두 개의 층으로 이루어져 있다. 삼중막은 세 개의 층으로 이루어지고, 서로 인접하는 층의 물질이 서로 다르다. 예를 들면, 덮개막(390)은 유기 절연 물질로 이루어진 층과 무기 절연 물질로 이루어진 층을 포함할 수 있다.
- [0094] 도시는 생략하였으나, 액정 표시 장치의 상하부 면에는 편광판이 더 형성될 수 있다. 편광판은 제1 편광판 및 제2 편광판으로 이루어질 수 있다. 제1 편광판은
- [0095] 기관(110)의 하부 면에 부착되고, 제2 편광판은 덮개막(390) 위에 부착될 수 있다.
- [0096] 도 7은 본 발명의 일 실시예와 관련된 액정 표시 장치에 인가되는 신호의 타이밍도이다.
- [0097] 본 발명의 일 실시예에 의한 액정 표시 장치는 복수의 제1 공통 전극(ComA) 및 복수의 제1 게이트선(G1)을 포함할 수 있다. 액정 표시 장치는 제1 게이트선(G1)과 나란한 방향을 경계선으로 하여 세 부분으로 구분할 수 있다. 예를 들면, 상, 중, 하의 세 영역으로 구분할 수 있다.
- [0098] 도 7에는 세 영역에 각각 위치하는 임의의 제1 게이트선(1121)에 인가되는 게이트 신호, 각각의 제1 게이트선(1121)에 연결되어 있는 제1 부화소 전극(1191)에 인가되는 데이터 전압 및 각각의 제1 부화소 전극(1191)과 중첩하는 제1 공통 전극(1270)에 인가되는 공통 전압이 도시되어 있다.
- [0099] 복수의 제1 게이트선(1121)에는 순차적으로 게이트 온 전압이 인가될 수 있다. 액정 표시 장치의 상부 영역에 위치하는 제1 게이트선(1121)에 가장 먼저 게이트 온 전압이 인가되고, 다음으로 중간 영역에 위치하는 제1 게이트선(1121)에 게이트 온 전압이 인가되며, 다음으로 하부 영역에 위치하는 제1 게이트선(1121)에 게이트 온 전압이 인가된다. 도 7에서는 각 부분에 위치하는 복수의 제1 게이트선(1121) 중 하나의 제1 게이트선(1121)에 인가되는 신호만이 도시되어 있으며, 나머지 제1 게이트선(1121)에 인가되는 신호는 생략되어 있다. 나머지 제1 게이트선(1121)에도 순차적으로 게이트 온 전압이 인가된다.
- [0100] 상부 영역에 위치하는 제1 게이트선(G1)에 게이트 온 전압이 인가될 때, 해당 제1 게이트선(G1)에 연결되어 있는 제1 부화소 전극(sPX1)에 데이터 전압이 인가된다. 이때, 제1 부화소 전극(sPX1)에 인가되는 데이터 전압은 게이트 온 전압에 따라 정극성 또는 부극성의 데이터 전압 형태로 인가될 수 있다. 예를 들어, N번째 프레임의 시작점에서 제1 부화소 전극(sPX1)에 정극성의 데이터 전압이 인가되고, N+1번째 프레임의 시작점에서 제1 부화소 전극(sPX1)에 부극성의 데이터 전압이 인가될 수 있다.
- [0101] 이와 동시에, 해당 제1 부화소 전극(sPX1)과 중첩하는 제1 공통 전극(ComA)에 인가되는 공통 전압이 변한다. N

번째 프레임에서 제1 공통 전극(1270)에 인가되는 공통 전압은 제1 전압에서 제1 전압보다 높은 제2 전압으로 변하고, N+1번째 프레임에서 제1 공통 전극(1270)에 인가되는 공통 전압은 제2 전압에서 제1 전압으로 변할 수 있다.

- [0102] 이때, 제2 공통 전극(2270)에는 N번째 프레임에서 제1 전압이 인가되고 N+1번째 프레임에서는 제1 전압이 제2 전압으로 변할 수 있다. 본 발명의 실시예에 따른 제1 공통 전극(1270) 및 제2 공통 전극(2270)에 인가되는 공통 전압이 변화하는 시간적 기준은 프레임 단위로 하며, 2 프레임 이상을 공통 전압 변화 주기로 설정할 수 있다. 다만, 설명의 편의를 위하여, 전단의 게이트 온 신호와 다음 단의 게이트 온 신호간의 간격을 1H라고 가정하면, 1 프레임(하나의 화면에 총 데이터를 인가하는 시간 또는 총 게이트선에 게이트 온 신호를 인가하는 시간)에 할당되는 시간간격을 1H라고 가정한다. 이하, 본 명세서상에서는 공통 전극에 인가되는 공통 전압이 제1 전압에서 제2 전압으로 변하거나 제2 전압에서 제1 전압으로 변하는 타이밍 간의 간격을 1H의 배수로 설명하도록 한다.
- [0103] 상부 영역의 화소에 게이트 온 전압이 인가되는 시점과 공통전압이 인가되는 시점으로 인해 도 7의 (d)와 같이 N번째 프레임에서 해당 화소는 공통 전압이 인가되는 1H 기간동안 정극성으로 유지되는 시간이 길게 나타난다.
- [0104] 이어, 중간 영역에 위치하는 제1 게이트선(1121)에 게이트 온 전압이 인가될 때, 해당 제1 게이트선(1121)에 연결되어 있는 제1 부화소 전극(1191)에 데이터 전압이 인가된다. 중간 영역에서 제1 게이트선(1121)을 통해 인가되는 게이트 온 전압은 상부 영역부터 순차적으로 인가되는 특성에 따라 일정 간격 지연된다. 예를 들어, N번째 프레임의 중간지점에서 제1 부화소 전극(sPX1)에 부극성의 데이터 전압이 인가되고, N+1번째 프레임의 중간지점에서 제1 부화소 전극(sPX1)에 정극성의 데이터 전압이 인가될 수 있다.
- [0105] 따라서, N번째 프레임에서 인가되는 데이터 전압은 게이트 온 전압의 인가 시점을 기준으로 정극성 데이터 전압에서 부극성 데이터 전압으로 변화된다. 또한, N+1번째 프레임에서 인가되는 데이터 전압은 N번째 프레임의 후반부에서 인가되던 부극성 데이터 전압이 그 다음 게이트 온 전압 인가 시점까지 유지되다가 게이트 온 전압 인가시점부터 다시 정극성 데이터 전압으로 변화된다.
- [0106] 이와 동시에 해당 제1 부화소 전극(1191)과 중첩하는 제1 공통 전극(1270)에 인가되는 공통 전압이 변한다. 공통 전압이 인가되고 변화하는 시점은 상부 영역과 동일하다.
- [0107] 중간 영역의 화소를 상부 영역의 화소와 비교하면, 중간 영역에서는 게이트 온 전압이 인가되는 시점이 상부 영역에 비교하여 일정 기간 지연되는 반면 제1 공통 전극(1270)에 공통 전압이 인가되는 시점 및 주기는 동일하다. 따라서, 도 7의 (e)와 같이 N번째 프레임에서 해당 화소는 정극성으로 유지되는 시간과 부극성으로 유지되는 시간은 1/2H로 거의 동일하게 된다.
- [0108] 이어, 하부 영역에 위치하는 제1 게이트선(1121)에 게이트 온 전압이 인가될 때, 해당 제1 게이트선(1121)에 연결되어 있는 제1 부화소 전극(1191)에 데이터 전압이 인가된다. 하부 영역에서 제1 게이트선(1121)을 통해 인가되는 게이트 온 전압은 상부 영역부터 순차적으로 인가되는 특성에 따라 일정 간격 지연되어 N번째 프레임의 중단 지점에서 인가된다. 예를 들어, N번째 프레임의 중단지점에서 제1 부화소 전극(sPX1)에 부극성의 데이터 전압이 인가되고, N+1번째 프레임의 중단지점에서 제1 부화소 전극(sPX1)에 정극성의 데이터 전압이 인가될 수 있다.
- [0109] 하부 영역의 화소를 중간 영역의 화소와 비교하면, 하부간 영역에서는 게이트 온 전압이 인가되는 시점이 중간 영역에 비교하여 일정 기간 지연되는 반면 제1 공통 전극(1270)에 공통 전압이 인가되는 시점 및 주기는 동일하다. 따라서, 도 7의 (f)와 같이 N번째 프레임에서 해당 화소는 공통 전압이 인가되는 1H동안 부극성으로 유지되는 시간이 길게 나타나게 된다.
- [0110] 이에 따라, 액정 표시 장치의 상부 영역 및 하부 영역에서는 각 부화소에서 정극성 또는 부극성으로 특정 극성으로 화소의 발현 유지시간이 길게 나타나는 반면, 중간 영역에서는 공통 전압의 변화 주기와 게이트 온 전압 인가 시점간의 격차로 인하여 화소의 극성 유지시간이 짧게 나타나게 된다. 극성 유지시간은 액정 응답속도와 연결되어 화소의 극성 유지시간이 길수록 액정 응답속도가 빠르게 나타나는 반면, 극성 유지시간이 짧아지면 액정 응답속도도 느리게 나타나게 된다. 따라서, 액정 표시 장치의 중간 영역에서는 시인성 저하 문제가 발생하게 된다.
- [0111] 도 8은 본 발명의 일 실시예에 따라 액정 표시 장치에 인가되는 신호의 타이밍의 일 예를 나타내는 도면으로, 구체적으로는 액정 표시 장치의 중간 영역에서의 신호 타이밍도를 나타낸 것이다.

- [0112] 도 8을 참조하면, 중간 영역에 위치하는 임의의 제1 게이트선(1121)을 통해 게이트 신호가 인가되고 제1 게이트선(1121)에 연결되어 있는 제1 부화소 전극(1191)으로 데이터 전압이 인가된다. 이때, 데이터 전압은 각 프레임의 중간 지점에서 정극성 데이터 전압 또는 부극성 데이터 전압으로 변화되어 인가된다.
- [0113] 그리고, 본 발명의 실시예에 따른 액정 표시 장치에서는 제1 부화소 전극(1191)과 중첩하는 제1 공통 전극(1270)으로 공통 전압이 인가되는 주기를 두 배로 증가시킨 2H로 설정할 수 있다. N번째 프레임에서 제1 공통 전극(1270)에 인가되는 공통 전압은 제1 전압에서 제1 전압보다 높은 제2 전압으로 변하고, N+2번째 프레임에서 제1 공통 전극(1270)에 인가되는 공통 전압은 제2 전압에서 제1 전압으로 변화하도록 공통 전압 변화 주기를 두 프레임 단위로 조정한다.
- [0114] 따라서, N번째 프레임에서는 도 7의 (e)의 N번째 프레임과 동일하게 부극성 및 정극성으로 유지되는 시간이 1/2H로 동일하게 나타나고 N+1번째 프레임에서는 정극성 및 부극성으로 유지되는 시간이 1/2H로 동일하게 나타나는 반면, 극성이 유지되는 구간에 변동사항이 발생하게 된다. 즉, N번째 프레임의 1/2H 이후 구간부터 정극성을 나타내던 화소는 N+1번째 프레임의 1/2H 구간까지 정극성을 유지할 수 있다. 따라서, 이웃하는 두 프레임을 통해 중간 영역의 화소에서도 극성 유지기간을 1H만큼 확보하고, 액정 응답속도도 지연보상하여 시인성을 개선할 수 있다.
- [0115] 도 8을 참조하면, N+2번째 프레임의 1/2H 구간 이후부터 나타나는 부극성은 N+3번째 프레임의 전반 1/2H 구간까지 지연됨에 따라 N+2번째 프레임 및 N+3번째 프레임을 통해 액정 응답속도를 보상할 수 있다.
- [0116] 이와 같이, 본 발명의 일 실시예에 따라 제1 공통 전극(1270)에 인가되는 공통 전압의 변화 주기를 두 배로 증가시키는 경우, 중간 영역에서 화소가 정극성 또는 부극성으로 유지하는 구간을 1H로 증가시킬 수 있다. 또한, 화소의 정/부극성 유지 시간이 1/2H인 구간을 절반으로 감소시킬 수 있으므로, 잔상 개선 효과 및 액정 응답 속도를 개선시킬 수 있다.
- [0117] 그리고, 도 8에 도시되지는 않았으나 액정 표시 장치의 상부 영역 및 하부 영역에서는 두 프레임 단위로 정극성 또는 부극성이 유지되는 기간이 유지됨에 따라 시인성이 개선될 수 있다.
- [0118] 도 9는 본 발명의 일 실시예에 따라 액정 표시 장치에 인가되는 신호의 타이밍의 다른 예를 나타내는 도면으로, 구체적으로는 액정 표시 장치의 중간 영역에서의 신호 타이밍도를 나타낸 것이다.
- [0119] 도 9를 참조하면, 마찬가지로 중간 영역에 위치하는 임의의 제1 게이트선(1121)을 통해 게이트 신호가 인가되고 제1 게이트선(1121)에 연결되어 있는 제1 부화소 전극(1191)으로 데이터 전압이 인가된다. 이때, 데이터 전압은 각 프레임의 중단 지점에서 정극성 데이터 전압 또는 부극성 데이터 전압으로 변화되어 인가된다.
- [0120] 그리고, 본 발명의 실시예에 따른 액정 표시 장치에서는 제1 부화소 전극(1191)과 중첩하는 제1 공통 전극(1270)으로 공통 전압이 인가되는 주기를 세 배로 증가시킨 3H로 설정할 수 있다. N번째 프레임에서 제1 공통 전극(1270)에 인가되는 공통 전압은 제1 전압에서 제1 전압보다 높은 제2 전압으로 변하고, N+3번째 프레임에서 제1 공통 전극(1270)에 인가되는 공통 전압은 제2 전압에서 제1 전압으로 변화하도록 공통 전압 변화 주기를 3H로 조정할 수 있다.
- [0121] 따라서, N번째 프레임의 경우 프레임 중간 지점에서 부극성에서 정극성으로 변화하고, N+1번째 프레임의 경우 프레임 중간 지점에서 정극성에서 부극성으로 변화하고, N+2번째 프레임의 경우 프레임 중간 지점에서 부극성에서 정극성으로 변화한다. 즉, 공통 전압 변화 주기가 세 배로 증가됨에 따라 정극성 및 부극성이 1H로 유지되는 구간이 2H동안 연속하게 되고, 화소의 정/부극성 유지 시간이 1/2H인 구간을 1/3배로 감소시킬 수 있다.
- [0122] 또한, 도 9에 도시되지는 않았으나 액정 표시 장치의 상부 영역 및 하부 영역에서는 두 프레임 단위로 정극성 또는 부극성이 유지되는 기간이 유지됨에 따라 시인성이 개선될 수 있다.
- [0123] 상기 도 8 및 도 9를 참조하여 상술한 본 발명의 실시예에 따라 제1 공통 전극 및 제2 공통 전극에 인가하는 공통 전압의 주기를 게이트 전압 인가 주기와 대비하여 2배 이상 증가시키는 경우 중간 영역에서의 잔상 완화 및 액정 응답 속도 개선 효과를 가질 수 있다.
- [0124] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

**부호의 설명**

[0125]

110: 기관

1121: 제1 게이트선

2121: 제2 게이트선

1171: 제1 데이터선

2171: 제2 데이터선

1191: 제1 부화소 전극

2191: 제2 부화소 전극

1270: 제1 공통 전극

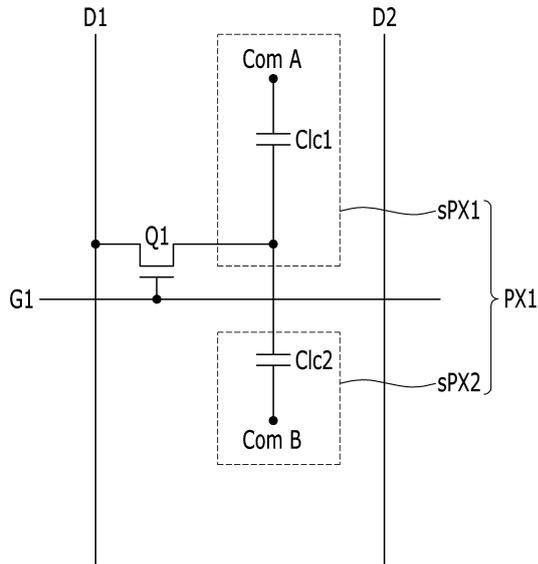
2270: 제2 공통 전극

1275: 제1 공통 전극선

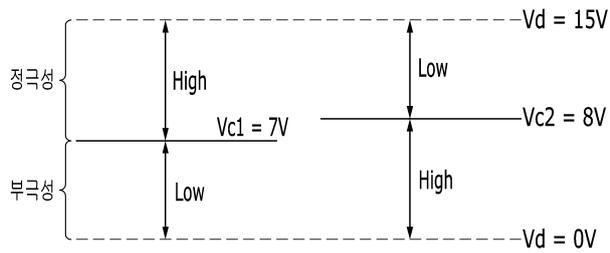
2275: 제2 공통 전극선

도면

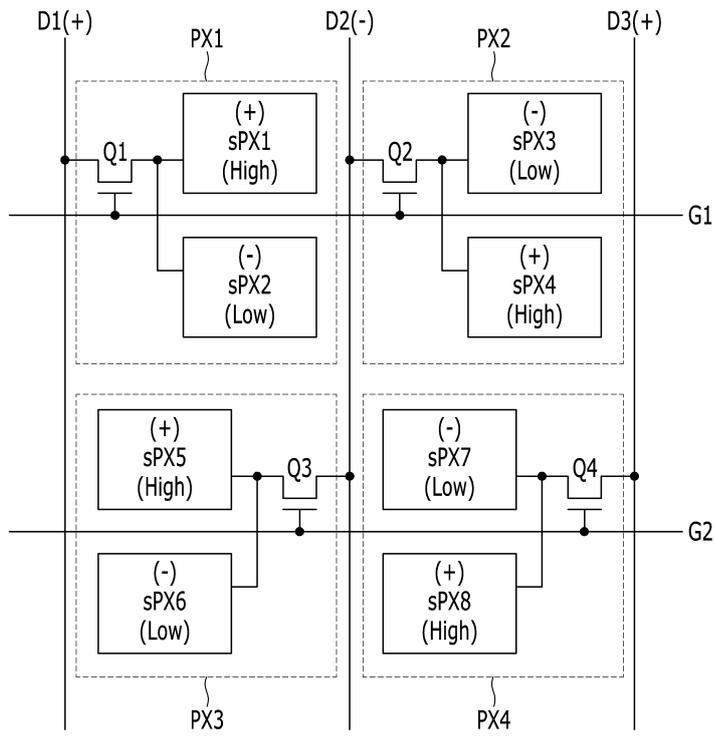
도면1



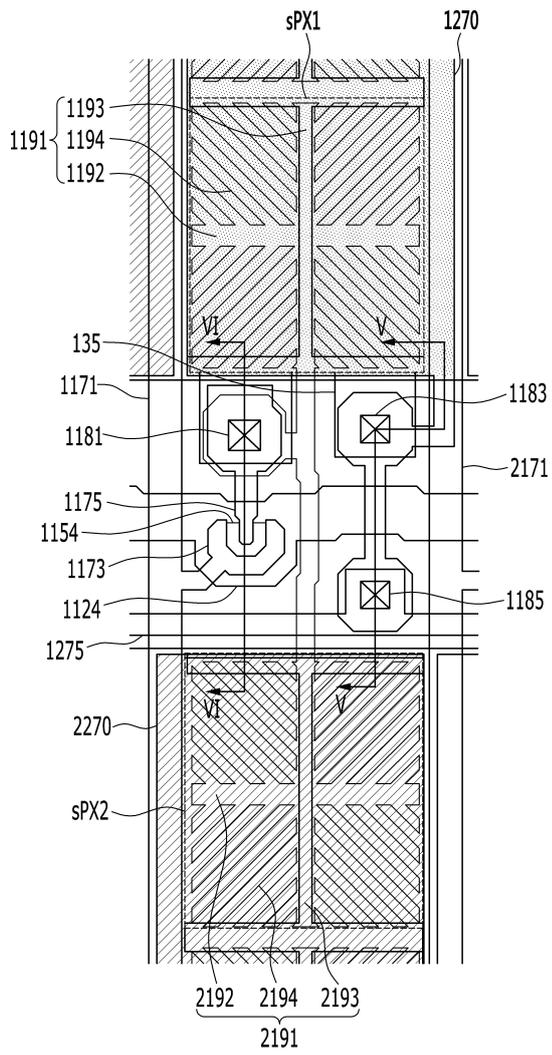
도면2



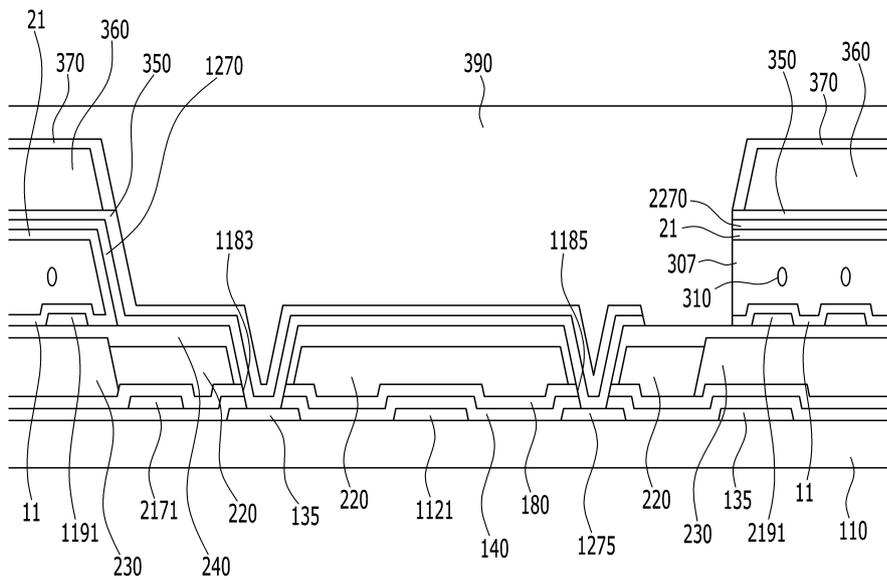
도면3



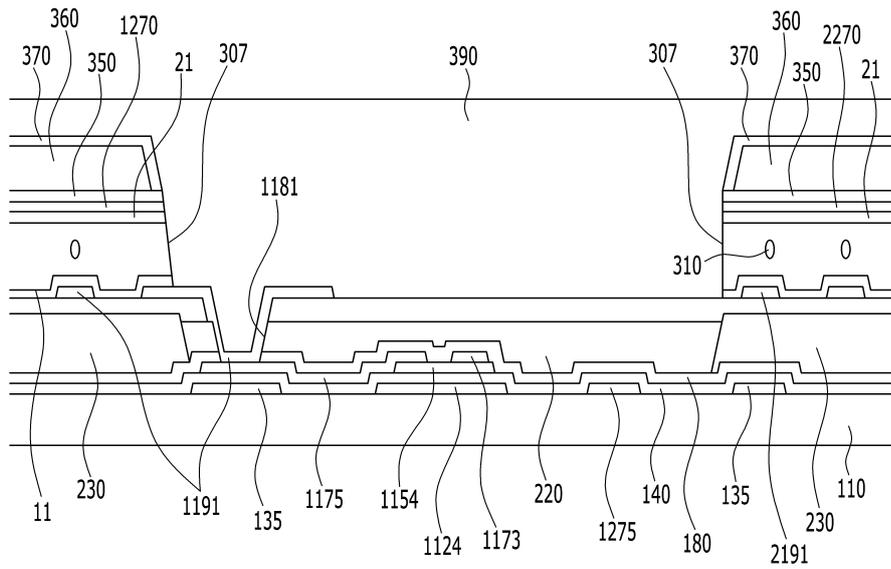
도면4



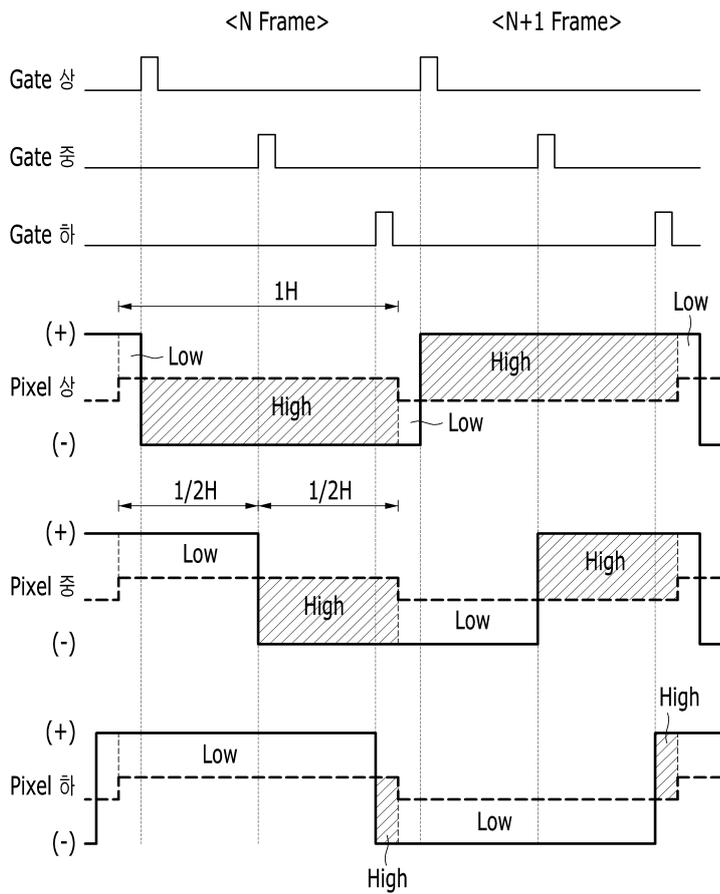
도면5



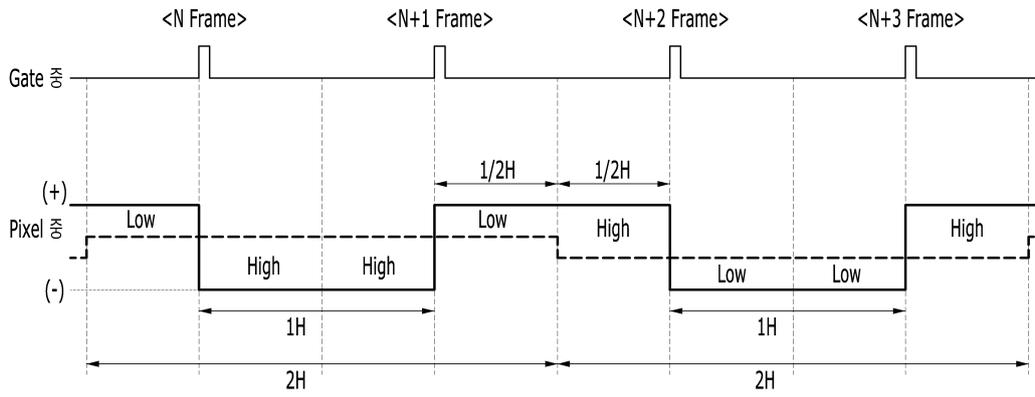
도면6



도면7



도면8



도면9

