



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년09월06일

(11) 등록번호 10-2298366

(24) 등록일자 2021년08월31일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1368 (2006.01)
(52) CPC특허분류
G02F 1/134336 (2013.01)
G02F 1/134309 (2021.01)
(21) 출원번호 10-2015-0002970
(22) 출원일자 2015년01월08일
심사청구일자 2019년12월24일
(65) 공개번호 10-2016-0086012
(43) 공개일자 2016년07월19일
(56) 선행기술조사문헌
JP2008203849 A*
KR1020120104720 A*
KR1020130091861 A*
KR1020140021749 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
이세현
서울특별시 성동구 마조로1길 39, 1층 (행당동)
김가은
경기도 용인시 수지구 문인로 59, 112동 705호 (풍덕천동, 동아아파트)
(74) 대리인
(뒷면에 계속)
팬코리아특허법인

전체 청구항 수 : 총 13 항

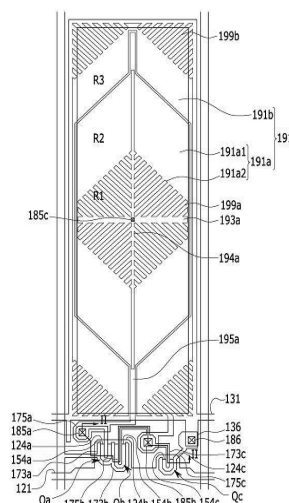
심사관 : 한상일

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 일 실시예에 따른 액정 표시 장치는 제1 절연 기판, 상기 제1 절연 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터 위에 위치하고 제1 전압이 인가되는 제1 부화소 전극, 상기 박막 트랜지스터 위에 위치하고 제2 전압이 인가되는 제2 부화소 전극, 상기 제1 절연 기판과 마주하는 제2 절연 기판, 상기 제2 절연 기판 위에 위치하며 공통 전압을 인가받는 공통 전극, 및 상기 제1 절연 기판과 상기 제2 절연 기판 사이에 주입된 액정층을 포함하고, 상기 제1 부화소 전극은 보호막을 사이에 두고 중첩하는 통관 영역 및 미세 가지 영역을 포함하며, 상기 통관 영역과 상기 제2 부화소 전극은 동일한 층에 위치한다.

대표도 - 도1



- (52) CPC특허분류
G02F 1/1368 (2013.01)
(72) 발명자

신철

경기도 화성시 동탄공원로 21-12, 904동 402호 (능
동, 푸른마을포스코더샵아파트)

창학선

경기도 용인시 수지구 진산로66번길 10, 526동
1506호 (풍덕천동, 진산마을삼성래미안5차아파트)

신기철

경기도 성남시 분당구 정자일로 55, 106동 1402호
(금곡동, 분당두산위브아파트)

명세서

청구범위

청구항 1

제1 절연 기관,
 상기 제1 절연 기관 위에 위치하는 박막 트랜지스터,
 상기 박막 트랜지스터 위에 위치하고 제1 전압이 인가되는 제1 부화소 전극,
 상기 박막 트랜지스터 위에 위치하고 제2 전압이 인가되며, 미세 가지부를 포함하는 제2 부화소 전극,
 상기 제1 절연 기관과 마주하는 제2 절연 기관,
 상기 제2 절연 기관 위에 위치하며 공통 전압을 인가받는 공통 전극, 및
 상기 제1 절연 기관과 상기 제2 절연 기관 사이에 주입된 액정층을 포함하고,
 상기 제1 부화소 전극은 보호막을 사이에 두고 중첩하는 통관 영역 및 미세 가지 영역을 포함하며, 상기 통관 영역과 상기 제2 부화소 전극의 상기 미세 가지부는 동일한 층에 위치하는 액정 표시 장치.

청구항 2

제1항에서,
 상기 미세 가지 영역은,
 가로 줄기부,
 상기 가로 줄기부와 직교하는 세로 줄기부, 및
 상기 가로 줄기부 및 상기 세로 줄기부로부터 사선으로 연장된 제1 미세 가지부를 포함하는 액정 표시 장치.

청구항 3

제2항에서,
 상기 통관 영역은,
 제1 통관부, 및
 상기 세로 줄기부와 동일 선상에 위치하는 연결부를 포함하는 액정 표시 장치.

청구항 4

제1항에서,
 제2 부화소 전극과 상기 통관 영역의 평면은 직사각형인 액정 표시 장치.

청구항 5

제3항에서
 상기 제2 부화소 전극은,
 제2 통관부를 더 포함하고,
 상기 미세 가지부는 상기 제2 통관부로부터 연장되는 액정 표시 장치.

청구항 6

제5항에서

상기 연결부는 상기 제2 통관부에 의해 둘러싸인 액정 표시 장치.

청구항 7

제3항에서,

상기 미세 가지 영역의 세로 줄기부의 끝단은 상기 통관 영역의 연결부의 일단과 일치하도록 연장된 액정 표시 장치.

청구항 8

제7항에서,

상기 세로 줄기부의 길이는 30 μm 이하인 액정 표시 장치.

청구항 9

제1항에서,

일 화소는,

상기 제1 부화소 전극의 미세 가지 영역과 제1 통관부의 일부가 중첩하는 제1 영역,

상기 제1 부화소 전극의 제1 통관부의 나머지가 위치하는 제2 영역,

상기 제2 부화소 전극이 위치하는 제3 영역을 포함하는 액정 표시 장치.

청구항 10

제9항에서,

상기 제1 영역, 제2 영역 및 제3 영역 순으로 상기 공통 전극과의 전압 차이가 감소하는 액정 표시 장치.

청구항 11

제1항에서,

상기 제1 부화소 전극의 통관 영역은 상기 보호막의 아래에 위치하고, 상기 제1 부화소 전극의 미세 가지 영역은 상기 보호막의 위에 위치하는 액정 표시 장치.

청구항 12

제1항에서,

상기 제1 부화소 전극의 상기 통관 영역 및 상기 미세 가지 영역은 접촉 구멍을 통해 서로 연결된 액정 표시 장치.

청구항 13

제1항에서,

상기 제1 전압은 상기 제2 전압보다 큰 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어진다. 전기장 생성 전

극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

[0004] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0005] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고 두 부화소의 전압을 달리 인가함으로써 투과율을 다르게 하는 방법이 제시되었다. 그러나, 이처럼 하나의 화소를 두 개의 부화소로 구분하고, 투과율을 다르게 하여 측면 시인성을 정면 시인성에 가깝게 하는 경우, 저계조 또는 고계조에서 휘도가 높아져서, 측면에서의 계조 표현이 어렵고, 이에 따라 화질이 저하되는 문제점이 발생하기도 한다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 해결하고자 하는 과제는 측면 시인성을 정면 시인성에 가깝게 하면서도, 저계조 영역에서 정확한 계조 표현이 가능하고, 투과율 저하를 방지할 수 있는 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0007] 이러한 과제를 해결하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 제1 절연 기판, 상기 제1 절연 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터 위에 위치하고 제1 전압이 인가되는 제1 부화소 전극, 상기 박막 트랜지스터 위에 위치하고 제2 전압이 인가되는 제2 부화소 전극, 상기 제1 절연 기판과 마주하는 제2 절연 기판, 상기 제2 절연 기판 위에 위치하며 공통 전압을 인가받는 공통 전극, 및 상기 제1 절연 기판과 상기 제2 절연 기판 사이에 주입된 액정층을 포함하고, 상기 제1 부화소 전극은 보호막의 사이에 두고 중첩하는 통관 영역 및 미세 가지 영역을 포함하며, 상기 통관 영역과 상기 제2 부화소 전극은 동일한 층에 위치한다.

[0008] 상기 미세 가지 영역은, 가로 줄기부, 상기 가로 줄기부와 직교하는 세로 줄기부, 및 상기 가로 줄기부 및 상기 세로 줄기부로부터 사선으로 연장된 제1 미세 가지부를 포함할 수 있다.

[0009] 상기 통관 영역은 제1 통관부, 및 상기 세로 줄기부와 동일 선상에 위치하는 연결부를 포함할 수 있다.

[0010] 제2 부화소 전극과 상기 통관 영역의 평면은 직사각형일 수 있다.

[0011] 상기 제2 부화소 전극은 제2 통관부, 및 상기 제2 통관부로부터 연장된 복수의 미세 가지부를 포함할 수 있다.

[0012] 상기 연결부는 상기 제2 통관부에 의해 둘러싸일 수 있다.

[0013] 상기 미세 가지 영역의 세로 줄기부의 끝단은 상기 통관 영역의 연결부의 일단과 일치하도록 연장될 수 있다.

[0014] 상기 제2 영역에 위치하는 상기 세로 줄기부의 길이는 30 μm 이하일 수 있다.

[0015] 일 화소는 상기 제1 부화소 전극의 미세 가지 영역과 제1 통관부의 일부가 중첩하는 제1 영역, 상기 제1 부화소 전극의 제1 통관부의 나머지가 위치하는 제2 영역, 상기 제2 부화소 전극이 위치하는 제3 영역을 포함할 수 있다.

[0016] 상기 제1 영역, 제2 영역 및 제3 영역 순으로 상기 공통 전극과의 전압 차이가 감소할 수 있다.

[0017] 상기 제1 부화소 전극의 통관 영역은 상기 보호막의 아래에 위치하고, 상기 제1 부화소 전극의 미세 가지 영역은 상기 보호막의 위에 위치할 수 있다.

[0018] 상기 제1 부화소 전극의 상기 통관 영역 및 상기 미세 가지 영역은 접촉 구멍을 통해 서로 연결될 수 있다.

[0019] 상기 제1 전압은 상기 제2 전압보다 클 수 있다.

발명의 효과

[0020] 이상과 같은 액정 표시 장치에 따르면 측면 시인성을 정면 시인성에 가깝게 하면서도, 저제조 영역에서 정확한 계조 표현이 가능하고, 투과율 저하를 방지할 수 있다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 일 실시예에 따른 일 화소의 평면도이다.
 도 2는 도 1의 II-II선을 따라 자른 단면도이다.
 도 3은 본 발명의 일 실시예에 따른 제1 부화소 전극의 일부 및 제2 부화소 전극의 평면도이다.
 도 4는 본 발명의 일 실시예에 따른 제1 부화소 전극의 일부의 평면도이다.
 도 5는 도 1의 V-V선을 따라 자른 단면도이다.
 도 6은 도 1의 VI-VI선을 따라 자른 단면도이다.
 도 7은 도 1의 VII-VII선을 따라 자른 단면도이다.
 도 8은 비교예에 따른 일 화소의 이미지이고, 도 9는 본 발명의 실시예에 따른 일 화소의 이미지이다.
 도 10a 내지 도 10b는 비교예에 따른 일 화소에 대해 미스 얼라인에 따른 이미지이고, 도 11a 내지 도 11b는 본 발명의 실시예에 따른 일 화소에 대해 미스 얼라인 발생에 따른 화소 이미지이다.
 도 12a 내지 도 12c는 본 발명의 실시예에 따른 일 화소 이미지이고, 도 13a 내지 도 13c는 본 발명의 실시예에 따른 일 화소 이미지이다.
 도 14는 본 발명의 실시예 및 비교예에 대한 투과율 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0022] 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.

[0023] 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "상"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.

[0024] 그러면 이하에서 도 1 내지 도 7을 참조하여 본 발명의 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 1은 본 발명의 일 실시예에 따른 일 화소의 평면도이고, 도 2는 도 1의 II-II선을 따라 자른 단면도이고, 도 3은 본 발명의 일 실시예에 따른 제1 부화소 전극의 일부 및 제2 부화소 전극의 평면도이고, 도 4는 본 발명의 일 실시예에 따른 제1 부화소 전극의 일부의 평면도이고, 도 5는 도 1의 V-V선을 따라 자른 단면도이고, 도 6은 도 1의 VI-VI선을 따라 자른 단면도이고, 도 7은 도 1의 VII-VII선을 따라 자른 단면도이다.

[0025] 먼저, 도 1 및 도 2를 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.

[0026] 먼저 하부 표시판(100)에 대하여 설명한다.

[0027] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(110) 위에 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135)이 형성되어 있다. 게이트선(121)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다.

[0028] 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(미도시)을 포함한다.

[0029] 기준 전압선(131)은 게이트선(121)과 평행하게 뻗을 수 있으며, 확장부(136)를 가지며, 확장부(136)는 뒤에서 설명하는 제3 드레인 전극(175c)과 연결되어 있다.

- [0030] 기준 전압선(131)은 화소 영역을 둘러싸는 유지 전극(135)을 포함한다.
- [0031] 게이트선(121), 기준 전압선(131), 그리고 유지 전극(135) 위에는 게이트 절연막(gate insulating layer)(140)이 위치한다.
- [0032] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 제1 반도체층(154a), 제2 반도체층(154b), 및 제3 반도체층(154c)이 위치한다.
- [0033] 제1 반도체층(154a), 제2 반도체층(154b), 및 제3 반도체층(154c) 위에는 복수의 저항성 접촉 부재(ohmic contact)(163a, 163b, 163c, 165a, 165b, 165b)가 위치한다. 반도체층(154a, 154b, 154c)이 산화물 반도체인 경우, 저항성 접촉 부재는 생략될 수 있다.
- [0034] 저항성 접촉 부재(163a, 163b, 163c, 165a, 165b, 165b)와 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c)가 위치한다.
- [0035] 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있다.
- [0036] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체층(154a)과 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154a)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체층(154b)과 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154b)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체층(154c)과 함께 제3 박막 트랜지스터(Qc)를 형성하며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154c)에 형성된다.
- [0037] 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c) 및 노출된 반도체층(154a, 154b, 154c) 부분 위에는 질화규소 또는 산화규소 따위의 무기 절연물로 만들어질 수 있는 제1 보호막(passivation layer)(180a)이 위치한다.
- [0038] 제1 보호막(180a) 위에는 색필터(230)가 위치한다.
- [0039] 색필터(230)가 위치하지 않는 영역 및 색필터(230)의 일부 위에는 차광 부재(light blocking member)(도시하지 않음)가 위치할 수 있다. 차광 부재는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.
- [0040] 색필터(230) 위에는 덮개막(capping layer)(80)이 위치한다. 덮개막(80)은 색필터(230)가 들뜨는 것을 방지하고 색필터로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동 시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0041] 덮개막(80) 위에는 제1 부화소 전극(191a)의 통관 영역(191a1) 및 제2 부화소 전극(191b)이 위치한다. 제1 부화소 전극(191a)의 통관 영역(191a1)과 제2 부화소 전극(191b)은 동일한 층에 위치하며, 동일 물질로 동일 공정을 통해 형성될 수 있다. 제1 부화소 전극(191a)의 통관 영역(191a1)과 제2 부화소 전극(191b)의 평면 형상은 일 화소에 대응하는 직사각형일 수 있다.
- [0042] 도 3을 참조하면, 제1 부화소 전극(191a)의 통관 영역(191a1)은 세로 방향으로 길쭉한 육각 평면 형태를 가질 수 있으며, 상하 방향으로 연장된 연결부(195a)를 더 포함할 수 있다.
- [0043] 본 명세서는 육각 평면 형태의 통관 영역(191a1)에 대해 설명하였으나, 이에 제한되지 않고 제2 부화소 전극(191b)과 직사각 평면을 형성하는 어떠한 형상도 가능함은 물론이다.
- [0044] 제1 부화소 전극(191a)의 연결부(195a)는 제1 부화소 전극(191a)의 세로 줄기부(194a)와 동일 선상에 위치할 수 있다. 즉, 일 화소에서 세로 방향으로 형성될 수 있다. 또한 연결부(195a)는 일 방향으로 연장되어 제1 접촉 구멍(185a)과 중첩하며 제1 드레인 전극(175a)과 접촉할 수 있다.
- [0045] 제1 부화소 전극(191a)의 통관 영역(191a1)은 제2 부화소 전극(191b)으로 둘러싸일 수 있으며, 제1 부화소 전극(191a)의 연결부(195a)는 제2 부화소 전극(191b)의 통관부에 의해 둘러싸일 수 있다.
- [0046] 제2 부화소 전극(191b)은 제1 부화소 전극(191a)을 둘러싸도록 주위에 위치하며 통관 영역을 둘러싸는 네 개의

평행 사변형을 포함하는 평면 형태를 가진다.

- [0047] 또한 제2 부화소 전극(191b)은 통관 평행 사변형으로부터 사선 방향으로 연장된 복수의 제2 미세 가지부(199b)를 포함한다. 제2 미세 가지부(199b)는 제1 부화소 전극(191a)의 제1 미세 가지부(199a)와 평행할 수 있다.
- [0048] 제2 부화소 전극(191b)은 제2 미세 가지부(199b)의 연장 방향에 따라 4 개의 부영역으로 구분될 수 있으며, 각각의 부영역은 사다리꼴 형태의 평면 형태를 가지는 통관(plate) 부분과, 통관 부분의 외각에 위치하고, 복수의 제1 미세 가지부(199a)와 평행한 방향으로 뻗어 있는 제2 미세 가지부(199b)를 포함한다. 통관(plate)은 쪼개지지 아니한 통짜 그대로의 판 모양을 말한다.
- [0049] 제1 부화소 전극(191a)의 통관 영역(191a1) 및 제2 부화소 전극(191b) 위에는 제2 보호막(180b)이 위치한다. 제2 보호막(180b) 위에 제1 부화소 전극(191a)의 미세 가지 영역(191a2)이 위치한다.
- [0050] 도 4를 참고하면, 제1 부화소 전극(191a)의 미세 가지 영역(191a2)은 일 화소의 중앙부에 위치하는 십자형 줄기부(193a, 194a)와, 십자형 줄기부(193a, 194a)로부터 사선 방향으로 연장되는 복수의 제1 미세 가지부(199a)를 포함한다.
- [0051] 구체적으로, 제1 부화소 전극(191a)의 미세 가지 영역(191a2)은 일 화소의 중앙 부분에 위치하고, 전체적인 형태는 마름모 꼴이다. 제1 부화소 전극(191a)의 미세 가지 영역(191a2)은 가로 줄기부(193a)와 이와 수직하게 위치하는 세로 줄기부(194a)를 포함하는 십자형 줄기부(193a, 194a)와 십자형 줄기부(193a, 194a)로부터 뻗어 나와있는 복수의 제1 미세 가지부(199a)를 포함한다. 복수의 제1 미세 가지부(199a)는 서로 다른 네 개의 방향으로 뻗어 있다.
- [0052] 제1 부화소 전극(191a)의 세로 줄기부(194a)는 제1 부화소 전극(191a)의 통관 영역(191a1)과 중첩할 수 있다. 구체적으로 제1 부화소 전극(191a)의 통관 영역(191a1)에서 연장되는 연결부(195a)의 일단과 세로 줄기부(194a)의 끝단이 일치할 수 있으며, 연결부(195a) 시작되는 일단과 세로 줄기부(194a)의 끝단이 일치한다. 이때 세로 줄기부(194a)의 길이는 약 30 μm 이하일 수 있다. 상기 길이보다 길게 형성되는 경우, 액정 분자의 제어가 어려워 텍스처가 발생하기 때문이다.
- [0053] 제1 보호막(180a) 및 덮개막(80)에는 제1 드레인 전극(175a)의 일부분을 드러내는 제1 접촉 구멍(185a)과 제2 드레인 전극(175b)의 일부분을 드러내는 제2 접촉 구멍(185b)이 형성되어 있다. 또한, 제2 보호막(180b)에는 제1 부화소 전극(191a)의 통관 영역(191a1)의 중앙 부분을 드러내는 제3 접촉 구멍(185c)이 형성되어 있다.
- [0054] 제1 부화소 전극(191a)의 통관 영역(191a1)은 제1 접촉 구멍(185a)을 통해 제1 드레인 전극(175a)에 물리적 전기적으로 연결되고, 제2 부화소 전극(191b)은 제2 접촉 구멍(185b)을 통해 제2 드레인 전극(175b)과 물리적 전기적으로 연결된다. 또한, 제1 부화소 전극(191a)의 미세 가지 영역(191a2)은 제2 보호막(180b)에 형성되어 있는 제3 접촉 구멍(185c)을 통해 제1 부화소 전극(191a)의 통관 영역(191a1)과 물리적 전기적으로 연결된다.
- [0055] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)을 통해 각기 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 제1 전압 및 제2 전압에 해당하는 데이터 전압을 인가 받는다.
- [0056] 이제, 상부 표시판(200)에 대하여 설명한다.
- [0057] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기관(210) 위에 차광 부재(220)와 공통 전극(270)이 위치한다.
- [0058] 그러나, 본 발명의 다른 일 실시예에 따른 액정 표시 장치의 경우, 차광 부재(220)는 하부 표시판(100) 위에 위치할 수 있고, 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 색필터는 상부 표시판(200)에 위치할 수도 있다.
- [0059] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향막일 수 있다.
- [0060] 두 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 그러나, 편광자는 두 표시판(100, 200) 중 어느 하나의 바깥쪽 면에만 배치될 수도 있다.
- [0061] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표

시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.

[0062] 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소겐(reactive mesogen)을 포함할 수 있으며, 생략 가능함은 물론이다.

[0063] 그러면, 본 실시예에 따른 액정 표시 장치의 구동 방법에 대하여 간략하게 설명한다.

[0064] 게이트선(121)에 게이트 온 신호가 인가되면, 제1 게이트 전극(124a), 제2 게이트 전극(124b), 그리고 제3 게이트 전극(124c)에 게이트 온 신호가 인가되어, 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 그리고 제3 스위칭 소자(Qc)가 턴 온 된다. 이에 따라 데이터선(171)에 인가된 데이터 전압은 턴 온 된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)를 통해 각각 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에 인가된다. 이때, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에는 동일한 크기의 전압이 인가된다. 하지만, 제2 부화소 전극(191b)에 인가된 전압은 제2 스위칭 소자(Qb)와 직렬 연결되어 있는 제3 스위칭 소자(Qc)를 통해 분압된다. 따라서, 제2 부화소 전극(191b)에 인가되는 전압은 제1 부화소 전극(191a)에 인가되는 전압보다 더 작게 된다.

[0065] 다시, 도 1을 참고하면, 본 실시예에 따른 액정 표시 장치의 하나의 화소 영역은 제1 부화소 전극(191a)의 미세 가지 영역(191a2) 및 통관 영역(191a1)이 중첩하는 제1 영역(R1), 제1 부화소 전극(191a)의 통관 영역(191a1)의 나머지가 위치하는 제2 영역(R2), 그리고 제2 부화소 전극(191b)이 위치하는 제3 영역(R3)을 포함한다.

[0066] 제1 영역(R1), 제2 영역(R2), 그리고 제3 영역(R3)은 각기 네 개의 부영역을 포함한다.

[0067] 그러면, 도 5 내지 도 7을 참고하여, 본 실시예에 따른 액정 표시 장치의 하나의 화소 영역이 포함하는 제1 영역(R1), 제2 영역(R2), 그리고 제3 영역(R3)에 대하여 설명한다.

[0068] 도 5를 참고하면, 본 실시예에 따른 액정 표시 장치의 일 화소가 포함하는 제1 영역(R1)에서는 하부 표시판(100)에 위치하고 제1 부화소 전극(191a)의 통관 영역(191a1)과 연결되어 있는 제1 부화소 전극(191a)의 미세 가지 영역(191a2)과 상부 표시판(200)에 위치하는 공통 전극(270)이 전기장을 생성한다.

[0069] 이때, 제1 부화소 전극(191a)의 미세 가지 영역(191a2)은 십자형 줄기부(193a, 194a)와 서로 다른 네 개의 방향으로 뻗어 있는 복수의 제1 미세 가지부(199a)를 포함한다.

[0070] 복수의 제1 미세 가지부(199a)는 게이트선(121)을 기준으로 약 40도 내지 약 50도 기울어질 수 있다. 복수의 제1 미세 가지부의 가장 자리에 의해 발생하는 프린지 필드에 의하여, 제1 영역(R1)에 위치하는 액정층(3)의 액정 분자들은 서로 다른 네 개의 방향으로 눕게 된다. 보다 구체적으로, 복수의 제1 미세 가지부에 의한 프린지 필드의 수평 성분은 복수의 제1 미세 가지부의 변에 거의 수평하기 때문에, 액정 분자들은 복수의 제1 미세 가지부(199a)의 길이 방향에 평행한 방향으로 기울어진다.

[0071] 제1 영역(R1)에서는 제1 부화소 전극(191a)의 미세 가지 영역(191a2)과 제1 부화소 전극(191a)의 통관 영역(191a1)의 일부가 서로 중첩한다. 그러나 미세 가지 영역(191a2)과 통관 영역(191a1)은 서로 전기적으로 연결되어 동일한 전압을 인가 받는바, 제1 부화소 전극(191a)의 미세 가지 영역(191a2)과 공통 전극(270) 사이에 형성되는 전기장은 통관 영역(191a1)에 의해 영향을 받지 않는다. 따라서, 제1 영역에서는 제1 부화소 전극(191a)의 미세 가지 영역(191a2)과 공통 전극 사이에 형성되는 전기장에 의하여, 액정층(3)의 액정 분자가 배열되게 된다.

[0072] 도 6을 참고하면, 본 실시예에 따른 액정 표시 장치의 일 화소에서 제2 영역(R2)에는 하부 표시판(100)에 위치하는 통관 영역(191a1)이 위치한다. 통관 영역(191a1)의 일부는 제1 영역(R1)에 위치하며 미세 가지 영역(191a2)과 중첩되나, 제2 영역(R2)에 위치하는 통관 영역(191a1)은 다른 부화소 전극과 중첩하지 않는다. 다른 부화소 전극과 중첩하지 않는 통관 영역(191a1)은 평행 사변형 형상의 4 부영역을 포함한다.

[0073] 다음으로 도 7을 참고하면, 본 실시예에 따른 액정 표시 장치의 일 화소의 제3 영역(R3)에서는 하부 표시판(100)에 위치하는 제2 부화소 전극(191b)과 상부 표시판(200)에 위치하는 공통 전극(270)이 전기장을 생성한다.

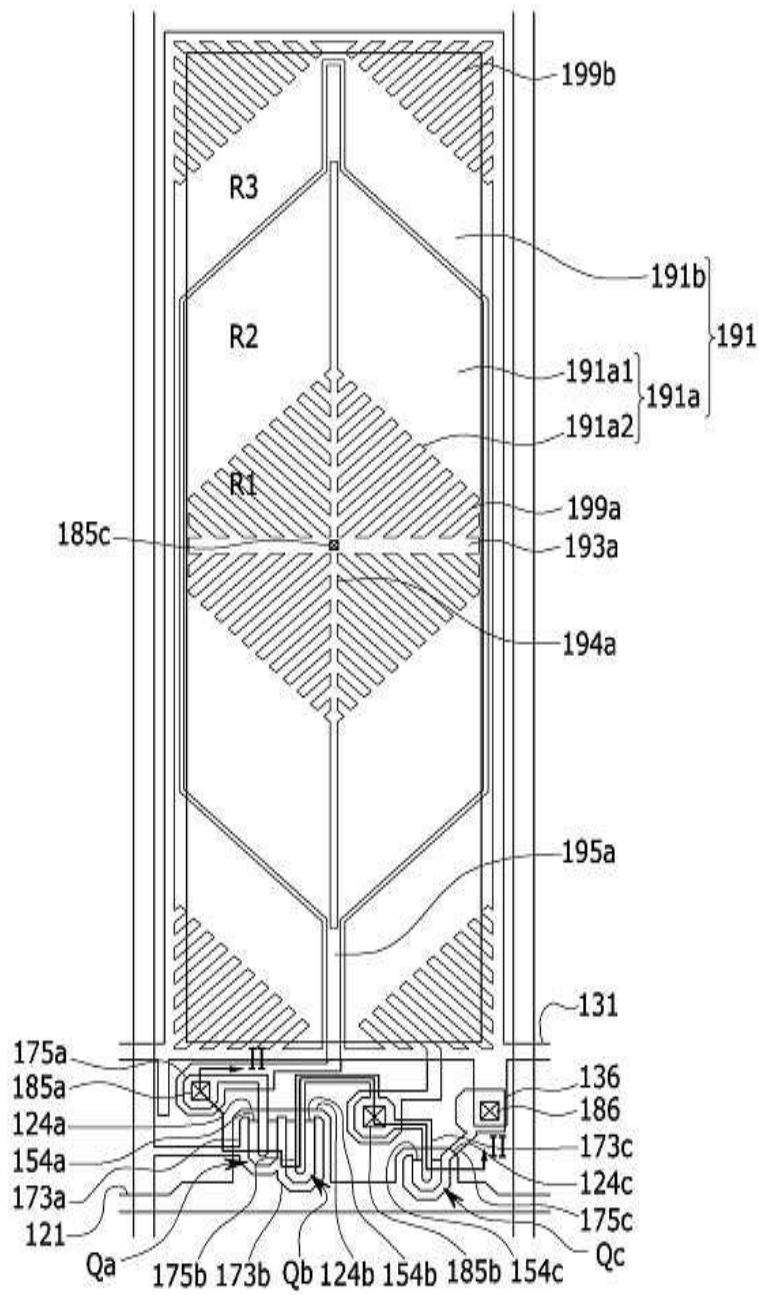
[0074] 이때, 제2 부화소 전극(191b)의 일부는 통관 형태이고 나머지 부분은 복수의 제2 미세 가지부(199b)를 포함한다. 이처럼 통관 형태의 제2 부화소 전극(191b)을 포함함으로써, 액정 표시 장치의 투과율을 높일 수 있다.

[0075] 앞서 설명하였듯이, 제2 부화소 전극(191b)에 인가되는 제2 전압의 크기는 제1 부화소 전극(191a)에 인가되는 제1 전압의 크기보다 작다.

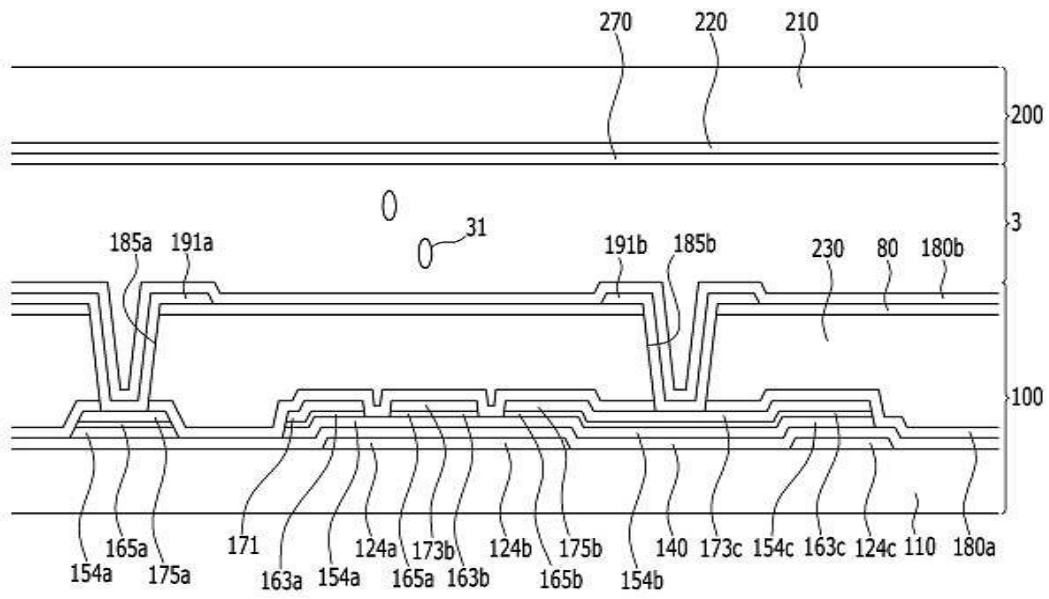
- [0076] 따라서, 제1 영역(R1)에 위치하는 액정층에 가해지는 전기장의 세기가 가장 크고, 제3 영역(R3)에 위치하는 액정층에 가해지는 전기장의 세기가 가장 작다. 제2 영역(R2)에는 제1 부화소 전극(191a)의 통관 영역(191a1)이 보호막(180b) 아래에 위치하는바, 제2 영역(R2)에 위치하는 액정층에 가해지는 전기장의 세기는 제1 영역(R1)에 위치하는 액정층에 가해지는 전기장의 세기보다는 작고, 제3 영역(R3)에 위치하는 액정층에 가해지는 전기장의 세기보다는 크게 된다.
- [0077] 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 하나의 화소 영역을 상대적으로 높은 제1 전압이 인가되는 제1 부화소 전극이 위치하는 제1 영역, 동일한 전압이 인가되나 보호막에 의해 전기장의 영향이 감소되는 제2 영역, 그리고 상대적으로 낮은 제2 전압이 인가되는 제2 부화소 전극이 위치하는 제3 영역으로 구분한다.
- [0078] 따라서, 제1 영역, 제2 영역, 제3 영역에 대응하는 액정 분자들에 가해지는 전기장의 세기가 다르게 되어, 액정 분자들이 기울어지는 각도가 다르게 되고, 이에 따라 각 영역의 휘도가 달라진다. 이처럼, 하나의 화소 영역을 서로 다른 휘도를 가지는 3개의 영역으로 구분하게 되면, 계조에 따른 투과율의 변화를 완만하게 조절함으로써, 측면에서 저계조와 고계조에서도 계조 변화에 따라 투과율이 급격히 변화하는 것을 방지함으로써, 측면 시인성을 정면 시인성에 가깝게 하면서도, 저계조와 고계조에서도 정확한 계조 표현이 가능하다.
- [0079] 하나의 화소 영역을 이루는 제1 영역, 제2 영역, 제3 영역이 서로 이격되지 않기 때문에, 제1 부화소 전극과 제2 부화소 전극 사이의 영역에서 발생할 수 있는 투과율 저하를 방지할 수 있어, 전체 투과율이 증가하게 된다.
- [0080] 이하에서는 도 8 내지 도 14를 참조하여 본 발명의 실시예에 따른 액정 표시 장치에 대해 살펴본다. 도 8은 비교예에 따른 일 화소의 이미지이고, 도 9는 본 발명의 실시예에 따른 일 화소의 이미지이고, 도 10a 내지 도 10b는 비교예에 따른 일 화소에 대해 미스 얼라인에 따른 이미지이고, 도 11a 내지 도 11b는 본 발명의 실시예에 따른 일 화소에 대해 미스 얼라인 발생에 따른 화소 이미지이고, 도 12a 내지 도 12c는 본 발명의 실시예에 따른 일 화소 이미지이고, 도 13a 내지 도 13c는 본 발명의 실시예에 따른 일 화소 이미지이고, 도 14는 본 발명의 실시예 및 비교예에 대한 투과율 그래프이다.
- [0081] 우선, 도 8은 비교예에 관한 것이며, 구체적으로 제1 부화소 전극의 미세 가지 영역과 중첩하는 통관 영역이 통관이 아닌 경우이다. 제1 부화소 전극의 미세 가지 영역이 위치하는 영역에 대해서는 통관 영역이 개구부는 포함한다.
- [0082] 도 8을 살펴보면, 비교예에 따른 일 화소는 제1 부화소 전극의 미세 가지 영역 끝단 부분에서 상당한 텍스처가 발생했다. 이는 제1 부화소 전극의 미세 가지 영역에 의해 형성되는 프린지 필드와, 제1 부화소 전극의 통관 영역에 의해 형성되는 프린지 필드가 충돌하여, 이 부근에 위치하는 액정 분자들이 서로 다른 방향으로 제어되기 때문이다.
- [0083] 다음, 도 9는 본 발명의 실시예에 따른 일 화소에 대한 이미지로서, 도 8과는 달리 제1 부화소 전극의 미세 가지 영역의 끝단에서도 별도의 텍스처가 발생하지 않음을 알 수 있다. 이는 제1 부화소 전극의 미세 가지 영역과 중첩하는 통관 영역이 개구부를 형성하지 않는 경우, 각 영역에서 동일한 방향의 틸트를 형성하여 액정 분자의 충돌이 없기 때문이다.
- [0084] 도 10a 내지 도 10b는 십자 줄기부와 이로부터 연장된 미세 가지부를 포함하는 비교예에 대한 이미지이다. 비교예는 화소 전극 간의 중첩이 없으며, 각각의 부화소 전극에 서로 다른 전압을 인가하였다.
- [0085] 평판 표시 장치를 나타낸 도 10a는 별도의 텍스처를 나타내지 않았으나, 도 10b와 같이 약 20 μm 미스 얼라인이 발생한 경우에는 투과율 손실이 발생함을 알 수 있다. 즉, 비교예는 곡면형 표시 장치에 적용하여 미스 얼라인이 발생할 경우 약 15% 이상의 투과율 손실이 발생함을 알 수 있다.
- [0086] 도 11a는 본 발명의 실시예에 따른 일 화소가 평판형 표시 장치에 사용된 경우의 이미지이고, 도 11b는 실시예에 따른 일 화소가 곡면형 표시 장치에 사용되어 약 20 μm 의 미스 얼라인이 발생한 경우의 이미지이다. 이를 살펴보면, 본 발명의 실시예에 따른 일 화소는 도 11a 내지 도 11b에 나타난 바와 같이 미스 얼라인이 발생하는 경우에도 텍스처나 투과율 저하가 발생하지 않음을 확인하였다.
- [0087] 본 발명의 실시예에 따르면, 곡면형 표시 장치에 사용하는 경우에도 투과율 손실이 없어, 투과율이 향상된 표시 장치를 제공할 수 있음을 확인하였다.
- [0088] 다음 도 12a 내지 도 12c는 액정 장치의 전압에 따른 본 발명에 따른 일 화소의 투과율을 나타내는 이미지이다. 제1 영역과 제2 영역에서 인가되는 전압이 약 0.9의 전압비를 가지는 경우, 저계조에서는 도 12a와 같이 나타나

도면

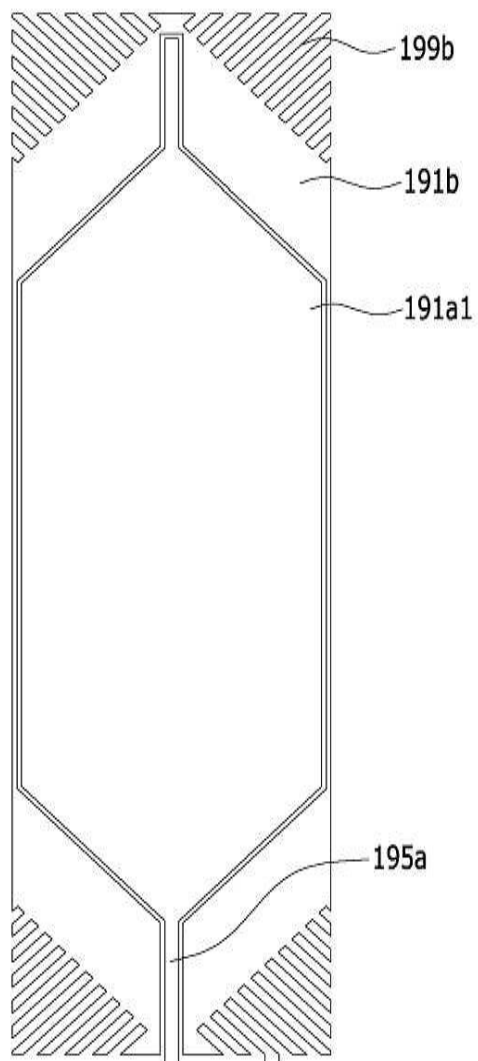
도면1



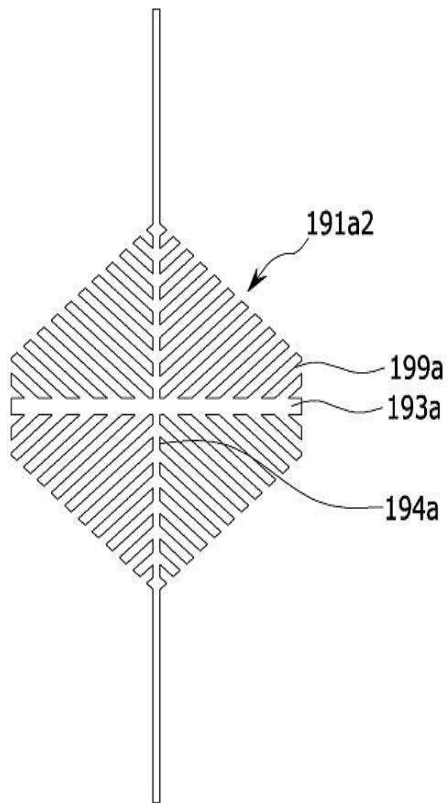
도면2



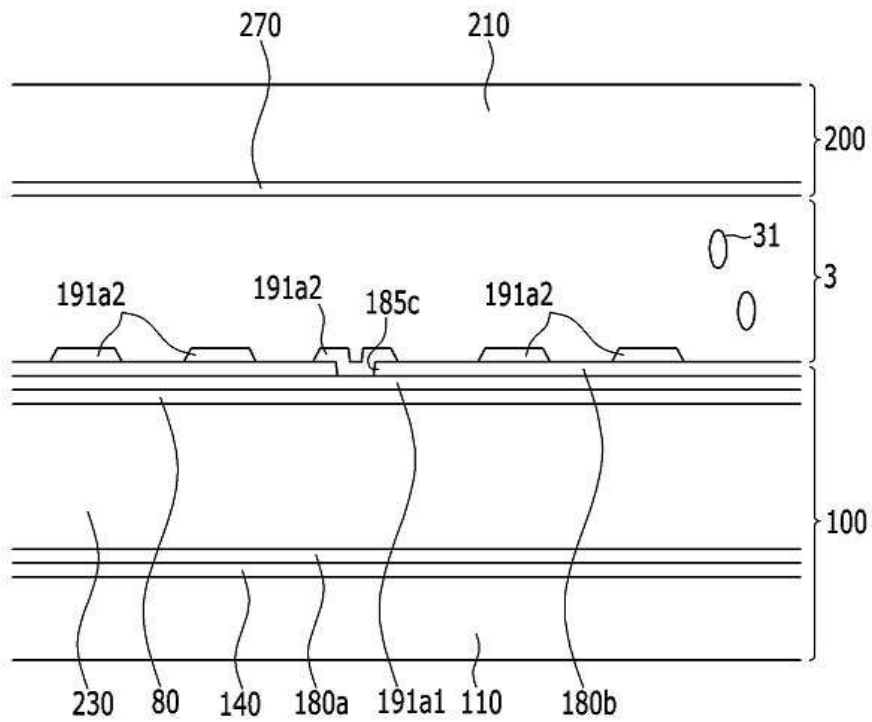
도면3



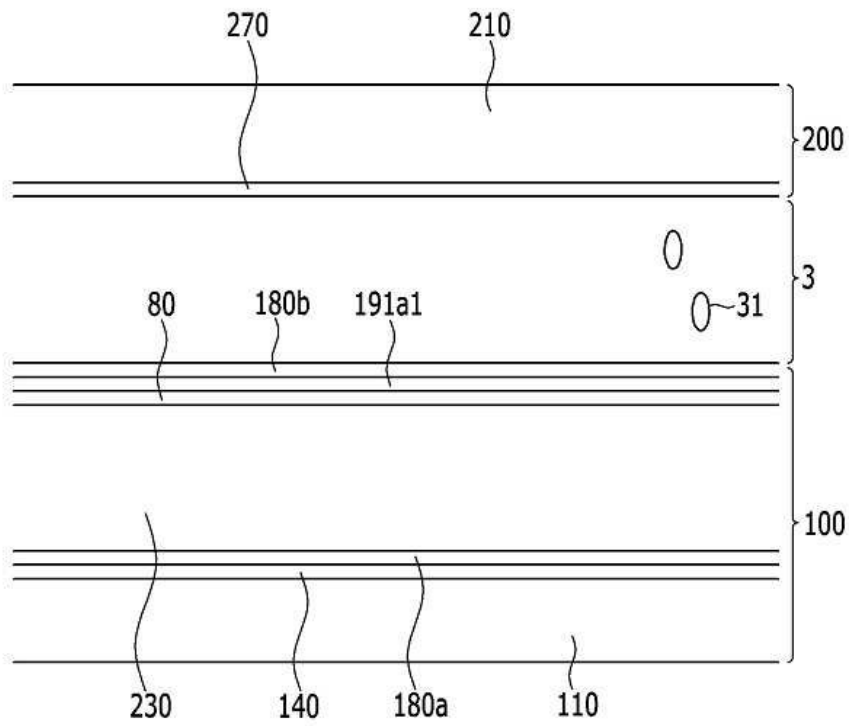
도면4



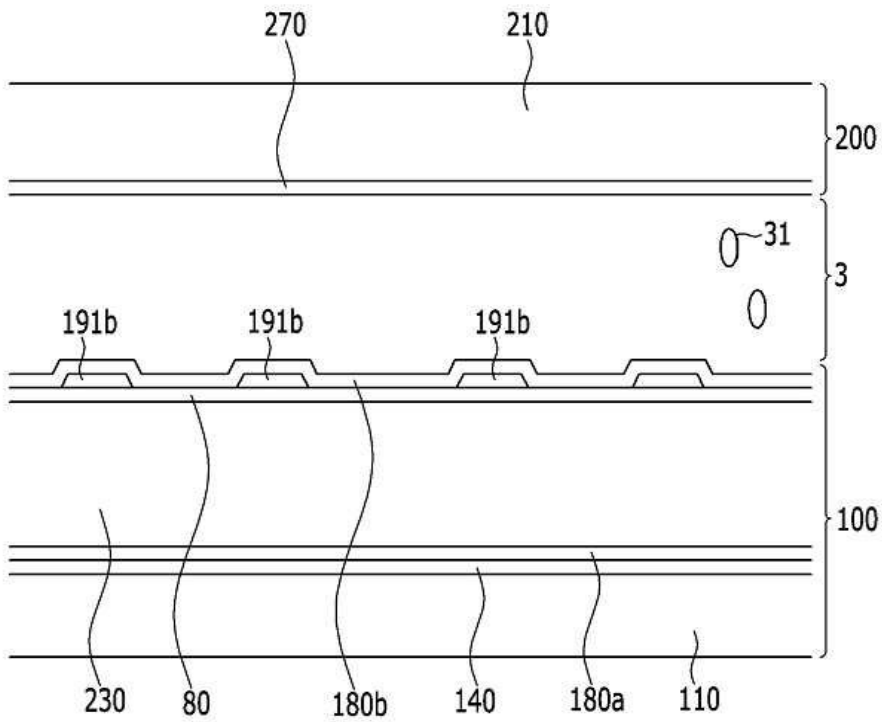
도면5



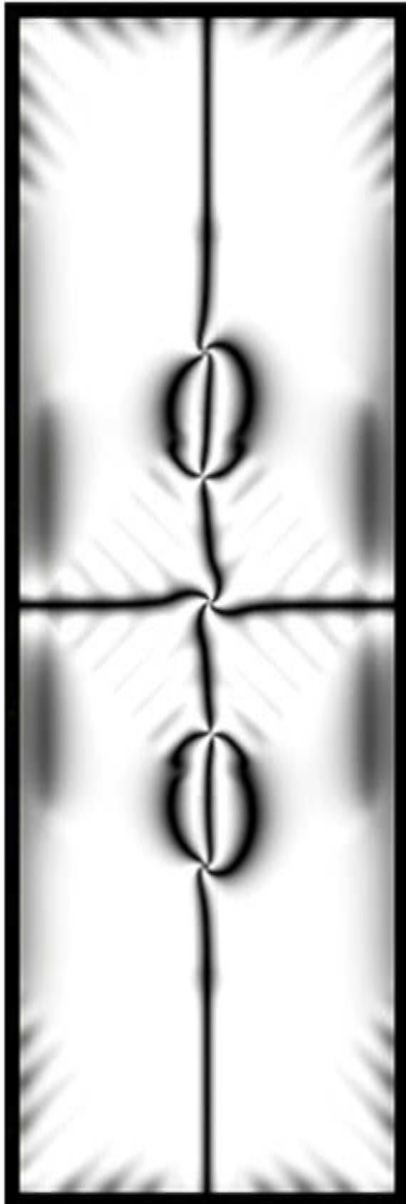
도면6



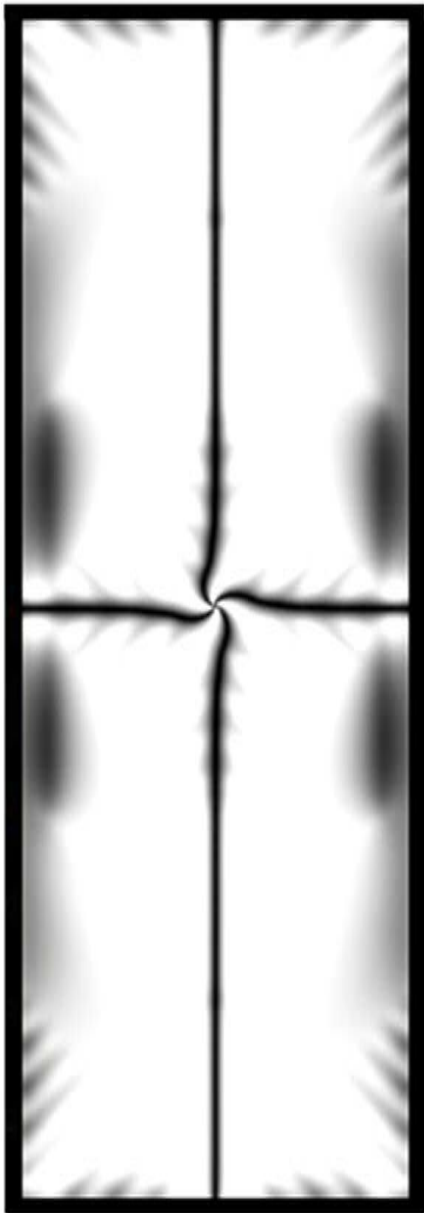
도면7



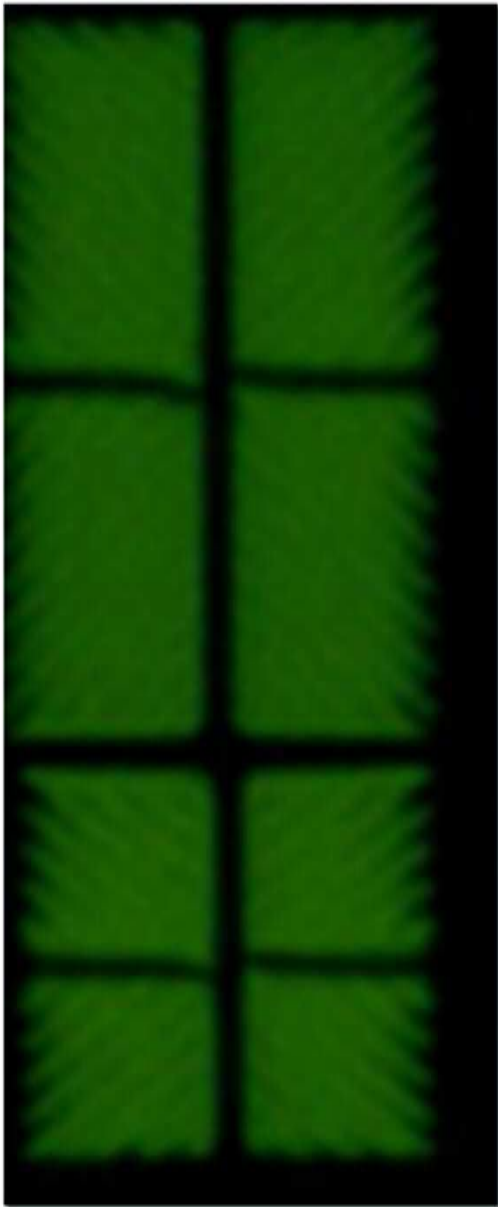
도면8



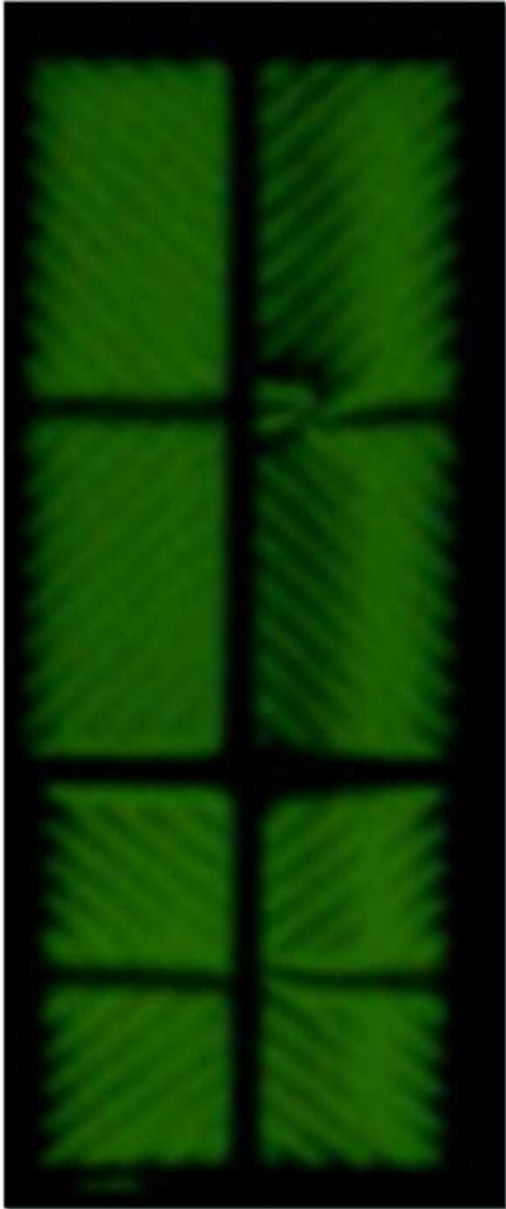
도면9



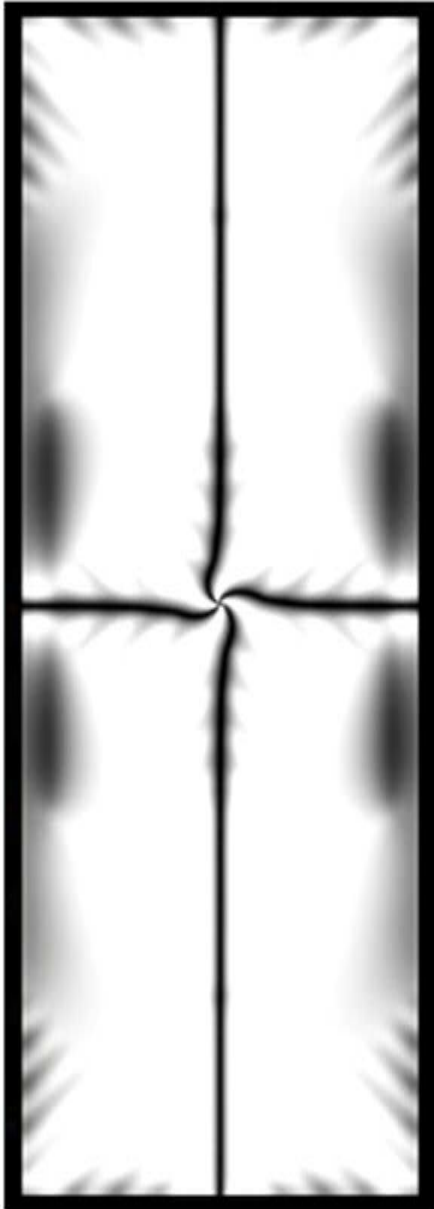
도면10a



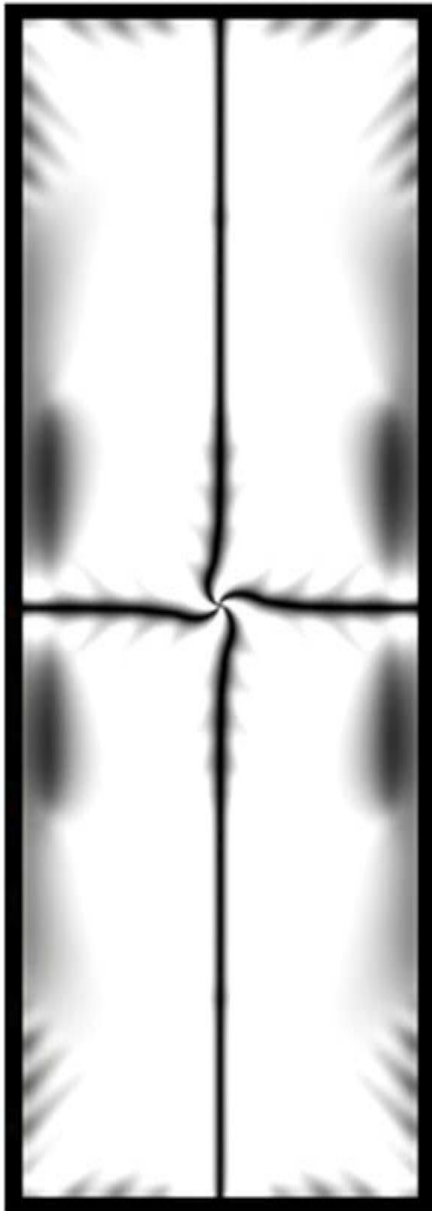
도면10b



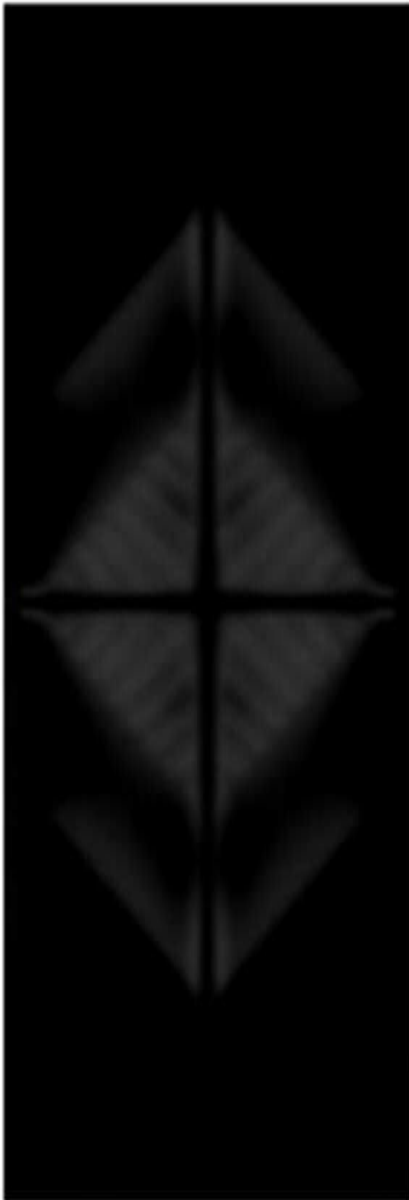
도면11a



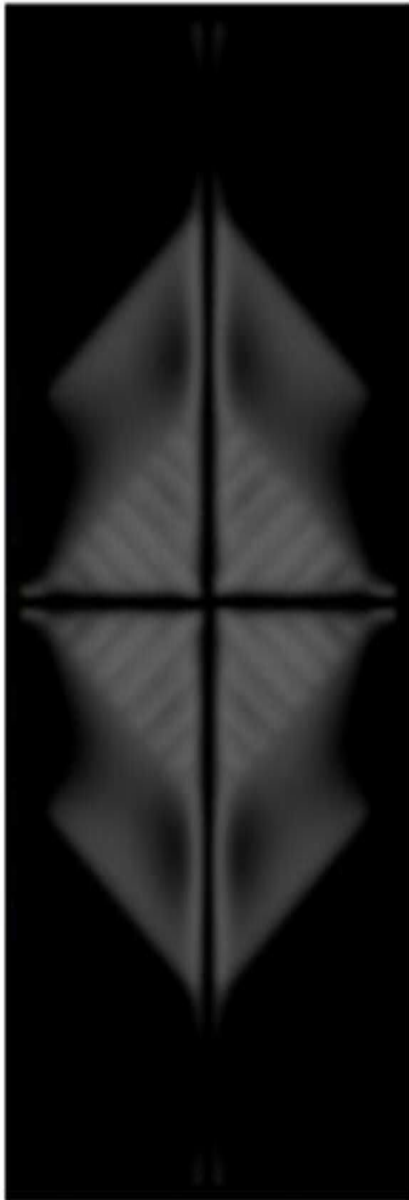
도면11b



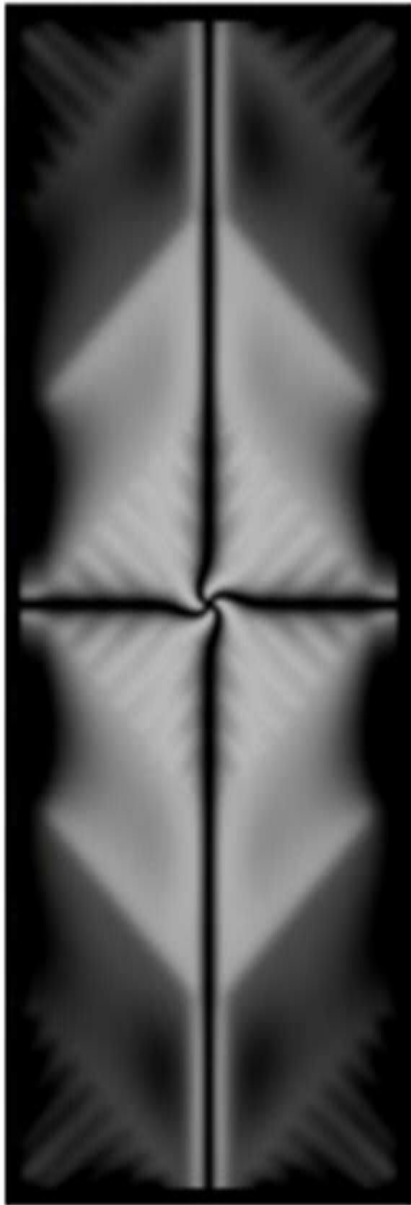
도면12a



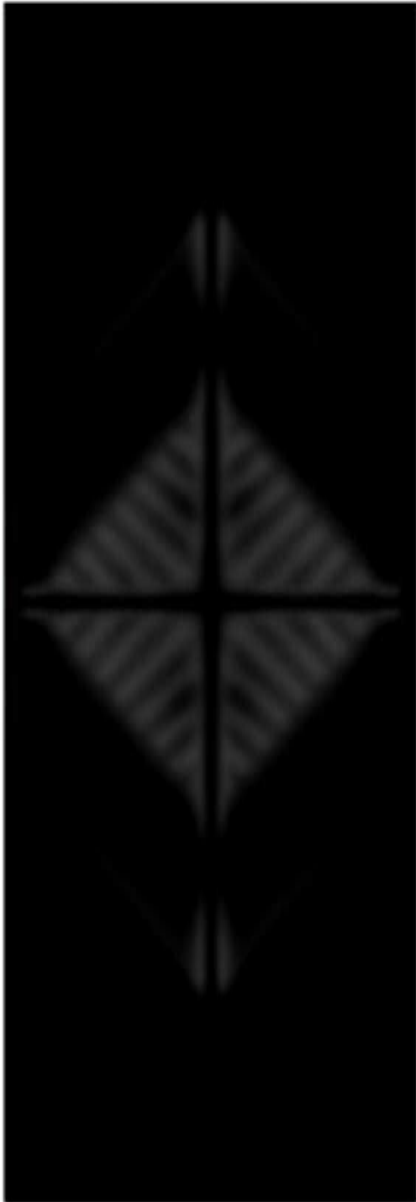
도면12b



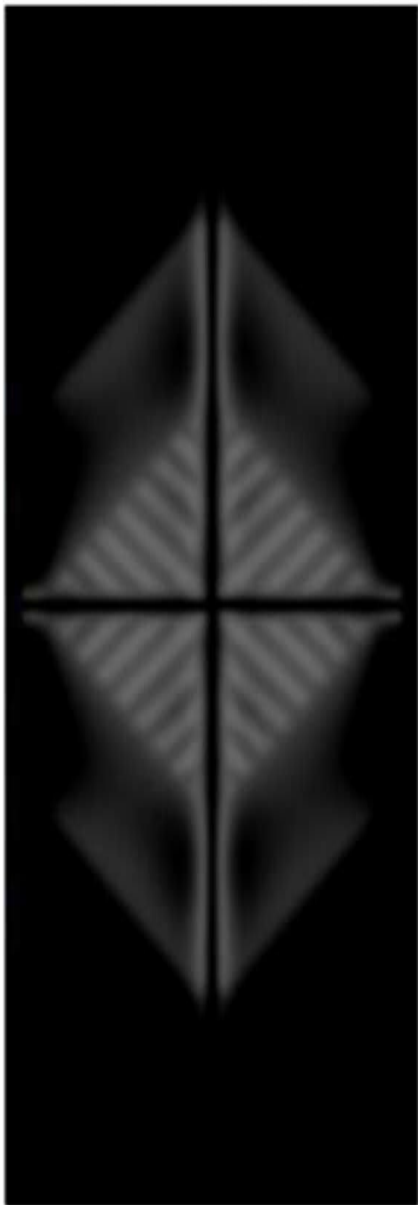
도면12c



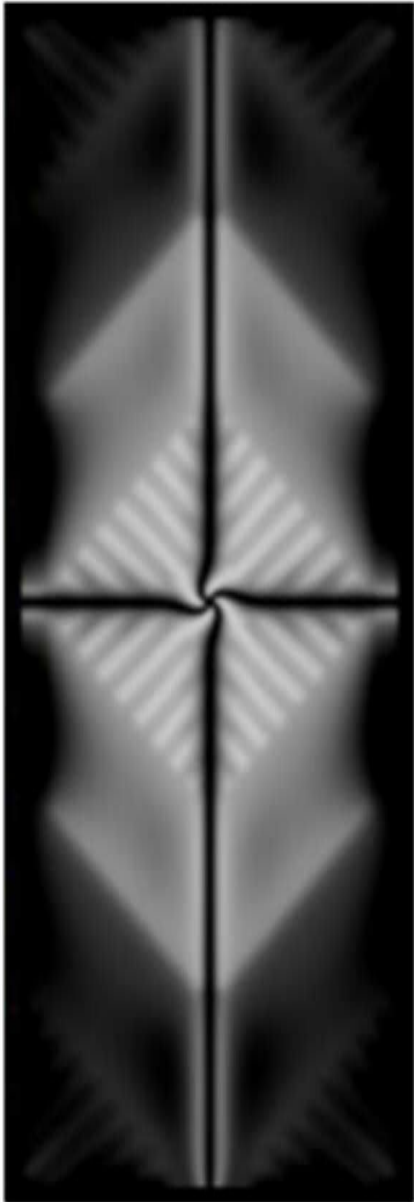
도면13a



도면13b



도면13c



도면14

