



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년08월31일
(11) 등록번호 10-2296070
(24) 등록일자 2021년08월25일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1362 (2006.01)
G02F 1/1368 (2006.01)
(52) CPC특허분류
G02F 1/134336 (2013.01)
G02F 1/1362 (2013.01)
(21) 출원번호 10-2015-0002961
(22) 출원일자 2015년01월08일
심사청구일자 2020년01월02일
(65) 공개번호 10-2016-0086005
(43) 공개일자 2016년07월19일
(56) 선행기술조사문헌
KR1020120066339 A*
(뒷면에 계속)

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
정재훈
경기도 안양시 동안구 귀인로 213, 108동 302호
(평촌동, 향촌현대5차아파트)
김훈
경기도 안산시 상록구 해양1로 34, 701동 1604호
(사동, 안산고잔7차푸르지오)
(뒷면에 계속)
(74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 19 항

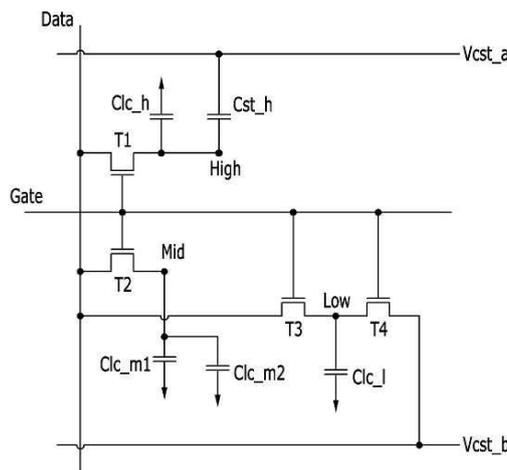
심사관 : 한상일

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명은 측면 시인성을 향상시킬 수 있는 액정 표시 장치에 관한 것으로, 본 발명의 일 실시예에 의한 액정 표시 장치는 기판, 상기 기판 위에 위치하는 게이트선, 데이터선, 제1 유지 전극선, 및 제2 유지 전극선, 상기 게이트선 및 상기 데이터선에 연결되어 있는 제1 박막 트랜지스터, 제2 박막 트랜지스터, 및 제3 박막 트랜지스터, 상기 게이트선, 상기 제3 박막 트랜지스터, 및 상기 제2 유지 전극선에 연결되어 있는 제4 박막 트랜지스터, 상기 제1 박막 트랜지스터에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터에 연결되어 있는 제2 부화소 전극, 상기 제3 박막 트랜지스터에 연결되어 있는 제3 부화소 전극, 및 상기 제1 유지 전극선에 연결되어 있고, 상기 제1 부화소 전극과 중첩하는 유지 전극을 더 포함하는 것을 특징으로 한다.

대표도 - 도1



(52) CPC특허분류

G02F 1/1368 (2013.01)

(72) 발명자

박홍식

서울특별시 동작구 사당로27길 181 (사당동, 사당
롯데캐슬아파트)

신기철

경기도 성남시 분당구 정자일로 55, 106동 1402호
(금곡동, 분당두산위브아파트)

홍지표

경기도 평택시 참이슬길 13, 103동 301호 (합정동,
참이슬아파트)

(56) 선행기술조사문헌

KR1020140049375 A*

KR1020140066524 A*

KR1020140069462 A*

W02008111490 A1*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

기관,

상기 기관 위에 위치하는 게이트선, 데이터선, 제1 유지 전극선, 및 제2 유지 전극선,

상기 게이트선 및 상기 데이터선에 연결되어 있는 제1 박막 트랜지스터, 제2 박막 트랜지스터, 및 제3 박막 트랜지스터,

상기 게이트선, 상기 제3 박막 트랜지스터, 및 상기 제2 유지 전극선에 연결되어 있는 제4 박막 트랜지스터,

상기 제1 박막 트랜지스터에 연결되어 있는 제1 부화소 전극,

상기 제2 박막 트랜지스터에 연결되어 있는 제2 부화소 전극,

상기 제3 박막 트랜지스터에 연결되어 있는 제3 부화소 전극, 및

상기 제1 유지 전극선에 연결되어 있고, 상기 제1 부화소 전극과 중첩하는 유지 전극을 포함하고,

상기 제2 부화소 전극은 상기 제2 유지 전극선을 기준으로 양측에 각각 위치하는 제1 부분과 제2 부분을 포함하는 액정 표시 장치.

청구항 2

제1 항에 있어서,

상기 제1 부화소 전극에 인가되는 제1 데이터 전압은 상기 제2 부화소 전극에 인가되는 제2 데이터 전압보다 높고,

상기 제2 부화소 전극에 인가되는 제2 데이터 전압은 상기 제3 부화소 전극에 인가되는 제3 데이터 전압보다 높은 액정 표시 장치.

청구항 3

제1 항에 있어서,

상기 제1 유지 전극선에는 제1 전압 및 상기 제1 전압보다 높은 제2 전압이 교대로 인가되는 액정 표시 장치.

청구항 4

제3 항에 있어서,

상기 게이트선에 게이트 온 전압이 인가된 이후에 상기 제1 유지 전극선에 상기 제2 전압이 인가되는 액정 표시 장치.

청구항 5

제3 항에 있어서,

상기 제1 유지 전극선에 상기 제2 전압이 인가될 때, 상기 제1 부화소 전극에 인가되는 제1 데이터 전압이 상승하는 액정 표시 장치.

청구항 6

제1 항에 있어서,
상기 제2 유지 전극선에는 일정한 전압이 인가되는 액정 표시 장치.

청구항 7

제1 항에 있어서,
상기 게이트선 및 상기 데이터선은 서로 다른 층에 형성되고, 서로 교차하는 액정 표시 장치.

청구항 8

제7 항에 있어서,
상기 제1 유지 전극선은 상기 게이트선과 동일한 층에 위치하는 액정 표시 장치.

청구항 9

제8 항에 있어서,
상기 제1 유지 전극선은 상기 게이트선과 나란한 방향으로 뻗어 있는 액정 표시 장치.

청구항 10

제9 항에 있어서,
상기 제1 부화소 전극은 가로 줄기부 및 세로 줄기부를 포함하는 십자형 줄기부, 및 상기 십자형 줄기부로부터 뻗어 있는 미세 가지부를 포함하고,
상기 제1 유지 전극선은 상기 제1 부화소 전극의 상기 가로 줄기부와 중첩하는 액정 표시 장치.

청구항 11

제7 항에 있어서,
상기 제2 유지 전극선은 상기 데이터선과 동일한 층에 위치하는 액정 표시 장치.

청구항 12

제11 항에 있어서,
상기 제2 유지 전극선은 상기 데이터선과 나란한 방향으로 뻗어 있는 액정 표시 장치.

청구항 13

제12 항에 있어서,
상기 제1 부화소 전극은

가로 줄기부 및 세로 줄기부를 포함하는 십자형 줄기부, 및
상기 십자형 줄기부로부터 뺀어 있는 미세 가지부를 포함하고,
상기 제2 유지 전극선은 상기 제1 부화소 전극의 상기 세로 줄기부와 중첩하는 액정 표시 장치.

청구항 14

제12 항에 있어서,
상기 제2 유지 전극선은 상기 제2 부화소 전극과 중첩하지 않는 액정 표시 장치.

청구항 15

제12 항에 있어서,
상기 제3 부화소 전극은 가로 줄기부 및 세로 줄기부를 포함하는 십자형 줄기부, 및 상기 십자형 줄기부로부터 뺀어 있는 미세 가지부를 포함하고,
상기 제2 유지 전극선은 상기 제3 부화소 전극의 상기 세로 줄기부와 중첩하는 액정 표시 장치.

청구항 16

삭제

청구항 17

제1 항에 있어서,
상기 제2 부화소 전극의 상기 제1 부분 및 상기 제2 부분은 각각
가로 줄기부,
외곽 줄기부, 및
상기 가로 줄기부 및 상기 외곽 줄기부로부터 뺀어 있는 미세 가지부를 포함하는 액정 표시 장치.

청구항 18

제1 항에 있어서,
상기 제1 부분과 상기 제2 부분은 상기 제2 유지 전극선에 대해 대칭을 이루는 액정 표시 장치.

청구항 19

제1 항에 있어서,
상기 제2 부화소 전극과 상기 제3 부화소 전극 사이에 위치하는 차광부를 더 포함하고,
상기 차광부는 상기 게이트선과 동일한 층에 위치하는 액정 표시 장치.

청구항 20

제1 항에 있어서,

상기 제2 부화소 전극과 상기 제3 부화소 전극 사이에 위치하는 차광부를 더 포함하고,
상기 차광부는 상기 데이터선과 동일한 층에 위치하고, 상기 제2 유지 전극선에 연결되어 있는 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것으로, 보다 상세하게는 측면 시인성을 향상시킬 수 있는 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어진다.

[0003] 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0004] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

[0005] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0006] 이러한 방식의 액정 표시 장치에서 측면 시인성이 떨어지는 문제점이 있다. 즉, 측면에서 바라보는 화면이 정면에서 바라보는 화면과 다르게 나타나는 문제점이 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 측면 시인성을 향상시킬 수 있는 액정 표시 장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

[0008] 상기와 같은 목적에 따른 본 발명의 일 실시예에 의한 액정 표시 장치는 기판, 상기 기판 위에 위치하는 게이트선, 데이터선, 제1 유지 전극선, 및 제2 유지 전극선, 상기 게이트선 및 상기 데이터선에 연결되어 있는 제1 박막 트랜지스터, 제2 박막 트랜지스터, 및 제3 박막 트랜지스터, 상기 게이트선, 상기 제3 박막 트랜지스터, 및 상기 제2 유지 전극선에 연결되어 있는 제4 박막 트랜지스터, 상기 제1 박막 트랜지스터에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터에 연결되어 있는 제2 부화소 전극, 상기 제3 박막 트랜지스터에 연결되어 있는 제3 부화소 전극, 및 상기 제1 유지 전극선에 연결되어 있고, 상기 제1 부화소 전극과 중첩하는 유지 전극을 더 포함하는 것을 특징으로 한다.

[0009] 상기 제1 부화소 전극에 인가되는 제1 데이터 전압은 상기 제2 부화소 전극에 인가되는 제2 데이터 전압보다 높고, 상기 제2 부화소 전극에 인가되는 제2 데이터 전압은 상기 제3 부화소 전극에 인가되는 제3 데이터 전압보다 높을 수 있다.

[0010] 상기 제1 유지 전극선에는 제1 전압 및 상기 제1 전압보다 높은 제2 전압이 교대로 인가될 수 있다.

[0011] 상기 게이트선에 게이트 온 전압이 인가된 이후에 상기 제1 유지 전극선에 상기 제2 전압이 인가될 수 있다.

[0012] 상기 제1 유지 전극선에 상기 제2 전압이 인가될 때, 상기 제1 부화소 전극에 인가되는 제1 데이터 전압이 상승할 수 있다.

- [0013] 상기 제2 유지 전극선에는 일정한 전압이 인가될 수 있다.
- [0014] 상기 게이트선 및 상기 데이터선은 서로 다른 층에 형성되고, 서로 교차할 수 있다.
- [0015] 상기 제1 유지 전극선은 상기 게이트선과 동일한 층에 위치할 수 있다.
- [0016] 상기 제1 유지 전극선은 상기 게이트선과 나란한 방향으로 뻗어 있을 수 있다.
- [0017] 상기 제1 부화소 전극은 가로 줄기부 및 세로 줄기부를 포함하는 십자형 줄기부, 및 상기 십자형 줄기부로부터 뻗어 있는 미세 가지부를 포함하고, 상기 제1 유지 전극선은 상기 제1 부화소 전극의 상기 가로 줄기부와 중첩할 수 있다.
- [0018] 상기 제2 유지 전극선은 상기 데이터선과 동일한 층에 위치할 수 있다.
- [0019] 상기 제2 유지 전극선은 상기 데이터선과 나란한 방향으로 뻗어 있을 수 있다.
- [0020] 상기 제1 부화소 전극은 가로 줄기부 및 세로 줄기부를 포함하는 십자형 줄기부, 및 상기 십자형 줄기부로부터 뻗어 있는 미세 가지부를 포함하고, 상기 제2 유지 전극선은 상기 제1 부화소 전극의 상기 세로 줄기부와 중첩할 수 있다.
- [0021] 상기 제2 유지 전극선은 상기 제2 부화소 전극과 중첩하지 않을 수 있다.
- [0022] 상기 제3 부화소 전극은 가로 줄기부 및 세로 줄기부를 포함하는 십자형 줄기부, 및 상기 십자형 줄기부로부터 뻗어 있는 미세 가지부를 포함하고, 상기 제2 유지 전극선은 상기 제3 부화소 전극의 상기 세로 줄기부와 중첩할 수 있다.
- [0023] 상기 제2 부화소 전극은 상기 제2 유지 전극선을 기준으로 양측에 각각 위치하는 제1 부분과 제2 부분을 포함할 수 있다.
- [0024] 상기 제2 부화소 전극의 상기 제1 부분 및 상기 제2 부분은 각각 가로 줄기부, 외곽 줄기부, 및 상기 가로 줄기부 및 상기 외곽 줄기부로부터 뻗어 있는 미세 가지부를 포함할 수 있다.
- [0025] 상기 제1 부분과 상기 제2 부분은 상기 제2 유지 전극선에 대해 대칭을 이룰 수 있다.
- [0026] 본 발명의 일 실시예에 의한 액정 표시 장치는 상기 제2 부화소 전극과 상기 제3 부화소 전극 사이에 위치하는 차광부를 더 포함하고, 상기 차광부는 상기 게이트선과 동일한 층에 위치할 수 있다.
- [0027] 본 발명의 일 실시예에 의한 액정 표시 장치는 상기 제2 부화소 전극과 상기 제3 부화소 전극 사이에 위치하는 차광부를 더 포함하고, 상기 차광부는 상기 데이터선과 동일한 층에 위치하고, 상기 제2 유지 전극선에 연결될 수 있다.

발명의 효과

- [0028] 상기한 바와 같은 본 발명의 일 실시예에 의한 액정 표시 장치는 다음과 같은 효과가 있다.
- [0029] 본 발명의 일 실시예에 의한 액정 표시 장치는 하나의 화소의 3개의 부화소로 나누어 서로 다른 전압이 인가되도록 함으로써, 측면 시인성을 향상시킬 수 있다.

도면의 간단한 설명

- [0030] 도 1은 본 발명의 일 실시예에 의한 액정 표시 장치의 한 화소의 등가 회로도이다.
- 도 2는 본 발명의 일 실시예에 의한 액정 표시 장치에 인가되는 각 신호를 나타내는 타이밍도이다.
- 도 3은 본 발명의 일 실시예에 의한 액정 표시 장치의 평면도이다.
- 도 4는 도 3의 일부 구성 요소를 도시한 평면도이다.
- 도 5는 도 4의 V-V선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- 도 6은 도 4의 VI-VI선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- 도 7은 도 4의 VII-VII선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- 도 8은 본 발명의 일 실시예에 의한 액정 표시 장치의 평면도이다.

도 9는 도 8의 IX-IX선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.

도 10은 본 발명의 일 실시예에 의한 액정 표시 장치의 평면도이다.

도 11은 도 10의 XI-XI선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0031] 이하에서 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0032] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0033] 먼저, 도 1을 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치에 대해 설명하면 다음과 같다.
- [0034] 도 1은 본 발명의 일 실시예에 의한 액정 표시 장치의 한 화소의 등가 회로도이다.
- [0035] 도 1에 도시된 바와 같이, 본 발명의 일 실시예에 의한 액정 표시 장치는 복수의 신호선(Gate, Data, Vcst_a, Vcst_b)과 이에 연결되어 있는 복수의 화소(PX)를 포함한다. 편의상 각 신호선(Gate, Data, Vcst_a, Vcst_b) 및 화소(PX)를 하나씩만 도시하고 있다.
- [0036] 신호선(Gate, Data, Vcst_a, Vcst_b)은 게이트 신호("주사 신호"라고도 함)를 전달하는 게이트선(Gate), 데이터 전압을 전달하는 데이터선(Data), 두 개의 서로 다른 전압이 번갈아 인가되는 제1 유지 전극선(Vcst_a), 및 일정한 전압이 인가되는 제2 유지 전극선(Vcst_b)을 포함한다.
- [0037] 동일한 게이트선(Gate) 및 동일한 데이터선(Data)에 연결되어 있는 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 및 제3 박막 트랜지스터(T3)가 형성되어 있다. 또한, 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 및 제3 박막 트랜지스터(T3)와 동일한 게이트선(Gate)에 연결되어 있고, 제3 박막 트랜지스터(T3) 및 제2 유지 전극선(Vcst_b)에 연결되어 있는 제4 박막 트랜지스터(T4)가 더 형성되어 있다.
- [0038] 각 화소(PX)는 제1 부화소(PXa), 제2 부화소(PXb), 및 제3 부화소(PXc)를 포함한다. 제1 부화소(PXa)에는 제1 박막 트랜지스터(T1)와 연결되어 있는 제1 액정 축전기(C1c_h), 및 유지 축전기(Cst_h)가 형성되어 있다. 유지 축전기(Cst_h)는 제1 유지 전극선(Vcst_a)에 연결되어 있다. 제2 부화소(PXb)에는 제2 박막 트랜지스터(T2)와 연결되어 있는 두 개의 제2 액정 축전기(C1c_m1, C1c_m2)가 형성되어 있다. 제3 부화소(PXc)에는 제3 박막 트랜지스터(T3)와 연결되어 있는 제3 액정 축전기(C1c_1)가 형성되어 있다.
- [0039] 제1 박막 트랜지스터(T1)의 제1 단자는 게이트선(Gate)에 연결되어 있고, 제2 단자는 데이터선(Data)에 연결되어 있으며, 제3 단자는 제1 액정 축전기(C1c_h)에 연결되어 있다. 제2 박막 트랜지스터(T2)의 제1 단자는 게이트선(Gate)에 연결되어 있고, 제2 단자는 데이터선(Data)에 연결되어 있으며, 제3 단자는 제2 액정 축전기(C1c_m1, C1c_m2)에 연결되어 있다. 제3 박막 트랜지스터(T3)의 제1 단자는 게이트선(Gate)에 연결되어 있고, 제2 단자는 데이터선(Data)에 연결되어 있으며, 제3 단자는 제3 액정 축전기(C1c_1)에 연결되어 있다. 제4 박막 트랜지스터(T4)의 제1 단자는 게이트선(Gate)에 연결되어 있고, 제2 단자는 제3 박막 트랜지스터(T3)의 제3 단자에 연결되어 있으며, 제3 단자는 제2 유지 전극선(Vcst_b)에 연결되어 있다.
- [0040] 도 2를 더욱 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치의 동작에 대해 설명한다.
- [0041] 도 2는 본 발명의 일 실시예에 의한 액정 표시 장치에 인가되는 각 신호를 나타내는 타이밍도이다.
- [0042] 먼저, 제1 구간(i)에서 게이트선(Gate)에 게이트 온 전압이 인가되면 이에 연결되어 있는 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 및 제3 박막 트랜지스터(T3)가 턴 온 되고, 데이터선(Data)을 통해 전달된 데이터 전압에 의해 제1 액정 축전기(C1c_h), 제2 액정 축전기(C1c_m1, C1c_m2), 및 제3 액정 축전기(C1c_1)이 충전된다. 제1 유지 전극선(Vcst_a)에는 제1 전압이 인가된다.
- [0043] 이때, 제1 액정 축전기(C1c_h), 제2 액정 축전기(C1c_m1, C1c_m2)는 동일한 전압으로 충전된다. 제4 박막 트랜

지스터(T4)가 턴 온 상태에 있으므로, 제3 액정 축전기(C1c_1)에 충전된 전압의 일부가 제2 유지 전극선(Vcst_b)으로 빠져 나간다. 따라서, 데이터선(Data)을 통해 제2 부화소(PXb) 및 제3 부화소(PXc)에 전달된 데이터 전압이 동일하더라도 제2 액정 축전기(C1c_m1, C1c_m2)와 제3 액정 축전기(C1c_1)에 충전되는 전압은 서로 달라진다. 즉, 제3 액정 축전기(C1c_1)에 충전되는 전압이 제2 액정 축전기(C1c_m1, C1c_m2)에 충전되는 전압보다 낮아진다.

[0044] 제2 구간(ii)에서 게이트선(Gate)에 게이트 오프 전압이 인가되면, 제1 부화소(PXa), 제2 부화소(PXb), 및 제3 부화소(PXc)에서 기생 커패시턴스에 의한 킥백 전압이 발생하고, 제1 액정 축전기(C1c_h), 제2 액정 축전기(C1c_m1, C1c_m2), 및 제3 액정 축전기(C1c_1)의 충전 전압은 감소하게 된다.

[0045] 제3 구간(iii)에서 제1 유지 전극선(Vcst_a)에는 제1 전압보다 높은 제2 전압이 인가된다. 즉, 게이트선(Gate)에 게이트 온 전압이 인가될 때는 제1 유지 전극선(Vcst_a)에 제1 전압이 인가되고, 게이트선(Gate)에 게이트 온 전압이 인가된 이후 게이트 오프 전압이 인가되고, 이후 제1 유지 전극선(Vcst_a)에 제1 전압보다 높은 제2 전압이 인가된다. 제1 전압과 제2 전압의 차이는 약 3V 정도이다.

[0046] 제1 유지 전극선(Vcst_a)에 제2 전압이 인가되면 제1 액정 축전기(C1c_h)의 충전 전압이 상승하게 된다. 제1 액정 축전기(C1c_h)의 상승 전압은 하기 수학적 식 1에 따라 결정된다. 수학적 식 1을 참조하면, 유지 축전기(Cst_h)의 커패시턴스가 클수록 제1 액정 축전기(C1c_h)의 상승 전압은 증가하는 것을 알 수 있다. 또한, 제1 유지 전극선(Vcst_a)에 인가되는 제1 전압과 제2 전압의 차이가 클수록 제1 액정 축전기(C1c_h)의 상승 전압은 증가한다.

[0047] [수학적 식 1]

$$V_{up} = \frac{C_{sth}}{C_{lch} + C_{sth} + C_{etc}} \Delta V$$

[0048] (V_{up}은 제1 액정 축전기의 상승 전압이고, C_{lch}는 제1 액정 축전기의 커패시턴스이다. C_{sth}는 제1 유지 축전기의 커패시턴스이고, C_{etc}는 기생 커패시턴스이다. ΔV는 제1 전압과 제2 전압의 차이이다.)

[0050] 제1 액정 축전기(C1c_h)의 전압 상승에 의해 제1 액정 축전기(C1c_h)에 충전되는 전압은 제2 액정 축전기(C1c_m1, C1c_m2)에 충전되는 전압보다 높아진다. 따라서, 제1 액정 축전기(C1c_h)의 충전 전압은 제2 액정 축전기(C1c_m1, C1c_m2)의 충전 전압보다 높고, 제2 액정 축전기(C1c_m1, C1c_m2)의 충전 전압은 제3 액정 축전기(C1c_1)의 충전 전압보다 높다. 이처럼 동일한 화소(PX) 내의 서로 다른 부화소(PXa, PXb, PXc)에 차등 전압을 인가함으로써 측면 시인성을 향상시킬 수 있다. 즉, 측면에서 바라보는 화면이 정면에서 바라보는 화면과 유사해질 수 있다.

[0051] 이하에서 도 3 내지 7을 더욱 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치의 구조에 대해 더욱 설명한다.

[0052] 도 3은 본 발명의 일 실시예에 의한 액정 표시 장치의 평면도이고, 도 4는 도 3의 일부 구성 요소를 도시한 평면도이다. 도 4는 제1 부화소 전극, 제2 부화소 전극, 및 제3 부화소 전극을 도시하고 있다. 도 5는 도 4의 V-V선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이고, 도 6은 도 4의 VI-VI선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이며, 도 7은 도 4의 VII-VII선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.

[0053] 본 발명의 일 실시예에 의한 액정 표시 장치는 서로 마주하는 하부 표시판(100) 및 상부 표시판(200)과 그 사이에 개재되어 있는 액정층(3)을 포함한다.

[0054] 먼저, 하부 표시판(100)에 대해 설명한다.

[0055] 투명한 유리 또는 플라스틱 따위로 만들어진 제1 기판(110) 위에 게이트선(121), 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c), 및 제4 게이트 전극(124d)을 포함하는 게이트 금속층이 형성되어 있다.

[0056] 게이트선(121)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 도시된 바와 같이, 제1 게이트 전극(124a), 제2 게이트 전극(124b), 및 제3 게이트 전극(124c)은 게이트선(121)으로부터 돌출된 형상으로 이루어

질 수 있다. 제1 게이트 전극(124a), 제2 게이트 전극(124b), 및 제3 게이트 전극(124c)은 평면 상에서 게이트선(121)으로부터 위쪽으로 돌출되어 있다. 제4 게이트 전극(124d)은 게이트선(121) 상에 위치할 수 있다. 다만, 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c), 및 제4 게이트 전극(124d)의 형상은 다양하게 변경이 가능하다.

- [0057] 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c), 및 제4 게이트 전극(124d)은 동일한 게이트선(121)에 연결되어, 동일한 게이트 신호를 인가 받는다.
- [0058] 제1 기판(110) 위에는 제1 유지 전극선(131)이 더 형성되어 있다. 제1 유지 전극선(131)은 게이트선(121)과 나란하게 형성될 수 있다. 제1 유지 전극선(131)은 게이트선(121)과 동일한 층에 형성되어 있다. 제1 유지 전극선(131)으로부터 돌출되어 있는 유지 전극(133)이 더 형성되어 있다. 제1 유지 전극선(131) 및 유지 전극(133)은 이후에 설명하게 될 제1 부화소 전극(191a)과 중첩한다.
- [0059] 제1 유지 전극선(131)에는 앞서 설명한 바와 같이 제1 전압 및 제2 전압이 교대로 인가된다. 제2 전압은 제1 전압보다 높으며, 게이트선(121)에 게이트 온 전압이 인가된 이후에 제1 유지 전극선(131)에 제2 전압이 인가된다.
- [0060] 게이트선(121), 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c), 제1 유지 전극선(131), 및 유지 전극(133) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있다. 또한, 게이트 절연막(140)은 단일막 또는 다중막으로 이루어질 수 있다.
- [0061] 게이트 절연막(140) 위에는 제1 반도체(154a), 제2 반도체(154b), 제3 반도체(154c), 및 제4 반도체(154d)가 형성되어 있다. 제1 반도체(154a)는 제1 게이트 전극(124a)의 위에 위치하고, 제2 반도체(154b)는 제2 게이트 전극(124b)의 위에 위치하며, 제3 반도체(154c)는 제3 게이트 전극(124c)의 위에 위치하고, 제4 반도체(154d)는 제4 게이트 전극(124d)의 위에 위치할 수 있다. 제1 반도체(154a), 제2 반도체(154b), 제3 반도체(154c), 및 제4 반도체(154d)는 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon), 금속 산화물(metal oxide) 등으로 이루어질 수 있다.
- [0062] 도시는 생략하였으나, 제1 반도체(154a), 제2 반도체(154b), 제3 반도체(154c), 및 제4 반도체(154d) 위에는 각각 저항성 접촉 부재가 더 위치할 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0063] 제1 반도체(154a), 제2 반도체(154b), 제3 반도체(154c), 제4 반도체(154d), 및 게이트 절연막(140) 위에는 제2 유지 전극선(177), 데이터선(171), 제1 소스 전극(173a), 제1 드레인 전극(175a), 제2 소스 전극(173b), 제2 드레인 전극(175b), 제3 소스 전극(173c), 제3 드레인 전극(175c), 제4 소스 전극(173d), 및 제4 드레인 전극(175d)을 포함하는 데이터 금속층이 형성되어 있다.
- [0064] 도시된 바와 같이 제1 반도체(154a), 제2 반도체(154b), 제3 반도체(154c), 및 제4 반도체(154d)는 제2 유지 전극선(177) 또는 데이터선(171) 아래에도 형성될 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 제1 반도체(154a), 제2 반도체(154b), 제3 반도체(154c), 및 제4 반도체(154d)가 제2 유지 전극선(177) 및 데이터선(171) 아래에 형성되지 않을 수도 있다.
- [0065] 제2 유지 전극선(177)은 일정한 전압을 전달하며, 주로 세로 방향으로 뻗어 게이트선(121) 및 제1 유지 전극선(131)과 교차한다. 제2 유지 전극선(177)은 각 부화소(PXa, PXb, PXc)의 중앙에 세로 방향으로 형성될 수 있다. 제2 유지 전극선(177)은 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 영역에서 가장자리로 우회하도록 형성되어 있다.
- [0066] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 제1 유지 전극선(131)과 교차한다. 데이터선(171)은 제2 유지 전극선(177)과 대략 나란한 방향으로 형성되어 있으며, 제2 유지 전극선(177)과 동일한 층에 형성되어 있다.
- [0067] 제1 소스 전극(173a)은 데이터선(171)으로부터 제1 게이트 전극(124a) 위로 돌출되도록 형성되어 있다. 제1 소스 전극(173a)은 제1 게이트 전극(124a) 위에서 C자형으로 구부러진 형태를 가질 수 있다.
- [0068] 제1 드레인 전극(175a)은 제1 게이트 전극(124a) 위에서 제1 소스 전극(173a)과 이격되도록 형성되어 있다. 서로 이격되도록 형성된 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이로 노출된 부분의 제1 반도체(154a)에

채널이 형성되어 있다.

- [0069] 제2 소스 전극(173b)은 데이터선(171)으로부터 제2 게이트 전극(124b) 위로 돌출되도록 형성되어 있다. 제2 소스 전극(173b)은 제2 게이트 전극(124b) 위에서 C자형으로 구부러진 형태를 가질 수 있다.
- [0070] 제2 드레인 전극(175b)은 제2 게이트 전극(124b) 위에서 제2 소스 전극(173b)과 이격되도록 형성되어 있다. 서로 이격되도록 형성된 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이로 노출된 부분의 제2 반도체(154b)에 채널이 형성되어 있다.
- [0071] 제3 소스 전극(173c)은 제1 소스 전극(173a)으로부터 연장되어 있으며, 제3 게이트 전극(124c) 위에 위치한다. 제3 소스 전극(173c)은 제3 게이트 전극(124c) 위에서 C자형으로 구부러진 형태를 가질 수 있다.
- [0072] 제3 드레인 전극(175c)은 제3 게이트 전극(124c) 위에서 제3 소스 전극(173c)과 이격되도록 형성되어 있다. 서로 이격되도록 형성된 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이로 노출된 부분의 제3 반도체(154c)에 채널이 형성되어 있다.
- [0073] 제4 소스 전극(173d)은 제3 드레인 전극(175c)과 연결되어 있으며, 제4 게이트 전극(124d) 위에 위치한다. 제4 소스 전극(173d)은 막대형으로 이루어질 수 있다.
- [0074] 제4 드레인 전극(175d)은 제2 유지 전극선(177)으로부터 제4 게이트 전극(124d) 위로 돌출되도록 형성되어 있다. 제4 드레인 전극(175d)은 제4 게이트 전극(124d) 위에서 제4 소스 전극(173d)과 이격되도록 형성되어 있다. 서로 이격되도록 형성된 제4 소스 전극(173d)과 제4 드레인 전극(175d) 사이로 노출된 부분의 제4 반도체(154d)에 채널이 형성되어 있다.
- [0075] 상기에서 설명한 제1 게이트 전극(124a), 제1 반도체(154a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 박막 트랜지스터(T1)를 이룬다. 또한, 제2 게이트 전극(124b), 제2 반도체(154b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 박막 트랜지스터(T2)를 이룬다. 또한, 제3 게이트 전극(124c), 제3 반도체(154c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 박막 트랜지스터(T3)를 이룬다. 또한, 제4 게이트 전극(124d), 제4 반도체(154d), 제4 소스 전극(173d), 및 제4 드레인 전극(175d)은 제4 박막 트랜지스터(T4)를 이룬다.
- [0076] 제2 유지 전극선(177), 데이터선(171), 제1 소스 전극(173a), 제1 드레인 전극(175a), 제2 소스 전극(173b), 제2 드레인 전극(175b), 제3 소스 전극(173c), 제3 드레인 전극(175c), 제4 소스 전극(173d), 제4 드레인 전극(175d), 및 게이트 절연막(140) 위에는 보호막(180)이 형성되어 있다. 보호막(180)은 무기 절연 물질 또는 유기 절연 물질로 이루어질 수 있다.
- [0077] 보호막(180) 위에는 색 필터(230)가 형성될 수 있다. 색 필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색 또는 황색(yellow), 청록색(cyan), 자홍색(magenta) 등을 들 수 있다. 또한, 색 필터(230)는 기본색 외에 기본색의 혼합색 또는 백색(white)을 표시할 수도 있다. 본 실시예에서 색 필터(230)는 하부 표시판(100)에 형성되는 것으로 설명하였으나, 본 발명은 이에 한정되지 않으며, 색 필터(230)가 상부 표시판(200)에 형성될 수도 있다.
- [0078] 보호막(180) 및 색 필터(230)에는 제1 드레인 전극(175a)의 적어도 일부를 노출시키는 제1 접촉 구멍(185a)이 형성되어 있고, 제2 드레인 전극(175b)의 적어도 일부를 노출시키는 제2 접촉 구멍(185b)이 형성되어 있으며, 제3 드레인 전극(175c)의 적어도 일부를 노출시키는 제3 접촉 구멍(185c)이 형성되어 있다.
- [0079] 색 필터(230) 위에는 제1 부화소 전극(191a), 제2 부화소 전극(191b), 및 제3 부화소 전극(191c)이 형성되어 있다. 제1 부화소 전극(191a), 제2 부화소 전극(191b), 및 제3 부화소 전극(191c)은 인듐-주석 산화물(ITO, indium tin oxide), 인듐-아연 산화물(IZO, indium zinc oxide) 등과 같은 투명한 금속 산화물로 이루어질 수 있다.
- [0080] 제1 부화소 전극(191a)은 제1 접촉 구멍(185a)을 통해 제1 드레인 전극(175a)과 연결되어 있다. 제2 부화소 전극(191b)은 제2 접촉 구멍(185b)을 통해 제2 드레인 전극(175b)과 연결되어 있다. 제3 부화소 전극(191c)은 제3 접촉 구멍(185c)을 통해 제3 드레인 전극(175c)과 연결되어 있다.
- [0081] 제1 부화소 전극(191a), 제2 부화소 전극(191b), 및 제3 부화소 전극(191c)은 각각 제1 드레인 전극(175a), 제2 드레인 전극(175b), 및 제3 드레인 전극(175c)을 통해 데이터 전압을 인가 받는다.
- [0082] 이때, 제3 드레인 전극(175c)에 인가된 데이터 전압 중 일부는 제3 소스 전극(173c)을 통해 분압되어 제3 부화

소 전극(191c)에 인가되는 전압의 크기는 제2 부화소 전극(191b)에 인가되는 전압의 크기보다 작아지게 된다. 이는 제2 부화소 전극(191b) 및 제3 부화소 전극(191c)에 인가되는 데이터 전압이 정극성(+)인 경우이고, 이와 반대로 제2 부화소 전극(191b) 및 제3 부화소 전극(191c)에 인가되는 데이터 전압이 부극성(-)인 경우에는 제2 부화소 전극(191b)에 인가되는 전압이 제3 부화소 전극(191c)에 인가되는 전압보다 작아지게 된다.

- [0083] 유지 전극(133)과 제1 부화소 전극(191a)은 게이트 절연막(140) 및 보호막(180)을 사이에 두고 중첩하여 유지 축전기(Cst_h)를 이룬다. 제1 유지 전극선(131)에 제2 전압이 인가되면, 유지 축전기(Cst_h)의 크기에 따라 제1 부화소 전극(191a)의 전압은 증가하게 된다. 따라서, 제1 부화소 전극(191a)에 인가되는 전압의 크기는 제2 부화소 전극(191b)에 인가되는 전압의 크기보다 커지게 된다.
- [0084] 제2 부화소 전극(191b)의 면적은 제1 부화소 전극(191a)의 면적 대비하여 1배 이상 2배 이하일 수 있다. 제3 부화소 전극(191c)의 면적은 제2 부화소 전극(191b)의 면적 대비하여 1배 이상 2배 이하일 수 있다.
- [0085] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 열 방향으로 이웃하고, 제2 부화소 전극(191b)과 제3 부화소 전극(191c)은 열 방향으로 이웃한다. 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이에는 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3)가 위치한다.
- [0086] 제1 부화소 전극(191a)의 전체적인 모양은 사각형이며, 가로 줄기부(192a) 및 세로 줄기부(193a)로 이루어진 십자형 줄기부를 포함한다. 제1 부화소 전극(191a)은 가로 줄기부(192a) 및 세로 줄기부(193a)에 의해 네 개의 부영역으로 나뉘어지며, 각 부영역에는 복수의 미세 가지부(194a)가 형성되어 있다.
- [0087] 네 개의 부영역에 위치하는 미세 가지부(194a) 중 하나는 가로 줄기부(192a) 또는 세로 줄기부(193a)로부터 왼쪽 위 방향으로 비스듬하게 뻗어 있으며, 다른 하나의 미세 가지부(194a)는 가로 줄기부(192a) 또는 세로 줄기부(193a)로부터 오른쪽 위 방향으로 비스듬하게 뻗어 있다. 또한, 다른 하나의 미세 가지부(194a)는 가로 줄기부(192a) 또는 세로 줄기부(193a)로부터 왼쪽 아래 방향으로 비스듬하게 뻗어 있으며, 나머지 하나의 미세 가지부(194a)는 가로 줄기부(192a) 또는 세로 줄기부(193a)로부터 오른쪽 아래 방향으로 비스듬하게 뻗어 있다.
- [0088] 제2 부화소 전극(191b)의 전체적인 모양은 두 개의 사각형으로 이루어진다. 제2 부화소 전극(191b)은 제2 유지 전극선(177)을 사이에 두고 제1 부분(191b1)과 제2 부분(191b2)으로 나뉘어져 있다. 제2 부화소 전극(191b)의 제1 부분(191b1)과 제2 부분(191b2)은 제2 유지 전극선(177)에 대해 대칭을 이룰 수 있다.
- [0089] 제2 부화소 전극(191b)의 제1 부분(191b1) 및 제2 부분(191b2)은 각각 가로 줄기부(192b1, 191b2), 외곽 줄기부(195b1, 195b2)를 포함한다. 제2 부화소 전극(191b)은 가로 줄기부(192b1, 191b2)와 제2 유지 전극선(177)에 의해 네 개의 부영역으로 나뉘어지며, 각 부영역에는 복수의 미세 가지부(194b1, 194b2)가 형성되어 있다.
- [0090] 미세 가지부(194b1, 194b2)는 가로 줄기부(192b1, 192b2) 및 외곽 줄기부(195b1, 195b2)로부터 뻗어 있다. 네 개의 부영역에 위치하는 미세 가지부(194a)는 서로 다른 방향으로 뻗어 있다.
- [0091] 제3 부화소 전극(191c)의 전체적인 모양은 사각형이며, 가로 줄기부(192c) 및 세로 줄기부(193c)로 이루어진 십자형 줄기부를 포함한다. 제3 부화소 전극(191c)은 가로 줄기부(192c) 및 세로 줄기부(193c)에 의해 네 개의 부영역으로 나뉘어지며, 각 부영역에는 복수의 미세 가지부(194c)가 형성되어 있다.
- [0092] 미세 가지부(194c)는 가로 줄기부(192c) 및 세로 줄기부(193c)로부터 뻗어 있다. 네 개의 부영역에 위치하는 미세 가지부(194c)는 서로 다른 방향으로 뻗어 있다.
- [0093] 각 미세 가지부(194a, 194b, 194c)는 게이트선(121) 또는 가로 줄기부(192a, 192b, 192c)와 대략 40도 내지 45도의 각을 이룰 수 있다. 또한, 이웃하는 두 부영역의 미세 가지부(194a, 194b, 194c)는 서로 직교할 수 있다.
- [0094] 제2 유지 전극선(177)은 제1 부화소 전극(191a) 및 제3 부화소 전극(191c)과 중첩할 수 있다. 특히, 제2 유지 전극선(177)은 제1 부화소 전극(191a)의 세로 줄기부(193a)와 중첩할 수 있으며, 제3 부화소 전극(191c)의 세로 줄기부(193c)와 중첩할 수 있다. 제2 유지 전극선(177)은 제2 부화소 전극(191b)과는 중첩하지 않을 수 있다.
- [0095] 이어, 상부 표시판(200)에 대하여 설명한다.
- [0096] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기관(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다. 차광 부재(220)는 게이트선(121), 데이터선(171), 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3), 제4 박막 트랜지스터(T4), 제1 접촉 구멍(185a), 제2 접촉 구멍(185b), 및 제3 접촉 구멍(185c)과 중첩할 수 있다.

- [0097] 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성될 수 있고, 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다.
- [0098] 상기에서 차광 부재(220) 및 공통 전극(270)은 상부 표시판(200)에 형성되어 있는 것으로 설명하였으나 본 발명은 이에 한정되지 않는다. 차광 부재(220) 및 공통 전극(270)은 하부 표시판(100)에 형성될 수도 있다.
- [0099] 액정층(3)은 하부 표시판(100)과 상부 표시판(200) 사이에 위치한다. 액정층(3)은 음의 유전을 이방성을 가지는 액정 분자들로 이루어질 수 있으며, 액정 분자들은 하부 표시판(100)에 대해 수직인 방향으로 서 있을 수 있다. 즉, 수직 배향이 이루어질 수 있다.
- [0100] 다음으로, 도 8 및 도 9를 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치에 대해 설명하면 다음과 같다.
- [0101] 도 8 및 도 9에 도시된 본 발명의 일 실시예에 의한 액정 표시 장치는 도 1 내지 도 7에 도시된 본 발명의 일 실시예에 의한 액정 표시 장치와 동일한 부분이 상당하므로 이에 대한 설명은 생략한다. 본 실시예에서는 제2 부화소 전극과 제3 부화소 전극 사이에 차광부가 더 형성된다는 점에서 앞선 실시예와 일부 상이하며, 이하에서 더욱 설명한다.
- [0102] 도 8은 본 발명의 일 실시예에 의한 액정 표시 장치의 평면도이고, 도 9는 도 8의 IX-IX선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- [0103] 앞선 실시예에서와 마찬가지로, 본 발명의 일 실시예에 의한 액정 표시 장치는 서로 마주하는 하부 표시판(100) 및 상부 표시판(200)과 그 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0104] 하부 표시판(100)에서 제1 기관(110) 위에는 서로 교차하는 게이트선(121) 및 데이터선(171)이 형성되어 있으며, 게이트선(121)과 데이터선(171)은 서로 다른 층에 형성되어 있다.
- [0105] 제1 부화소 전극(191a), 제2 부화소 전극(191b), 및 제3 부화소 전극(191c)은 열 방향으로 이웃하도록 배치되어 있다. 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이에는 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 및 제3 박막 트랜지스터(T3)가 위치하고, 이들에 대응하도록 제2 기관(210) 위에는 차광 부재(220)가 형성되어 있다. 제2 부화소 전극(191b)과 제3 부화소 전극(191c) 사이에 대응하는 부분에는 차광 부재(220)가 형성되어 있지 않다.
- [0106] 제2 부화소 전극(191b)과 제3 부화소 전극(191c) 사이의 경계부를 기준으로, 양측에 위치하는 액정 분자의 굽는 방향이 상이하다. 따라서, 제2 부화소 전극(191b)과 제3 부화소 전극(191c) 사이의 경계부에 위치하는 액정 분자의 굽는 방향이 명확하지 않으며, 이에 따라 텍스처가 발생할 수 있다. 본 실시예에서는 이러한 텍스처가 시인되지 않도록 제2 부화소 전극(191b)과 제3 부화소 전극(191c) 사이의 경계부에 제1 차광부(135)가 더 형성되어 있다.
- [0107] 제1 차광부(135)는 게이트선(121)과 동일한 층에 위치한다. 제1 차광부(135)는 불투명한 금속 물질로 이루어져 제2 부화소 전극(191b)과 제3 부화소 전극(191c) 사이로 통과하는 광을 차단할 수 있다. 제1 차광부(135)는 데이터선(171) 및 제2 유지 전극선(177)과 교차할 수 있다.
- [0108] 다음으로, 도 10 및 도 11을 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치에 대해 설명하면 다음과 같다.
- [0109] 도 10 및 도 11에 도시된 본 발명의 일 실시예에 의한 액정 표시 장치는 도 8 및 도 9에 도시된 본 발명의 일 실시예에 의한 액정 표시 장치와 동일한 부분이 상당하므로 이에 대한 설명은 생략한다. 본 실시예에서는 차광부가 데이터선과 동일한 층에 형성된다는 점에서 앞선 실시예와 일부 상이하며, 이하에서 더욱 설명한다.
- [0110] 도 10은 본 발명의 일 실시예에 의한 액정 표시 장치의 평면도이고, 도 11은 도 10의 XI-XI선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- [0111] 앞선 실시예에서와 마찬가지로, 본 발명의 일 실시예에 의한 액정 표시 장치는 서로 마주하는 하부 표시판(100) 및 상부 표시판(200)과 그 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0112] 본 실시예에서는 제2 부화소 전극(191b)과 제3 부화소 전극(191c) 사이의 경계부에 제2 차광부(179)가 형성되어

있다.

[0113] 제2 차광부(179)는 데이터선(171)과 동일한 층에 위치한다. 제2 차광부(179)는 불투명한 금속 물질로 이루어져 제2 부화소 전극(191b)과 제3 부화소 전극(191c) 사이로 통과하는 광을 차단할 수 있다. 제2 차광부(179)는 제2 유지 전극선(177)과 연결될 수 있다. 제2 차광부(179)는 데이터선(171)과는 연결되지 않는다.

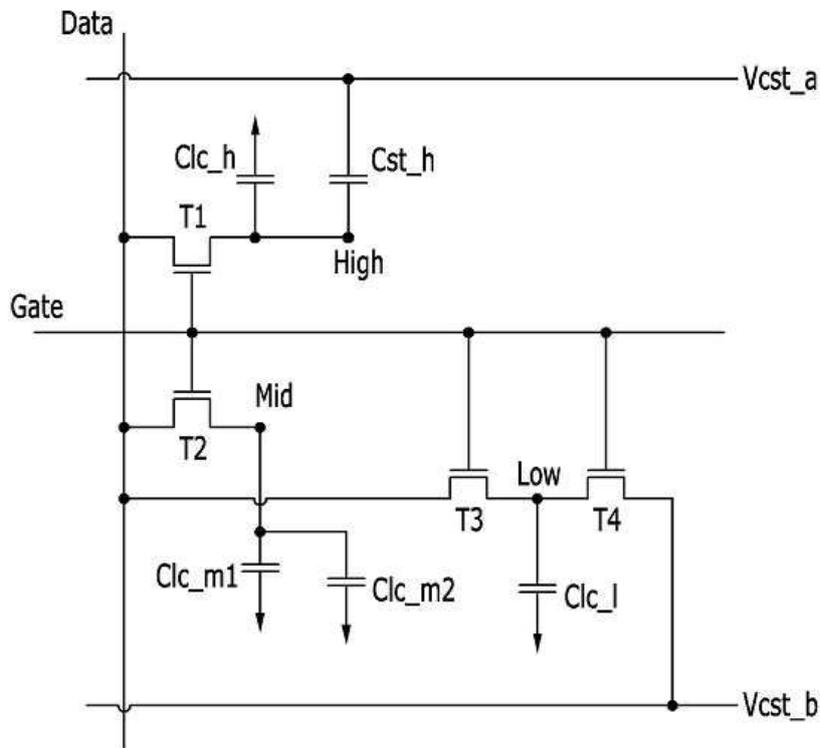
[0114] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

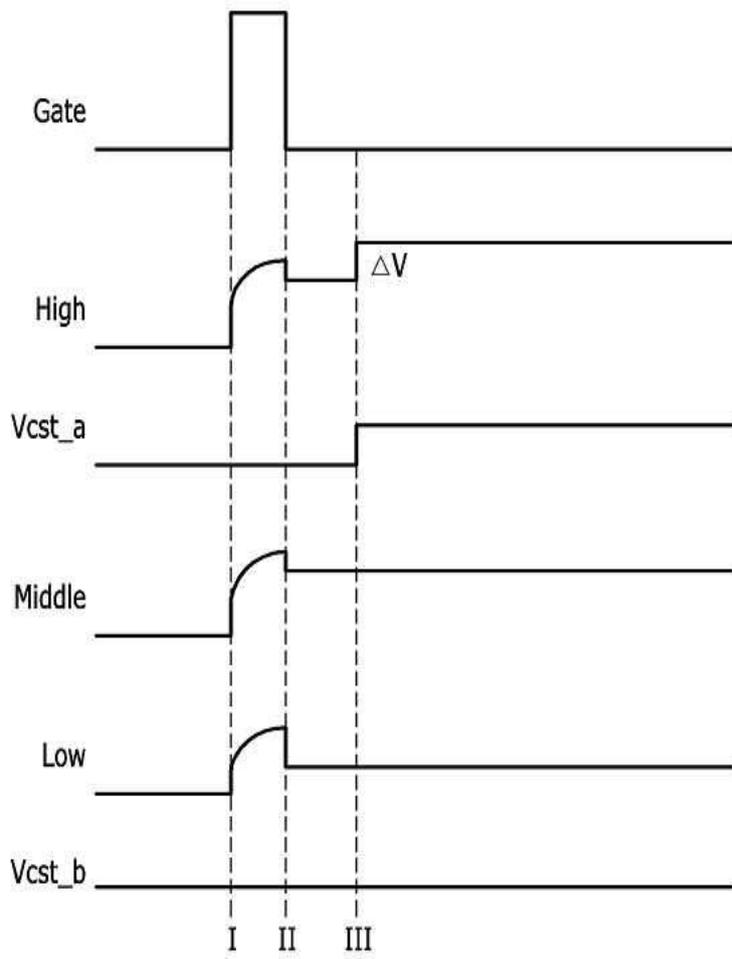
- [0115]
- | | |
|-------------------------|-----------------|
| 100: 하부 표시판 | 110: 제1 기관 |
| 121: 게이트선 | 131: 제1 유지 전극선 |
| 133: 유지 전극 | 135: 제1 차광부 |
| 171: 데이터선 | 177: 제2 유지 전극선 |
| 179: 제2 차광부 | 180: 보호막 |
| 191a: 제1 부화소 전극 | 191b: 제2 부화소 전극 |
| 191b1: 제2 부화소 전극의 제1 부분 | |
| 191b2: 제2 부화소 전극의 제2 부분 | |
| 191c: 제3 부화소 전극 | 200: 상부 표시판 |
| 210: 제2 기관 | 220: 차광 부재 |
| 230: 색 필터 | 270: 공통 전극 |

도면

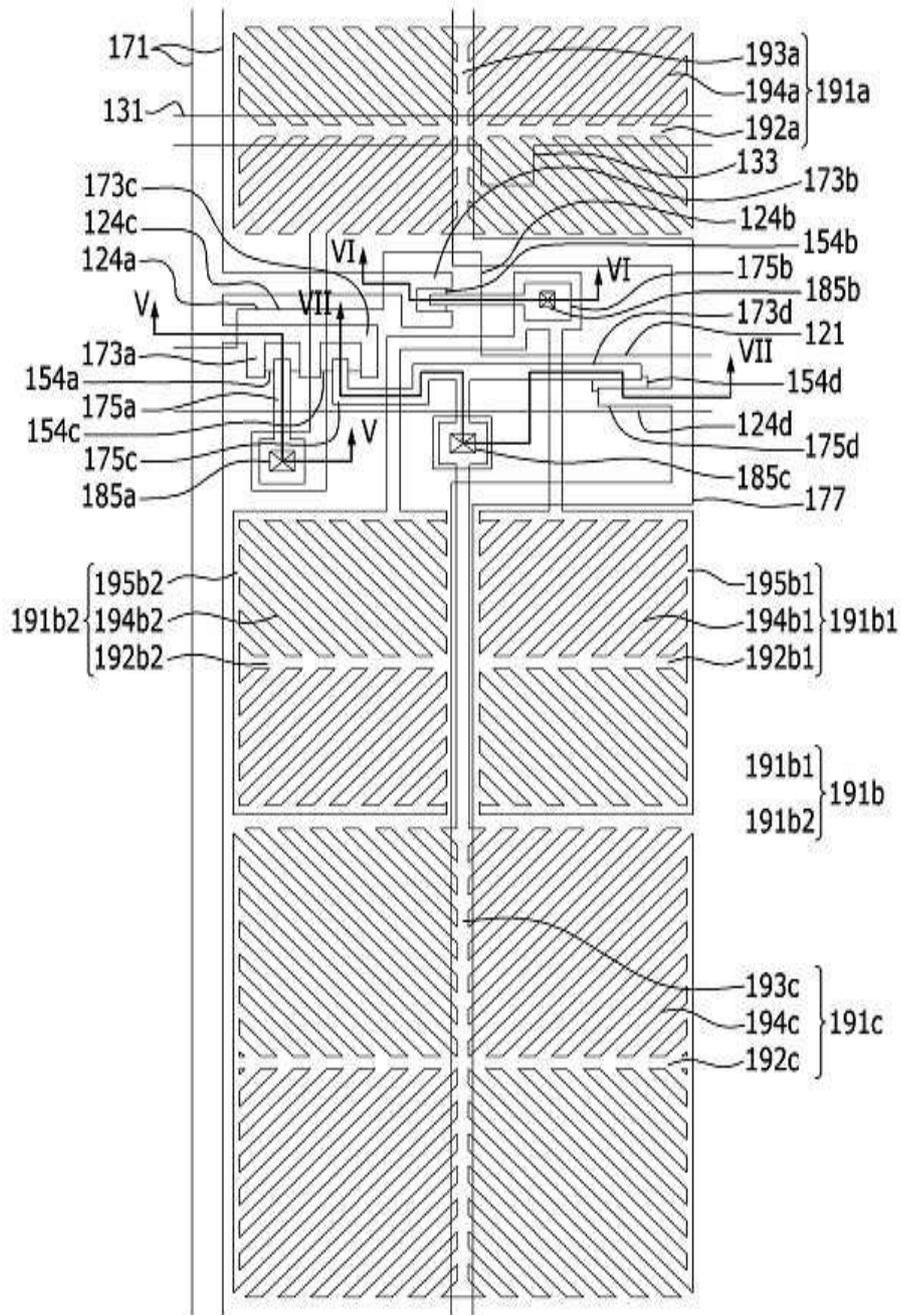
도면1



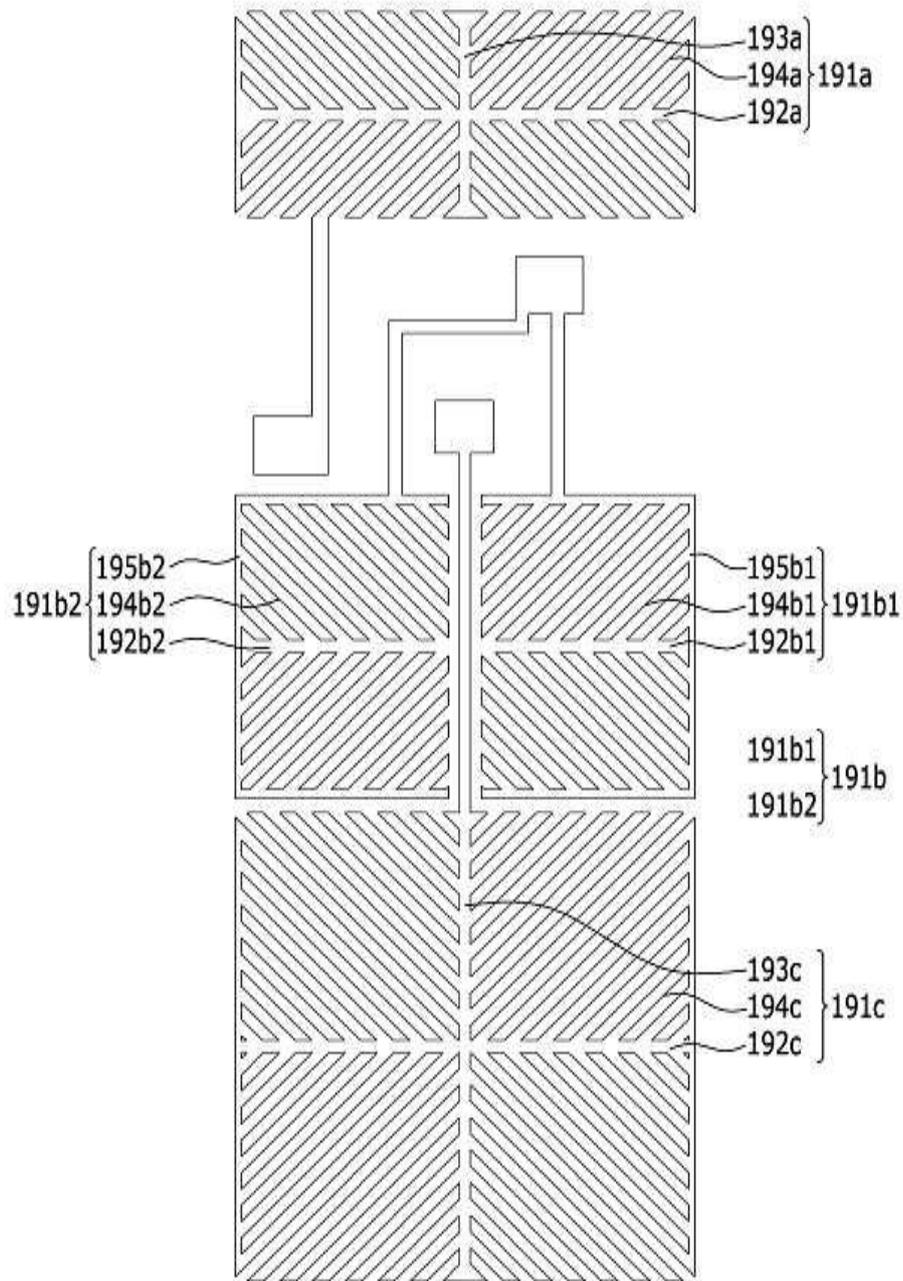
도면2



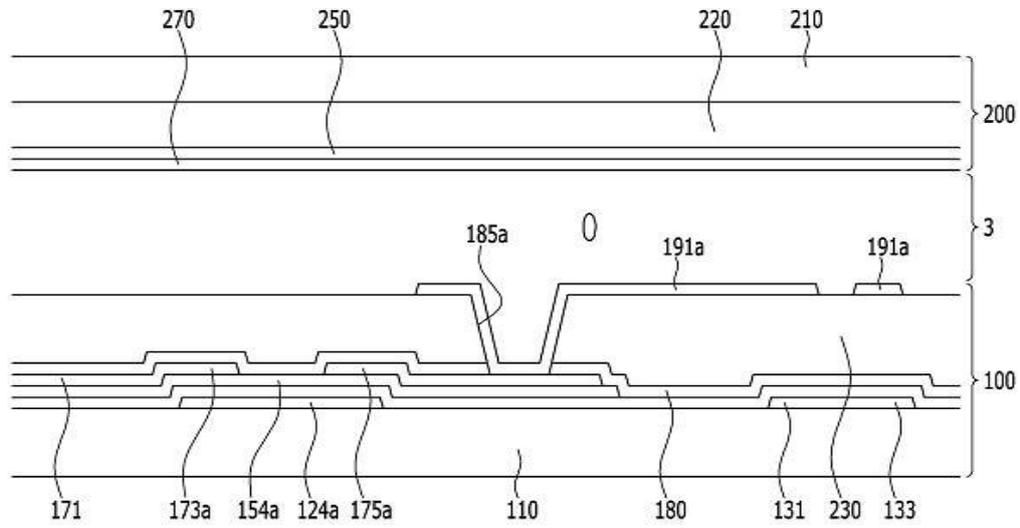
도면3



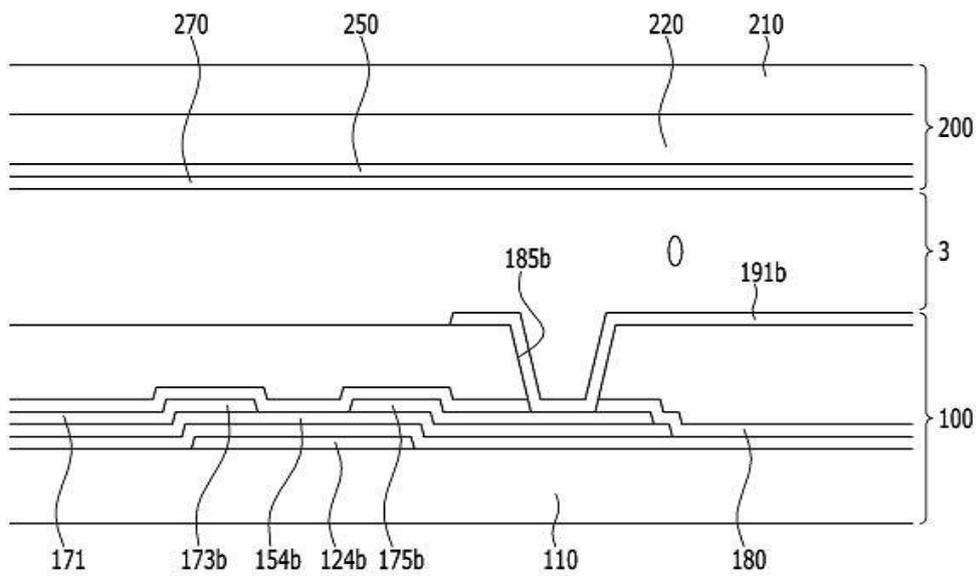
도면4



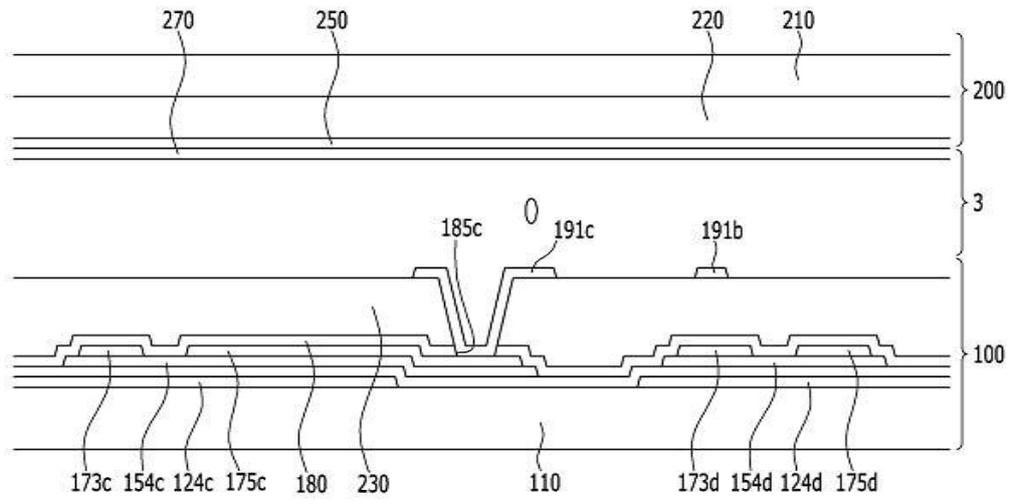
도면5



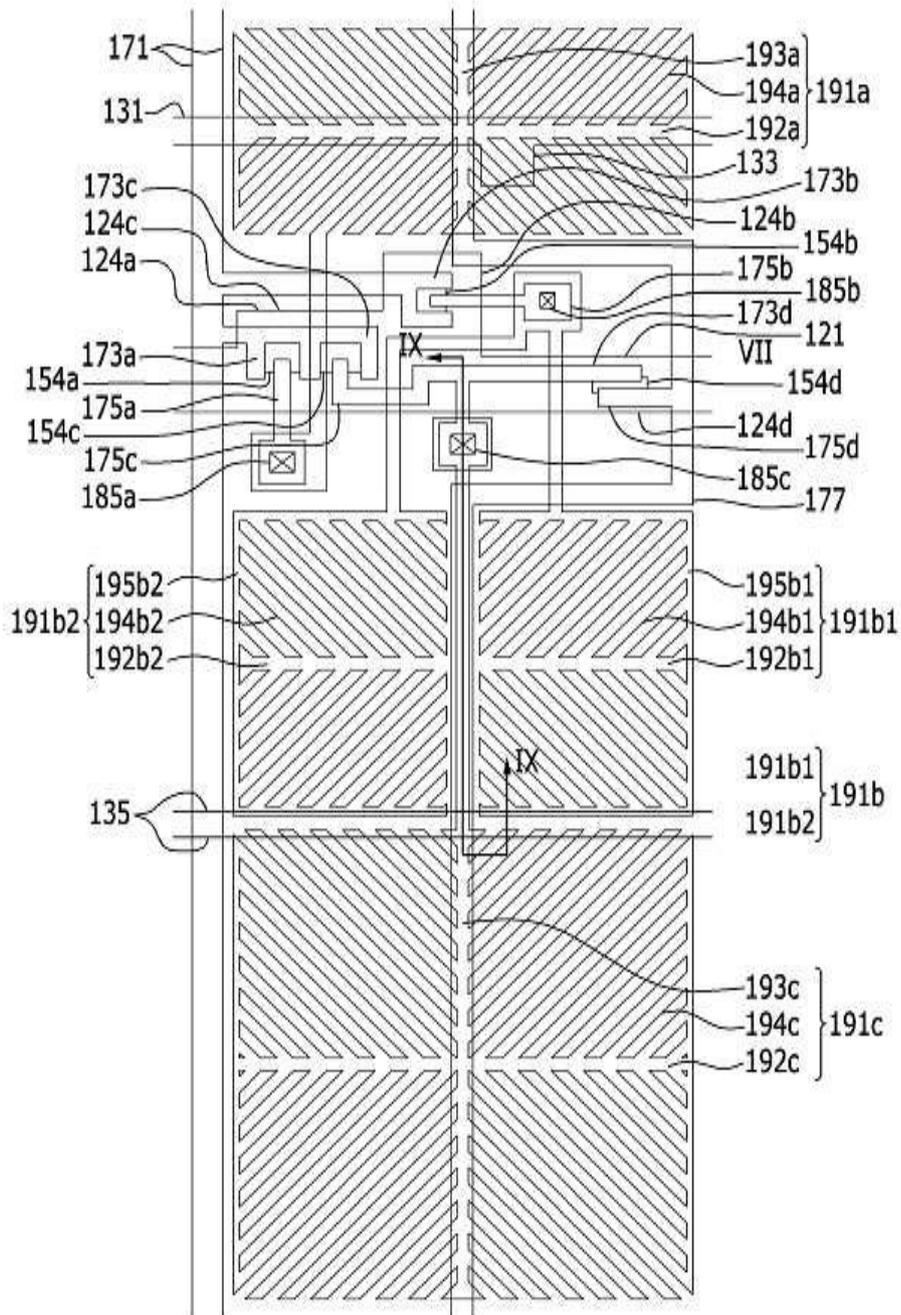
도면6



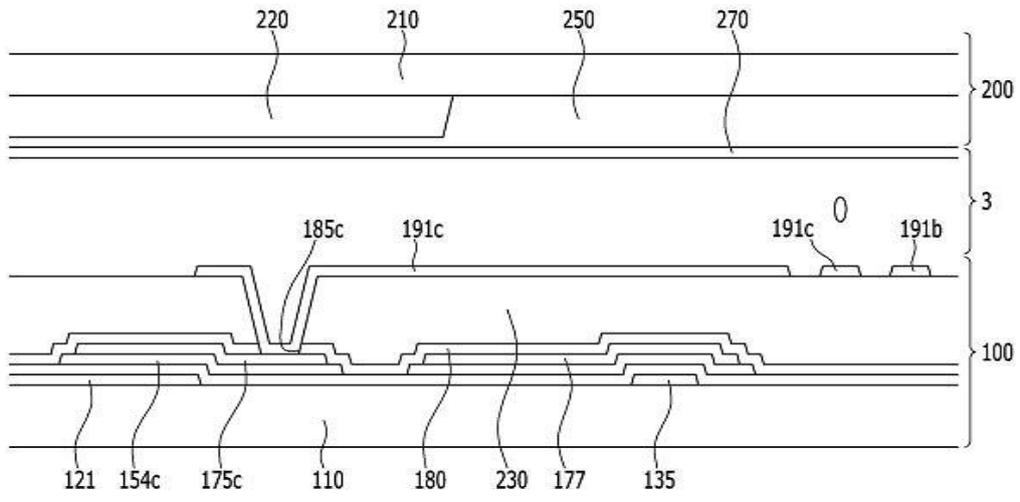
도면7



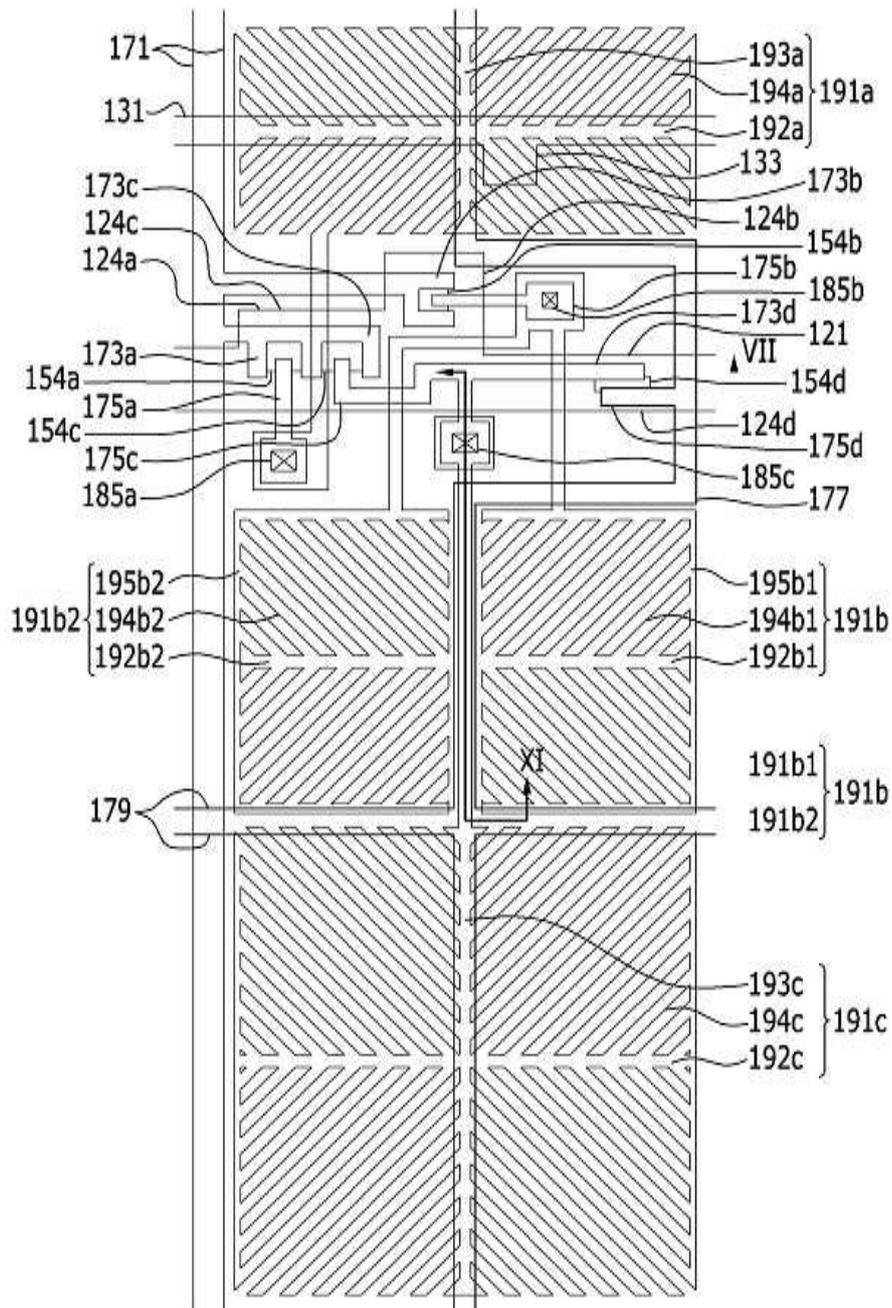
도면8



도면9



도면10



도면11

