



등록특허 10-2273501



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년07월06일
(11) 등록번호 10-2273501
(24) 등록일자 2021년06월30일

- (51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) *G02F 1/1335* (2019.01)
G02F 1/1337 (2006.01)
- (21) 출원번호 10-2014-0195981
(22) 출원일자 2014년12월31일
심사청구일자 2019년11월20일
- (65) 공개번호 10-2016-0081701
(43) 공개일자 2016년07월08일
- (56) 선행기술조사문헌
KR1020060124550 A*
KR1020070025150 A*
KR1020110076369 A*

*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
허승옥
경기도 파주시 가온로 243, 1002동 204호 (와동동, 가람마을10단지 동양엔파트월드메르디앙)
한순구
경기도 파주시 한빛로 70, 516동 1002호 (야당동, 한빛마을5단지 캐슬&칸타빌)
(74) 대리인
이승찬

전체 청구항 수 : 총 12 항

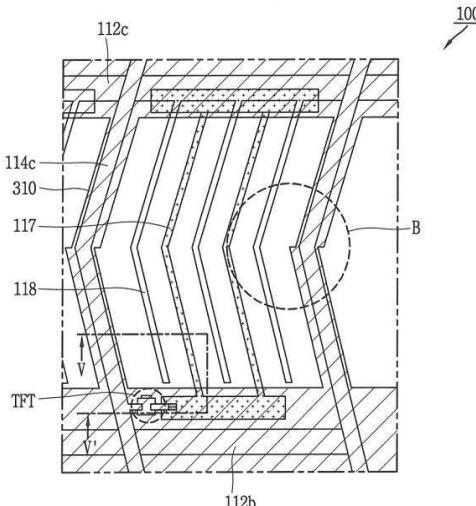
심사관 : 한상일

(54) 발명의 명칭 액정표시장치 및 이의 제조방법

(57) 요약

블랙매트릭스의 모서리 부분에서 발생되는 빛샘을 차단할 수 있는 COT 구조의 액정표시장치 및 이의 제조방법이 제공된다. 액정표시장치는 기판 상에 형성된 데이터라인의 상부에 대응되는 블랙매트릭스가 데이터라인과 비대칭 구조로 배치되어 러빙 방향에 따라 블랙매트릭스의 모서리 부분에서 발생되는 빛샘을 차단한다.

대 표 도 - 도4



명세서

청구범위

청구항 1

기판 상에 위치하고, 일측 방향으로 연장하는 게이트라인;

상기 기판 상에 위치하고, 상기 게이트라인과 동일한 방향으로 연장하는 공통라인;

상기 기판 상에 위치하고, 상기 게이트라인 및 상기 공통라인과 교차하는 데이터라인;

상기 게이트라인, 상기 공통라인 및 상기 데이터라인에 의해 정의된 화소영역 내에 위치하고, 상기 게이트라인 및 상기 데이터라인과 연결되는 박막트랜지스터;

상기 공통라인과 연결되고, 상기 화소영역 내에 나란하게 배치되는 다수의 공통전극;

상기 공통전극들과 번갈아 나란하게 배치되는 제 1 부분들, 상기 제 1 부분들의 일측 단부를 상기 박막트랜지스터와 연결하는 제2 부분 및 상기 제 1 부분들의 타측 단부를 서로 연결하는 제 3 부분을 포함하는 화소전극;

상기 게이트라인, 상기 공통라인 및 상기 데이터라인의 상부에 각각 대응되어 배치되며, 상기 데이터라인의 상부에서는 상기 데이터라인과 비대칭 구조로 배치된 블랙매트릭스; 및

상기 블랙매트릭스의 상부에 배치된 배향막을 포함하되,

상기 화소전극의 상기 제 2 부분 및 상기 제 3 부분은 상기 게이트라인 및 상기 공통라인과 동일한 방향으로 연장하는 형상이고,

상기 블랙매트릭스는 상기 박막트랜지스터, 상기 화소전극의 상기 제 2 부분 및 상기 제 3 부분 상에 위치하는 영역을 포함하는 액정표시장치.

청구항 2

제1항에 있어서,

상기 데이터라인은 상기 화소영역의 중심부를 기준으로 적어도 한 번 격인 구조를 가지며,

상기 데이터라인의 상부의 상기 블랙매트릭스는 상기 배향막의 러빙방향과 반대되는 모서리 부분의 폭이 증가되도록 쉬프트 된 액정표시장치.

청구항 3

제2항에 있어서,

상기 배향막은 상기 기판의 상부에서 하부로 러빙되고,

상기 데이터라인 상부의 상기 블랙매트릭스는,

상기 데이터라인의 상부영역 중심을 기준으로 제1방향으로 쉬프트 된 제1영역; 및

상기 데이터라인의 하부영역 중심을 기준으로 제2방향으로 쉬프트 된 제2영역을 포함하는 액정표시장치.

청구항 4

제2항에 있어서,

상기 배향막은 상기 기판의 하부에서 상부로 러빙되고,

상기 데이터라인의 상부에 대응되어 배치된 상기 블랙매트릭스는,

상기 데이터라인의 상부영역 중심을 기준으로 제2방향으로 쉬프트 된 제1영역; 및

상기 데이터라인의 하부영역 중심을 기준으로 제1방향으로 쉬프트 된 제2영역을 포함하는 액정표시장치.

청구항 5

제2항에 있어서,

상기 블랙매트릭스는 1um 쉬프트 되는 액정표시장치.

청구항 6

제1항에 있어서,

상기 박막트랜지스터 상에 상기 화소영역마다 순차적으로 배치된 컬러필터를 더 포함하는 액정표시장치.

청구항 7

제1항에 있어서,

상기 화소전극의 상기 제 1 부분들 및 상기 다수의 공통전극은 상기 화소영역의 중심부를 기준으로 적어도 한번 꺽인 구조를 갖는 액정표시장치.

청구항 8

기판 상에 일측 방향으로 연장하는 게이트라인 및 공통라인을 형성하고, 상기 게이트라인 및 상기 공통라인에 교차되면서 적어도 한 번 꺾인 구조를 갖도록 데이터라인을 형성하여 화소영역을 정의하는 단계;

상기 화소영역 내에 상기 게이트라인 및 상기 데이터라인과 연결되는 박막트랜지스터를 형성하는 단계;

상기 화소영역 내에 상기 공통라인과 연결되는 다수의 공통전극 및 상기 박막트랜지스터와 연결되는 화소전극을 형성하는 단계;

상기 게이트라인 및 상기 데이터라인 상부에 각각 대응되어 블랙매트릭스를 형성하되, 상기 데이터라인 상부의 블랙매트릭스는 설정된 러빙방향과 반대되는 모서리 부분의 폭이 증가되어 상기 데이터라인과 비대칭 구조를 갖도록 형성하는 단계; 및

상기 블랙매트릭스 상부에 배향막을 형성하여 러빙하는 단계를 포함하되,

상기 화소전극은 상기 공통전극들과 번갈아 나란하게 배치되는 제 1 부분들, 상기 제 1 부분들의 일측 단부를 상기 박막트랜지스터와 연결하는 제2 부분 및 상기 제 1 부분들의 타측 단부를 서로 연결하는 제 3 부분을 포함하고,

상기 화소전극의 상기 제 2 부분 및 상기 제 3 부분은 상기 게이트라인 및 상기 공통라인과 동일한 방향으로 연장하는 형상이며,

상기 블랙매트릭스는 상기 박막트랜지스터, 상기 화소전극의 상기 제 2 부분 및 상기 제 3 부분 상에 위치하는 영역을 포함하는 액정표시장치의 제조방법.

청구항 9

제8항에 있어서,

상기 배향막은 상기 기판의 상부에서 하부로 러빙되고,

상기 블랙매트릭스를 형성하는 단계는,

상기 데이터라인의 상부영역 중심을 기준으로 제1방향으로 쉬프트 된 상기 블랙매트릭스의 제1영역을 형성하고, 상기 데이터라인의 하부영역 중심을 기준으로 제2방향으로 쉬프트 된 상기 블랙매트릭스의 제2영역을 형성하는 단계를 포함하는 액정표시장치의 제조방법.

청구항 10

제8항에 있어서,

상기 배향막은 상기 기판의 하부에서 상부로 러빙되고,

상기 블랙매트릭스를 형성하는 단계는,

상기 데이터라인의 상부영역 중심을 기준으로 제2방향으로 쉬프트 된 상기 블랙매트릭스의 제1영역을 형성하고, 상기 데이터라인의 하부영역 중심을 기준으로 제1방향으로 쉬프트 된 상기 블랙매트릭스의 제2영역을 형성하는 단계를 포함하는 액정표시장치의 제조방법.

청구항 11

제8항에 있어서,

상기 블랙매트릭스를 형성하는 단계는,

상기 러빙방향과 반대되는 상기 블랙매트릭스의 모서리 부분의 폭이 1um 증가되도록 형성하는 단계를 포함하는 액정표시장치의 제조방법.

청구항 12

제8항에 있어서,

상기 박막트랜지스터 상에 상기 화소영역마다 순차적으로 컬러필터를 형성하는 단계를 더 포함하되,

상기 화소전극 및 상기 다수의 공통전극은 상기 컬러필터 상에 형성되고,

상기 화소전극의 상기 제 1 부분들과 상기 다수의 공통전극은 상기 화소영역의 중심부를 기준으로 적어도 한 번 격인 구조를 갖도록 형성되는 액정표시장치의 제조방법.

발명의 설명

기술 분야

[0001]

본 발명은 액정표시장치에 관한 것으로, 특히 횡전계방식의 액정표시장치에서 전극 모서리 부분에서 발생되는 빛샘을 블랙매트릭스를 이용하여 차단할 수 있는 액정표시장치 및 이의 제조방법에 관한 것이다.

배경 기술

[0002]

동화상 표시에 유리하고 콘트라스트비(contrast ratio)가 큰 특징을 보여 TV, 모니터 등에 활발하게 이용되는 액정표시장치(liquid crystal display device: LCD)는 액정의 광학적 이방성(optical anisotropy)과 분극성질(polarization)에 의한 화상구현원리를 나타낸다.

[0003]

이러한 액정표시장치는 나란한 두 기판(substrate) 사이로 액정층을 개재하여 합착시킨 액정패널(liquid crystal panel)을 필수 구성요소로 하며, 액정패널 내의 전기장으로 액정분자의 배열방향을 변화시켜 투과율 차이를 구현한다.

[0004]

액정표시장치는 액정층의 액정분자를 구동하는 방식에 따라 수직구동방식 및 수평구동방식으로 구분된다. 수직구동방식은 액정패널의 두 기판 사이에서 상하 방향으로 수직전계를 발생시키는 구동방식으로, 해상도 및 동영상 구현능력이 우수한 특징이 있다. 수평구동방식은 액정패널에 횡전계를 발생시키는 구동방식으로, 수직구동방식에 비하여 넓은 시야각을 갖는 특징이 있다.

[0005]

도 1은 종래의 수평구동방식의 액정표시장치의 평면을 나타내는 도면이고, 도 2는 도 1을 II~II'의 선으로 절단한 단면도이다.

[0006]

도 1 및 도 2를 참조하면, 종래의 수평구동방식, 즉 횡전계방식의 액정표시장치(10)는 박막트랜지스터(TFT)가 형성되는 어레이기판에 컬러필터(20) 및 블랙매트릭스(30)가 함께 형성된 씨오티(Color filter On TFT; COT) 구조의 액정패널(미도시)을 포함한다.

[0007]

종래의 액정표시장치(10)의 액정패널에는 기판(11) 상에 서로 교차되도록 게이트라인(12) 및 데이터라인(15)이 형성된다. 여기서, 데이터라인(15)은 적어도 한 번 격인 구조를 가진다.

[0008]

게이트라인(12)과 데이터라인(15)의 교차영역에는 박막트랜지스터(TFT)가 형성된다. 박막트랜지스터(TFT) 및 데이터라인(15) 상에는 충간절연막(13)이 형성된다.

[0009]

충간절연막(13) 상에는 R, G, B의 컬러필터(20)가 순차적으로 형성된다. 그리고, 컬러필터(20) 상에는 게이트라인(12)과 평행하도록 배치된 공통라인(25)에서 분기되어 격인 구조를 가지는 다수의 공통전극(24) 및 박막트랜

지스터(TFT)와 연결되어 다수의 공통전극(24) 사이에서 공통전극(24)과 평행하도록 격인 구조를 가지는 다수의 화소전극(17)이 형성된다. 공통라인(25) 상부에는 화소전극(17)에서 연장되어 오버랩 된 커페시터(18)가 형성된다.

- [0010] 다수의 공통전극(24) 및 화소전극(17) 상에는 보호막(14)이 형성되고, 보호막(14) 상에는 박막트랜지스터(TFT), 게이트라인(12) 및 데이터라인(15)을 가리기 위한 블랙매트릭스(30)가 형성된다. 블랙매트릭스(30) 상에는 액정의 초기배향을 위한 배향막(35)이 도포된다. 배향막(35)은 액정패널 외면에 부착된 어느 하나의 편광판(미도시)의 투과축과 동일한 방향으로 러빙된다.
- [0011] 상술한 종래의 액정표시장치(10)는 액정패널에 데이터라인(15)의 격인 구조를 따라 공통전극(24) 및 화소전극(17)이 지그재그 형태로 배치되며, 이로 인해 액정층의 액정분자는 2 방향으로 배열되어 시야각이 향상된다.
- [0012] 도 3a 및 도 3b는 도 1의 액정표시장치에서 전압 무인가시 및 전압 인가시를 나타내는 도면이다.
- [0013] 도 3a에 도시된 바와 같이, 배향막(35)의 러빙방향에 따라 초기 배향된 액정분자(50)에 의해 액정표시장치(10)는 블랙(Black) 상태를 표시한다. 이때, 초기 배향된 액정분자(50)에 충분한 전계, 즉 수평전계가 인가되면, 도 3b에 도시된 바와 같이, 액정분자(50)의 장축이 전계에 나란하게 배열된다. 이에 따라, 액정표시장치(10)는 화이트(White) 상태를 표시한다.
- [0014] 그리고, 공통전극(24)과 화소전극(17)이 데이터라인(15)을 따라 격인 구조이므로, 액정분자(50)는 화소영역에서 2 방향으로 배향되어 시야각이 향상된다.
- [0015] 그러나, 종래의 액정표시장치(10)에서는 블랙매트릭스(30)의 단차로 인하여 배향막(35)의 러빙방향과 반대되는 블랙매트릭스(30)의 모서리 부분(A)에서 배향막(35)의 러빙이 제대로 수행되지 않게 된다.
- [0016] 이러한 배향막(35)의 러빙불량은 블랙매트릭스(30)의 모서리 부분을 통해 빛이 누설되는 빛샘을 발생시킨다. 이러한 빛샘에 의해 종래의 액정표시장치(10)에서는 디스크리네이션 라인(Discrinatation Line)이 발생되며, 이로 인해, 액정표시장치(10)의 화질이 저하된다.

발명의 내용

해결하려는 과제

- [0017] 본 발명은 블랙매트릭스의 모서리 부분에서 발생되는 빛샘을 차단할 수 있는 COT 구조의 액정표시장치 및 이의 제조방법을 제공하고자 하는 데 있다.

과제의 해결 수단

- [0018] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 액정표시장치는, 게이트라인, 데이터라인, 블랙매트릭스 및 배향막을 포함한다.
- [0019] 게이트라인과 데이터라인은 기판 상에서 서로 교차되어 화소영역을 정의하고, 블랙매트릭스는 게이트라인 및 데이터라인의 상부에 각각 대응되어 배치되며, 배향막은 블랙매트릭스의 상부에 배치된다.
- [0020] 그리고, 블랙매트릭스 중 데이터라인의 상부에 배치된 블랙매트릭스는 데이터라인과 비대칭 구조로 배치된다.
- [0021] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 액정표시장치의 제조방법은, 게이트라인 및 데이터라인의 상부에 각각 대응되도록 블랙매트릭스를 형성하되, 데이터라인의 상부에 형성된 데이터라인은 배향막의 설정된 러빙방향과 반대되는 모서리 부분의 폭이 증가되어 데이터라인과 비대칭 구조를 갖도록 하는 것을 포함한다.

발명의 효과

- [0022] 본 발명에 따른 액정표시장치는, 격인 구조의 데이터라인과 대응되도록 격인 구조의 블랙매트릭스를 형성하되, 블랙매트릭스를 데이터라인의 중심에서 비대칭 구조를 갖도록 배향막의 러빙방향과 반대되는 방향의 모서리 부분을 더 넓게 형성함으로써, 블랙매트릭스의 단차로 인해 러빙방향과 반대되는 모서리 부분에서 발생되는 빛샘을 차단할 수 있다.
- [0023] 이에 따라, 본 발명의 액정표시장치는 빛샘에 의해 디스크리네이션 라인이 발생되는 것을 방지하여 화질저하를 개선할 수 있다.

도면의 간단한 설명

[0024]

도 1은 종래의 수평구동방식의 액정표시장치의 평면을 나타내는 도면이다.

도 2는 도 1을 II~II'의 선으로 절단한 단면도이다.

도 3a 및 도 3b는 도 1의 액정표시장치에서 전압 무인가시 및 전압 인가시를 나타내는 도면이다.

도 4는 본 발명의 일 실시예에 따른 COT 구조의 횡전계형 액정표시장치의 하나의 화소영역에 대한 평면도이다.

도 5는 도 4를 V~V'의 선으로 절단한 단면도이다.

도 6은 도 4의 B 부분을 확대하여 나타낸 도면이다.

도 7은 도 6을 VII~VII'의 선으로 절단한 단면도이다.

도 8은 도 6의 다른 실시예를 나타내는 도면이다.

도 9는 도 8을 IX~IX'의 선으로 절단한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0025]

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0026]

이하, 첨부한 도면을 참조하여 본 발명에 따른 액정표시장치를 상세히 설명하기로 한다.

[0027]

도 4는 본 발명의 일 실시예에 따른 COT 구조의 횡전계형 액정표시장치의 하나의 화소영역에 대한 평면도이고, 도 5는 도 4를 V~V'의 선으로 절단한 단면도이다.

[0028]

도 4 및 도 5를 참조하면, 본 실시예의 액정표시장치(100)는 액정층(120)을 사이에 두고 서로 합착된 상부기판(130) 및 하부기판(110)을 포함할 수 있다. 액정표시장치(100)는 COT 구조로 형성되기 때문에 하부기판(110)에는 박막트랜지스터(TFT), 컬러필터(200) 및 블랙매트릭스(310) 등과 같은 구성요소들이 형성될 수 있으며, 상부기판(130)은 투명한 유리 등과 같은 절연기판(131)으로만 구성될 수 있다.

[0029]

하부기판(110)에는 다수의 게이트라인(112b)과 다수의 데이터라인(114c)이 서로 교차되어 화소영역을 정의할 수 있다. 여기서, 데이터라인(114c)은 화소영역의 중심부를 기준으로 대략 45도로 적어도 한 번 깍인 구조를 갖도록 형성될 수 있다. 또한, 게이트라인(112b)과 나란한 방향으로 공통라인(112c)이 형성될 수 있다.

[0030]

화소영역에는 박막트랜지스터(TFT)가 형성될 수 있다. 예컨대, 절연기판(111) 상에 게이트라인(112b) 및 게이트라인(112b)으로부터 분기된 게이트전극(112a)이 형성될 수 있다. 그리고, 게이트라인(112b) 및 게이트전극(112a)의 전면에 게이트절연막(115)이 형성될 수 있다. 게이트절연막(115) 상에는 게이트전극(112a)과 대응되도록 반도체층(113)이 형성될 수 있다. 반도체층(113)은 순수 비정질 실리콘의 액티브층(미도시)과 불순물을 포함하는 오믹콘택층(미도시)으로 구성될 수 있다. 반도체층(113) 상에는 데이터라인(114c)으로부터 분기된 소스전극(114a) 및 드레인전극(114b)이 형성될 수 있다. 이와 같이, 화소영역에 게이트전극(112a), 반도체층(113), 소스전극(114a) 및 드레인전극(114b)을 포함하는 박막트랜지스터(TFT)가 형성될 수 있다.

[0031]

화소영역에는 R, G, B의 컬러필터(200)가 순차적으로 형성될 수 있다. 예컨대, 게이트라인(112b), 데이터라인(114c) 및 박막트랜지스터(TFT) 상에는 충간절연막(116)이 형성될 수 있다.

[0032]

그리고, 충간절연막(116) 상에는 R, G, B 컬러필터(200)가 순차적으로 형성될 수 있다. 여기서, 충간절연막(116)과 R, G, B 컬러필터(200)에는 박막트랜지스터(TFT)의 드레인전극(114b)을 노출시키는 콘택홀(미도시)이 각각 형성될 수 있다.

[0033]

화소영역에는 다수의 화소전극(117) 및 다수의 공통전극(118)이 형성될 수 있다. 다수의 화소전극(117)과 다수의 공통전극(118)은 데이터라인(114c)과 나란하도록 적어도 한 번 깍인 구조로 형성될 수 있다. 다수의 화소전

극(117)과 다수의 공통전극(118)은 화소영역 내에서 서로 번갈아 나란하게 형성될 수 있다.

[0034] 이와 같이, 다수의 화소전극(117) 및 다수의 공통전극(118)이 화소영역의 중심부를 기준으로 격인 구조를 가지므로, 본 실시예의 액정표시장치(100)는 화소영역 내에 다중 도메인을 구성하여 시야각 특성이 향상될 수 있다.

[0035] 다수의 화소전극(117)은 층간절연막(116) 및 컬러필터(200)에 각각 형성된 콘택홀을 통해 박막트랜지스터(TFT)의 드레인전극(114b)과 연결될 수 있다. 다수의 공통전극(118)은 공통라인(112c)에서 화소영역으로 분기되어 형성될 수 있다.

[0036] 다수의 화소전극(117)과 다수의 공통전극(118) 상에는 화소영역의 데이터라인(112b), 데이터라인(114c) 및 박막트랜지스터(TFT)를 가리기 위한 블랙매트릭스(310)가 형성될 수 있다. 블랙매트릭스(310)는 다수의 화소전극(117)과 다수의 공통전극(118)을 덮는 패시베이션막(119) 상에 형성될 수 있다. 블랙매트릭스(310)는 13~20 μm 의 폭을 갖도록 형성될 수 있으나, 제한되지는 않는다.

[0037] 여기서, 박막트랜지스터(TFT)에 대응되도록 형성된 블랙매트릭스(310) 상에는 하부기판(110)과 상부기판(130) 사이의 캡(gap) 유지를 위한 컬럼 스페이서(320)가 형성될 수 있다. 컬럼 스페이서(320)는 블랙매트릭스(310)와 동시에 형성될 수 있다.

[0038] 블랙매트릭스(310) 상에는 액정층(120)의 액정분자를 초기 배향하기 위한 배향막(350)이 형성될 수 있다. 배향막(350)은 미리 설정된 러빙방향, 예컨대 상부기판(130) 또는 하부기판(110)의 외면에 각각 부착되는 편광판(미도시) 중 하나의 편광축과 동일한 방향으로 러빙될 수 있다. 이러한 배향막(350)의 러빙에 따라 액정층(120)의 액정분자는 격인 구조의 화소전극(117) 및 공통전극(118)에 의해 화소영역 내에서 2 방향으로 초기 배향될 수 있다.

[0039] 한편, 데이터라인(114c)과 대응되는 블랙매트릭스(310)는 데이터라인(114c)의 중심부와 비대칭 구조를 갖도록 형성될 수 있다. 다시 말해, 블랙매트릭스(310)는 배향막(350)의 러빙 방향과 반대되는 모서리 부분의 폭이 증가된 비대칭 구조를 갖도록 형성될 수 있다. 이때, 블랙매트릭스(310)는 데이터라인(114c)의 상부영역과 하부영역에서 비대칭 구조의 방향이 다르도록 형성될 수 있다.

[0040] 이와 같이, 본 실시예의 액정표시장치(100)에서는 데이터라인(114c)과 대응되는 블랙매트릭스(310)를 비대칭으로 형성함으로써, 배향막(350)의 러빙방향과 반대되는 블랙매트릭스(310)의 모서리 부분에서 빛샘을 발생되는 것을 차단할 수 있다.

[0041] 도 6은 도 4의 B 부분을 확대하여 나타낸 도면이고, 도 7은 도 6을 VII~VII'의 선으로 절단한 단면도이다.

[0042] 도 6 및 도 7을 참조하면, 데이터라인(114c) 상에는 데이터라인(114c)을 가리기 위한 블랙매트릭스(310)가 형성될 수 있다. 블랙매트릭스(310)는 데이터라인(114c)과 동일한 격인 구조를 가지며, 제1영역(311) 및 제2영역(312)을 포함할 수 있다.

[0043] 또한, 데이터라인(114c)과 인접되어 다수의 화소전극(117) 및 다수의 공통전극(118)이 화소영역에 형성될 수 있다. 또한, 블랙매트릭스(310) 상에는 배향막(350)이 형성되고, 배향막(350)은 하부기판(110)의 상부에서 하부로 러빙될 수 있다.

[0044] 블랙매트릭스(310)의 제1영역(311)은 데이터라인(114c)의 상부영역을 가리기 위한 영역일 수 있다. 제1영역(311)은 데이터라인(114c)의 중심에서 제1방향, 예컨대 데이터라인(114c)을 중심으로 우측 방향으로 쉬프트되어 형성됨으로써, 데이터라인(114c)의 상부영역과 비대칭 구조를 형성할 수 있다. 블랙매트릭스(310)의 제1영역(311)은 데이터라인(114c)의 상부영역 중심과 대응되는 지점에서 제1방향으로 1 μm 쉬프트될 수 있다.

[0045] 다시 말해, 블랙매트릭스(310)의 제1영역(311)은 데이터라인(114c)의 상부영역을 가리도록 형성되되, 데이터라인(114c)의 상부영역 중심을 기준으로 우측방향으로 치우쳐 형성될 수 있다. 이에 따라, 제1영역(311)의 제1폭(d1), 즉 데이터라인(114c)의 상부영역 중심과 대응되는 지점에서 우측 끝단까지의 길이는 제2폭(d2), 즉 데이터라인(114c)의 상부영역 중심과 대응되는 지점에서 좌측 끝단까지의 길이보다 길 수 있다. 여기서, 제1폭(d1)은 제2폭(d2)보다 대략 1 μm 더 길수 있다.

[0046] 블랙매트릭스(310)의 제2영역(312)은 데이터라인(114c)의 하부영역을 가리기 위한 영역일 수 있다. 제2영역(312)은 데이터라인(114c)의 중심에서 제2방향, 예컨대 데이터라인(114c)을 중심으로 좌측 방향으로 쉬프트되어 형성됨으로써, 데이터라인(114c)의 하부영역과 비대칭 구조를 형성할 수 있다. 블랙매트릭스(310)의 제2영역

(312)은 데이터라인(114c)의 하부영역 중심과 대응되는 지점에서 제2방향으로 1um 쉬프트될 수 있다.

[0047] 다시 말해, 블랙매트릭스(310)의 제2영역(312)은 데이터라인(114c)의 하부영역을 가리도록 형성되되, 데이터라인(114c)의 하부영역 중심을 기준으로 좌측방향으로 쉬프트될 수 있다. 이에 따라, 제1영역(311)의 제1폭(d1), 즉 데이터라인(114c)의 하부영역 중심과 대응되는 지점에서 우측 끝단까지의 길이는 제2폭(d2), 즉 데이터라인(114c)의 하부영역 중심과 대응되는 지점에서 좌측 끝단까지의 길이보다 짧을 수 있다. 여기서, 제1폭(d1)은 제2폭(d2)보다 대략 1um 더 짧을 수 있다.

[0048] 상술한 바와 같이, 본 실시예의 액정표시장치(100)에서는 격인 구조의 데이터라인(114c)과 대응되도록 격인 구조의 블랙매트릭스(310)를 형성하되, 블랙매트릭스(310)를 데이터라인(114c)의 중심에서 비대칭 구조를 갖도록 형성할 수 있다. 이때, 블랙매트릭스(310)는 러빙방향과 반대되는 방향의 모서리 부분을 더 넓게 형성함으로써, 블랙매트릭스(310)의 단차로 인해 러빙방향과 반대되는 모서리 부분에서 발생되는 빛샘을 차단할 수 있다.

[0049] 도 8은 도 6의 다른 실시예를 나타내는 도면이고, 도 9는 도 8을 IX~IX'의 선으로 절단한 단면도이다.

[0050] 본 실시예는 앞서 도 6 및 도 7을 참조하여 설명된 것과 배향막(350)의 러빙 방향이 반대가 되어 블랙매트릭스(310')의 비대칭 구조가 다른 것을 제외하고 동일한 구성을 갖는다. 이에 따라, 동일 구성요소에 대한 상세한 설명은 생략한다.

[0051] 도 8 및 도 9를 참조하면, 데이터라인(114c) 상에는 데이터라인(114c)을 가리기 위한 블랙매트릭스(310')가 격인 구조로 형성될 수 있다. 블랙매트릭스(310')는 제1영역(313) 및 제2영역(314)을 포함할 수 있다.

[0052] 또한, 데이터라인(114c)과 인접되어 다수의 화소전극(117) 및 다수의 공통전극(118)이 화소영역에 형성될 수 있다. 또한, 블랙매트릭스(310') 상에는 배향막(350)이 형성되고, 배향막(350)은 하부기판(110)의 하부에서 상부로 러빙될 수 있다.

[0053] 블랙매트릭스(310')의 제1영역(313)은 데이터라인(114c)의 상부영역을 가리기 위한 영역일 수 있다. 제1영역(313)은 데이터라인(114c)의 중심에서 제2방향, 예컨대 데이터라인(114c)을 중심으로 좌측 방향으로 쉬프트되어 형성됨으로써, 데이터라인(114c)의 상부영역과 비대칭 구조를 형성할 수 있다. 블랙매트릭스(310')의 제1영역(313)은 데이터라인(114c)의 상부영역 중심과 대응되는 지점에서 제2방향으로 1um 쉬프트될 수 있다.

[0054] 다시 말해, 블랙매트릭스(310')의 제1영역(313)은 데이터라인(114c)의 상부영역을 가리도록 형성되되, 데이터라인(114c)의 상부영역 중심을 기준으로 좌측방향으로 쉬프트될 수 있다. 이에 따라, 제1영역(313)의 제1폭(d1), 즉 데이터라인(114c)의 상부영역 중심과 대응되는 지점에서 우측 끝단까지의 길이는 제2폭(d2), 즉 데이터라인(114c)의 상부영역 중심과 대응되는 지점에서 좌측 끝단까지의 길이보다 짧을 수 있다. 여기서, 제1폭(d1)은 제2폭(d2)보다 대략 1um 더 짧을 수 있다.

[0055] 블랙매트릭스(310')의 제2영역(314)은 데이터라인(114c)의 하부영역을 가리기 위한 영역일 수 있다. 제2영역(314)은 데이터라인(114c)의 중심에서 제1방향, 예컨대 데이터라인(114c)을 중심으로 우측 방향으로 쉬프트되어 형성됨으로써, 데이터라인(114c)의 하부영역과 비대칭 구조를 형성할 수 있다. 블랙매트릭스(310')의 제2영역(314)은 데이터라인(114c)의 하부영역 중심과 대응되는 지점에서 제1방향으로 1um 쉬프트될 수 있다.

[0056] 다시 말해, 블랙매트릭스(310')의 제2영역(314)은 데이터라인(114c)의 하부영역을 가리도록 형성되되, 데이터라인(114c)의 하부영역 중심을 기준으로 우측방향으로 치우쳐 형성될 수 있다. 이에 따라, 제2영역(314)의 제1폭(d1), 즉 데이터라인(114c)의 하부영역 중심과 대응되는 지점에서 우측 끝단까지의 길이는 제2폭(d2), 즉 데이터라인(114c)의 하부영역 중심과 대응되는 지점에서 좌측 끝단까지의 길이보다 길 수 있다. 여기서, 제1폭(d1)은 제2폭(d2)보다 대략 1um 더 길수 있다.

[0057] 상술한 바와 같이, 본 실시예의 액정표시장치(100)에서는 격인 구조의 데이터라인(114c)과 대응되도록 격인 구조의 블랙매트릭스(310')를 형성하되, 블랙매트릭스(310')를 데이터라인(114c)의 중심에서 비대칭 구조를 갖도록 형성할 수 있다. 이때, 블랙매트릭스(310')는 러빙방향과 반대되는 방향의 모서리 부분을 더 넓게 형성함으로써, 블랙매트릭스(310')의 단차로 인해 러빙방향과 반대되는 모서리 부분에서 발생되는 빛샘을 차단할 수 있다.

[0058] 한편, 본 실시예의 액정표시장치(100)에서는 블랙매트릭스(310)가 다수의 화소전극(117) 및 다수의 공통전극(118) 상에서 게이트라인(112b), 박막트랜지스터(TFT) 및 데이터라인(114c)을 가리도록 형성된 구조를 설명하였

다. 그러나, 본 발명은 이에 제한되지는 않는다.

[0059] 예컨대, 블랙매트릭스(310)는 컬러필터(200)가 형성된 영역에서 컬러필터(200)와 함께 형성되어 게이트라인(112b), 박막트랜지스터(TFT) 및 데이터라인(114c)을 가릴 수 있다. 이때에도, 데이터라인(114c)을 가리는 블랙매트릭스(310)는 데이터라인(114c)의 중심부와 비대칭 구조를 갖도록 형성함으로써, 다수의 화소전극(117) 및 다수의 공통전극(118) 상에 형성된 배향막(350)의 러빙에 따라 데이터라인(114c)과 인접되는 화소전극(117) 또는 공통전극(118)의 모서리 부분에서 발생되는 빛샘을 차단할 수도 있다.

[0060] 또한, 본 실시예의 액정표시장치(100)는 COT 구조로 형성된 것을 설명하였으나, 본 발명은 이에 제한되지는 않는다. 예컨대, 액정표시장치(100)의 상부기판(130)에 컬러필터(200) 및 블랙매트릭스(310)가 형성될 수도 있으며, 이때 하부기판(110)에 형성된 데이터라인(114c)을 가리는 블랙매트릭스(310)는 데이터라인(114c)의 중심부와 비대칭 구조를 갖도록 형성하여 데이터라인(114c)과 인접되는 화소전극(117) 또는 공통전극(118)의 모서리 부분에서 발생되는 빛샘을 차단할 수도 있다.

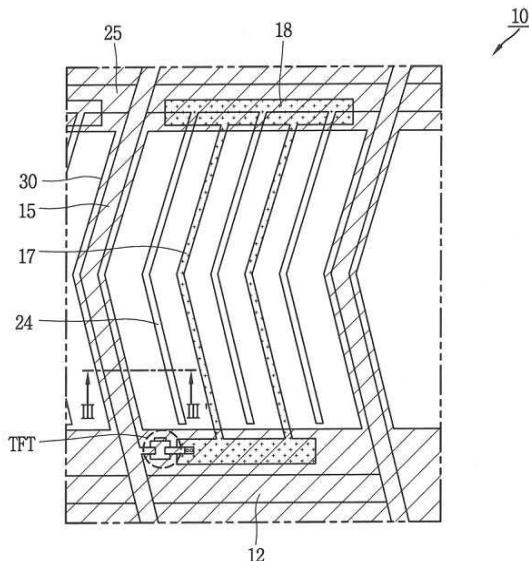
[0061] 전술한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여야 한다.

부호의 설명

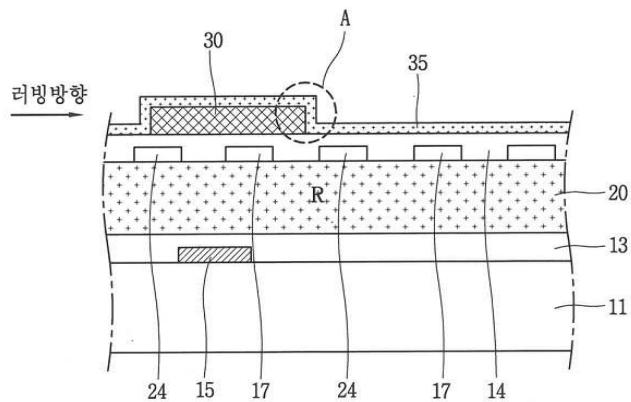
100: 액정표시장치	110: 하부기판
114c: 데이터라인	117: 화소전극
118: 공통전극	200: 컬러필터
310, 310': 블랙매트릭스	350: 배향막

도면

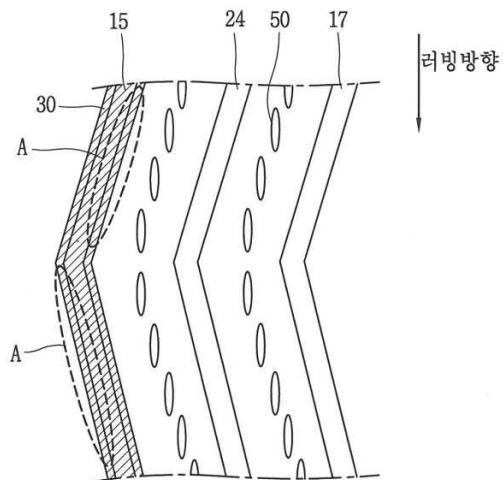
도면1



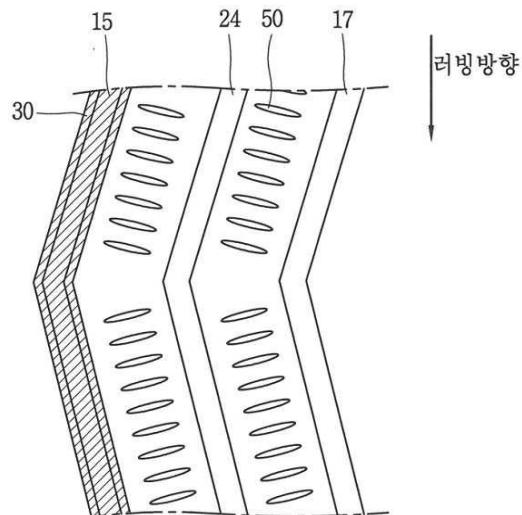
도면2



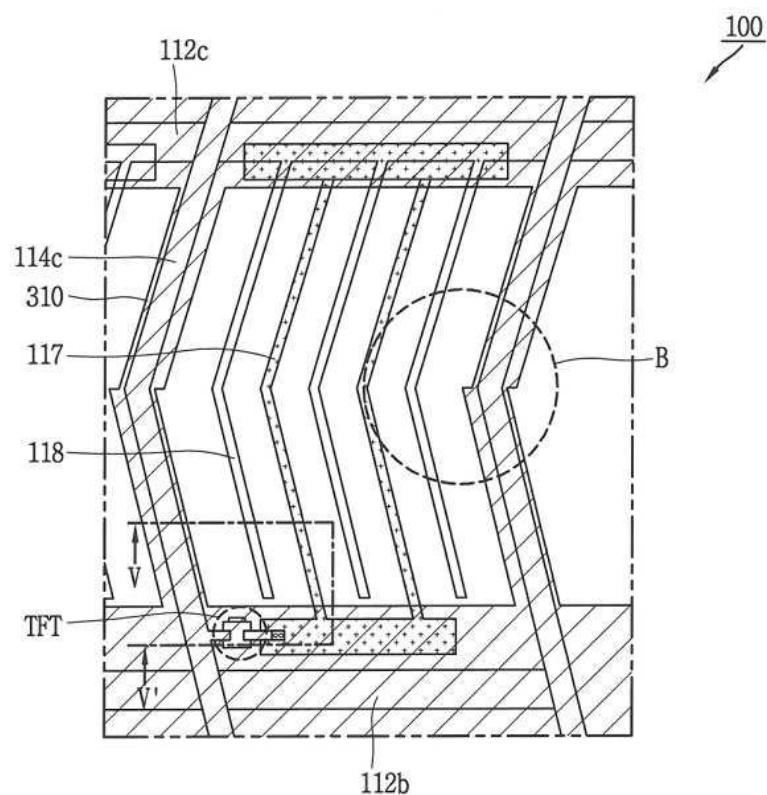
도면3a



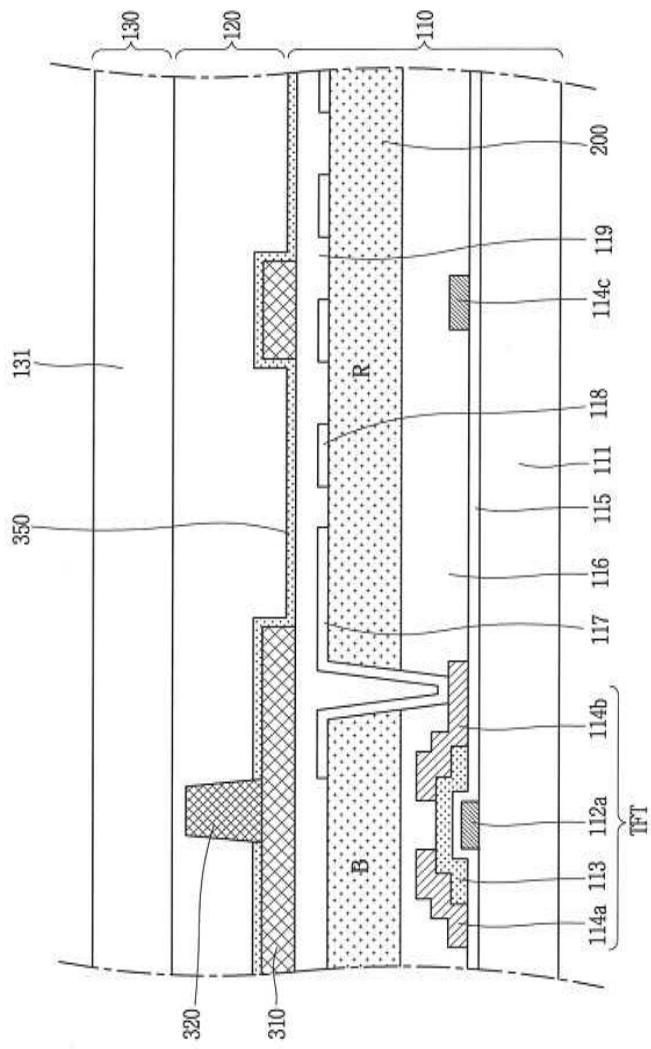
도면3b



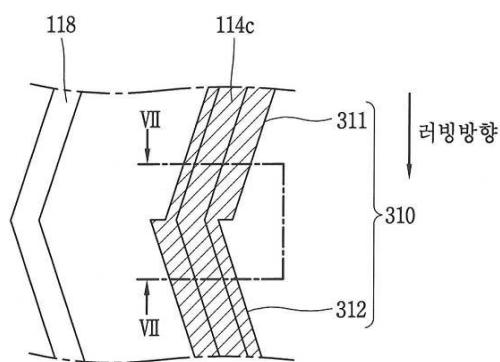
도면4



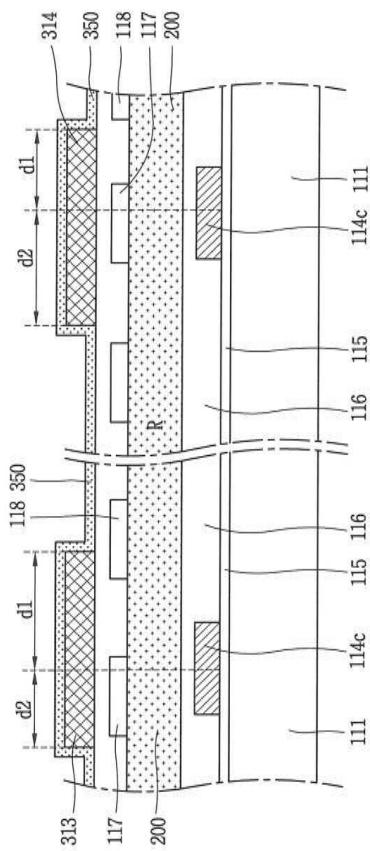
도면5



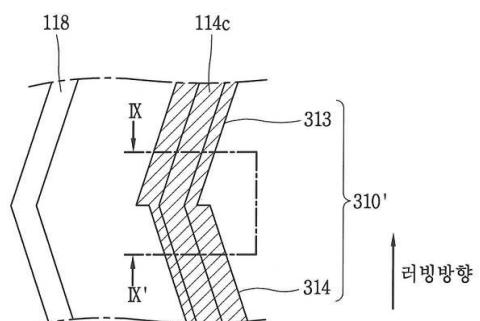
도면6



도면7



도면8



도면9

