



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0123463
(43) 공개일자 2021년10월14일

(51) 국제특허분류(Int. Cl.)
G02F 1/1362 (2006.01)

(52) CPC특허분류
G02F 1/136227 (2013.01)
G02F 1/13629 (2021.01)

(21) 출원번호 10-2020-0040561

(22) 출원일자 2020년04월02일
 심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자
이원준
경상남도 창원시 마산합포구 오동동14길 67, 101
동 1601호 (오동동, 중앙마린파라아파트)

장은제
경기도 화성시 동탄대로시범길 53, 1454동 1901호
(청계동, 시범대원칸타빌아파트)

(74) 대리인
팬코리아특허법인

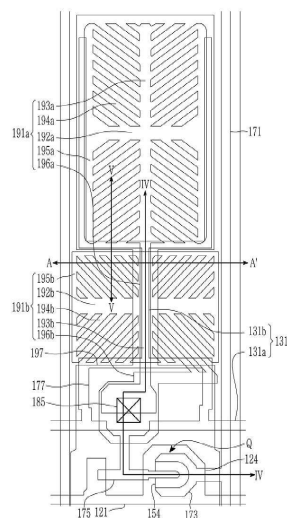
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 개시는 액정 표시 장치에 관한 것으로, 일 실시예에 의한 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터에 연결되어 있는 제1 부화소 전극, 상기 제1 기판 위에 위치하는 제1 공통 전극, 상기 제1 부화소 전극 및 상기 제1 공통 전극 위에 위치하는 절연층, 및 상기 절연층 위에 위치하고, 상기 박막 트랜지스터에 연결되어 있는 제2 부화소 전극을 포함한다.

대표도 - 도3



명세서

청구범위

청구항 1

제1 기관,
상기 제1 기관 위에 위치하는 박막 트랜지스터,
상기 박막 트랜지스터에 연결되어 있는 제1 부화소 전극,
상기 제1 기관 위에 위치하는 제1 공통 전극,
상기 제1 부화소 전극 및 상기 제1 공통 전극 위에 위치하는 절연층, 및
상기 절연층 위에 위치하고, 상기 박막 트랜지스터에 연결되어 있는 제2 부화소 전극을 포함하는 액정 표시 장치.

청구항 2

제1항에서,
상기 제2 부화소 전극은 상기 제1 공통 전극과 중첩하는 액정 표시 장치.

청구항 3

제2항에서,
상기 제1 공통 전극과 상기 제2 부화소 전극 사이에 상기 절연층이 위치하는 액정 표시 장치.

청구항 4

제1항에서,
상기 제1 부화소 전극은 상기 제2 부화소 전극을 통해 상기 박막 트랜지스터와 연결되어 있는 액정 표시 장치.

청구항 5

제4항에서,
상기 제1 부화소 전극은 상기 박막 트랜지스터와 직접적으로 연결되지 않는 액정 표시 장치.

청구항 6

제1항에서,
상기 제1 기관과 상기 제1 부화소 전극 사이의 거리는 상기 제1 기관과 상기 제2 부화소 전극 사이의 거리보다 가까운 액정 표시 장치.

청구항 7

제1항에서,
상기 절연층은 유기 절연 물질로 이루어지는 액정 표시 장치.

청구항 8

제1항에서,
상기 제1 부화소 전극, 상기 제1 공통 전극 및 상기 제2 부화소 전극은 투명한 금속 산화물로 이루어지는 액정 표시 장치.

청구항 9

제1항에서,

상기 제1 공통 전극은 상기 제1 부화소 전극과 동일한 층에 위치하는 액정 표시 장치.

청구항 10

제9항에서,

상기 제1 공통 전극은 상기 제1 부화소 전극과 동일한 물질로 이루어지고, 동일한 공정에서 형성되는 액정 표시 장치.

청구항 11

제9항에서,

상기 제2 부화소 전극은 상기 제1 부화소 전극 및 상기 제1 공통 전극과 상이한 층에 위치하는 액정 표시 장치.

청구항 12

제1항에서,

상기 제1 기판과 마주보는 제2 기판,

상기 제2 기판 위에 위치하는 제2 공통 전극, 및

상기 제1 기판과 상기 제2 기판 사이에 위치하는 액정층을 더 포함하는 액정 표시 장치.

청구항 13

제12항에서,

상기 제1 공통 전극 및 상기 제2 공통 전극에는 동일한 공통 전압이 인가되는 액정 표시 장치.

청구항 14

제12항에서,

상기 제1 부화소 전극과 상기 제2 공통 전극 사이의 거리는 상기 제2 부화소 전극과 상기 제2 공통 전극 사이의 거리보다 먼 액정 표시 장치.

청구항 15

제1 기판,

상기 제1 기판 위에 위치하는 제1 부화소 전극 및 제1 공통 전극,

상기 제1 부화소 전극 및 상기 제1 공통 전극 위에 위치하는 절연막,

상기 절연막 위에 위치하는 제2 부화소 전극,

상기 제1 기판과 마주보는 제2 기판,

상기 제2 기판 위에 위치하는 제2 공통 전극, 및

상기 제1 기판과 상기 제2 기판 사이에 위치하는 액정층을 포함하는 액정 표시 장치.

청구항 16

제15항에서,

상기 제1 부화소 전극 및 상기 제2 부화소 전극에는 동일한 데이터 전압이 인가되는 액정 표시 장치.

청구항 17

제16항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 서로 연결되어 있는 액정 표시 장치.

청구항 18

제15항에서,

상기 제1 공통 전극 및 상기 제2 공통 전극에는 동일한 공통 전압이 인가되는 액정 표시 장치.

청구항 19

제15항에서,

상기 제2 부화소 전극은 상기 제1 공통 전극과 중첩하는 액정 표시 장치.

청구항 20

제19항에서,

상기 제1 부화소 전극은 상기 제1 공통 전극과 동일한 층에 위치하고, 서로 연결되어 있지 않는 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 개시는 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 충전된 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치 중에는 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 있다. 수직 배향 방식의 액정 표시 장치는 명암비(contrast ratio)가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다.

[0004] 수직 배향 방식의 액정 표시 장치에서, 측면 시인성 향상을 위해 하나의 화소를 복수의 부화소로 나누고 각각의 부화소에 서로 다른 전압을 인가하는 기술이 사용되고 있다. 서로 다른 전압을 인가하기 위해서는 복수의 스위칭 소자를 형성하거나 구조가 복잡해질 수 있으며, 특히 해상도가 높아질수록 개구율과 투과율이 저하될 수 있다.

발명의 내용

해결하려는 과제

[0005] 실시예들은 측면 시인성의 향상과 함께 개구율 및 투과율이 개선된 액정 표시 장치를 제공하기 위한 것이다.

과제의 해결 수단

[0006] 일 실시예에 의한 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터에 연결되어 있는 제1 부화소 전극, 상기 제1 기판 위에 위치하는 제1 공통 전극, 상기 제1 부화소 전극 및 상기 제1 공통 전극 위에 위치하는 절연층, 및 상기 절연층 위에 위치하고, 상기 박막 트랜지스터에 연결되어 있는 제2 부화소 전극을 포함한다.

[0007] 상기 제2 부화소 전극은 상기 제1 공통 전극과 중첩할 수 있다.

[0008] 상기 제1 공통 전극과 상기 제2 부화소 전극 사이에 상기 절연층이 위치할 수 있다.

- [0009] 상기 제1 부화소 전극은 상기 제2 부화소 전극을 통해 상기 박막 트랜지스터와 연결될 수 있다.
- [0010] 상기 제1 부화소 전극은 상기 박막 트랜지스터와 직접적으로 연결되지 않을 수 있다.
- [0011] 상기 제1 기판과 상기 제1 부화소 전극 사이의 거리는 상기 제1 기판과 상기 제2 부화소 전극 사이의 거리보다 가까울 수 있다.
- [0012] 상기 절연층은 유기 절연 물질로 이루어질 수 있다.
- [0013] 상기 제1 부화소 전극, 상기 제1 공통 전극 및 상기 제2 부화소 전극은 투명한 금속 산화물로 이루어질 수 있다.
- [0014] 상기 제1 공통 전극은 상기 제1 부화소 전극과 동일한 층에 위치할 수 있다.
- [0015] 상기 제1 공통 전극은 상기 제1 부화소 전극과 동일한 물질로 이루어지고, 동일한 공정에서 형성될 수 있다.
- [0016] 상기 제2 부화소 전극은 상기 제1 부화소 전극 및 상기 제1 공통 전극과 상이한 층에 위치할 수 있다.
- [0017] 일 실시예에 의한 액정 표시 장치는 상기 제1 기판과 마주보는 제2 기판, 상기 제2 기판 위에 위치하는 제2 공통 전극, 및 상기 제1 기판과 상기 제2 기판 사이에 위치하는 액정층을 더 포함할 수 있다.
- [0018] 상기 제1 공통 전극 및 상기 제2 공통 전극에는 동일한 공통 전압이 인가될 수 있다.
- [0019] 상기 제1 부화소 전극과 상기 제2 공통 전극 사이의 거리는 상기 제2 부화소 전극과 상기 제2 공통 전극 사이의 거리보다 멀 수 있다.
- [0020] 일 실시예에 의한 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 위치하는 제1 부화소 전극 및 제1 공통 전극, 상기 제1 부화소 전극 및 상기 제1 공통 전극 위에 위치하는 절연막, 상기 절연막 위에 위치하는 제2 부화소 전극, 상기 제1 기판과 마주보는 제2 기판, 상기 제2 기판 위에 위치하는 제2 공통 전극, 및 상기 제1 기판과 상기 제2 기판 사이에 위치하는 액정층을 포함한다.
- [0021] 상기 제1 부화소 전극 및 상기 제2 부화소 전극에는 동일한 데이터 전압이 인가될 수 있다.
- [0022] 상기 제1 부화소 전극과 상기 제2 부화소 전극은 서로 연결될 수 있다.
- [0023] 상기 제1 공통 전극 및 상기 제2 공통 전극에는 동일한 공통 전압이 인가될 수 있다.
- [0024] 상기 제2 부화소 전극은 상기 제1 공통 전극과 중첩할 수 있다.
- [0025] 상기 제1 부화소 전극은 상기 제1 공통 전극과 동일한 층에 위치하고, 서로 연결되어 있지 않을 수 있다.

발명의 효과

- [0026] 실시예들에 따르면 측면 시인성을 향상시킬 수 있고, 개구율 및 투과율을 개선할 수 있다.

도면의 간단한 설명

- [0027] 도 1은 일 실시예에 따른 액정 표시 장치의 배치도이다.
- 도 2는 일 실시예에 따른 액정 표시 장치의 한 화소의 등가 회로도이다.
- 도 3은 일 실시예에 따른 액정 표시 장치의 한 화소의 평면도이다.
- 도 4는 도 3의 IV-IV선을 따라 나타낸 단면도이다.
- 도 5는 도 3의 V-V선을 따라 나타낸 단면도이다.
- 도 6 내지 도 8은 일 실시예에 따른 액정 표시 장치의 제조 순서에 따라 순차적으로 도시한 평면도이다.
- 도 9는 일 실시예에 의한 액정 표시 장치의 위치에 따른 액정 분자의 방위각을 나타낸 그래프이다.
- 도 10은 일 실시예에 의한 액정 표시 장치의 위치에 따른 휘도를 나타낸 그래프이다.
- 도 11은 일 실시예에 의한 액정 표시 장치의 투과율과 감마왜곡지수의 상관 관계를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.
- [0029] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0030] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다.
- [0031] 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한, 기준이 되는 부분 "위에" 또는 "상에" 있다고 하는 것은 기준이 되는 부분의 위 또는 아래에 위치하는 것이고, 반드시 중력 반대 방향 쪽으로 "위에" 또는 "상에" 위치하는 것을 의미하는 것은 아니다.
- [0032] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함" 한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0033] 또한, 명세서 전체에서, "평면상"이라 할 때, 이는 대상 부분을 위에서 보았을 때를 의미하며, "단면상"이라 할 때, 이는 대상 부분을 수직으로 자른 단면을 옆에서 보았을 때를 의미한다.
- [0034] 먼저, 도 1 및 도 2를 참고하여 일 실시예에 따른 액정 표시 장치에 대하여 설명한다.
- [0035] 도 1은 일 실시예에 따른 액정 표시 장치의 배치도이고, 도 2는 일 실시예에 따른 액정 표시 장치의 한 화소의 등가 회로도이다.
- [0036] 도 1을 참조하면, 본 발명의 일 실시예에 따른 표시 장치는 표시 패널(10), 게이트 구동부(20), 데이터 구동부(30), 그리고 신호 제어부(40)를 포함한다.
- [0037] 표시 패널(10)은 게이트선들(G1-Gn), 데이터선들(D1-Dm), 그리고 게이트선들(G1-Gn) 및 데이터선들(D1-Dm)에 연결되어 있으며 대략 행렬로 배열된 화소들(PX)을 포함한다. 게이트선들(G1-Gn)은 주로 제1 방향(예컨대, 행 방향)으로 뻗어 있을 수 있고, 데이터선들(D1-Dm)은 제1 방향과 교차하는 제2 방향(예컨대, 열 방향)으로 뻗어 있을 수 있다. 각각의 화소(PX)는 스위칭 소자인 트랜지스터를 턴-온시키는 게이트 온 전압과 턴-오프시키는 게이트 오프 전압을 포함하는 게이트 신호를 게이트선(G1-Gn)을 통해 인가 받을 수 있고, 영상 신호에 대응하는 데이터 전압을 트랜지스터의 턴-온 시 데이터선(D1-Dm)을 통해 인가 받을 수 있다. 화소(PX)는 영상을 표시하는 단위로서, 하나의 화소가 기본 색(primary color) 중 하나를 고유하게 표시하거나, 복수의 화소가 시간에 따라 번갈아 기본 색을 표시함으로써, 기본 색들의 공간적 또는 시간적 합으로 원하는 색상을 표시할 수 있다.
- [0038] 신호 제어부(40)는 게이트 구동부(20) 및 데이터 구동부(30)를 제어한다. 신호 제어부(40)는 외부의 그래픽 처리부(도시되지 않음)로부터 영상 신호 및 이의 제어 신호를 수신한다. 제어 신호는 예컨대 수평 동기 신호, 수직 동기 신호, 클럭 신호, 데이터 인에이블 신호 등을 포함한다. 신호 제어부(40)는 영상 신호와 제어 신호를 기초로 영상 신호를 표시 패널(10)의 동작 조건에 적합하게 처리한 후, 영상 데이터, 게이트 제어 신호, 데이터 제어 신호 및 클럭 신호를 생성하여 출력한다.
- [0039] 게이트 구동부(20)는 신호 제어부(40)로부터 게이트 제어 신호를 수신하여 게이트 온 전압과 게이트 오프 전압을 포함하는 게이트 신호를 생성하고 이를 게이트선들(G1-Gn)에 인가한다.
- [0040] 데이터 구동부(30)는 신호 제어부(40)로부터 데이터 제어 신호와 영상 데이터를 수신하고, 계조 전압 생성부(도시되지 않음)에서 생성된 계조 전압을 이용하여 영상 데이터를 데이터 신호(데이터 전압)로 변환하고 이를 데이터선들(D1-Dm)에 인가한다.
- [0041] 도 2를 참고하면, 표시 패널(10)은 서로 마주하는 제1 표시판(100) 및 제2 표시판(200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0042] 각 화소(PX), 예컨대 i번째 게이트선(Gi)과 j번째 데이터선(Dj)에 연결된 화소(PX)는 게이트선(Gi)과 데이터선(Dj)에 연결된 트랜지스터(Q), 트랜지스터(Q)에 연결된 제1 및 제2 액정 축전기들(C1c1, C1c2), 그리고 제1 및 제2 유지 축전기들(Cst1, Cst2)을 포함한다. 제1 및 제2 유지 축전기들(Cst1, Cst2)은 생략될 수도 있다. 각

화소(PX)는 서로 연결되어 있는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함하는 화소 전극(191)을 포함한다. 도시된 실시예와 달리, 하나의 화소(PX)는 3개 이상의 부화소 전극 및 3개 이상의 액정 축전기를 포함할 수도 있다.

- [0043] 제1 표시판(100)에 위치하는 트랜지스터(Q)는 제어 단자가 게이트선(Gi)과 연결되어 있고, 입력 단자는 데이터선(Dj)과 연결되어 있으며, 출력 단자는 제1 액정 축전기(C1c1) 및 제1 유지 축전기(Cst1)와 연결되어 있다.
- [0044] 제1 액정 축전기(C1c1)는 제1 표시판(100)의 제1 부화소 전극(191a)과 제2 표시판(200)의 제2 공통 전극(270)을 두 단자로 하며, 제1 부화소 전극(191a)과 제2 공통 전극(270) 사이의 액정층(3)은 유전체로서 기능을 한다. 제1 부화소 전극(191a)은 제2 부화소 전극(191b)에 연결되어 있다. 따라서, 제1 부화소 전극(191a)은 트랜지스터(Q)에 연결되어 있는 제2 부화소 전극(191b)을 통해 데이터 전압을 인가 받을 수 있다. 제2 공통 전극(270)은 제2 표시판(200)의 전면에 형성되어 있으며 공통 전압을 인가 받는다.
- [0045] 제2 액정 축전기(C1c2)는 제1 표시판(100)의 제2 부화소 전극(191b)과 제2 표시판(200)의 제2 공통 전극(270)을 두 단자로 하며 제2 부화소 전극(191b)과 제2 공통 전극(270) 사이의 액정층(3)은 유전체로서 기능을 한다. 제2 부화소 전극(191b)은 트랜지스터(Q)에 연결되어 데이터 전압을 인가 받을 수 있다. 제2 부화소 전극(191b)에 인가되는 데이터 전압은 제1 부화소 전극(191a)에 인가되는 데이터 전압과 동일할 수 있다.
- [0046] 하지만, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)과 관련된 구조적인 특징으로 인해, 제1 액정 축전기(C1c1)의 액정층(3)에 생성되는 전기장의 세기와 제2 액정 축전기(C1c2)의 액정층(3)에 생성되는 전기장의 세기는 다를 수 있다. 다시 말해, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 동일한 데이터 전압을 인가 받더라도, 제1 액정 축전기(C1c1)의 충전 전압과 제2 액정 축전기(C1c2)의 충전 전압이 다를 수 있다. 그 결과, 하나의 화소(PX)는 액정층(3)의 액정 분자들의 배열이 다르게 제어되는, 제1 액정 축전기(C1c1)에 의해 형성되는 제1 부화소와 제2 액정 축전기(C1c2)에 의해 형성되는 제2 부화소를 포함할 수 있고, 액정 표시 장치의 측면 시인성을 향상시킬 수 있다. 이에 대한 더욱 상세한 설명은 후술한다.
- [0047] 제1 액정 축전기(C1c1)의 보조적인 역할을 하는 제1 유지 축전기(Cst1)는 제1 표시판(100)에 위치하는 유지 전극선(도시되지 않음)과 제1 부화소 전극(191a)이 절연체를 사이에 두고 중첩하여 이루어진다. 제2 액정 축전기(C1c2)의 보조적인 역할을 하는 제2 유지 축전기(Cst2)는 유지 전극선과 제2 부화소 전극(191b)이 절연체를 사이에 두고 중첩하여 이루어진다. 유지 전극선에는 공통 전압 같은 정해진 전압이 인가될 수 있다.
- [0048] 지금까지 일 실시예에 따른 액정 표시 장치의 전체적인 구성에 대해 설명하였다. 이하에서는 일 실시예에 따른 액정 표시 장치를 한 화소를 중심으로 더욱 상세하게 설명한다.
- [0049] 도 3은 일 실시예에 따른 액정 표시 장치의 한 화소의 평면도이고, 도 4는 도 3의 IV-IV선을 따라 나타낸 단면도이며, 도 5는 도 3의 V-V선을 따라 나타낸 단면도이다. 도 6 내지 도 8은 일 실시예에 따른 액정 표시 장치의 제조 순서에 따라 순차적으로 도시한 평면도이다.
- [0050] 도 3 내지 도 8은 일 실시예에 따른 액정 표시 장치의 한 화소를 나타내고 있고, 인접하는 화소들에 연결되어 있는 게이트선 및 데이터선의 일부분도 함께 도시하고 있다. 이하에서 하나의 화소를 예로 들어 설명할지라도 액정 표시 장치에는 복수의 화소가 행렬로 또는 다양한 방식으로 반복하여 배열되어 있을 수 있다.
- [0051] 도 3 내지 도 8에 도시된 바와 같이, 일 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 표시판(100)과 제2 표시판(200), 및 제1 표시판(100)과 제2 표시판(200) 사이에 위치하는 액정층(3)을 포함한다.
- [0052] 먼저, 제1 표시판(100)에 대해 설명한다.
- [0053] 유리 또는 플라스틱 등과 같은 투명한 절연 물질로 이루어진 제1 기판(110) 위에 게이트선(121), 게이트 전극(124), 유지 전극선(131)을 포함하는 게이트 도전체가 위치할 수 있다. 도 6은 게이트 도전체를 도시하고 있다. 게이트 도전체는 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 은(Ag), 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti) 등과 같은 저저항 금속이나 금속 합금을 포함할 수 있다. 게이트 도전체는 단일층 또는 다중층으로 이루어질 수 있다.
- [0054] 게이트선(121)은 주로 가로 방향으로 연장되어 있고 게이트 신호('스캔 신호'라고도 함)를 전달한다. 도시된 실시예와 달리, 게이트선(121)은 주로 세로 방향으로 연장되어 있을 수도 있다. 게이트 전극(124)은 게이트선(121)과 일체로 형성되어 있으며, 게이트선(121)으로부터 돌출되어 있다. 본 명세서에서 일체로 형성되어 있다는 것은 동일한 공정에서 동일한 물질로 형성되고 서로 연결되어 있음을 의미한다. 게이트 전극(124)은 게이트

선(121)으로부터 게이트 신호를 전달받을 수 있다.

- [0055] 유지 전극선(131)은 게이트선(121)과 인접하고, 게이트선(121)과 나란하게 주로 가로 방향으로 연장되어 인접한 화소와 연결되어 있는 제1 부분(131a), 제1 부분(131a)으로부터 돌출되어 하나의 화소 내에서 가로 방향 및 세로 방향으로 연장되어 있는 제2 부분(131b)을 포함할 수 있다. 유지 전극선(131)의 제2 부분(131b)은 드레인 전극(175)의 연장부(177)와 중첩할 수 있다. 또한, 유지 전극선(131)의 제2 부분(131b)은 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이, 제1 부화소 전극(191a)과 데이터선(171) 사이에 위치할 수 있다. 또한, 유지 전극선(131)의 제2 부분(131b)은 제2 부화소 전극(191b)의 세로 줄기부(193b)와 중첩할 수 있다. 다만, 유지 전극선(131)의 형상 및 위치는 이에 한정되지 않으며, 다양하게 변경될 수 있다. 유지 전극선(131)에는 일정한 전압이 인가될 수 있다.
- [0056] 게이트 도전체 위에는 게이트 절연층(140)이 위치할 수 있다. 게이트 절연층(140)은 질화규소(SiNx), 산화규소(SiOx) 등과 같은 무기 절연 물질을 포함할 수 있다.
- [0057] 게이트 절연층(140) 위에는 반도체(154)가 위치할 수 있다. 반도체(154)는 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon), 금속 산화물(metal oxide) 등과 같은 반도체 물질을 포함할 수 있다.
- [0058] 반도체(154) 위에는 데이터선(171), 소스 전극(173) 및 드레인 전극(175)을 포함하는 데이터 도전체가 위치할 수 있다. 도 7은 게이트 도전체, 반도체 및 데이터 도전체를 함께 도시하고 있다. 데이터 도전체는 알루미늄(Al), 구리(Cu), 은(Ag), 금(Au), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 크롬(Cr), 탄탈륨(Ta) 등과 같은 저저항 금속이나 금속 합금을 포함할 수 있다. 데이터 도전체는 단일층 또는 다중층으로 이루어질 수 있다.
- [0059] 데이터선(171)은 주로 세로 방향으로 연장되어 있고, 데이터 신호를 전달한다. 도시된 실시예와 달리 데이터선(171)은 주로 가로 방향으로 연장되어 있을 수도 있다. 데이터선(171)은 게이트선(121)과 교차할 수 있다.
- [0060] 소스 전극(173)은 데이터선(171)과 일체로 형성되어 있으며, 데이터선(171)으로부터 돌출되어 있다. 도시된 실시예와 달리, 데이터선(171)의 일부분이 소스 전극(173)을 구성할 수도 있다. 소스 전극(173)은 U자형으로 구부러진 형상을 가질 수 있다. 드레인 전극(175)은 소스 전극(173)과 소정 간격으로 이격되어 있으며, 연장부(177)를 포함할 수 있다. 드레인 전극(175)의 한쪽 끝은 소스 전극(173)에 의해 둘러싸여 있을 수 있다. 소스 전극(173) 및 드레인 전극(175)은 게이트 전극(124)과 중첩할 수 있다. 소스 전극(173) 및 드레인 전극(175)은 게이트 전극(124) 위에서 서로 이격되어 있다. 소스 전극(173) 및 드레인 전극(175)의 형상은 다양하게 변경이 가능하다.
- [0061] 도시는 생략하였으나, 반도체(154)와 데이터 도전체 사이에는 저항성 접촉층(ohmic contact layer)이 더 위치할 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0062] 게이트 전극(124), 소스 전극(173) 및 드레인 전극(175)은 반도체층(154)과 함께 트랜지스터(Q)를 이룬다. 트랜지스터(Q)의 채널은 소스 전극(173)과 드레인 전극(175) 사이의 반도체층(154) 부분에 형성될 수 있다.
- [0063] 데이터 도전체 위에는 제1 보호층(160a), 제2 보호층(160b) 및 제3 보호층(160c)이 적층될 수 있다. 데이터 도전체 위에 제1 보호층(160a)이 위치하고, 제1 보호층(160a) 위에 제2 보호층(160b)이 위치하며, 제2 보호층(160b) 위에 제3 보호층(160c)이 위치할 수 있다. 즉, 제2 보호층(160b)이 제1 보호층(160a)과 제3 보호층(160c) 사이에 위치할 수 있다. 제1 보호층(160a), 제2 보호층(160b) 및 제3 보호층(160c) 중 하나 또는 둘은 생략될 수도 있다.
- [0064] 제1 보호층(160a)은 무기 절연 물질을 포함할 수 있고, 제2 보호층(160b)은 유기 절연 물질을 포함할 수 있지만, 이에 제한되지 않는다. 제2 보호층(160b)은 색 필터(color filter)일 수 있다. 색 필터인 경우, 제2 보호층(160b)은 기본 색(primary color) 중 하나를 고유하게 표시할 수 있다. 기본 색은 예컨대 적색(red), 녹색(green) 및 청색(blue)의 삼원색으로 이루어질 수 있다. 다만, 색 필터가 표시하는 색상은 적색, 녹색 및 청색의 삼원색에 제한되지 않으며, 청록색(cyan), 자홍색(magenta), 황색(yellow)일 수 있다. 색 필터는 백색이나 기본 색의 혼합 색을 표시할 수도 있다. 색 필터는 제2 표시판(200)에 위치할 수도 있다. 제3 보호층(160c)은 무기 절연 물질 또는 유기 절연 물질을 포함할 수 있다. 제3 보호층(160c)은 예컨대 색 필터가 들뜨는 것을 방지하고 색 필터로부터 유입되는 용제(solvent)와 같은 유기물에 의해 액정층(3)이 오염되는 것을 방

지할 수 있다.

- [0065] 제1 보호층(160a) 위에는 제1 부화소 전극(191a) 및 제1 공통 전극(197)을 포함하는 투명 도전층이 위치할 수 있다. 도 8은 게이트 도전체, 반도체, 데이터 도전체 및 투명 도전층을 함께 도시하고 있다. 투명 도전층은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등과 같은 투명한 금속 산화물로 이루어질 수 있다.
- [0066] 제1 부화소 전극(191a)은 전체적으로 대략 직사각형일 수 있다. 제1 부화소 전극(191a)은 서로 교차하는 가로 줄기부(192a)와 세로 줄기부(193a), 이들로부터 연장되어 있는 미세 가지부(194a)를 포함할 수 있다.
- [0067] 가로 줄기부(192a)는 대략 가로 방향으로 연장되어 게이트선(121)과 나란하고, 세로 줄기부(193a)는 대략 세로 방향으로 연장되어 데이터선(171)과 나란할 수 있다. 제1 부화소 전극(191a)은 가로 줄기부(192a) 및 세로 줄기부(193a)에 의해 4개의 부영역으로 나뉘어진다.
- [0068] 미세 가지부(194a)는 가로 줄기부(192a) 및 세로 줄기부(193a)로부터 비스듬하게 연장되어 있으며, 그 연장 방향은 게이트선(121) 또는 가로 줄기부(192a)와 대략 45도 또는 135도의 각을 이룰 수 있다. 4개의 부영역 중 어느 하나의 부영역에서 미세 가지부(194a)는 가로 줄기부(192a) 또는 세로 줄기부(193a)로부터 왼쪽 위 방향으로 비스듬하게 뻗어 있고, 다른 하나의 부영역에서 미세 가지부(194a)는 가로 줄기부(192a) 또는 세로 줄기부(193a)로부터 오른쪽 위 방향으로 비스듬하게 뻗어 있다. 또한 다른 하나의 부영역에서 미세 가지부(194a)는 가로 줄기부(192a) 또는 세로 줄기부(193a)로부터 왼쪽 아래 방향으로 뻗어 있으며, 나머지 하나의 부영역에서 미세 가지부(194a)는 가로 줄기부(192a) 또는 세로 줄기부(193a)로부터 오른쪽 아래 방향으로 비스듬하게 뻗어 있다. 이웃하는 2개의 부영역의 미세 가지부(194a)가 뻗어 있는 방향은 서로 직교할 수 있다. 전기장 인가 시 이들 네 개의 부영역에서 액정층(3)의 액정 분자(310)들이 기울어지는 방향은 서로 다르게 제어될 수 있고, 이에 따라 광시약각을 구현할 수 있다.
- [0069] 제1 부화소 전극(191a)은 미세 가지부(194a)의 단부를 연결하는 외곽 줄기부(195a)를 더 포함할 수 있다. 외곽 줄기부(195a)는 주로 세로 방향으로 연장될 수 있다. 따라서, 외곽 줄기부(195a)는 제1 부화소 전극(191a)의 좌측 가장자리 및 우측 가장자리에 위치할 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 외곽 줄기부(195a)가 제1 부화소 전극(191a)의 상측 가장자리 및 하측 가장자리에 더 위치할 수 있다. 이때, 제1 부화소 전극(191a)의 상측 가장자리 및 하측 가장자리에 위치하는 외곽 줄기부(195a)는 주로 가로 방향으로 연장될 수 있다. 외곽 줄기부(195a)로 인해 제1 부화소 전극(191a)의 유효 면적(실제 제1 부화소 전극(191a)이 형성된 면적)이 증가하므로 액정 표시 장치의 투과율을 증가시킬 수 있다. 외곽 줄기부(195a)는 미세 가지부(194a)의 단 부들과 인접하는 데이터선(171)에서 발생하는 필드(field)에 의해 미세 가지부(194a)의 단부에서의 액정 제어가 불안정해지는 것을 방지하는 역할을 할 수도 있다.
- [0070] 제1 부화소 전극(191a)은 세로 줄기부(193a)로부터 연장되어 드레인 전극(175)과 중첩하는 연장부(196a)를 더 포함할 수 있다. 연장부(196a)는 세로 줄기부(193a)와 동일한 방향으로 연장되어 드레인 전극(175)의 상부에까지 이르게 된다.
- [0071] 제1 공통 전극(197)은 평면 상에서 박막 트랜지스터(Q)와 제1 부화소 전극(191a) 사이에 위치할 수 있다. 제1 공통 전극(197)은 단면 상에서 제1 부화소 전극(191a)과 동일한 층에 위치할 수 있다. 제1 공통 전극(197)은 제1 부화소 전극(191a)과 동일한 물질로 이루어질 수 있고, 동일한 공정에서 형성될 수 있다. 제1 공통 전극(197)은 대략 사각형으로 이루어질 수 있다. 제1 공통 전극(197)은 제1 부화소 전극(191a)의 연장부(196a)를 중심으로 양측에 위치하는 두 개의 사각형으로 이루어질 수 있다. 제1 공통 전극(197)은 제1 부화소 전극(191a)과 전기적으로 연결되지 않는다. 제1 부화소 전극(191a)에는 박막 트랜지스터(Q)를 통해 데이터 전압이 인가될 수 있고, 제1 공통 전극(197)에는 일정한 공통 전압이 인가될 수 있다. 따라서, 제1 공통 전극(197)은 제1 부화소 전극(191a)과 쇼트되지 않도록 소정 간격 이격되도록 위치할 수 있다. 제1 공통 전극(197)은 다른 화소와 연결될 수 있도록 데이터선(171) 및 게이트선(121)과 중첩하도록 가로 방향 및 세로 방향으로 연장될 수 있다.
- [0072] 제1 부화소 전극(191a) 및 제1 공통 전극(197)을 포함하는 투명 도전층 위에는 절연층(180)이 위치할 수 있다. 절연층(180)은 유기 절연 물질을 포함할 수 있다. 절연층(180)은 포토 레지스트(photoresist) 등의 감광성 물질을 포함할 수도 있다.
- [0073] 절연층(180)은 드레인 전극(175)과 중첩하는 개구부(185)를 포함할 수 있다. 개구부(185)는 드레인 전극(175)의 상부면의 적어도 일부를 드러내도록 형성될 수 있다. 또한, 개구부(185)는 제1 부화소 전극(191a)과 중첩할 수 있다. 개구부(185)는 제1 부화소 전극(191a)의 연장부(196a)의 단부와 중첩할 수 있다. 개구부(185)는 제1

부화소 전극(191a)의 상부면의 적어도 일부를 드러내도록 형성될 수 있다.

- [0074] 절연층(180) 위에는 제2 부화소 전극(191b)이 위치할 수 있다. 제2 부화소 전극(191b)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등과 같은 투명한 금속 산화물로 이루어질 수 있다. 제2 부화소 전극(191b)은 제1 부화소 전극(191a) 및 제1 공통 전극(197)과 동일한 물질로 이루어질 수도 있고, 상이한 물질로 이루어질 수도 있다. 제2 부화소 전극(191b)은 제1 부화소 전극(191a) 및 제1 공통 전극(197)과 상이한 층에 위치하며, 상이한 공정에 의해 형성될 수 있다.
- [0075] 제2 부화소 전극(191b)은 전체적으로 대략 직사각형일 수 있다. 제2 부화소 전극(191b)은 서로 교차하는 가로 줄기부(192b)와 세로 줄기부(193b), 이들로부터 연장되어 있는 미세 가지부(194b)를 포함할 수 있다. 가로 줄기부(192b)는 대략 가로 방향으로 연장되어 게이트선(121)과 나란하고, 세로 줄기부(193b)는 대략 세로 방향으로 연장되어 데이터선(171)과 나란할 수 있다. 제2 부화소 전극(191b)은 가로 줄기부(192b) 및 세로 줄기부(193b)에 의해 4개의 부영역으로 나뉘어진다. 미세 가지부(194b)는 가로 줄기부(192b) 및 세로 줄기부(193b)로부터 비스듬하게 연장되어 있으며, 그 연장 방향은 게이트선(121) 또는 가로 줄기부(192b)와 대략 45도 또는 135도의 각을 이룰 수 있다.
- [0076] 제2 부화소 전극(191b)은 제1 공통 전극(197)과 중첩할 수 있다. 제2 부화소 전극(191b)과 제1 공통 전극(197) 사이에는 절연층(180)이 위치하고 있다. 제2 부화소 전극(191b)은 제1 부화소 전극(191a)의 대부분의 영역과 중첩하지 않는다. 다만, 제2 부화소 전극(191b)은 제1 부화소 전극(191a)의 연장부(196a)와 중첩할 수 있다. 제2 부화소 전극(191b)의 세로 줄기부(193b)는 제1 부화소 전극(191a)의 연장부(196a)와 중첩할 수 있다.
- [0077] 제2 부화소 전극(191b)은 미세 가지부(194b)의 단부를 연결하는 외곽 줄기부(195b)를 더 포함할 수 있다. 외곽 줄기부(195b)는 제2 부화소 전극(191b)의 상측 가장자리, 좌측 가장자리 및 우측 가장자리에 위치할 수 있다. 다만, 이는 하나의 예시에 불과하며, 외곽 줄기부(195b)의 위치는 다양하게 변경될 수 있다.
- [0078] 제2 부화소 전극(191b)은 미세 가지부(194b)로부터 연장되어 드레인 전극(175)과 중첩하는 연장부(196b)를 더 포함할 수 있다. 제2 부화소 전극(191b)의 연장부(196b)는 제1 부화소 전극(191a)의 연장부(196a)와도 중첩할 수 있다. 제2 부화소 전극(191b)의 연장부(196b)는 개구부(185)와도 중첩할 수 있다. 제2 부화소 전극(191b)은 개구부(185)를 통해 제1 부화소 전극(191a) 및 드레인 전극(175)과 연결될 수 있다. 제2 부화소 전극(191b)은 드레인 전극(175)의 상부면과 접하게 된다. 또한, 제2 부화소 전극(191b)의 제1 부화소 전극(191a)의 단부의 측면 및 상부면과 접하게 된다. 제1 부화소 전극(191a)은 드레인 전극(175)과 직접적으로 연결되지 않는다. 즉, 제1 부화소 전극(191a)은 박막 트랜지스터(Q)와 직접적으로 연결되지 않는다. 제1 부화소 전극(191a)은 제2 부화소 전극(191b)을 통해 드레인 전극(175)과 연결될 수 있다. 즉, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)을 통해 박막 트랜지스터(Q)와 연결될 수 있다.
- [0079] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 박막 트랜지스터(Q)가 턴-온 상태에서 데이터선(171)으로부터 데이터 전압을 인가 받게 된다. 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 동일한 데이터 전압을 인가 받을 수 있다.
- [0080] 이어, 제2 표시판(200)에 대하여 설명한다.
- [0081] 유리 또는 플라스틱 등과 같은 투명한 절연 물질로 이루어진 제2 기판(210) 위에 제2 공통 전극(270)이 위치한다. 제2 공통 전극(270)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등과 같은 투명한 금속 산화물로 이루어질 수 있다. 제2 공통 전극(270)은 복수의 화소(PX)에 걸쳐 또는 실질적으로 제2 표시판(200) 전체에 걸쳐 하나의 통판으로 형성될 수 있다. 다만, 제2 공통 전극(270)의 형상은 이에 한정되지 않으며, 다양하게 변경될 수 있다. 예를 들면, 제2 공통 전극(270)에 슬릿이나 개구부가 형성되어 있을 수도 있다.
- [0082] 제2 공통 전극(270)에는 일정한 공통 전압이 인가될 수 있다. 제1 공통 전극(197)과 제2 공통 전극(270)에는 동일한 공통 전압이 인가될 수 있다.
- [0083] 도시는 생략하였으나, 제2 기판(210)과 제2 공통 전극(270) 사이에는 차광 부재가 더 위치할 수 있다. 차광 부재는 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)의 가장자리, 박막 트랜지스터(Q), 게이트선(121), 데이터선(171) 등과 중첩할 수 있다. 차광 부재는 블랙 매트릭스라고도 하며 빛샘을 막아준다.
- [0084] 도시는 생략하였으나, 차광 부재와 제2 공통 전극(270) 사이에는 덮개막이 더 위치할 수 있다. 덮개막은 덮개막의 아래에 위치하는 구성 요소들을 평탄화시키고, 이들로부터 유입되는 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동시 초래할 수 있는 잔상과 같은 불량을 방지할 수 있다.

- [0085] 제1 표시판(100) 및 제2 표시판(200)의 안쪽 면에는 배향막(도시하지 않음)이 위치할 수 있으며, 이들은 수직 배향막일 수 있다.
- [0086] 두 표시판(100, 200)의 바깥쪽 면에는 편광자(도시하지 않음)가 위치할 수 있고, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란할 수 있다. 다만, 편광자는 두 표시판(100, 200) 중 어느 하나의 바깥쪽 면에만 배치될 수도 있다.
- [0087] 액정층(3)은 음의 유전율을 가지며, 액정층(3)의 액정 분자(310)는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.
- [0088] 액정층(3)과 배향막 중 적어도 하나는 광 반응성 물질, 보다 구체적으로 반응성 메소겐(reactive mesogen)을 포함할 수 있다.
- [0089] 본 실시예에서 제1 부화소 전극(191a)은 절연층(180)의 아래에 위치하고, 제2 부화소 전극(191b)은 절연층(180)의 위에 위치할 수 있다. 따라서, 제1 기판(110)과 제1 부화소 전극(191a) 사이의 거리(d1a)는 제1 기판(110)과 제2 부화소 전극(191b) 사이의 거리(d1b)보다 가깝다. 또한, 제1 부화소 전극(191a)과 제2 공통 전극(270) 사이의 거리(d2a)는 제2 부화소 전극(191b)과 제2 공통 전극(270) 사이의 거리(d2b)보다 멀다.
- [0090] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 동일한 박막 트랜지스터(Q)에 연결되어 있으므로 동일한 데이터 전압을 인가 받는다. 하지만, 제1 부화소 전극(191a) 위에 위치하는 절연층(180)에 의한 전압 강하(voltage drop)가 발생하고, 액정층(3)에 전기장을 형성하기 위해 작용하는 전압(유효 전압(effective voltage))이 작아진다. 제2 부화소 전극(191b)의 경우 이러한 절연층에 의한 전압 강하가 발생하지 않는다. 따라서, 제2 부화소 전극(191b)과 제2 공통 전극(270) 사이에 위치하는 액정층(3)에 형성되는 전기장의 세기가 제1 부화소 전극(191a)과 제2 공통 전극(270) 사이에 위치하는 액정층(3)에 형성되는 전기장의 세기보다 상대적으로 크다. 제1 부화소 전극(191a)에서의 전압 강하의 효과는 절연층(180)의 유전율, 두께 등에 따라 달라질 수 있다. 예를 들면, 절연층(180)의 두께가 두꺼울수록, 유전율이 작을수록 전압 강하의 효과가 증가할 수 있다. 또한, 제1 부화소 전극(191a)과 제2 공통 전극(270) 사이의 셀 갭은 제2 부화소 전극(191b)과 제2 공통 전극(270) 사이의 셀 갭보다 크다. 두 셀 갭의 차이는 절연층(180)의 두께에 대응하며, 이러한 차이에 따라 제2 부화소 전극(191b)과 제2 공통 전극(270) 사이에 위치하는 액정층(3)에 형성되는 전기장의 세기가 상대적으로 클 수 있다.
- [0091] 액정층(3)의 액정 분자(310)들은 전기장의 세기가 클수록 많이 기울어지게 되며 더 많은 양의 광을 투과시킬 수 있다. 따라서 제1 부화소 전극(191a)이 위치하는 제1 부화소와 제2 부화소 전극(191b)이 위치하는 제2 부화소의 투과율이 상이할 수 있다. 즉, 제2 부화소의 투과율이 제1 부화소의 투과율보다 높을 수 있다. 이처럼 하나의 화소를 구성하는 두 개의 부화소의 투과율을 상이하게 함으로써, 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 되도록 할 수 있고, 이에 따라 측면 시인성을 개선할 수 있다.
- [0092] 본 실시예에서는 하나의 박막 트랜지스터를 통해 하나의 데이터 전압을 인가하면서도 측면 시인성을 개선할 수 있다. 따라서, 복수의 트랜지스터를 배치하거나 복수의 데이터 전압을 인가하여 측면 시인성을 개선하는 구조에 비해 트랜지스터의 개수, 데이터선의 개수를 줄일 수 있다. 그 결과 액정 표시 장치의 개구율을 증가시킬 수 있고 구동 회로를 단순화할 수 있다.
- [0093] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 동일한 층에 위치하면서 서로 연결되는 경우, 제2 부화소 전극(191b) 아래에 위치하는 절연층에 의해 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 연결부에는 단차가 발생할 수 있다. 이러한 단차에 의해 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 패턴 크기가 달라지고, 공정 산포가 커질 수 있다. 본 실시예에서는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 서로 다른 층에 위치시킴으로써, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 사이의 경계부에서 단차가 발생하지 않으므로, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 크기를 동일하게 형성할 수 있고, 공정 산포를 줄일 수 있다.
- [0094] 본 실시예에서는 제1 부화소 전극(191a)과 동일한 층에 제1 공통 전극(197)이 위치하고, 제1 공통 전극(197)은 제2 부화소 전극(191b)과 중첩할 수 있다. 제1 공통 전극(197)에는 공통 전압이 인가되고, 이러한 제1 공통 전극(197)에 의해 인접한 화소, 데이터선(171)에 의해 발생하는 전기장을 효과적으로 차단할 수 있어 액정 효율을 증가시킬 수 있다. 이러한 제1 공통 전극(197)은 투명한 도전 물질로 이루어지므로, 제2 부화소 전극(191b)과 데이터선(171) 사이에 유지 전극을 형성하는 경우에 비해 투과율을 향상시킬 수 있다.

- [0095] 이하에서는 도 9 및 도 10을 참조하여 본 실시예에서 제1 공통 전극(197)을 형성함에 따른 효과에 대해 설명한다.
- [0096] 도 9는 일 실시예에 의한 액정 표시 장치의 위치에 따른 액정 분자의 방위각을 나타낸 그래프이고, 도 10은 일 실시예에 의한 액정 표시 장치의 위치에 따른 휘도를 나타낸 그래프이다. 도 9 및 도 10에서 가로축은 위치를 나타내는 것으로서, 구체적으로 도 3에서 A지점으로부터 A'지점까지를 나타낸다. 본 발명과의 비교를 위해 제1 공통 전극을 포함하지 않는 비교예를 함께 나타내었다.
- [0097] 도 9에 도시된 바와 같이, 일 실시예에 의한 액정 표시 장치에서 제1 부화소 전극(191a)과 제2 공통 전극(270) 사이에 위치하는 액정층(3)의 액정 분자(310)의 방위각이 비교예에 비해 45도, 135도로 정렬되는 성분이 증가한다. 이로부터 제1 공통 전극(197)을 형성함으로써, 제1 부화소가 주변의 전기장의 영향을 받는 것을 방지할 수 있음을 확인할 수 있다.
- [0098] 도 10에 도시된 바와 같이, 일 실시예에 의한 액정 표시 장치에서의 각 위치별 휘도는 대부분의 영역에서 비교예에 비해 증가한다. 이로부터 제1 공통 전극(197)을 형성함으로써, 제1 부화소의 개구율, 투과율이 상승하는 것을 확인할 수 있다.
- [0099] 본 실시예에서, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 면적은 다양하게 설정할 수 있다. 이하에서는 도 11을 참조하여 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 면적비와 액정 표시 장치의 투과율, 감마왜곡지수(GDI, Gamma distortion Index)의 상관 관계에 대해 설명한다.
- [0100] 도 11은 일 실시예에 의한 액정 표시 장치의 투과율과 감마왜곡지수의 상관 관계를 나타낸 그래프이다. 도 11은 제1 부화소 전극과 제2 부화소 전극의 면적비가 2:1, 1:1, 1:2인 경우를 각각 나타내고 있다.
- [0101] 일 실시예에 의한 액정 표시 장치의 제1 부화소 전극(191a)에 대한 제2 부화소 전극(191b)의 면적비가 클수록 액정 표시 장치의 투과율은 증가하는 것을 확인할 수 있다. 일 실시예에 의한 액정 표시 장치의 제1 부화소 전극(191a)에 대한 제2 부화소 전극(191b)의 면적비가 클수록 액정 표시 장치의 감마왜곡지수가 증가하는 것을 확인할 수 있다. 투과율과 감마왜곡지수는 트레이드 오프 관계로서, 경우에 따라 적절하게 제1 부화소 전극(191a)과 제2 부화소 전극(191b)의 면적비를 선택할 수 있다.
- [0102] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

[0103] Q: 박막 트랜지스터

110: 제1 기판

131: 유지 전극선

171: 데이터선

175: 드레인 전극

180: 절연층

191a: 제1 부화소 전극

191b: 제2 부화소 전극

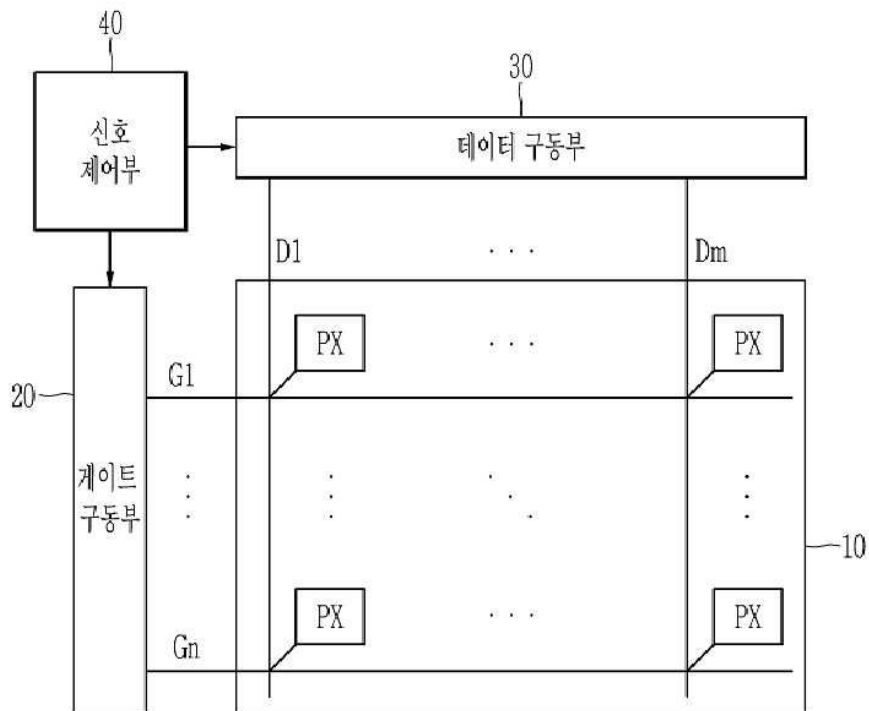
197: 제1 공통 전극

210: 제2 기판

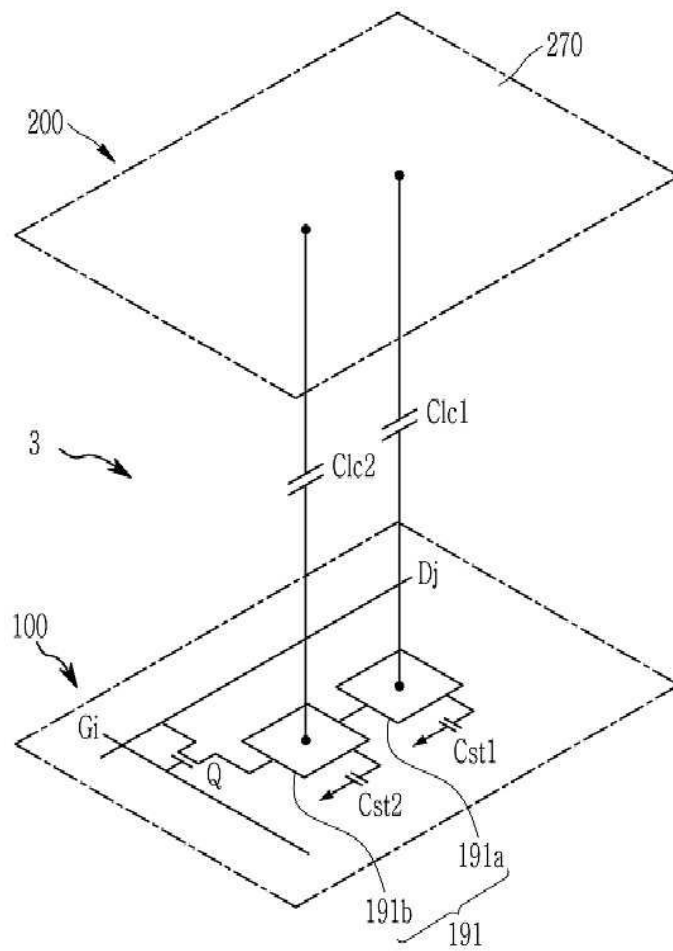
270: 제2 공통 전극

도면

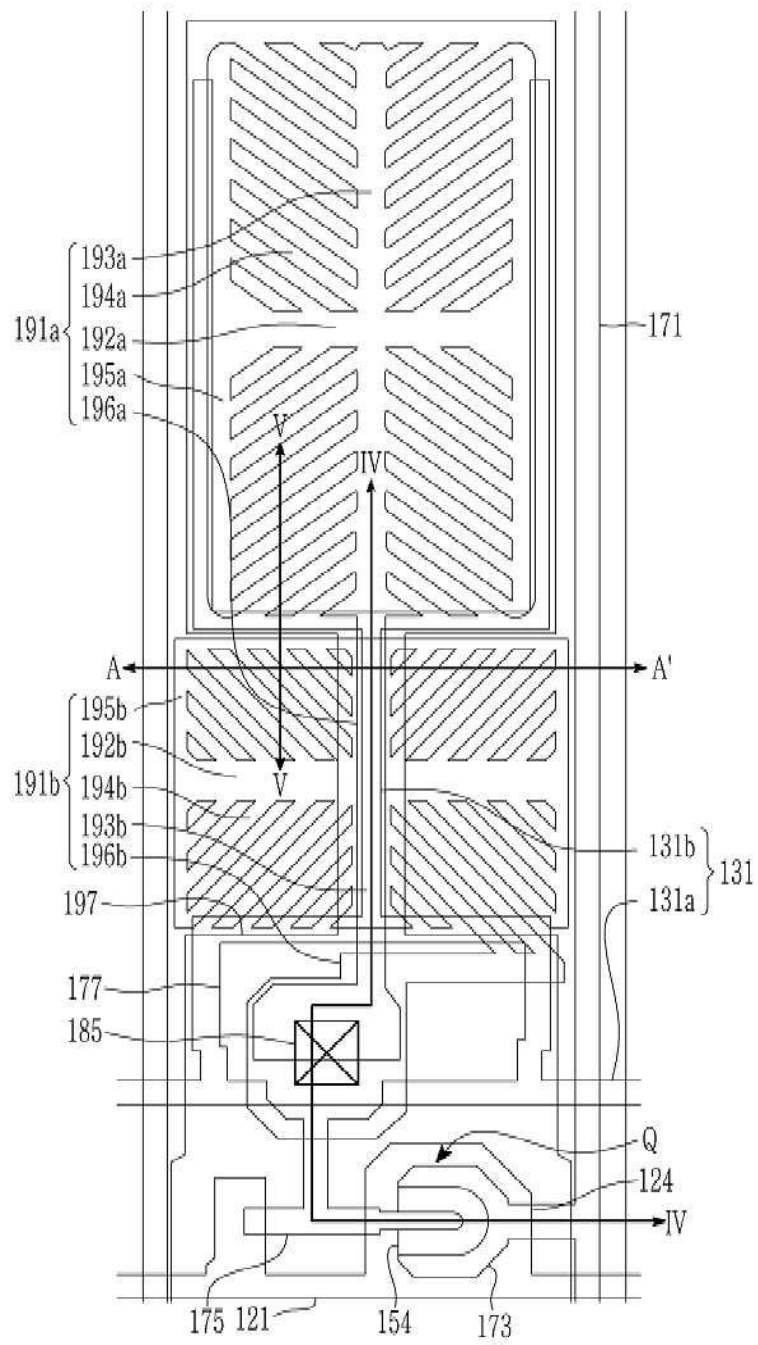
도면1



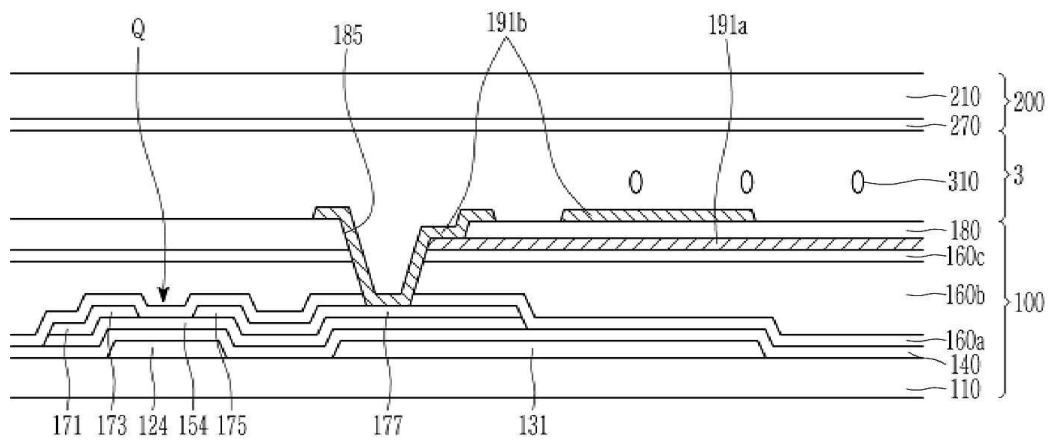
도면2



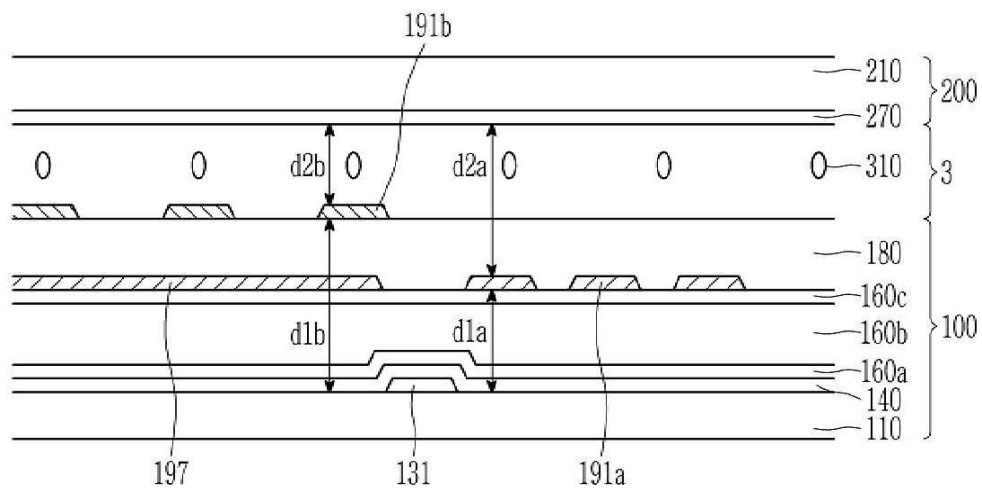
도면3



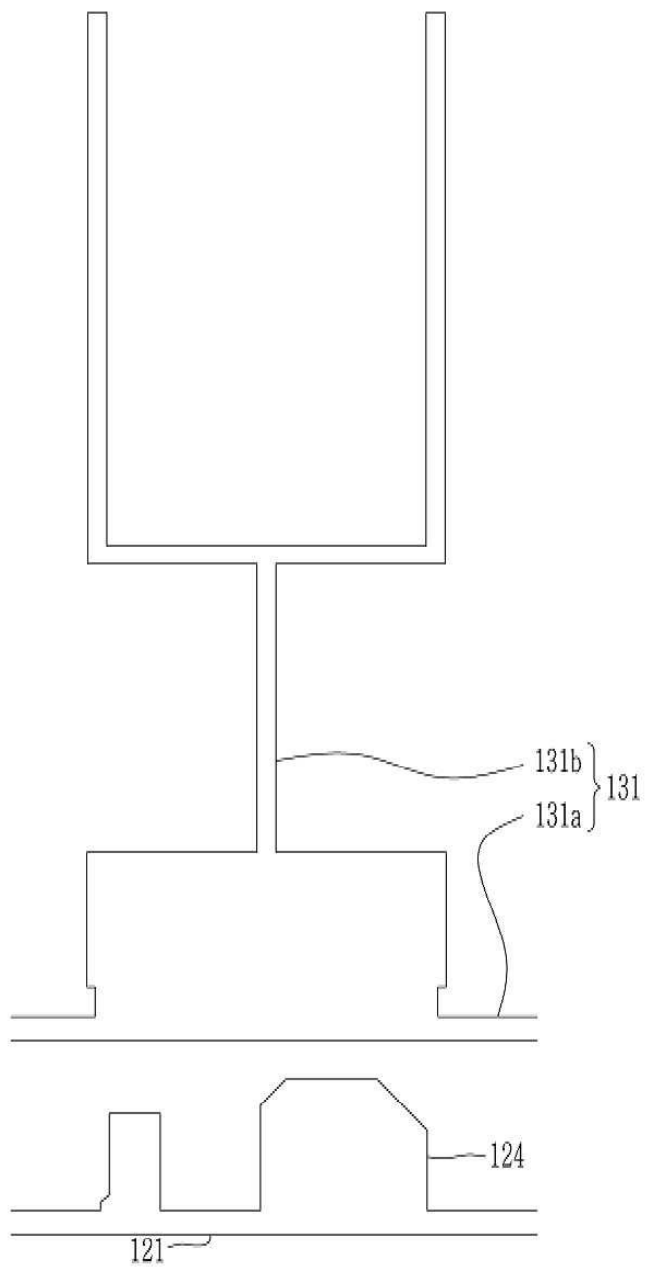
도면4



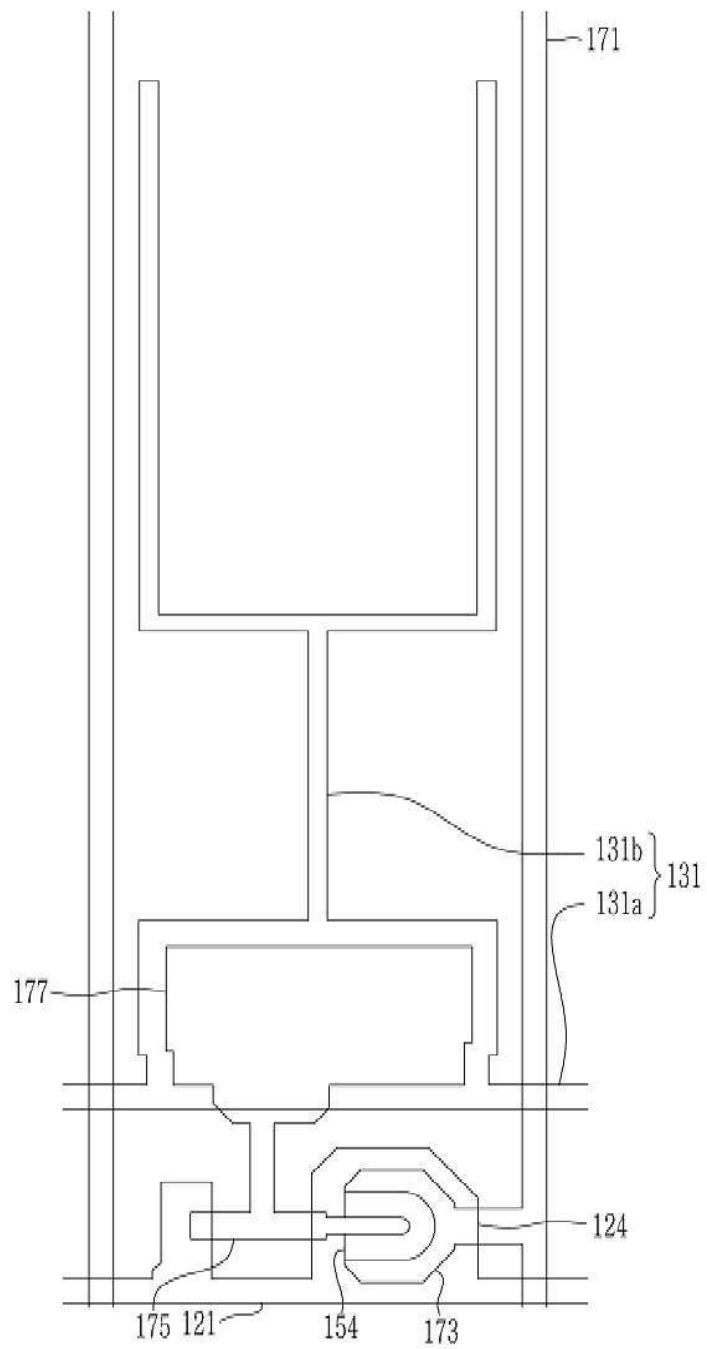
도면5



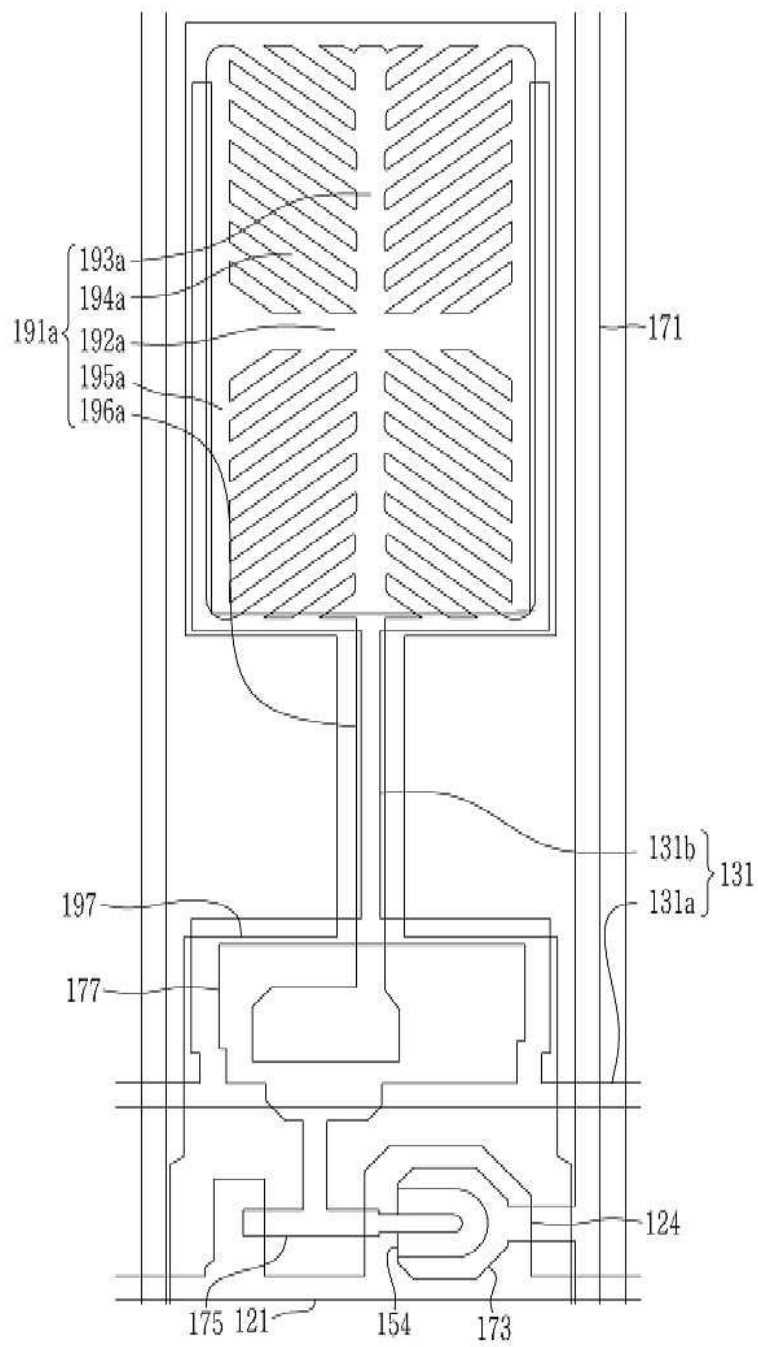
도면6



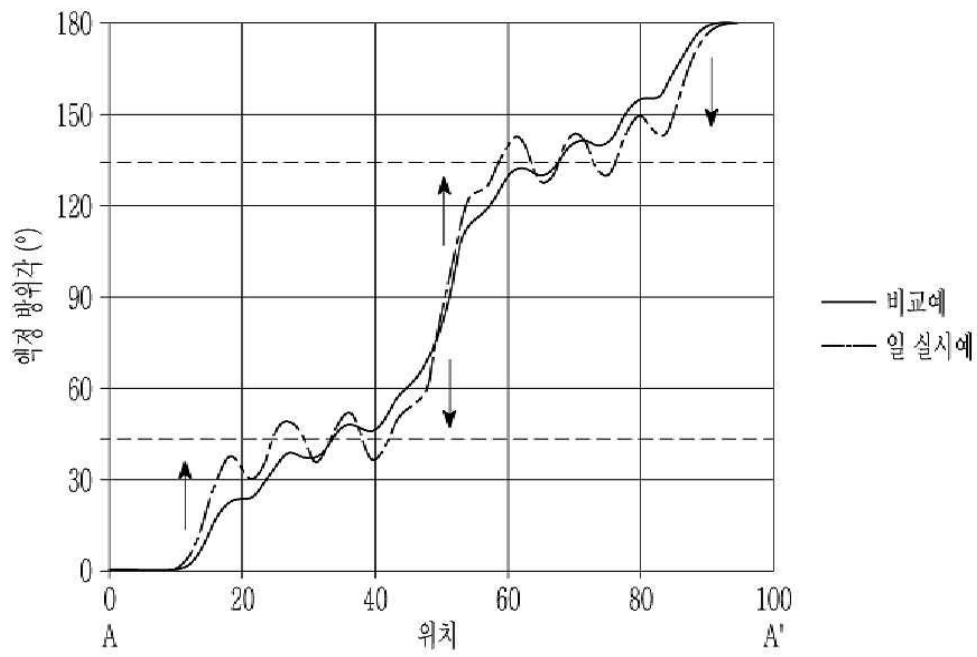
도면7



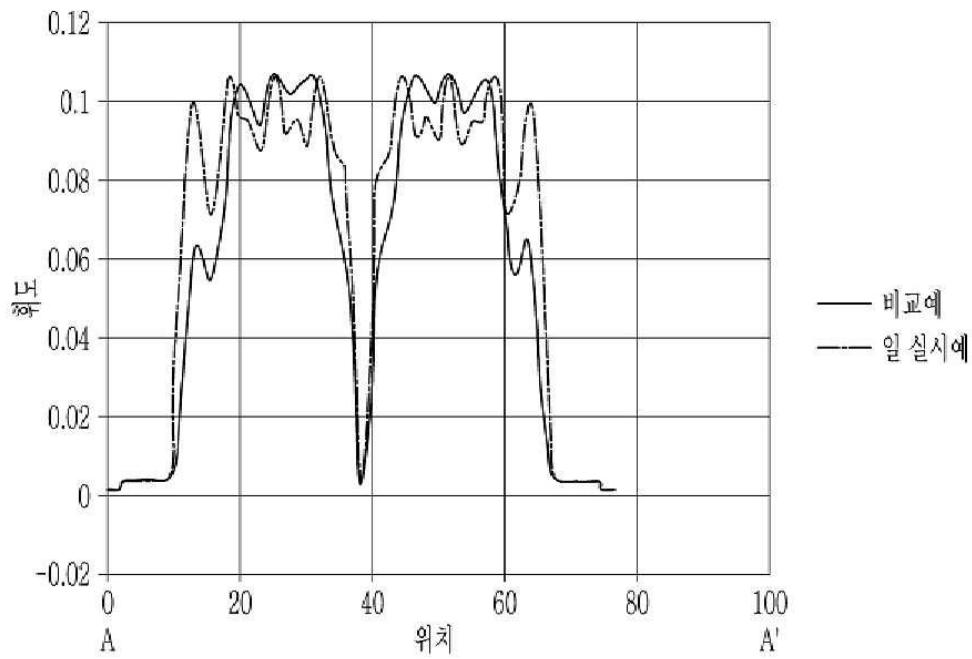
도면8



도면9



도면10



도면11

