



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0109411
(43) 공개일자 2021년09월06일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
 <i>G02F 1/13357</i> (2006.01) <i>G02F 1/1343</i> (2006.01)
 <i>H01B 1/02</i> (2006.01) <i>H01B 1/08</i> (2006.01)
 <i>H01B 5/14</i> (2006.01)</p> <p>(52) CPC특허분류
 <i>G02F 1/133603</i> (2013.01)
 <i>G02F 1/1343</i> (2013.01)</p> <p>(21) 출원번호 10-2020-0061351
 (22) 출원일자 2020년05월22일
 심사청구일자 2020년05월22일</p> <p>(30) 우선권주장
 1020200024609 2020년02월27일 대한민국(KR)</p> | <p>(71) 출원인
 승실대학교산학협력단
 서울특별시 동작구 상도로 369 (상도동)</p> <p>(72) 발명자
 유건욱
 서울특별시 서초구 남부순환로 2311-12, 108동 1801호</p> <p>(74) 대리인
 심경식, 홍성욱</p> |
|---|---|

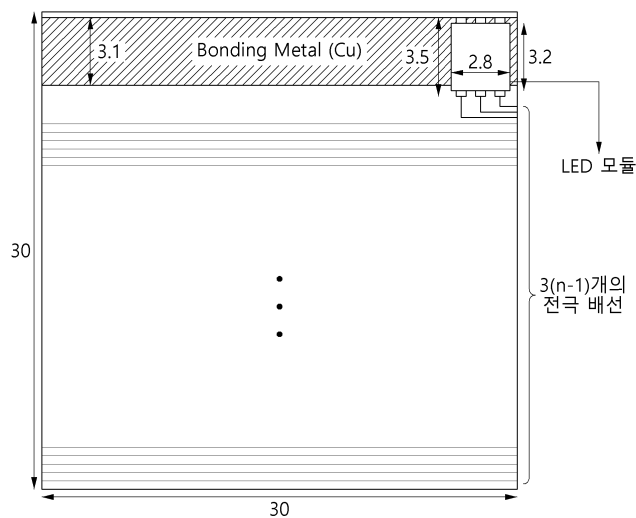
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 **투명 복합산화물 구조의 전극배선 및 이를 포함하는 액정 표시 장치**

(57) 요약

본 발명의 일 실시예에 따른 투명 복합산화물 구조의 전극배선은 반도체 기판 상에서 단위 화소가 배열로 형성된 화소 영역에 배치되는 전극배선에 있어서, 상기 전극배선은 상기 화소 영역에서 나란한 방향으로 다수 개 배열되며, 길이 방향을 따라 상기 단위 화소 별로 서로 다른 선폭을 가질 수 있다.

대표도 - 도1



(52) CPC특허분류

H01B 1/02 (2013.01)

H01B 1/08 (2013.01)

H01B 5/14 (2020.05)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711097193
과제번호	2018M3C1B9088458
부처명	과기정통부
과제관리(전문)기관명	한국연구재단
연구사업명	미래선도기술개발사업
연구과제명	솔라 사이너지용 투명 디스플레이 패널 기술 개발
기 여 율	1/1
과제수행기관명	전자부품연구원
연구기간	2018.12.03 ~ 2020.04.02

명세서

청구범위

청구항 1

반도체 기판 상에서 단위 화소가 배열로 형성된 화소 영역에 배치되는 전극배선에 있어서,

상기 전극배선은

상기 화소 영역에서 나란한 방향으로 다수 개 배열되며, 길이 방향을 따라 상기 단위 화소 별로 서로 다른 선포를 가지는 것을 특징으로 하는 투명 복합산화물 구조의 전극배선.

청구항 2

제1항에 있어서,

상기 화소 영역은

상기 전극배선에 연결되어 전압을 공급하는 전압 공급부와의 거리가 가장 먼 제1 열의 단위 화소가 배열되는 영역인 제1 화소 영역 내지 상기 전압 공급부와의 거리가 가장 가까운 제n 열의 단위 화소가 배열되는 영역인 제n 화소 영역을 포함하는 것을 특징으로 하는 투명 복합산화물 구조의 전극배선.

여기서, 상기 n은 2 이상의 자연수를 의미함.

청구항 3

제2항에 있어서,

상기 제1 화소 영역에 배치되는 상기 전극배선의 선포가 가장 작고, 상기 제n 화소 영역에 배치되는 상기 전극배선의 선포가 가장 큰 것을 특징으로 하는 투명 복합산화물 구조의 전극배선.

여기서, n은 2 이상의 자연수를 의미함.

청구항 4

제3항에 있어서,

상기 전극배선의 선포는 상기 제1 화소 영역에서 상기 제n 화소 영역으로 갈수록 점점 커지는 것을 특징으로 하는 투명 복합산화물 구조의 전극배선.

여기서, n은 2 이상의 자연수를 의미함.

청구항 5

제3항에 있어서,

상기 전극배선의 선포는 하기 수학식 1 내지 수학식 4에 기초하여 산출되는 것을 특징으로 하는 투명 복합산화물 구조의 전극배선.

[수학식 1]

$$L2 = 3(W + 10.01)(16-n) + (3/2)W + 1.61$$

[수학식 2]

$$L1 = L2 + W + 0.96$$

[수학식 3]

$$L3 = L2 - W - 0.96$$

[수학식 4]

$$L = L1 + L2 + L3 = 3L2 = 3[3(W + 10.01)(16-n) + (3/2)W + 1.61]$$

여기서, W은 상기 전극배선의 선평, L은 상기 전극배선의 길이, L1, L2 및 L3은 LED의 모듈 내 각 LED 배치 위치까지의 거리, n은 상기 전극배선의 개수를 의미함.

청구항 6

제2항에 있어서,

상기 전극배선은 투명 재질의 산화물층 사이에 금속층이 형성된 샌드위치 형태의 복합산화물 구조를 가지는 것을 특징으로 하는 투명 복합산화물 구조의 전극배선.

청구항 7

제6항에 있어서,

상기 제1 화소 영역에 배치되는 상기 금속층의 선평이 가장 작고, 상기 제n 화소 영역에 배치되는 상기 금속층의 선평이 가장 큰 것을 특징으로 하는 투명 복합산화물 구조의 전극배선.

여기서, n은 2 이상의 자연수를 의미함.

청구항 8

제7항에 있어서,

상기 금속층의 선평은 상기 제1 화소 영역에서 상기 제n 화소 영역으로 갈수록 점점 커지는 것을 특징으로 하는 투명 복합산화물 구조의 전극배선.

여기서, n은 2 이상의 자연수를 의미함.

청구항 9

제1항 내지 제8항 중 어느 한 항의 특징을 가지는 투명 복합산화물 구조의 전극배선을 포함하는 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 투명 복합산화물 구조의 전극배선에 관한 것으로, 보다 상세하게는 액정 패널에 배열되는 전극배선의 선평 차이를 두어 패널 간의 전압강하를 최소화하기 위한 투명 복합산화물 구조의 전극배선 및 이를 포함하는 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 최근 들어, 조명, 실내/외 광고판, 간판 등에 투명 전광 장치가 많이 사용되고 있다. 이러한 투명 전광 장치는 유리 기판상에 투명배선을 형성하고, 투명배선에 LED(Light Emitting Diode)가 연결된다.

[0003] LED를 사용하는 전광 장치는 저전력으로 구동되고 그 수명이 길다는 점에서 옥외의 대형 전광판이나 실내의 소

형 전광판 등 다양한 분야에서 사용되고 있으며, 창호, 태양전지 등의 분야와 융합하여 다양한 산업 분야로 접목이 가능하다.

[0004] 그러나, 투명배선으로 사용되는 전극배선의 투과율과 대면적화에 따른 배선의 전압강하 차이의 문제가 발생하는 단점이 있다.

[0005] 관련 배경기술로는 대한민국 공개특허공보 제10-2017-0031932호(발명의 명칭: 네트패턴을 갖는 메쉬형 전극배선 및 이를 포함하는 LED 투명전광판, 공개일자: 2017년 3월 22일)가 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 일 실시예는 전압이 공급되는 전원과의 거리를 고려하여 액정 패널의 화소 별로 전극배선의 선포를 다르게 구현함으로써, 화소 간의 전압강하를 최소화하기 위한 투명 복합산화물 구조의 전극배선 및 이를 포함하는 액정 표시 장치를 제공하고자 한다.

[0007] 또한, 본 발명의 일 실시예는 산화물층/금속층/산화물층의 복합 산화물 구조를 가지는 전극배선을 구현하되, 금속층의 선포 또한 액정 패널의 화소 별로 다르게 구현함으로써 패널의 휘도를 보다 균일하게 하기 위한 투명 복합산화물 구조의 전극배선 및 이를 포함하는 액정 표시 장치를 제공하고자 한다.

[0009] 본 발명이 해결하고자 하는 과제는 이상에서 언급한 과제(들)로 제한되지 않으며, 언급되지 않은 또 다른 과제(들)은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0010] 본 발명의 실시예에 따른 투명 복합산화물 구조의 전극배선은 반도체 기판 상에서 단위 화소가 배열로 형성된 화소 영역에 배치되는 전극배선에 있어서, 상기 전극배선은 상기 화소 영역에서 나란한 방향으로 다수 개 배열되며, 길이 방향을 따라 상기 단위 화소 별로 서로 다른 선포를 가질 수 있다.

[0011] 또한, 본 발명의 실시예에 따른 상기 화소 영역은 상기 전극배선에 연결되어 전압을 공급하는 전압 공급부와의 거리가 가장 먼 제1 열의 단위 화소가 배열되는 영역인 제1 화소 영역 내지 상기 전압 공급부와의 거리가 가장 가까운 제n 열의 단위 화소가 배열되는 영역인 제n 화소 영역을 포함할 수 있다.

[0012] 또한, 본 발명의 실시예에 따른 상기 제1 화소 영역에 배치되는 상기 전극배선의 선포가 가장 작고, 상기 제n 화소 영역에 배치되는 상기 전극배선의 선포가 가장 클 수 있다.

[0013] 또한, 본 발명의 실시예에 따른 상기 전극배선의 선포는 상기 제1 화소 영역에서 상기 제n 화소 영역으로 갈수록 점점 커질 수 있다.

[0014] 또한, 본 발명의 실시예에 따른 상기 전극배선의 선포는 하기 수학식 1 내지 수학식 3에 기초하여 산출될 수 있다.

[0015] [수학식 1]

$$[0016] \quad L2 = 3(W + 10.01)(16-n) + (3/2)W + 1.61$$

[0017] [수학식 2]

$$[0018] \quad L1 = L2 + W + 0.96$$

[0019] [수학식 3]

$$[0020] \quad L3 = L2 - W - 0.96$$

[0021] 또한, 본 발명의 실시예에 따른 상기 전극배선은 투명 재질의 산화물층 사이에 금속층이 형성된 샌드위치 형태의 복합산화물 구조를 가질 수 있다.

[0022] 또한, 본 발명의 실시예에 따른 상기 제1 화소 영역에 배치되는 상기 금속층의 선포가 가장 작고, 상기 제n 화소 영역에 배치되는 상기 금속층의 선포가 가장 클 수 있다.

[0023] 또한, 본 발명의 실시예에 따른 상기 금속층의 선폭은 상기 제1 화소 영역에서 상기 제n 화소 영역으로 갈수록 점점 커질 수 있다.

[0024] 또한, 본 발명의 실시예에 따른 액정 표시 장치는 제1항 내지 제8항 중 어느 한 항의 특징을 가지는 투명 복합 산화물 구조의 전극배선을 포함할 수 있다.

[0026] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 첨부 도면들에 포함되어 있다.

발명의 효과

[0027] 본 발명의 실시예들에 따르면, 전압이 공급되는 전원과의 거리를 고려하여 액정 패널의 화소 별로 전극배선의 선폭을 다르게 구현함으로써, 화소 간의 전압강하를 최소화할 수 있다.

[0028] 또한, 본 발명의 실시예들에 따르면, 산화물층/금속층/산화물층의 복합 산화물 구조를 가지는 전극배선을 구현 하되, 금속층의 선폭 또한 액정 패널의 화소 별로 다르게 구현함으로써 패널의 휘도를 보다 균일하게 할 수 있다.

도면의 간단한 설명

[0029] 도 1은 본 발명의 일 실시예에 따른 투명 복합산화물 구조의 전극배선을 설명하기 위해 도시한 개념도이다.

도 2는 도 1의 n번째 단위 화소에 배치되는 전극배선을 나타낸 도면이다.

도 3은 본 발명의 일 실시예에 따른 전극배선의 선폭을 설명하기 위해 도시한 도면이다.

도 4는 본 발명의 다른 실시예에 따른 투명 복합산화물 구조의 전극배선을 설명하기 위해 도시한 개념도이다.

도 5는 도 4의 n번째 단위 화소에 배치되는 전극배선을 나타낸 도면이다.

도 6은 본 발명의 일 실시예에 있어서, 전극배선의 복합산화물 구조를 설명하기 위해 도시한 도면이다.

도 7은 본 발명의 일 실시예에 있어서, 화소 영역에 따라 전극배선에 흐르는 저항의 차이를 나타낸 그래프이다.

도 8은 본 발명의 일 실시예에 있어서, 화소 영역에 따라 각 전극배선에 흐르는 전류의 차이를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0030] 본 발명의 이점 및/또는 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다.

[0032] 이하에서는 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 한다.

[0033] 도 1은 본 발명의 일 실시예에 따른 투명 복합산화물 구조의 전극배선을 설명하기 위해 도시한 개념도이고, 도 2는 도 1의 n번째 단위 화소에 배치되는 전극배선을 나타낸 도면이고, 도 3은 본 발명의 일 실시예에 따른 전극 배선의 선폭을 설명하기 위해 도시한 도면이다.

[0034] 도 1을 참조하면, 본 발명의 일 실시예에 따른 투명 복합산화물 구조의 전극배선은 반도체 기판 상에서 단위 화 소가 배열로 형성된 화소 영역에 배치될 수 있다.

[0035] 화소 영역이란 액정 표시 장치의 패널에 표시되는 시각 정보가 출력되기 위한 공간으로서, 매트릭스 형태로 배치되는 단위 화소(sub-pixel)가 전극배선을 통해 발광함으로써 패널에 영상이 표시된다.

[0036] 본 실시예에서는 전류를 빛으로 변환시키는 반도체 발광소자의 일례로서 LED(Light Emitting Diode)를 예시하며, LED는 100마이크로 이하의 작은 크기로 형성되는 발광 다이오드가 될 수 있다. 반도체 발광소자는 적

색, 녹색 및 청색이 발광영역에 각각 구비되어 이들의 조합에 의하여 단위 화소가 구현될 수 있다. 단위 화소는 하나의 색을 구현하기 위한 최소 단위를 의미한다.

- [0037] 이하에서는, 본 발명의 일 실시예에 따른 전극배선에 대하여 구체적으로 설명하고자 한다.
- [0038] 본 발명의 일 실시예에 따른 전극배선은 반도체 기관의 내부 또는 외부에 구비되는 전압 공급부(미도시)와 연결되어 전압을 인가 받을 수 있으며, 발광소자인 LED의 모듈과 전기적으로 연결되어 전압 공급부로부터 인가 받은 전압을 통해 LED를 발광시킬 수 있다. 이때, LED의 모듈은 패널 내 실제로 영상이 표시되는 부분을 제외한 부분에 적어도 하나 또는 더미의 형태로 다수 배치될 수 있다.
- [0039] 전극배선은 소정의 길이를 가지는 도선의 형태로 전술한 화소 영역에서 나란한 방향으로 다수 개 배열될 수 있다. 즉, 다수의 전극배선이 화소 영역 상에 단위 화소의 배열 중 열 방향을 따라 평행하게 배열될 수 있다. 참고로, 각 전극배선은 0.001 내지 0.01 mm의 간격으로 이격 배열될 수 있다.
- [0040] 일 실시예로, 전극배선은 메쉬(mesh) 구조를 가지는 메탈 메쉬로 구현될 수 있다.
- [0041] 일 실시예로, 전극배선은 배선의 길이 방향을 따라 단위 화소 별로 서로 다른 선포를 가질 수 있다.
- [0042] 화소 영역에서는 배열을 이루는 단위 화소의 위치에 따라 출력되는 패널의 휘도가 달라질 수 있는데, 이는 단위 화소 별 인가되는 전압과 발생하는 저항이 각각 상이하여 나타나는 전압강하 때문이다. 이에 따라, 본 발명에서는 단위 화소의 위치 별로 매칭되는 단위 전극배선과 전압 공급부와의 이격거리를 고려하여 단위 전극배선의 선포를 다르게 구현함으로써 화소 별 전압강하를 최소화하고자 한다.
- [0043] 화소 영역은 전극배선에 연결되어 전압을 공급하는 전압 공급부와와의 거리가 가장 먼 제1 열의 단위 화소가 배열되는 영역인 제1 화소 영역 내지 전압 공급부와와의 거리가 가장 가까운 제n 열의 단위 화소가 배열되는 영역인 제n 화소 영역을 포함하여 구성될 수 있다.
- [0044] 이러한 구조에 의하면, 제n 화소 영역에서 제1 화소 영역으로 갈수록 전극배선에 인가되는 전압의 양이 작아지게 되어 양 측의 화소 영역 간 전압 및 저항의 차이가 클 수 밖에 없다.
- [0045] 본 실시예에서는 상기 구조의 화소 영역에서 전극배선의 선포가 단위 화소의 열 마다 상이하게 구현될 수 있다. 여기서, 선포이란 도면을 기준으로 각 전극배선의 세로 방향에 대한 길이를 의미한다.
- [0046] 구체적으로, 화소 영역 중 제1 화소 영역에 배치되는 전극배선의 선포가 가장 작고, 제n 화소 영역에 배치되는 전극배선의 선포가 가장 크도록 구현될 수 있다(여기서, n은 2 이상의 자연수를 의미함).
- [0047] 더 나아가, 전극배선의 선포는 제1 화소 영역에서 제n 화소 영역으로 갈수록 점점 커지게 구현되는 것이 바람직하다.
- [0048] 이에 따라, 전압 공급부와 거리가 가장 먼 제1 화소 영역의 전극배선으로 발생하는 저항을 높이고, 전압 공급부와 거리가 가장 가까운 제n 화소 영역의 전극배선으로 발생하는 저항을 낮추어 화소 영역 간 전압강하를 줄일 수 있다.
- [0049] 다시 말해, 제n 화소 영역에 대한 전압강하와 나머지 화소 영역인 제1 화소 영역 내지 제(n-1) 화소 영역에 대한 전압강하가 유사해지도록 함으로써 패널 전체의 휘도를 균일하게 할 수 있다.
- [0050] 한편, 전극배선의 선포는 하기 수학식 1 내지 수학식 4에 기초하여 산출될 수 있다. 다시 말해, 전술한 수학식 1 내지 수학식 4에 따른 선포에 대한 방정식을 이용하여 단위 화소 별 전극배선의 선포를 산출할 수 있다.
- [0051] [수학식 1]
- [0052]
$$L2 = 3(W + 10.01)(16-n) + (3/2)W + 1.61$$
- [0053] [수학식 2]
- [0054]
$$L1 = L2 + W + 0.96$$
- [0055] [수학식 3]
- [0056]
$$L3 = L2 - W - 0.96$$
- [0057] [수학식 4]

[0058] $L = L1 + L2 + L3 = 3L2 = 3[3(W + 10.01)(16-n) + (3/2)W + 1.61]$

[0059] 여기서, W은 상기 전극배선의 선폭, L은 상기 전극배선의 길이, L1, L2 및 L3은 LED의 모듈 내 각 LED 배치 위치까지의 거리, n은 상기 전극배선의 개수를 의미한다.

[0060] 수학적 식 1 내지 4를 정리하여, 제1 단위화소의 L/W이 나머지 단위화소 즉, 제2 단위화소 내지 제n 단위화소의 L/W 총합과 동일하도록 방정식을 세워 W에 대하여 표현할 수 있다. 이때, 제n 단위화소의 W에 특정 값을 대입하면 제1 단위화소 내지 제n 단위화소에 대한 전극배선의 선폭을 산출할 수 있다. 예컨대, 제n 단위화소의 W를 0.5로 고정된 상태에서 나머지 단위화소에 대한 전극배선의 선폭을 산출할 수 있다. 한편, 도 3에 도시된 바와 같이, 본 실시예에서는 단위 화소가 16X16 배열을 이루며, 이에 따라, 제1 화소 영역(F₁) 내지 제 16 화소 영역(F₁₆)으로 구성되는 화소 영역을 가질 수 있으며, 전체 화소 영역에 배치되는 전극배선은 총 45개일 수 있다. 화소 영역의 크기는 이에 제한되지 않고 더 작거나 크게 구현될 수 있다.

[0061] 본 실시예에서 제1 화소 영역 내지 제16 화소 영역 별 전극배선의 선폭에 대한 구체적인 수치 예는 아래 [표 1]과 같다.

표 1

[0062]

화소 영역	W[mm]
제1 화소 영역	0.002
제2 화소 영역	0.033
제3 화소 영역	0.065
제4 화소 영역	0.098
제5 화소 영역	0.130
제6 화소 영역	0.163
제7 화소 영역	0.195
제8 화소 영역	0.228
제9 화소 영역	0.262
제10 화소 영역	0.295
제11 화소 영역	0.329
제12 화소 영역	0.363
제13 화소 영역	0.397
제14 화소 영역	0.431
제15 화소 영역	0.466
제16 화소 영역	0.500

[0063] 도 4는 본 발명의 다른 실시예에 따른 투명 복합산화물 구조의 전극배선을 설명하기 위해 도시한 개념도이고, 도 5는 도 4의 n번째 단위 화소에 배치되는 전극배선을 나타낸 도면이다. 도 4 및 도 5를 참조하면, 본 발명의 다른 실시예에 따른 전극배선은 본 발명의 일 실시예에 따른 전극배선과 마찬가지로 단위 화소의 열 방향을 따라 평행하게 다수 배열될 수 있다.

[0064] 참고로, 본 실시예에서의 화소 영역은 패널 내 LED의 모듈과의 거리가 가장 먼 제n 행의 단위 화소가 배열되는 영역인 제n 화소 영역 내지 LED의 모듈과의 거리가 가장 가까운 제1 행의 단위 화소가 배열되는 영역인 제1 화소 영역을 포함하여 구성될 수 있다.

[0065] 이러한 구조를 반영하여, LED의 모듈과 전극배선과의 이격거리를 고려하여 각 전극배선의 두께를 다르게 구현하였다. 즉, 단위 화소의 행 마다 전극배선의 두께를 상이하게 구현하였다.

[0066] 구체적으로, 화소 영역 중 제1 화소 영역에 배치되는 전극배선의 두께가 가장 작고, 제n 화소 영역에 배치되는 전극배선의 두께가 가장 크도록 구현될 수 있다(여기서, n은 2 이상의 자연수를 의미함).

[0067] 더 나아가, 전극배선의 두께는 제1 화소 영역에서 제n 화소 영역으로 갈수록 점점 커지게 구현되는 것이 바람직하다.

[0068] 이는 LED의 모듈로부터 멀어질수록 전극배선의 두께가 두꺼워져야 배선에 가해지는 저항이 줄어들면서 멀리 떨어진 LED의 모듈에게도 동일한 전류가 공급될 수 있는 점을 반영한 것이다. 다시 말해, 제1 화소 영역에서 제n 화소 영역으로 갈수록 전극배선의 폭을 일정한 비율로 늘려가며 화소 영역 간 전압강하가 유사해지도록 함으로

써 패널 전체의 휘도를 균일하게 할 수 있다.

- [0069] 도 6은 본 발명의 일 실시예에 있어서, 전극배선의 복합산화물 구조를 설명하기 위해 도시한 도면이다.
- [0070] 도 6을 참조하면, 본 발명의 일 실시예에 따른 전극배선은 투명 재질의 산화물층(10a, 10b) 사이에 금속층(20)이 형성된 샌드위치 형태의 복합산화물 구조를 가질 수 있다.
- [0071] 산화물층(10a, 10b)은 투명한 전도성의 산화물, 예컨대, 인듐 주석 산화물(indium tin oxide), 인듐 아연 산화물(indium zinc oxide), 구리 산화물(copper oxide), 탄소 나노 튜브(carbon nano tube, CNT) 및 은 나노 와이어(Ag nano wire)로 이루어진 군에서 선택된 물질을 적어도 하나를 포함할 수 있다.
- [0072] 금속층(20)은 구리, 은 등의 순수 금속이거나 여러 금속이 합성된 합성 금속으로 구성될 수 있다.
- [0073] 이때, 화소 영역의 단위 화소 별로, 전극배선을 구성하는 금속층(20)의 선폴이 상이하게 구현될 수 있다. 즉, 금속층(20)의 선폴이 단위 화소의 열마다 상이하게 구현될 수 있다.
- [0074] 구체적으로, 화소 영역 중 제1 화소 영역에 배치되는 금속층(20)의 선폴이 가장 작고, 제n 화소 영역에 배치되는 금속층(20)의 선폴이 가장 크도록 구현될 수 있다(여기서, n은 2 이상의 자연수를 의미함).
- [0075] 더 나아가, 금속층(20)의 선폴은 제1 화소 영역에서 제n 화소 영역으로 갈수록 점점 커지게 구현되는 것이 바람직하다.
- [0076] 이에 따라, 전극배선의 복합산화물 구조 중 금속층(20)의 선폴만을 단위 화소 별로 상이하게 구현함으로써 전압 공급부와 거리가 가장 먼 제1 화소 영역의 전극배선으로 발생하는 저항을 높이고, 전압 공급부와 거리가 가장 가까운 제n 화소 영역의 전극배선으로 발생하는 저항을 낮추어 양 측의 화소 영역 간 전압강하를 줄일 수 있다.
- [0077] 다시 말해, 제n 화소 영역에 대한 전압강하와 나머지 화소 영역인 제1 화소 영역 내지 제(n-1) 화소 영역에 대한 전압강하가 유사해지도록 함으로써 패널 전체의 휘도를 균일하게 할 수 있다.
- [0078] 한편, 도시하지는 않았지만, 본 발명의 다른 실시예에서도 LED의 모듈과 전극배선 간의 이격거리를 고려하여 각 전극배선의 구조 중 금속층의 선폴을 다르게 구현할 수 있다. 즉, 단위 화소의 행마다 금속층의 선폴을 상이하게 구현할 수 있다.
- [0079] 도 7은 본 발명의 일 실시예에 있어서, 화소 영역에 따라 전극배선에 흐르는 저항의 차이를 나타낸 그래프이고, 도 8은 본 발명의 일 실시예에 있어서, 화소 영역에 따라 전극배선에 흐르는 전류의 차이를 나타낸 그래프이다.
- [0080] 본 발명에서는 Synopsys HSPICE 모델을 이용하여 LED의 전기적 특성을 모델링하고, USTRIP lumped 모델을 이용하여 전극배선 구조를 모델링하여 시뮬레이션 하였다.
- [0081] 도 7 및 도 8을 참조하면, 시뮬레이션 한 결과, 제1 화소 영역 및 제16 화소 영역 간의 전압강하 차이가 감소하는 것을 확인할 수 있다.
- [0082] 한편, 이하에서는 본 발명의 전극배선이 가지는 복합산화물 구조에 있어서, 산화물층의 조합과 금속층의 두께를 다르게 설정하여 패널의 전압강하를 보정한 실험에 따른 수치결과를 아래 표들을 참조하여 나타낸다.

표 2

[0083]

OMO		ITO(ITO=100/150nm)				
Resistivity[Ω · cm]			1.932x10 ⁽⁻⁴⁾	1.811x10 ⁽⁻⁴⁾	2.03x10 ⁽⁻⁴⁾	1.947x10 ⁽⁻⁴⁾
Transmittance[%]	@550nm		82	62	62	45
Oxide/Metal Thickness[nm]	Al		3	5	7	10
OMO Thickness[nm]			253	255	257	260
Pixel	W[mm]	L2	Sheet Resistance	Sheet Resistance	Sheet Resistance	Sheet Resistance
1	0.500	475.31	7.64	7.10	7.90	7.49
2	0.466	442.28	7.64	7.10	7.90	7.49
3	0.431	409.46	7.64	7.10	7.90	7.49
4	0.397	376.84	7.64	7.10	7.90	7.49
5	0.363	344.45	7.64	7.10	7.90	7.49
6	0.329	312.26	7.64	7.10	7.90	7.49

7	0.295	280.29	7.64	7.10	7.90	7.49
8	0.262	248.52	7.64	7.10	7.90	7.49
9	0.228	216.96	7.64	7.10	7.90	7.49
10	0.195	185.60	7.64	7.10	7.90	7.49
11	0.163	154.44	7.64	7.10	7.90	7.49
12	0.130	123.48	7.64	7.10	7.90	7.49
13	0.098	92.72	7.64	7.10	7.90	7.49
14	0.065	62.16	7.64	7.10	7.90	7.49
15	0.033	31.79	7.64	7.10	7.90	7.49
16	0.002	1.61	7.64	7.10	7.90	7.49

표 3

OMO		ZTO(Ag=10nm)			
Resistivity[Ω · cm]			4.65x10 ⁽⁻⁵⁾	5.65x10 ⁽⁻⁵⁾	6.9x10 ⁽⁻⁵⁾
Transmittance[%]		@550nm	83.1	87.2	87.8
Oxide/Metal Thickness[nm]		ZTO	20	30	40
OMO Thickness[nm]			50	70	90
Pixel	W[mm]	L2	Sheet Resistance	Sheet Resistance	Sheet Resistance
1	0.500	475.31	9.30	8.07	7.67
2	0.466	442.28	9.30	8.07	7.67
3	0.431	409.46	9.30	8.07	7.67
4	0.397	376.84	9.30	8.07	7.67
5	0.363	344.45	9.30	8.07	7.67
6	0.329	312.26	9.30	8.07	7.67
7	0.295	280.29	9.30	8.07	7.67
8	0.262	248.52	9.30	8.07	7.67
9	0.228	216.96	9.30	8.07	7.67
10	0.195	185.60	9.30	8.07	7.67
11	0.163	154.44	9.30	8.07	7.67
12	0.130	123.48	9.30	8.07	7.67
13	0.098	92.72	9.30	8.07	7.67
14	0.065	62.16	9.30	8.07	7.67
15	0.033	31.79	9.30	8.07	7.67
16	0.002	1.61	9.30	8.07	7.67

표 4

OMO		IZO(IZO=40nm)			
Resistivity[Ω · cm]			8.25x10 ⁽⁻⁵⁾	5.6x10 ⁽⁻⁵⁾	4.6x10 ⁽⁻⁵⁾
Transmittance[%]		@550nm	96.65	90.74	93.25
Oxide/Metal Thickness[nm]		Ag	11	13	15
OMO Thickness[nm]			91	93	95
Pixel	W[mm]	L2	Sheet Resistance	Sheet Resistance	Sheet Resistance
1	0.500	475.31	9.07	6.02	4.84
2	0.466	442.28	9.07	6.02	4.84
3	0.431	409.46	9.07	6.02	4.84
4	0.397	376.84	9.07	6.02	4.84
5	0.363	344.45	9.07	6.02	4.84
6	0.329	312.26	9.07	6.02	4.84
7	0.295	280.29	9.07	6.02	4.84
8	0.262	248.52	9.07	6.02	4.84
9	0.228	216.96	9.07	6.02	4.84

10	0.195	185.60	9.07	6.02	4.84
11	0.163	154.44	9.07	6.02	4.84
12	0.130	123.48	9.07	6.02	4.84
13	0.098	92.72	9.07	6.02	4.84
14	0.065	62.16	9.07	6.02	4.84
15	0.033	31.79	9.07	6.02	4.84
16	0.002	1.61	9.07	6.02	4.84

표 5

OMO		AZO(AZO=30nm)			
Resistivity[Ω · cm]			2x10 ⁽⁻⁵⁾	1.2x10 ⁽⁻⁵⁾	1.0x10 ⁽⁻⁵⁾
Transmittance[%]	@550nm		73.75	73.77	64.01
Oxide/Metal Thickness[nm]	Ag		11	13	15
OMO Thickness[nm]			91	93	95
Pixel	W[mm]	L2	Sheet Resistance	Sheet Resistance	Sheet Resistance
1	0.500	475.31	2.90	1.69	1.37
2	0.466	442.28	2.90	1.69	1.37
3	0.431	409.46	2.90	1.69	1.37
4	0.397	376.84	2.90	1.69	1.37
5	0.363	344.45	2.90	1.69	1.37
6	0.329	312.26	2.90	1.69	1.37
7	0.295	280.29	2.90	1.69	1.37
8	0.262	248.52	2.90	1.69	1.37
9	0.228	216.96	2.90	1.69	1.37
10	0.195	185.60	2.90	1.69	1.37
11	0.163	154.44	2.90	1.69	1.37
12	0.130	123.48	2.90	1.69	1.37
13	0.098	92.72	2.90	1.69	1.37
14	0.065	62.16	2.90	1.69	1.37
15	0.033	31.79	2.90	1.69	1.37
16	0.002	1.61	2.90	1.69	1.37

[0087] 이로써, 본 발명의 실시예들에 따르면, 전압이 공급되는 전원과의 거리를 고려하여 액정 패널의 화소 별로 전극 배선의 선폭을 다르게 구현함으로써, 화소 간의 전압강하를 최소화할 수 있다.

[0088] 또한, 본 발명의 실시예들에 따르면, 산화물층/금속층/산화물층의 복합 산화물 구조를 가지는 전극배선을 구현 하되, 금속층의 선폭 또한 액정 패널의 화소 별로 다르게 구현함으로써 패널의 휘도를 보다 균일하게 할 수 있다.

[0090] 지금까지 본 발명에 따른 구체적인 실시예에 관하여 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서는 여러 가지 변형이 가능함은 물론이다. 그러므로, 본 발명의 범위는 설명된 실시예에 국한되어 정해져서는 안 되며, 후술하는 특허 청구의 범위뿐 아니라 이 특허 청구의 범위와 균등한 것들에 의해 정해져야 한다.

[0091] 이상과 같이 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 이는 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다. 따라서, 본 발명 사상은 아래에 기재된 특허청구범위에 의해서만 파악되어야 하고, 이의 균 등 또는 등가적 변형 모두는 본 발명 사상의 범주에 속한다고 할 것이다.

부호의 설명

[0092] 10a, 10b : 산화물층

20 : 금속층

f1 : 제1 단위 화소

f10 : 제10 단위 화소

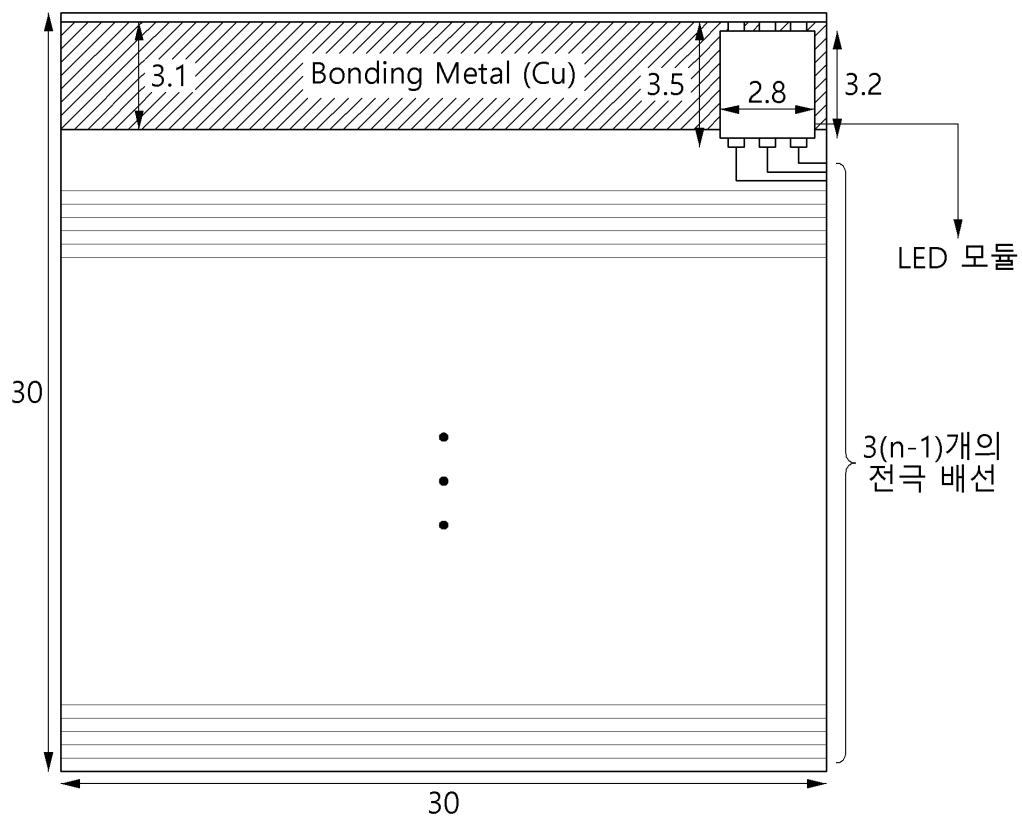
f16 : 제16 단위 화소

F₁ : 제1 화소 영역

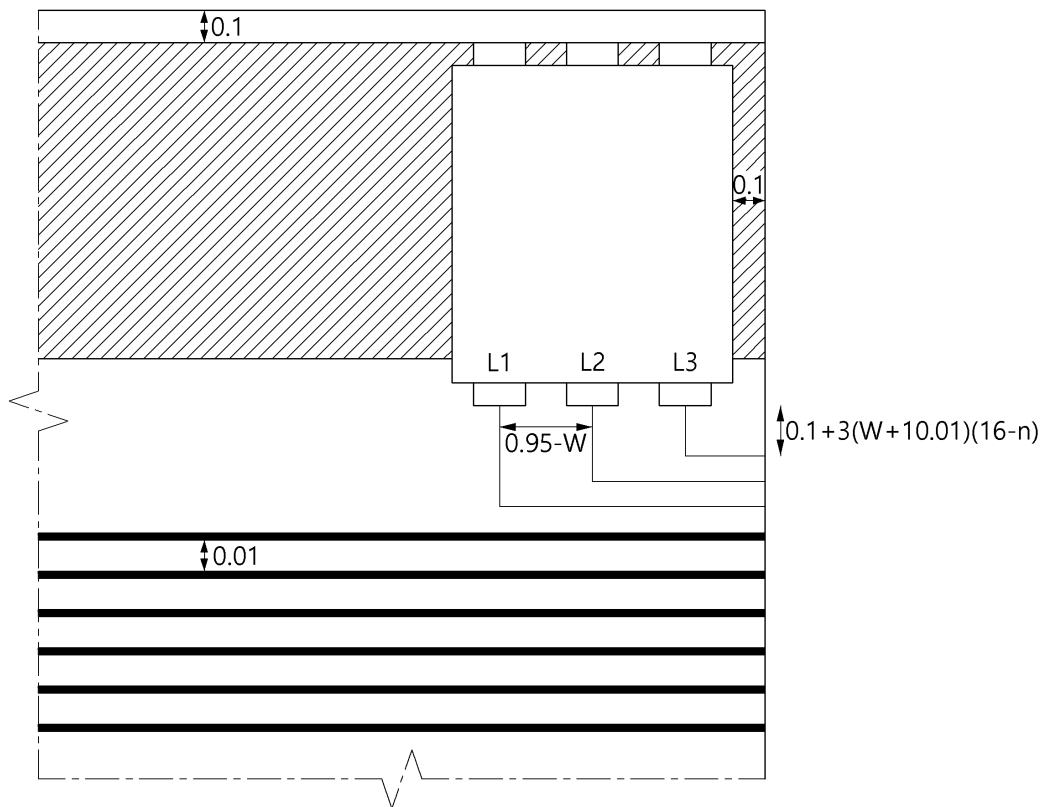
F₁₆ : 제16 화소 영역

도면

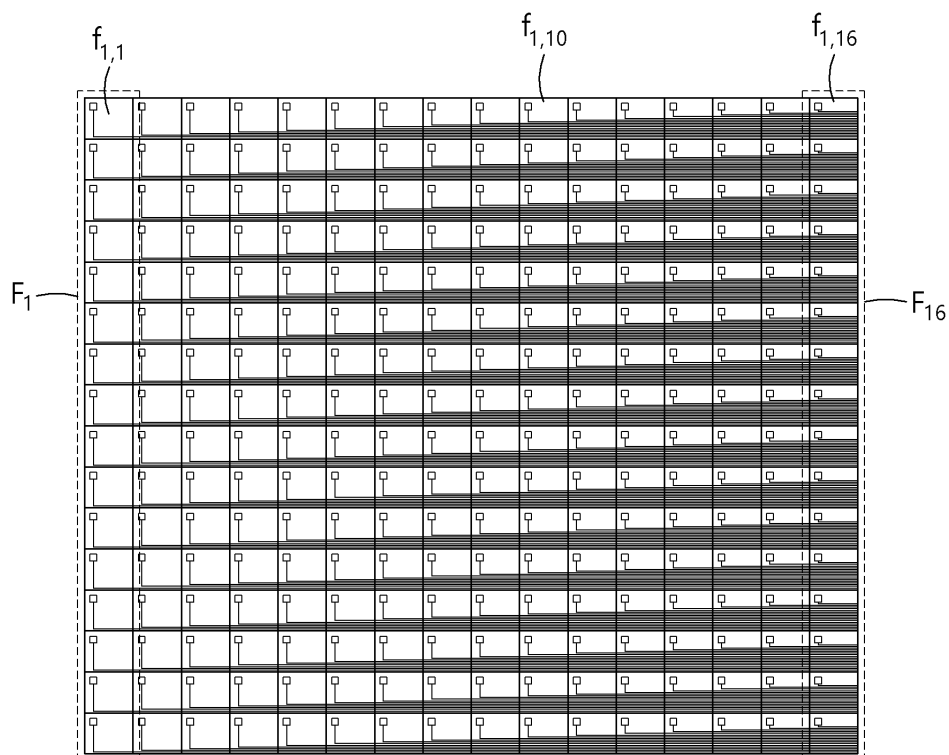
도면1



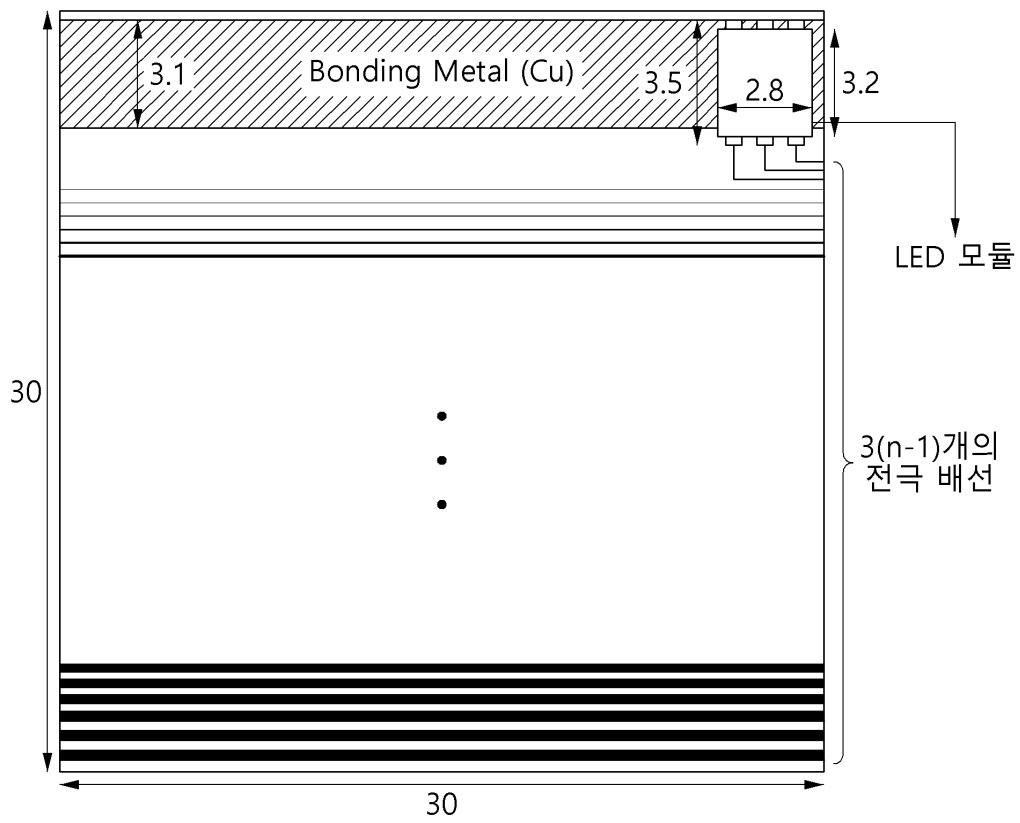
도면2



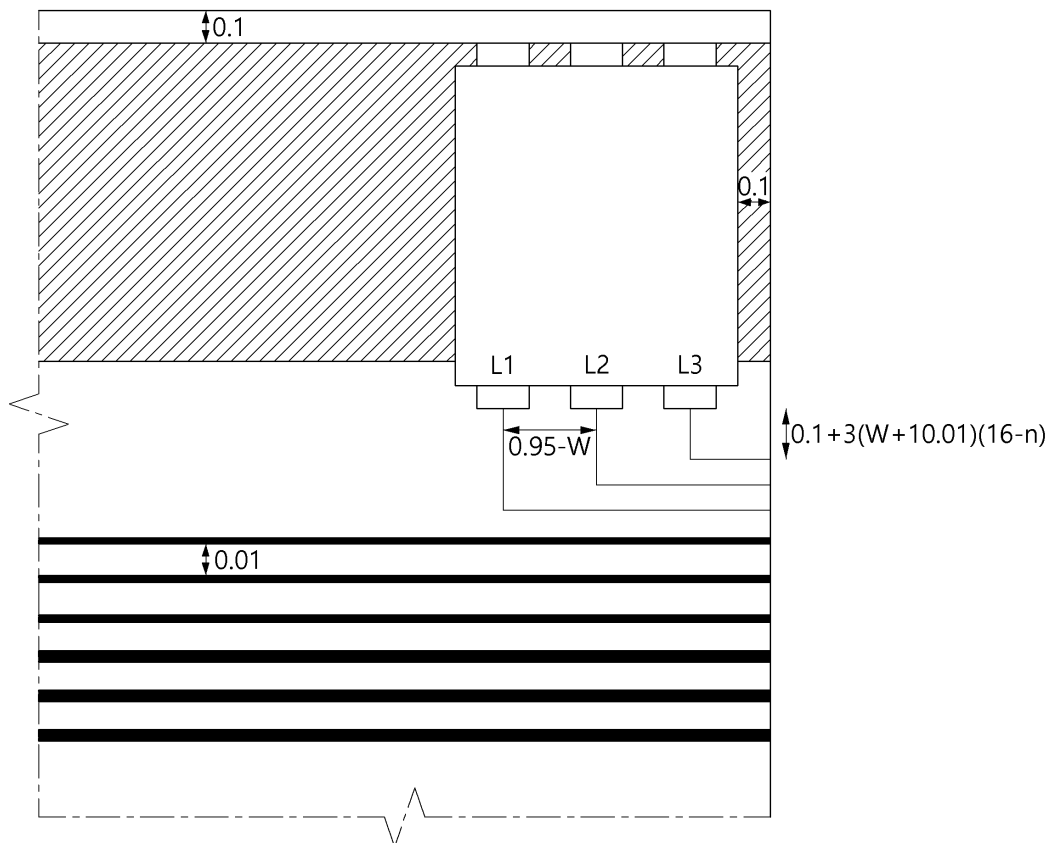
도면3



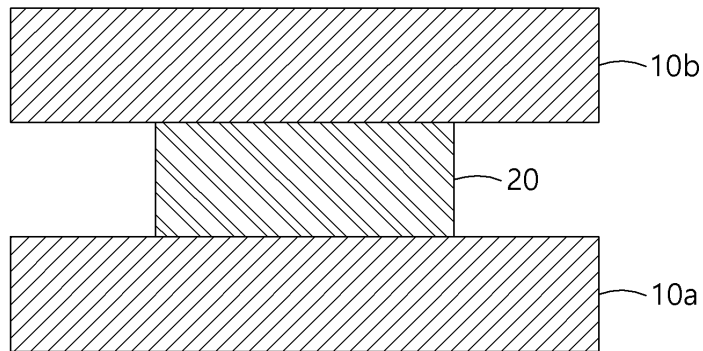
도면4



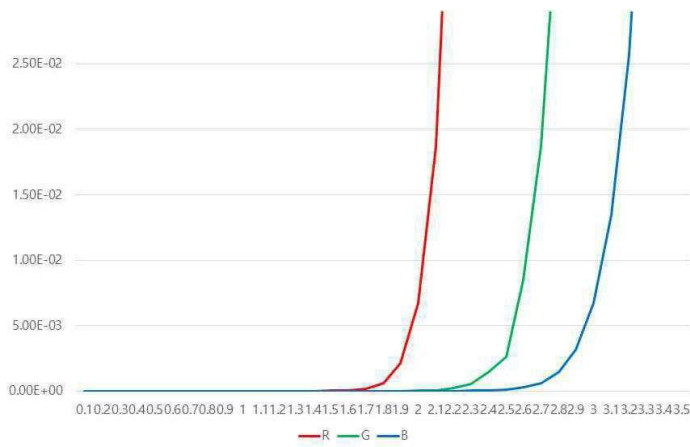
도면5



도면6



도면7



도면8

